



(12) 发明专利申请

(10) 申请公布号 CN 101770810 A

(43) 申请公布日 2010.07.07

(21) 申请号 200910208247.1

(22) 申请日 2009.10.15

(30) 优先权数据

2009-000968 2009.01.06 JP

(71) 申请人 三菱电机株式会社

地址 日本东京都

(72) 发明人 末次英治 林涉

(74) 专利代理机构 中国专利代理(香港)有限公司 72001

代理人 何欣亭 徐予红

(51) Int. Cl.

G11C 16/06 (2006.01)

G06F 15/78 (2006.01)

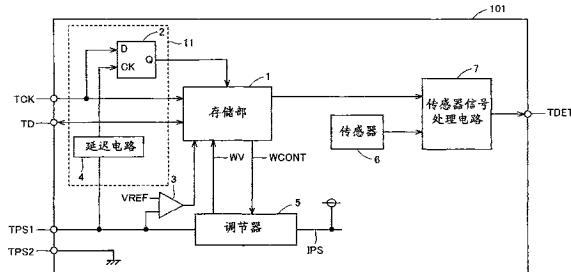
权利要求书 2 页 说明书 6 页 附图 4 页

(54) 发明名称

具有多个动作模式的半导体装置

(57) 摘要

半导体装置(101)包括：第一电平检测电路(11)，用于检测自电源端子(TPS1)上被供给电源电压起经过规定时间后的控制端子(TCK)上的电压电平；控制部(1)，基于第一电平检测电路(11)的检测结果，选择以多个动作模式中的任意模式动作；以及调节器(5)，基于供给电源端子(TPS1)的电源电压生成内部电源电压。第一电平检测电路(11)及控制部(1)接受内部电源电压作为动作电源电压，在多个动作模式中电源端子(TPS1)上被供给不同于其它动作模式的电平的电源电压的动作模式中，控制部(1)利用供给电源端子(TPS1)的电源电压进行数据处理。



1. 一种具有多个动作模式的半导体装置,其中包括:

控制端子;

电源端子,被供给电源电压;

第一电平检测电路,检测自所述电源端子上被供给电源电压起经过规定时间后的所述控制端子的电压电平;

控制部,基于所述第一电平检测电路的检测结果,选择以所述多个动作模式中的任意模式动作;以及

调节器,基于供给所述电源端子的电源电压生成内部电源电压,

所述第一电平检测电路及所述控制部接受所述内部电源电压,并将该内部电源电压作为动作电源电压,

在所述多个动作模式中对所述电源端子上供给不同于其它动作模式的电平的电源电压的动作模式中,所述控制部利用供给所述电源端子的电源电压来进行数据处理。

2. 如权利要求1所述的半导体装置,其中,所述控制部包含非易失地存储数据的存储元件,在所述供给不同电平的电源电压的动作模式中,将供给所述电源端子的电源电压用作向所述存储元件存储数据的写入电压。

3. 如权利要求1所述的半导体装置,其中,所述控制部在选择以所述多个动作模式中的任意模式动作后,利用经由所述控制端子接受的控制信号来进行数据处理。

4. 如权利要求1所述的半导体装置,其中,

所述半导体装置具有第一动作模式至第三动作模式,在所述第三动作模式中,所述电源端子上被供给不同于所述第一动作模式及所述第二动作模式的电平的电源电压,

还具备第二电平检测电路,该第二电平检测电路接受所述内部电源电压,并将该内部电源电压作为动作电源电压,检测供给所述电源端子的电源电压的电平,

所述控制部基于所述第一电平检测电路的检测结果,选择是以所述第一动作模式动作还是以所述第二动作模式或所述第三动作模式动作的任一方式,在以所述第二动作模式或所述第三动作模式动作的场合,基于所述第二电平检测电路的检测结果,选择是以所述第二动作模式动作还是以所述第三动作模式动作的任一方式。

5. 如权利要求4所述的半导体装置,其中,所述控制部在选择是以所述第二动作模式或所述第三动作模式动作后,利用经由所述控制端子接受的控制信号进行数据处理。

6. 如权利要求4所述的半导体装置,其中,所述控制部在以所述第二动作模式动作时,若所述第二电平检测电路检测到的电压电平的绝对值成为规定值以上,则进行向所述第三动作模式的切换,

所述调节器将供给所述电源端子的电源电压降压成不足所述规定值而生成内部电源电压。

7. 如权利要求4所述的半导体装置,其中还包括:

接受调整数据的数据端子;

传感器;以及

调整从所述传感器接受的信号的传感器信号处理电路,

所述控制部在所述第二动作模式中,将经由所述数据端子接受的所述调整数据输出至所述传感器信号处理电路,

所述控制部在所述第三动作模式中,将经由所述数据端子接受的所述调整数据非易失地存储,

所述控制部在所述第一动作模式中,将在所述第三动作模式中存储的所述调整数据输出至所述传感器信号处理电路,

所述传感器信号处理电路基于从所述控制部接受的调整数据,调整从所述传感器接受的信号。

8. 如权利要求 7 所述的半导体装置,其中,所述控制部在所述第二动作模式及所述第三动作模式中,利用经由所述控制端子接受的控制信号,经由所述数据端子接受所述调整数据。

9. 如权利要求 7 所述的半导体装置,其中,所述控制部包含非易失地存储数据的存储元件,在所述第三动作模式中,使用供给所述电源端子的电源电压作为用于对所述存储元件存储所述调整数据的写入电压。

10. 如权利要求 1 所述的半导体装置,其中,所述第一电平检测电路检测自所述电源端子上被供给电源电压起经过规定时间后所述控制端子的电压电平是否持续规定时间的成为规定值以上的状态。

具有多个动作模式的半导体装置

技术领域

[0001] 本发明涉及半导体装置，尤其涉及具有多个动作模式的半导体装置。

背景技术

[0002] 在具备需要初始调整的传感器等的半导体装置中，为了从半导体装置外部可以切换用于进行初始调整的测试模式和用于进行正常的读出（sensing）动作的正常模式，设有用于模式切换的端子。这种用于模式切换的端子，在初始调整后是不需要的，因此要求减少其数目以实现半导体装置的小型化。

[0003] 作为用于减少这种半导体装置的端子数的技术，例如，在日本特开平 04-039784 号公报（专利文献 1）中公开了如下的结构。即，一种微型计算机，内置存储了用于 CPU 执行的程序及数据的 EPROM，且作为动作模式，具有以微型计算机方式动作的微型计算机模式、测试 CPU 动作的测试模式、和进行 EPROM 的写入及读出的 EPROM 模式。其中设有测试 / 程序电源端子和控制端子，该测试 / 程序电源端子共用用于切换微型计算机模式及测试模式的端子功能和用于施加 EPROM 的用于写入的程序电压的端子功能，该控制端子用于切换测试模式及 EPROM 模式。微型计算机模式是在测试 / 程序电源端子为第一逻辑电平时被选择的，而测试模式及 EPROM 模式是在测试 / 程序电源端子为第二逻辑电平时被选择的。根据控制端子的逻辑电平切换测试模式及 EPROM 模式，若切换至 EPROM 模式，则从测试 / 程序电源端子施加程序电压。

[0004] 此外，在日本特开平 01-171036 号公报（专利文献 2）中公开了如下的结构。即，在微型计算机中，施加用于模式切换的高电压信号的端子与复位端子是被共用的。

[0005] 此外，在日本特开 2008-152621 号公报（专利文献 3）中公开了如下的结构。即，在微型计算机中，将模式设定信号和复位信号共同化，根据供给复位端子的信号的变化而指定动作模式。由此，无需独立设置模式设定端子，而能够减少微型计算机的端子数。

[0006] 此外，在日本特开平 05-166391 号公报（专利文献 4）中公开了如下的结构。即，在读出数据时，根据从输入 / 输出端子输入的读出模式信号及地址信号，进行从存储单元阵列的符合地址读出数据并向输入 / 输出端子输出的控制。此外，在进行数据的写入或者改写时，根据从输入 / 输出端子输入的写入模式信号及地址信号，进行将来自输入 / 输出端子的数据写入存储单元阵列的符合地址的控制。通过使模式控制信号输入端子及输入 / 输出端子能够共同化，实现减少端子数。

[0007] 此外，在日本特开 2001-188770 号公报（专利文献 5）中公开如下的结构。即，用一个端子共用在内置的接口与外部的串行存储器之间传送的信号线和在总线开路请求（bus release request）信号线、总线开路允许（bus release acknowledge）信号线、I/O 请求信号线、或等待（wait）信号线中的对应的信号线，从而减少端子数。

[0008] 但是，在专利文献 1 所记载的结构中，在接受程序电压的测试 / 程序电源端子外，还需要另外的接受用于使微型计算机动作的动作电源电压的电源端子，因此最终会需要测试 / 程序电源端子、控制端子及电源端子这三个端子。又，在专利文献 2 ~ 5 中也没有公开

用于解决这种问题的结构。

发明内容

[0009] 本发明为解决上述课题构思而成,其目的在于提供可从外部切换多个动作模式且能够减少端子数的半导体装置。

[0010] 为了解决上述课题,本发明的半导体装置是具有多个动作模式的半导体装置,其中包括:控制端子;电源端子,被供给电源电压;第一电平检测电路,检测自电源端子上被供给电源电压起经过规定时间后的控制端子的电压电平;控制部,基于第一电平检测电路的检测结果,选择以多个动作模式中的任意模式动作;以及调节器(regulator),该调节器基于供给电源端子的电源电压生成内部电源电压,第一电平检测电路及控制部接受内部电源电压,并将该内部电源电压作为动作电源电压,在多个动作模式中,对电源端子供给与其它动作模式不同电平的电源电压的动作模式中,控制部利用供给电源端子的电源电压来进行数据处理。

[0011] 依据本发明,可从外部切换多个动作模式且能够减少端子数。

[0012] 本发明的上述以及其它目的、特征、局面及优点,通过以下参照附图说明的本发明相关的详细说明,当会更加清晰。

附图说明

[0013] 图1是本发明第一实施方式的半导体装置的结构示图。

[0014] 图2是表示本发明第一实施方式的半导体装置切换动作模式的动作的时序图。

[0015] 图3是本发明第二实施方式的半导体装置的结构示图。

[0016] 图4是表示本发明第二实施方式的半导体装置切换动作模式的动作的时序图。

具体实施方式

[0017] 以下,参照附图,就本发明的实施方式进行说明。此外,图中相同或相当的部分采用相同的符号,且不重复其说明。

[0018] <第一实施方式>

[0019] [结构及基本动作]

[0020] 图1是本发明第一实施方式的半导体装置的结构示图。

[0021] 参照图1,半导体装置101包括:存储部(控制部)1、电平检测电路11、比较器(电平检测电路)3、调节器5、传感器6、传感器信号处理电路7、控制端子TCK、数据端子TD、电源端子TPS1、TPS2和输出端子TDET。电平检测电路11包括触发器2和延迟电路4。

[0022] 传感器6例如为压力传感器或加速度传感器,将表示检测结果的信号输出至传感器信号处理电路7。

[0023] 传感器信号处理电路7基于从存储部1接受的调整数据对从传感器6接受的信号进行调整,将调整后的信号作为检测信号,从输出端子TDET向半导体装置101外部输出。调整数据例如是放大率及补偿(offset)值,传感器信号处理电路7基于从存储部1接受的调整数据所表示的放大率,对传感器6的输出信号进行放大,并且,基于该调整数据所表示的补偿值,对传感器6的输出信号供给补偿电压。

[0024] 调节器 5 基于供给电源端子 TPS 1 的电源电压生成内部电源电压 IPS。例如，调节器 5 对供给电源端子 TPS1 的 5V 电源电压进行降压而生成 3.8V 的内部电源电压 IPS。内部电源电压 IPS 是作为动作电源电压供给图 1 所示的各块 (block) 等半导体装置 101 内的各块的。此外，电源端子 TPS2 接地。

[0025] [动作]

[0026] 下面，对本发明第一实施方式的半导体装置切换动作模式时的动作进行说明。

[0027] 半导体装置 101 具有正常模式 RM、调整模式 TM 及存储器写入模式 WM。

[0028] 电平检测电路 11 检测在刚向电源端子 TPS1 供给电源电压后即自电源端子 TPS1 上被供给电源电压起经过规定时间后的控制端子 TCK 的电压电平。

[0029] 更详细地说，延迟电路 4 使表示供给电源端子 TPS1 的电源电压的电平的信号延迟规定时间，然后向触发器 2 输出。表示控制端子 TCK 接受的电压的电平的信号供给触发器 2。触发器 2 在从延迟电路 4 接受的信号的上升沿的定时中保持从控制端子 TCK 接受的信号并向存储部 1 输出。

[0030] 比较器 3 检测供给电源端子 TPS1 的电源电压的电平。更详细地说，比较器 3 比较供给电源端子 TPS1 的电源电压和基准电压 VREF，并将表示比较结果的信号输出至存储部 1。

[0031] 存储部 1 基于触发器 2 的电平检测结果，选择是以正常模式 RM 动作还是以调整模式 TM 或存储器写入模式 WM 动作的任一方式。此外，在以调整模式 TM 或存储器写入模式 WM 动作的场合，存储部 1 基于比较器 3 的检测结果，选择是以调整模式 TM 动作还是存储器写入模式动作的任一方式。

[0032] 例如，存储部 1 基于从触发器 2 接受的信号，选择是以正常模式 RM 动作还是以调整模式 TM 动作的任一方式，当以调整模式 TM 进行动作时，基于比较器 3 的检测结果进行从调整模式 TM 到存储器写入模式 WM 的切换。更加详细地说，在以调整模式 TM 动作时，存储部 1 在触发器 2 检测的电压电平的绝对值成为规定值以上时，进行从调整模式 TM 到存储器写入模式 WM 的切换。

[0033] 图 2 是表示本发明第一实施方式的半导体装置切换动作模式的动作的时序图。

[0034] 参照图 2，首先，电源端子 TPS1 上被供给例如 5V 的电源电压，并且控制端子 TCK 上被供给例如 3.8V 的电压。这时调节器 5 对供给电源端子 TPS1 的 5V 的电源电压进行降压，生成 3.8V 的内部电源 IPS。半导体装置 101 内的各块接受内部电源电压 IPS，并将它作为动作电源电压。

[0035] 该场合，电源电压的上升沿通过延迟电路 4 延迟，然后传输至触发器 2。触发器 2 在从延迟电路 4 传输的上升沿的定时中保持从控制端子 TCK 接受的 3.8V 的电压，并向存储部 1 输出。这样存储部 1 就选择调整模式 TM。

[0036] 然后，从半导体装置 101 的外部向控制端子 TCK 供给控制信号例如基准时钟，从外部向数据端子 TD 供给调整数据。存储部 1 利用来自控制端子 TCK 的基准时钟，从数据端子 TD 接受调整数据，并将该调整数据输出至传感器信号处理电路 7。

[0037] 传感器信号处理电路 7 基于从存储部 1 接受的调整数据，调整从传感器 6 接受的信号，并将调整后的信号作为检测信号，从输出端子 TDET 向半导体装置 101 的外部输出。

[0038] 在调整模式 TM 中，从半导体装置 101 的外部向数据端子 TD 供给各种调整数据，在

半导体装置 101 的外部测定从输出端子 TDET 输出的检测信号，并得到最佳调整数据。

[0039] 接着，在电源端子 TPS1 上，作为写入电压供给比调整模式 TM 及正常模式 RM 的电源电压高的例如 12V 的电源电压。这时，调节器 5 对供给电源端子 TPS1 的 12V 的电源电压进行降压而生成 3.8V 的内部电源电压 IPS。半导体装置 101 内的各块，作为动作电源电压接受内部电源电压 IPS。此外，从半导体装置 101 的外部分别向控制端子 TCK 供给控制信号例如基准时钟。

[0040] 该场合，比较器 3 比较供给电源端子 TPS1 的 12V 的电源电压和例如 12V 的基准电压 VREF，并将表示供给电源端子 TPS1 的电源电压为基准电压 VREF 以上的信号向存储部 1 输出。这样存储部 1 就选择存储器写入模式 WM。

[0041] 存储部 1 利用来自控制端子 TCK 的基准时钟，接受来自数据端子 TD 的调整数据。该调整数据是在调整模式 TM 中得到的最佳调整数据。又，存储部 1 向调节器 5 输出控制信号 WCONT。调节器 5 所包含的开关接受来自存储部 1 的控制信号 WCONT，将经由电源端子 TPS1 接受的 12V 的写入电压输出至存储部 1。存储部 1 利用从调节器 5 接受的 12V 的写入电压，将调整数据写入存储部 1 内的非易失半导体存储元件，从而将调整数据非易失地进行存储。

[0042] 接着，停止向电源端子 TPS1 供给电源电压，停止向控制端子 TCK 供给基准时钟，并停止向数据端子 TD 供给调整数据，各端子的电压例如设定为 0V。然后，电源端子 TPS1 上被供给例如 5V 的电源电压。这时，调节器 5 对供给电源端子 TPS1 的 5V 的电源电压进行降压而生成 3.8V 的内部电源电压 IPS。半导体装置 101 内的各块，作为动作电源电压接受内部电源电压 IPS。

[0043] 该场合，电源电压的上升沿通过延迟电路 4 延迟后传达至触发器 2。触发器 2 在从延迟电路 4 传达的上升沿的定时中保持从控制端子 TCK 接受的 0V 的电平并向存储部 1 输出。这样存储部 1 就选择正常模式 RM。

[0044] 在正常模式 RM 中，存储部 1 将在存储器写入模式 WM 中存储的调整数据输出到传感器信号处理电路 7。

[0045] 传感器信号处理电路 7 基于从存储部 1 接受的调整数据，对从传感器 6 接受的信号进行调整，并将调整后的信号作为检测信号，从输出端子 TDET 向光半导体装置 101 的外部输出。

[0046] 可是，在专利文献 1 所记载的结构中，除了接受程序电压的测试 / 程序电源端子以外，还需要另外的接受用于使微型计算机动作的动作电源电压的电源端子，结果，存在需要测试 / 程序电源端子、控制端子及电源端子这 3 个端子的问题。

[0047] 但是，在本发明第一实施方式的半导体装置中，触发器 2 检测在对电源端子 TPS1 刚开始供给电源电压后即自电源端子 TPS1 上被供给电源电压起经过规定时间后的控制端子 TCK 的电压电平。比较器 3 检测供给电源端子 TPS1 的电源电压的电平。然后，存储部 1 基于触发器 2 的电平检测结果，选择是以正常模式 RM 动作，还是以调整模式 TM 或存储器写入模式 WM 动作的任一方式，当以调整模式 TM 或存储器写入模式 WM 动作的场合，基于比较器 3 的检测结果选择调整模式 TM 及存储器写入模式 WM 中的任一模式。

[0048] 通过这种结构，例如，在存储器写入模式 WM 中，即使比调整模式 TM 及正常模式 RM 中的电源电压高的电平的写入电压供给电源端子，也能对该写入电压进行降压而生成内部

电源电压，并向各块供给。即，以用于生成内部电源电压的端子及用于写入电压的端子的方式共用电源端子 TPS1，因此能够减少端子数。此外，由于能够用电源端子 TPS1 和控制端子 TCK 这 2 个端子切换 3 个动作模式，能够实现端子数的减少。

[0049] 此外，在专利文献 1 所记载的结构中，对于测试 / 程序电源端子供给用于写入 EPROM 的程序电压，因此在写入 EPROM 时能够对测试 / 程序电源端子供给用于写入 EPROM 的控制信号。

[0050] 但是，在本发明第一实施方式的半导体装置中，存储部 1 在选择是以调整模式 TM 或存储器写入模式 WM 进行动作之后，利用经由控制端子 TCK 接受的控制信号即基准时钟来进行数据处理。更详细地说，存储部 1 在调整模式 TM 及存储器写入模式 WM 中，利用经由控制端子 TCK 接受的基准时钟接受来自数据端子 TD 的调整数据。

[0051] 即，与专利文献 1 所记载的结构不同的是在本发明第一实施方式的半导体装置中，写入电压供给电源端子，所以在存储器写入模式 WM 中，能够经由控制端子 TCK 向存储部 1 供给基准时钟。由此，无需为存储器写入模式 WM 而另外设置端子，能够达到减少端子数的目的。

[0052] 再者，本发明第一实施方式的半导体装置具备电平检测电路 11 和比较器 3，构成为基于它们的电平检测结果，切换正常模式 RM、调整模式 TM 及存储器写入模式 WM 这三个动作模式，但并不限于此。即使半导体装置的结构中不具备比较器 3，只要是如下结构即可。即，基于电平检测电路 11 的检测结果，存储部 1 选择以多个动作模式中的任意模式动作。电平检测电路 11 和存储部 1 接受来自调节器 5 的内部电源电压，将它作为动作电源电压。又，在多个动作模式中对电源端子供给与其它动作模式时不同电平的电源电压的动作模式中，存储部 1 将供给电源端子的电源电压作为写入电压而使用。

[0053] 此外，在本发明第一实施方式的半导体装置中，存储部 1 构成为在存储器写入模式 WM 中，使用比调整模式 TM 及正常模式 RM 的电源电压高的电平的写入电压非易地存储调整数据，但并不限定于此。存储部 1 只要构成为在对电源端子 TPS1 供给不同于其它动作模式的电平的电源电压的动作模式中，使用供给电源端子 TPS1 的电源电压进行一些数据处理即可。

[0054] 此外，在本发明第一实施方式的半导体装置中，采用了使用 12V 的写入电压及 3.8V 的内部电源电压的结构，但并不限定于此，写入电压及内部电源电压也可为负电压。

[0055] 下面，借助附图对本发明的其它实施方式进行说明。此外，图中相同或相当的部分采用相同的符号，且不重复其说明。

[0056] <第二实施方式>

[0057] 与第一实施方式的半导体装置相比，本实施方式涉及变更对调整模式的切换条件的半导体装置。除以下所说明的内容以外，与第一实施方式的半导体装置相同。

[0058] 图 3 是本发明第二实施方式的半导体装置的结构示图。

[0059] 参照图 3，与本发明第一实施方式的半导体装置相比，半导体装置 102 具备电平检测电路 12，以取代电平检测电路 110。电平检测电路 12 包含触发器 2、延迟电路 4 和滤波电路 8。

[0060] 电平检测电路 12 自电源端子 TPS1 上被供给电源电压起经过规定时间后，检测控制端子 TCK 的电压电平是否在规定时间继续规定值以上的状态。

[0061] 更详细地说,滤波电路8例如为低通滤波器,使控制端子TCK接受的表示电压的电平的信号的频率分量中规定频率以上的分量衰减,将衰减后的信号输出至触发器2。延迟电路4使供给电源端子TPS1的表示电源电压的电平的信号延迟规定时间,并输出至触发器2。触发器2在从延迟电路4接受的信号的上升沿的定时中保持从滤波电路8接受的信号并向存储部1输出。

[0062] 图4是表示本发明第二实施方式的半导体装置切换动作模式的动作的时序图。

[0063] 参照图4,首先,电源端子TPS1上被供给例如5V的电源电压,并且控制端子TCK上被供给例如3.8V的电压。这时,调节器5对供给电源端子TPS1的5V的电源电压进行降压而生成3.8V的内部电源电压IPS。半导体装置102内的各块接受内部电源电压IPS,并将它作为动作电源电压。

[0064] 该场合,如果控制端子TCK上的电压电平例如成为3.8V的状态持续高保持时间(high hold time)THLD,则从滤波电路8向触发器2供给3.8V的电压。此外,电源电压的上升沿通过延迟电路4而得到延迟,然后传输至触发器2。触发器2在从延迟电路4传达的上升沿的定时中保持从滤波电路8接受的3.8V的电压,并且向存储部1输出。这样存储部1就选择调整模式TM。

[0065] 在此,以正常模式RM使半导体装置102动作时的电源刚上升后,因外噪声而控制端子TCK上的电压成为逻辑高电平,从而半导体装置102有可能误以调整模式TM动作。

[0066] 因此,在本发明第二实施方式的半导体装置中,构成为通过将高保持时间THLD设定为设想的噪声时间以上,仅在控制端子TCK上的电压成为逻辑高电平的状态持续高保持时间THLD以上的情况下切换到调整模式TM。通过这种结构,能够防止噪声导致的误动作,并能实现稳定的动作。

[0067] 再者,在本发明第二实施方式的半导体装置中,采用了具备滤波电路8的结构,但并不限于此,也可以是例如具备电压图案判定电路的结构。即,该电压图案判定电路在从控制端子TCK接受的信号具有规定图案的场合,向触发器2输出逻辑高电平的信号,当从控制端子TCK接受的信号并不具有规定图案的场合,向触发器2输出逻辑低电平的信号。

[0068] 其它结构及动作与第一实施方式的半导体装置相同,因此在这里不重复其详细的说明。

[0069] 以上对本发明进行了详细说明,但这只是示例,并不是本发明的限定,应当清楚本发明的范围是由权利要求来解释的。

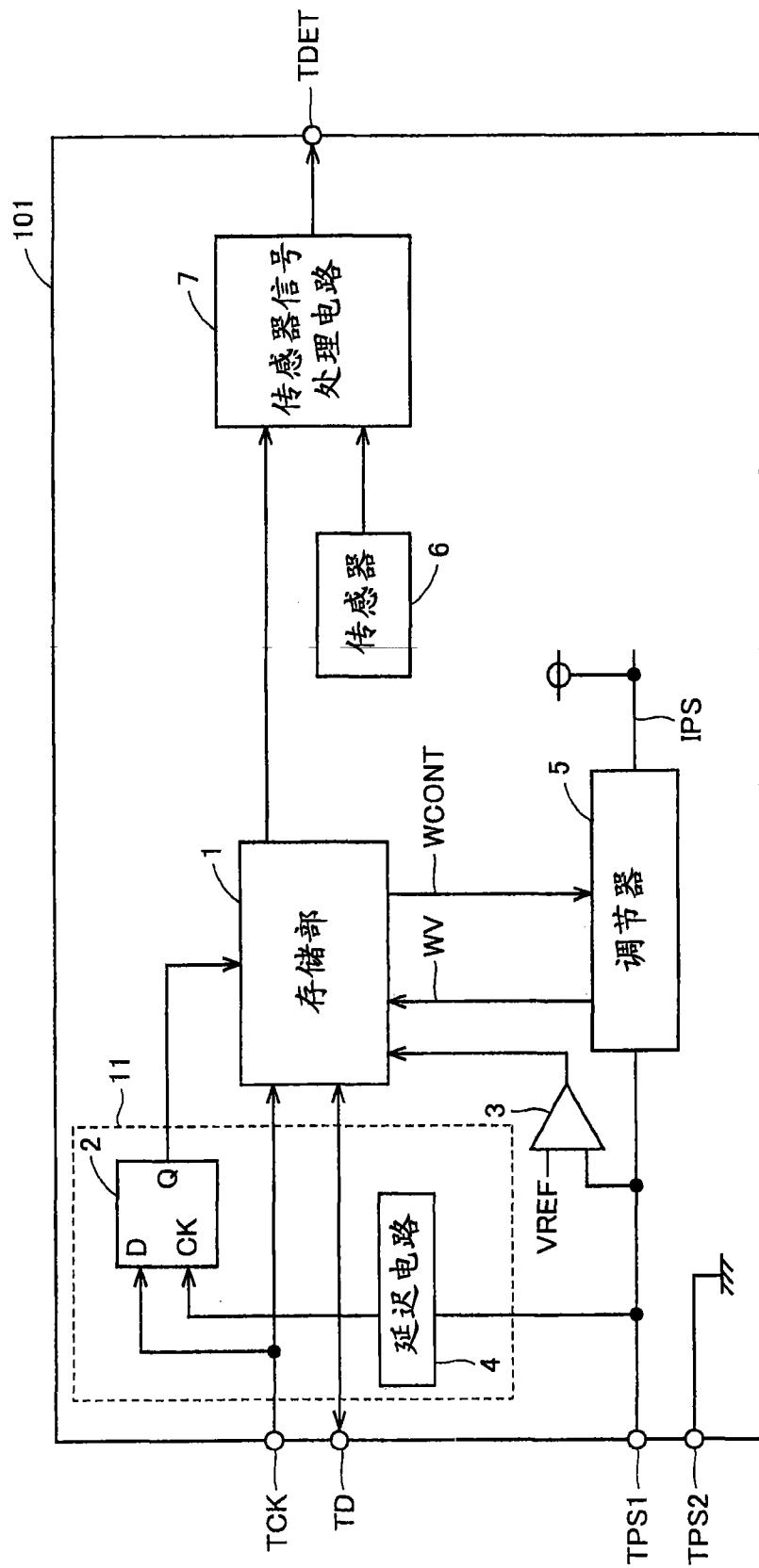


图 1

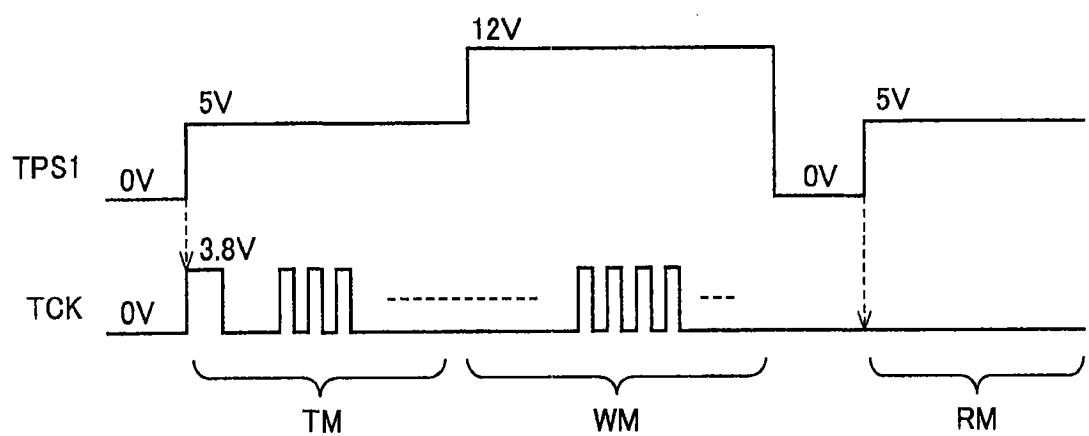


图 2

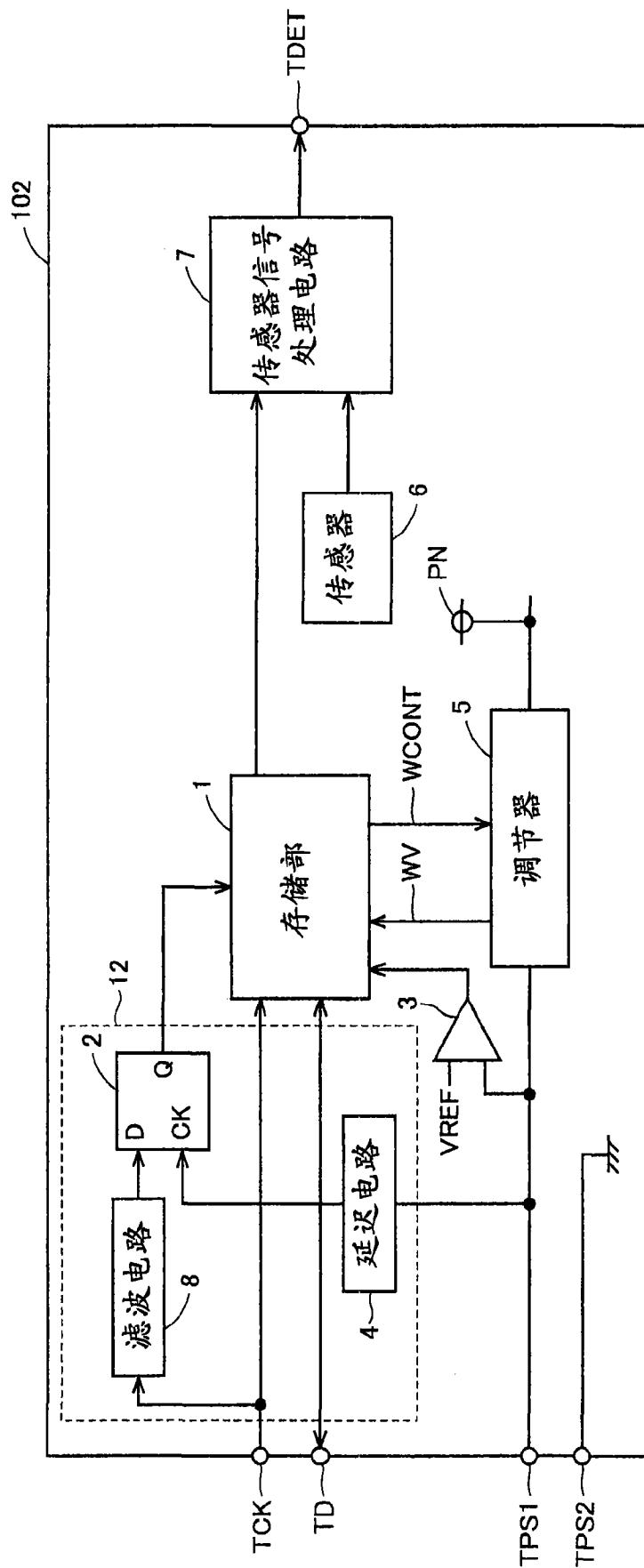


图 3

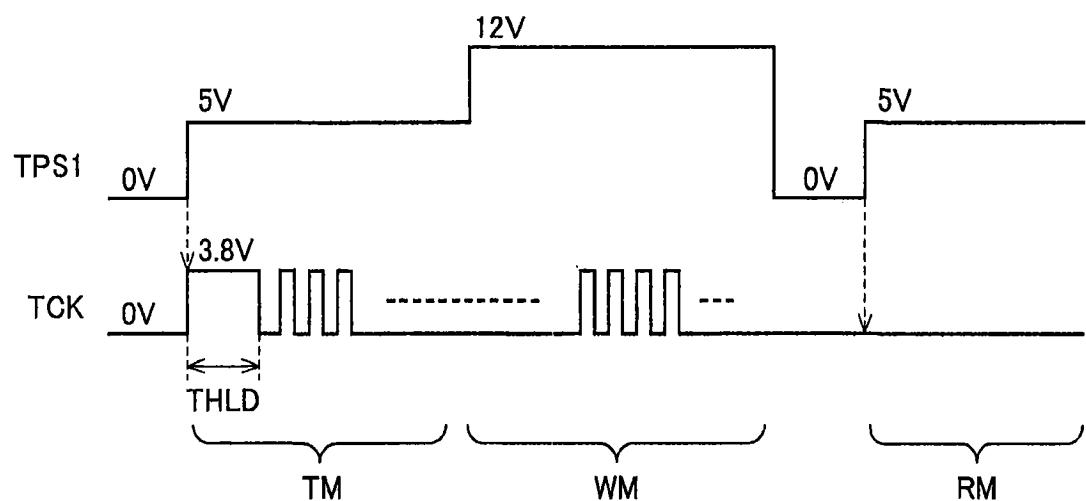


图 4