



(12)发明专利

(10)授权公告号 CN 105190561 B

(45)授权公告日 2018.04.20

(21)申请号 201480013506.4

(22)申请日 2014.03.07

(65)同一申请的已公布的文献号
申请公布号 CN 105190561 A

(43)申请公布日 2015.12.23

(30)优先权数据
13/798,803 2013.03.13 US

(85)PCT国际申请进入国家阶段日
2015.09.10

(86)PCT国际申请的申请数据
PCT/US2014/021834 2014.03.07

(87)PCT国际申请的公布数据
W02014/164310 EN 2014.10.09

(73)专利权人 高通股份有限公司
地址 美国加利福尼亚州

(72)发明人 A·沙查姆 A·吉尔 E·特斯东
Y·李 A·杜兹尼

(74)专利代理机构 北京律盟知识产权代理有限
责任公司 11287

代理人 宋献涛

(51)Int.Cl.
G06F 9/52(2006.01)
G06F 9/46(2006.01)
G06F 9/54(2006.01)
G06F 1/32(2006.01)
G06F 11/07(2006.01)

(56)对比文件
US 2004034642 A1,2004.02.19,
US 6163831 A,2000.12.19,
US 2010058001 A1,2010.03.04,
WO 2012134431 A1,2012.10.04,
CN 101331454 A,2008.12.24,
CN 102640138 A,2012.08.15,

审查员 彭莉

权利要求书3页 说明书9页 附图5页

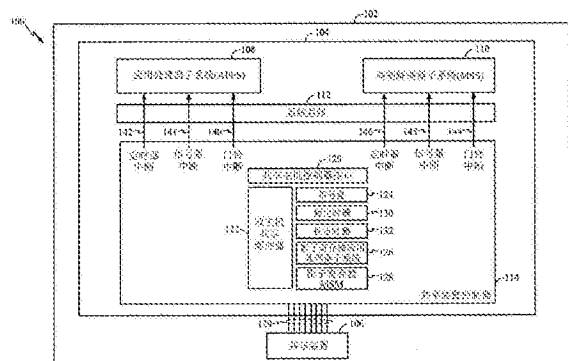
(54)发明名称

双主机嵌入式共享装置控制器

(57)摘要

本发明描述了使用多端口共享非易失性存储器的有效技术,其减小了例如调制解调器控制处理器的专用功能特定处理器的存储器存取的延时。调制解调器处理器抢先于正从多端口共享非易失性存储器闪存装置中存取数据的主机处理器,从而允许所述调制解调器处理器迅速存取所述闪存装置中的数据。抢先过程使用由寻求存取的处理器发起的门铃中断,并且中断正被抢先的处理器。在抢先之后,主机处理器可再继续或重新开始所述数据存取。所述处理器的存取控制利用硬件信号量原子控制机制。共享非易失性存储器模块的电力控制包含至少一个不活动定时器,以指示到所述共享非易失性存储器模块的供电电压何时可以安全减小或关闭。电源可以由共享所述存储器的所述处理器中的任一者重新启

动,从而允许快速存取所述数据。



1. 一种用于抢先于处理器的方法,所述方法包括:

由共享装置控制器响应于接收来自第一处理器的存取共享非易失性存储器装置的第一数据块的请求,授予对所述第一数据块的存取权限给所述第一处理器,并将第一影子寄存器映射到共享地址,所述第一处理器经配置具有对所述第一影子寄存器的独占存取权限;

由所述共享装置控制器响应于接收来自第二处理器的存取所述共享非易失性存储器装置的请求,向所述第一处理器发出门铃中断,以请求抢先于所述第一处理器对所述第一数据块的所述存取;以及

由所述共享装置控制器抢先于所述第一处理器的对所述第一数据块的所述存取,并将第二影子寄存器映射到所述共享地址,以发起所述第二处理器对所述共享非易失性存储器装置的所述存取,所述第二处理器经配置具有对所述第二影子寄存器的独占存取权限。

2. 根据权利要求1所述的方法,其中所述共享非易失性存储器装置为闪存驱动器和磁盘驱动器中的一种。

3. 根据权利要求1所述的方法,其进一步包括:

完成由所述第二处理器请求的对所述共享非易失性存储器的所述存取;以及

响应于完成由所述第二处理器请求的对所述共享非易失性存储器的所述存取,提供由所述第一处理器请求的对所述第一数据块的所述存取。

4. 根据权利要求1所述的方法,其进一步包括:

响应于接收来自所述第二处理器的存取所述共享非易失性存储器装置的所述请求,授予信号量锁到所述第二处理器以开始对所述共享非易失性存储器装置的所述存取;以及

响应于所述第二处理器完成对所述共享非易失性存储器装置的所述存取,授予信号量锁到所述第一处理器以提供对所述共享非易失性存储器的所述第一数据块的所述存取。

5. 一种经配置控制对共享装置的存取的设备,所述设备包括:

用于与第一处理器和第二处理器通信的系统总线;

用于与共享装置通信的共享装置接口;

第一组影子寄存器,其中所述设备经配置提供对所述第一组影子寄存器的独占存取给所述第一处理器;

第二组影子寄存器,其中所述设备经配置提供对所述第二组影子寄存器的独占存取给所述第二处理器;以及

共享装置控制器,其具有信号量状态机,所述信号量状态机经配置以在授予信号量给所述第一处理器时将所述第一组影子寄存器映射到所述共享装置的共享地址空间,并且在授予所述信号量给所述第二处理器时将所述第二组影子寄存器映射到所述共享装置的所述共享地址空间。

6. 根据权利要求5所述的设备,其中所述信号量状态机进一步经配置响应于抢先于所述第一处理器在所述共享装置上的操作的请求,授予所述存取权限给所述第二处理器,从而抢先于所述第一处理器的所述操作,并且允许所述第二处理器存取所述共享装置。

7. 根据权利要求5所述的设备,其中用于所述第一处理器的与所述共享装置关联的操作利用存储在所述第一组影子寄存器中的信息,且用于所述第一处理器的与所述共享装置关联的操作利用存储在所述第二组影子寄存器中的信息。

8. 根据权利要求5所述的设备,其进一步包括:

共享地址多路复用器,其经配置执行将所述第一组影子寄存器映射到所述共享地址空间,并将所述第二组影子寄存器映射到所述共享地址空间。

9. 根据权利要求5所述的设备,其中抢先于所述第一处理器的与所述共享装置关联的操作是通过授予信号量锁给所述第二处理器以开始与所述共享装置关联的所述操作,且在完成所述第二处理器的与所述共享装置关联的所述操作时,授予信号量锁给所述第一处理器以再继续与所述共享装置关联的所述操作。

10. 一种用于控制对共享装置的存取的方法,所述方法包括:

响应于第一处理器对信号量的请求,将所述第一处理器的第一影子寄存器映射到共享地址,并将由所述第一处理器提供的第一值写入在所述共享地址处的所述第一影子寄存器,所述第一处理器经配置具有对所述第一影子寄存器的独占存取权限;

响应于完成与所述第一处理器对所述信号量的所述请求关联的第一操作并释放所述信号量,将所述第一影子寄存器从其到所述共享地址的链接中去除;

响应于第二处理器对所述信号量的请求,将所述第二处理器的第二影子寄存器映射到所述共享地址,并将由所述第二处理器提供的第二值写入在所述共享地址处的所述第二影子寄存器,所述第二处理器经配置具有对所述第二影子寄存器的独占存取权限;以及

响应于完成与所述第二处理器对所述信号量的所述请求关联的第二操作并释放所述信号量,将所述第二影子寄存器从其到所述共享地址的链接中去除,其中在完成所述第二操作时,所述第一影子寄存器包括所述第一值,且所述第二影子寄存器包括所述第二值。

11. 根据权利要求10所述的方法,其中所述第一操作为根据所述第一值的从所述共享装置到所述第一处理器的数据传送。

12. 根据权利要求10所述的方法,其中所述第二操作为根据所述第二值的从所述共享装置到所述第二处理器的数据传送。

13. 根据权利要求10所述的方法,其中所述第一操作为多个第一处理器操作中的一个,并且其中完成所述多个第一处理器操作被所述第二处理器抢先以实现所述第二操作,且在所述第二操作完成时,所述第一值处在用于完成所述多个第一处理器操作的所述第一影子寄存器中。

14. 根据权利要求10所述的方法,其进一步包括:

响应于接收到缺乏对共享装置的存取权限的指示,减小对所述共享装置的供电电压;以及

响应于接收到所述第二处理器的存储器存取请求,将所述供电电压返回到处于所述第一处理器控制下的操作电平。

15. 根据权利要求14所述的方法,其中减小对所述共享装置的所述供电电压包括响应于在不活动周期结束时接收到第一空闲指示,将所述供电电压减小到截止电平,其中所述不活动周期对应于始于所述信号量释放的周期。

16. 根据权利要求14所述的方法,其进一步包括:

响应于在不活动周期结束时接收到第二空闲指示,发起错误恢复过程;

将所述第一和第二处理器中的最后具有用于存取所述共享装置的信号量锁的处理器复位;以及

将所述共享装置和所述信号量锁初始化到自由状态。

17. 一种用计算机可读程序数据和代码编码的计算机可读非暂时性媒体, 所述程序数据和代码在由处理器执行时可操作用来:

响应于第一处理器对信号量的请求, 将所述第一处理器的第一影子寄存器映射到共享地址, 其中所述第一处理器将第一值写入在所述共享地址处的所述第一影子寄存器, 所述第一处理器经配置具有对所述第一影子寄存器的独占存取权限;

响应于完成与所述第一处理器对所述信号量的所述请求关联的第一操作并释放所述信号量, 将所述第一影子寄存器从其到所述共享地址的连接中去除;

响应于第二处理器对所述信号量的请求, 将所述第二处理器的第二影子寄存器映射到所述共享地址, 其中所述第二处理器将第二值写入在所述共享地址处的所述第二影子寄存器, 所述第二处理器经配置具有对所述第二影子寄存器的独占存取权限; 以及

响应于完成与所述第二处理器对所述信号量的所述请求关联的第二操作并释放所述信号量, 将所述第二影子寄存器从其到所述共享地址的连接中去除, 其中在完成所述第二操作时, 所述第一影子寄存器包括所述第一值, 且所述第二影子寄存器包括所述第二值。

18. 一种使用计算机可读程序数据和代码编码的计算机可读非暂时性媒体, 所述程序数据和代码在由处理器执行时可操作用来:

响应于接收来自第一处理器的存取共享非易失性存储器装置的第一数据块的请求, 授予对所述第一数据块的存取权限给所述第一处理器, 并将第一影子寄存器映射到共享地址, 所述第一处理器经配置具有对所述第一影子寄存器的独占存取权限;

响应于接收来自第二处理器的存取所述共享非易失性存储器装置请求, 向所述第一处理器发出门铃中断, 以请求抢先于所述第一处理器对所述第一数据块的所述存取; 以及

抢先于所述第一处理器的对所述第一数据块的所述存取, 并将第二影子寄存器映射到所述共享地址, 以发起所述第二处理器对所述共享非易失性存储器装置的所述存取, 所述第二处理器经配置具有对所述第二影子寄存器的独占存取权限。

19. 一种经配置控制对共享装置的存取的设备, 所述设备包括:

用于与第一处理器和第二处理器通信的装置;

用于与共享装置通信的装置;

用于存储到所述共享装置的共享地址空间的第一映射地址的装置, 用于存储所述第一映射地址的所述装置是所述第一处理器可独占存取的;

用于存储到所述共享装置的所述共享地址空间的第二映射地址的装置, 用于存储所述第二映射地址的所述装置是所述第二处理器可独占存取的;

用于在授予信号量给所述第一处理器时将用于存储所述第一映射地址的所述装置映射到所述共享装置的所述共享地址空间的装置; 以及

用于在授予所述信号量给所述第二处理器时将用于存储所述第二映射地址的所述装置映射到所述共享装置的所述共享地址空间的装置。

双主机嵌入式共享装置控制器

[0001] 优先权申请

[0002] 本申请要求于2013年3月13日提交的题为“双主机嵌入式共享装置控制器 (DUAL HOST EMBEDDED SHARED DEVICE CONTROLLER)”的美国专利申请序列号13/798,803的优先权,该申请以其整体通过引用并入本文。

技术领域

[0003] 本公开一般涉及多处理器领域,并且特别涉及由双主机共享装置控制器提供的功能。

背景技术

[0004] 许多便携式产品例如蜂窝电话、膝上型计算机、个人数据助理 (PDA) 等利用执行程序例如通信程序和多媒体程序的处理系统。用于此类产品的处理系统可包含多个处理器、用于存储指令和数据的包含多级高速缓存的复合存储器系统、控制器、外围装置例如通信接口,以及配置在例如单个芯片上的固定功能逻辑块。

[0005] 在包含智能手机、平板计算机等的多处理器便携式系统中,可使用应用处理器协调在数个嵌入式处理器之间的操作。主应用处理器也可提供对存储元件例如嵌入式或可移除非易失性存储器模块和磁盘驱动器的存取端口。其它嵌入式处理器可专用于特定的实时操作,例如调制解调器控制处理器、音频信号处理器等。嵌入式处理器中的每个可操作它们自身的文件系统,它们自身的文件系统可具有与其专用功能关联的特定时间约束。此类多处理器系统也可被要求共享存储器存储,例如嵌入式存储器和可移除非易失性存储器模块或磁盘驱动器。然而,由于在子系统之间的相关性提高和进程间通信 (IPC) 开销增加,因此在共享非易失性存储器存储装置各自具有通过主控制处理器可存取的单端口的系统中,在来自特定处理器中的专用功能的存储器存取中可经历过度过多延时。而且,在此类系统中的调试可变得不可接受地复杂。

发明内容

[0006] 在其几个方面之间,本公开认识到提供用于每个嵌入式处理器的更有效的方法和设备是有利的,从而能够直接独立存取非易失性存储器,而无需使通过应用处理器使存取集中。而且,提供用于通过第二处理器进行一个处理器的握手和抢先操作的更有效的方法和设备是有利的,以处理时间临界事件。为此,本发明的实施例提出了用于由第二处理器抢先于第一处理器的方法。第一处理器从非易失性存储器装置中存取数据块,共享非易失性存储器装置通过直接存取由第一处理器和第二处理器共享。向第一处理器发布门铃中断,以请求抢先于第一处理器对共享非易失性存储器装置的操作。抢先于第一处理器的数据块存取,以发起第二处理器的存储器存取。

[0007] 另一个实施例提出了允许两个处理器独立存取共享装置的设备。第一处理器耦合到共享装置并且经配置具有对第一组影子寄存器的独占存取权限。第二处理器耦合到共享

装置并且经配置具有对第二组影子寄存器的独占存取权限。具有信号量状态机的共享装置控制器经配置以在授予信号量给所述第一处理器时,将第一组影子寄存器映射到共享地址空间,并且在授予信号量给第二处理器时,将第二组影子寄存器映射到共享地址空间。

[0008] 另一个实施例提出了用于两个处理器独立存取共享装置的方法。响应第一处理器获取信号量,将第一影子寄存器映射到共享地址,其中第一处理器将第一值写入在共享地址处的第一影子寄存器。响应在第一处理器对共享装置的第一操作完成时信号量被释放,去除第一影子寄存器与共享地址的连接。响应第二处理器获取信号量,将第二影子寄存器映射到共享地址,其中第二处理器将第二值写入在共享地址处的第二影子寄存器。响应在第二处理器对共享装置的第二操作完成时信号量被释放,去除第二影子寄存器与共享地址的连接,其中在第二操作完成时,第一值在第一影子寄存器中无变化,并且第二值在第二影子寄存器中无变化。

[0009] 另一个实施例提出了用于电力控制的方法。响应接收到缺乏对在第一处理器控制下且由多个处理器共享的存储器装置的存取权限的指示,减小对存储器装置的供电电压。响应接收到多个处理器中的另一个处理器的存储器存取请求,将供电电压返回到处于第一处理器控制下的操作电平。

[0010] 另一个实施例提出了用计算机可读程序数据和代码编码的计算机可读非暂时性媒体。响应第一处理器获取信号量,将第一影子寄存器映射到共享地址,其中第一处理器将第一值写入在共享地址处的第一影子寄存器。响应在第一处理器对共享装置的第一操作完成时信号量被释放,去除第一影子寄存器与共享地址的连接。响应第二处理器获取信号量,将第二影子寄存器映射到共享地址,其中第二处理器将第二值写入在共享地址处的第二影子寄存器。响应在第二处理器对共享装置的第二操作完成时信号量被释放,去除第二影子寄存器与共享地址的连接,其中在第二操作完成时,第一值在第一影子寄存器中无变化,并且第二值在第二影子寄存器中无变化。

[0011] 另一个实施例提出了用计算机可读程序数据和代码编码的计算机可读非暂时性媒体。由第一处理器从非易失性存储器装置中存取数据块,共享非易失性存储器装置通过直接存取由第一处理器和第二处理器共享。向第一处理器发出门铃中断,以请求抢先于第一处理器对共享非易失性存储器装置的操作。抢先于第一处理器的数据块存取,以发起第二处理器的存储器存取。

[0012] 进一步的实施例提出了允许两个处理器独立存取共享装置的设备。用于第一处理器的装置使第一处理器存取共享装置并且具有对第一组影子寄存器的独占存取权限。用于第二处理器的装置使第二处理器存取共享装置并且具有对第二组影子寄存器的独占存取权限。用于共享装置控制器的装置使共享装置控制器在授予信号量给第一处理器时将第一组影子寄存器映射到共享地址空间,且在授予信号量给第二处理器时将第二组影子寄存器映射到共享地址空间。

[0013] 应理解,所属领域的技术人员从以下详细描述将容易明白本发明的其它实施例,其中借助于说明来展示和描述本发明的各种实施例。将认识到,本发明能够具有其它及不同实施例且其若干细节能够在各种其它方面加以修改,以上所有均不脱离本发明的精神及范围。因此,附图和具体实施方式应被视为本质上是说明性的而不是限制性的。

附图说明

[0014] 本发明的各方面在附图中以实例方式说明并且不是以限制方式说明,其中:

[0015] 图1示出在可有利采用的调制解调器子系统中满足实时约束的多处理器子系统的实施例;

[0016] 图2A示出在多处理器数据事务中存取数据的进程的实施例;

[0017] 图2B示出在多处理器子系统中抢先数据事务以便服务于实时任务的进程的实施例;

[0018] 图3示出支持数据事务抢先以便服务于实时任务的信号量状态机的实施例;以及

[0019] 图4示出具有处理器复合体的便携式装置,处理器复合体经配置满足调制解调器子系统的实时要求。

具体实施方式

[0020] 下文结合附图阐述的具体实施方式旨在作为对本发明的各种示例性实施例的描述,且并非旨在表示可在其中实践本发明的仅有实施例。为提供对本发明的全面理解的目的,具体实施方式包含特定细节。然而,本领域的技术人员将明白,可在无这些特定细节的情况下实践本发明。在某些情况下,为避免模糊本发明的概念,以框图形式来展示众所周知的结构和组件。

[0021] 为解决问题例如在来自专用功能特定处理器的存储器存取中的过多延时,可以为共享非易失性存储器模块实施多端口存储器软件和硬件设计。例如,具有临界延时要求的专用处理器,例如调制解调器控制处理器,可存取与主机控制处理器的存储器存取端口分离的第二存储器端口。由于不要求在单存取端口设计中的调制解调器控制处理器通过主机控制处理器进行用管线传送的存取,多端口设计减小了从共享非易失性存储器模块中存取数据的延时,并且因此避免了耗时的进程间通信(IPC)程序。

[0022] 另外,共享存储器模块的多个处理器可使用请求页面调度和其它此类快速存取技术。例如,系统操作情境可包含主机控制处理器,当在调制解调器处理器中发生时间临界事件时,主机控制处理器从可移除存储器模块中存取大数据块。在多端口存储器系统中,调制解调器处理器抢先于主机控制处理器,允许调制解调器处理器快速存取在可移除存储器模块中的数据,从而减少时间临界事件的存储器存取时间。抢先可有利地使用由寻求存取的处理器请求并在被抢先的处理器中发起的门铃中断。与无门铃中断的请求大量IPC相比,使用门铃中断使得实现来自应用进程的更快的响应。而且,共享非易失性存储器参数例如装置状态和操作模式信息可存储在可由寻求存取的处理器存取的单独存储器中,用于在已经授予存取权限之后使用。在抢先之后,存取权限归还给应用(主机控制)处理器,并且主机控制处理器可再继续存取或者可重新开始大数据块的存取。处理器的存取控制利用由信号量原子控制机制支持的硬件,如下文更详细描述。

[0023] 使用先进先出(FIFO)存储器,或优先队列,例如为用于存储器存取的在处理器之间的更快的转换提供硬件支持,也可缓冲在多个处理器之间的存取请求。共享非易失性存储器模块的电力控制包含至少一个不活动定时器,以指示对共享非易失性存储器模块的供电电压何时可以安全减小或关闭。通过共享存储器的处理器中的任一者,电源可重新启动,

从而允许快速存取数据。具有不同长度的第二不活动定时器可用于支持错误恢复过程。在多处理器系统中,在具有信号量锁的处理器存取共享非易失性存储器装置,并且第二不活动定时器已经超时的指示被接收在控制处理器中的情况下,控制处理器发起对非易失性存储器控制器的错误恢复过程,以自由存取共享非易失性存储器装置。复位具有信号量锁的处理器,释放信号量锁,并且任选地,重新初始化共享非易失性存储器装置。

[0024] 在具有调制解调器子系统的处理器中可适当地采用本发明的实施例。图1示出在调制解调器子系统中满足实时约束的多处理器子系统100的实施例。多处理器子系统100包含装置系统核心102,装置系统核心102包含子系统控制器104和共享装置106,例如闪存存储器、磁盘驱动器,或在两或多个处理器之间共享的其它装置。子系统控制器104包含应用处理器子系统 (APPS) 108、配置有MSS处理器的调制解调器子系统 (MSS) 110、系统总线112和共享装置控制器114,例如闪存控制器。根据产品要求,APPS 108可配置有一个、两或多个处理器。APPS 108和MSS 110通过系统总线112存取共享装置106并且如由共享装置控制器114所控制。共享装置106也可包含可移除的闪存存储器或者也可以为嵌入式存储器。应注意,在装置系统核心102中,共享装置106可与子系统控制器104集成在一起。

[0025] 共享装置控制器114包括在下文更详细描述共享主机控制器接口 (HCI) 120、双主机共享缓冲器122、多个原子存取信号量124、APPS影子寄存器126、MSS影子寄存器128、到共享装置106的存取路径129、短定时器130,以及长定时器132。APPS的中断 (INT) 信号包含门铃中断 (DB INT) 140、信号量中断 (SEM INT) 141和定时器中断 (TIM INT) 142。MSS的中断 (INT) 信号包含门铃中断 (DB INT) 144、信号量中断 (SEM INT) 145和定时器中断 (TIM INT) 146。共享HCI 120使用单地址区域提供对一组共享寄存器和两个影子寄存器组 (126和128) 的存取。信号量支配在任意给定的时间将哪一个影子寄存器组映射到HCI地址区域。每个处理器使用相同的地址空间发布事务。

[0026] 应用处理器子系统 (APPS) 108具有对APPS影子寄存器126的独占存取权限,并且调制解调器子系统 (MSS) 110具有对MSS影子寄存器128的独占存取权限。例如,在APPS 108和MSS 110中的存取控制可经建立提供强制执行独占存取权限的装置。在替代实施例中,APPS影子寄存器126可配置有仅到APPS 108的存取路径,并且MSS影子寄存器128可配置有仅到MSS 110的存取路径,从而提供强制实施独占存取权限的装置。在任一种情况下,均提供使得APPS 108不应存取MSS影子寄存器128并且MSS 110不应存取APPS影子寄存器126的装置。信号量进一步强制该规则支配对影子寄存器的存取。有利地,直接存取共享装置106例如非易失性存储器的每个处理器均配置有相应的控制机制以保证独占存取权限。

[0027] 当来自APPS 108或来自MSS 110的预期响应过度延迟时,短不活动定时器130用于生成错误恢复的中断。例如,当APPS 108试图获取信号量,但MSS 110在一段时间例如100ms之后未能将其释放时,这种接收预期响应的缺乏为MSS软件不响应当前任务的指示。在这种情况下,短不活动定时器130到期,从而向APPS 108指示需要错误恢复过程。当共享装置控制器114指示空闲状态达长计数周期 (例如5秒) 时,长不活动定时器132用于生成电力控制的中断。每当共享装置控制器114变得忙碌,长不活动定时器复位,并且计数周期重新开始。在已经达到长计数周期后,共享装置控制器114和共享装置106置于低电力状态中。APPS 108或MSS 110的存取为共享装置控制器114和共享装置106带来电力备份。

[0028] 图2A示出了在多处理器数据事务中存取数据的进程200的实施例。进程200以在应

用处理器子系统 (APPS) 202与非易失性存储器主机控制器 (NVMMC) 206之间,在调制解调器子系统 (MSS) 204与NVMMC 206之间,和在NVMMC 206与闪存装置208之间的一系列事务示出。APPS 202通过共享寄存器和APPS影子寄存器126存取NVMMC 206,并且MSS 204通过共享寄存器和MSS影子寄存器128存取NVMMC 206。通常,控制存取通过共享寄存器实现,但在一些模式中,数据也可通过影子寄存器传送。对于在图2A和2B中所示的事务,假定装置已经初始化、可操作,并且不处于减小的电力模式。而且,共享缓冲器122用随后事务可需要的初始化数据填充。闪存装置208为嵌入式闪存存储器或具有嵌入式闪存存储器的可移除的安全数据卡。

[0029] 示出第一组事务201用于在APPS 202与闪存装置208之间的数据事务。在事务210, APPS 202发送请求到NVMMC 206以获取信号量。在事务212, NVMMC 206授予信号量请求,并且发送响应到APPS 202,指示已经获取信号量。在事务214, APPS 202发送第一命令 (第一CMD) 到NVMMC 206,以用闪存装置208发起操作。在事务216, NVMMC 206用闪存装置208执行第一命令,例如读取数据命令。在事务218, 闪存装置208开始用所请求数据响应NVMMC 206。在事务220, 在已经读取所有所请求数据之后, NVMMC 206发送闪存操作完成消息到APPS 202。

[0030] 所示第二组事务221用于在MSS 204与闪存装置208之间的数据事务,其中在发生MSS 204事务时, APPS 202试图获取低优先级命令的存取信号量。在事务222, MSS 204发送请求到NVMMC 206以获取信号量。在事务224, NVMMC 206授予信号量请求,并且发送响应到MSS 204,指示已经获取信号量。在事务226, MSS 204发送第二命令 (第二CMD) 到NVMMC 206,以用闪存装置208发起操作。在事务228, NVMMC 206使用闪存装置208执行第二命令,例如读取数据命令。在事务230, 闪存装置208开始用所请求数据响应NVMMC 206。在事务232, APPS 202发送低优先级请求到NVMMC 206以获取信号量。在事务234, APPS消息被发送回到APPS 202,指示现在不可以授予用于信号量的APPS请求,并且由于MSS 204具有高于低优先级APPS请求的优先级,所以用于信号量的APPS请求处于未决状态,并且在此情况下, MSS 204不可以被抢先。在事务236, 已经完成所请求数据的闪存装置208回复空闲消息到NVMMC 206。在事务238, 在已经读取所有所请求数据后, NVMMC 206发送闪存装置操作完成消息到MSS 204。在事务240, NVMMC 206授予未决的APPS信号量请求,并且发布中断以通知APPS 202已经获取未决的APPS存取信号量。在事务242, APPS发送第三命令 (第三CMD) 到NVMMC 206。在事务244, NVMMC 206对闪存装置208执行第三命令,例如读取数据命令。在事务246, 闪存装置开始用所请求数据响应NVMMC 206。在事务248, 在已经读取所有所请求数据后, NVMMC 206发送闪存操作完成消息到APPS 202。

[0031] 图2B示出在多处处理器子系统中抢先数据事务以便服务于实时任务的进程250的实施例。进程250以在应用处理器子系统 (APPS) 202与安全数字卡之间,或者在非易失性存储器主机控制器 (NVMMC) 206与闪存装置208之间的一系列事务示出,进程250通过调制解调器子系统 (MSS) 204的高优先级请求被中断。对于这些事务,假定装置已经初始化、可操作,并且不处于减小的电力模式。闪存装置208为嵌入式闪存存储器或具有嵌入式闪存存储器的可移除的安全数据卡。在事务252, APPS 202发送请求到NVMMC 206以获取信号量。在事务254, NVMMC 206授予信号量请求,并且发送响应到APPS 202,指示已经获取信号量。在事务256, APPS 202发送第一命令 (第一CMD) 到NVMMC 206,以用闪存装置208发起操作。在事务

258, NVMHC 206用闪存装置208执行第一命令,例如读取数据命令。在事务260,闪存装置208开始用所请求数据响应NVMHC 206。

[0032] 在事务262并且在完成APPS数据事务之前, MSS 204发送请求到NVMHC 206以获取信号量。在事务264,消息被发送回到MSS 204,指示现在不可授予用于信号量的MSS请求,并且该MSS请求处于未决状态。在事务266,由于MSS 204试图高优先级存取闪存装置208,所以MSS 204发送停止请求到NVMHC 206。在事务268, NVMHC 206发送被称为门铃中断的高优先级中断到APPS 202,以通知APPS 202高优先级MSS请求。在事务270, APPS 202响应门铃中断并且发送消息到NVMHC 206以停止执行第一命令。在事务272, NVMHC 206停止执行第一命令。在事务274,闪存装置208指示其空闲。在事务276, NVMHC 206发送程序已经被抢先并且已经暂停执行第一命令的消息到APPS 202。在事务278, NVMHC 206发布门铃中断到MSS 204,以通知MSS 204其已经获取未决的信号量。在事务280, MSS 204发送第二命令(第二CMD)到NVMHC 206。在事务282, NVMHC 206用闪存装置208执行第二命令,例如读取数据命令。在事务284,闪存装置208开始用所请求数据响应NVMHC 206。在事务286并且在完成所请求数据事务后, NVMHC 206发送闪存操作完成到MSS 204,并且在事务287, MSS释放信号量。在事务288, NVMHC 206发布APPS 202应重新开始或者继续执行第一命令的中断到APPS 202。在事务289, APPS 202响应授予的信号量,并且在不同的实施例中, APPS 202从开始处重新开始第一命令,并且在不同的实施例中, APPS从其在事务276被抢先的点继续执行第一命令。

[0033] 图3示出支持数据事务抢先以便服务于实时任务的信号量状态机300的实施例。信号量状态机300支配APPS 108和MSS 110对共享装置控制器114的存取。当状态机300处于空闲状态304时, APPS 108或MSS 110可获取对状态机300的控制存取权限,并且从而获得对共享装置控制器114的存取权限。通过接收来自APPS 108或MSS 220的请求,状态机300转换到已取得状态,例如已取得APPS信号量状态306或已取得MSS信号量状态308。当状态机300处于状态306或状态308,并且其它主机试图获取以抢先于在其它主机上的现有操作时,例如,状态机300转换到已取得状态和未决状态,例如已取得APPS信号量和未决MSS请求状态310,或者已取得MSS信号量和未决APPS请求状态312。例如,在状态机300处于已取得APPS信号量状态306的情况下,在接受来自MSS的请求时,状态机300转换到相应的已取得APPS信号量和未决MSS请求状态310。在状态310,当持有信号量的APPS将信号量释放时,状态机300转换326到已取得MSS信号量状态308。该状态机300用于加速在两个主机之间的控制切换。

[0034] 图2B的转换可与在图3的状态机300中所示的状态转换关联。例如, APPS 202请求信号量事务252对应于转换320,并且APPS 202获取由授予的APPS信号量事务254指示的信号量对应于状态306。MSS 204试图用对应于转换324的请求MSS信号量事务262来获取。由于请求未被立即接受,因此发生对应于状态310的MSS请求未决事务264。在事务278授予信号量给MSS 204,这对应于转换326。接下来, MSS 204在事务287释放信号量对应于返回到空闲状态304的转换332。APPS 202在事务289响应已授予的信号量对应于已取得APPS信号量状态306的转换320。以类似的方式, MSS 204从空闲状态304请求信号量对应于转换330,并且MSS 204获取信号量对应于状态308。APPS 202试图获取,这对应于转换334。如果请求未被立即接受,则系统保持在已取得MSS信号量,其中在状态312中APPS请求未决。当APPS请求被授予时, MSS 204释放信号量,并且授予存取权限给APPS 202,这对应于到状态306的转换

336,状态306指示APPS 202已经取得信号量。

[0035] 关于影子寄存器,NVMHC 206包含数个寄存器,其软件预期在例如应用程序初始化时配置一次,并且依赖于它们的值在应用程序的操作期间保持不变。在多个主机处理器情境中,每个主机处理器可能需要分配不同的值给相同的寄存器,同时期望它们保持那些值。为解决此类存储容量的提供,每个主机分配一组影子寄存器。每个主机的一组影子寄存器映射到如由信号量控制的单个地址空间。当信号量授予主机A时,主机A的软件可用由主机A先前配置的值存取影子寄存器组A。在稍后的时间,当信号量授予主机B时,主机B的软件可存取影子寄存器组B,同时将影子寄存器组A存储用于进一步的使用。例如,APPS影子寄存器组和MSS影子寄存器组被复位成相同的初始状态。软件可对其读写存取的一组影子寄存器由信号量的状态确定。当APPS获取信号量时,APPS影子寄存器的值映射到地址空间,通过多路复用装置例如在共享装置控制器114内的硬件多路复用器,该地址空间对APPS软件可见。信号量控制硬件多路复用器,使得当APPS获取信号量时,多路复用器使APPS影子寄存器对APPS软件可见,并且当MSS获取信号量时,由硬件多路复用器提供的装置使MSS影子寄存器对MSS软件可见。因此,为第一处理器、APPS提供装置以存取共享装置并且具有对第一组影子寄存器的独占存取权限,并且为第二处理器、MSS提供装置以存取共享装置并且具有对第二组影子寄存器的独占存取权限。APPS软件可读取值、重新配置任意值,或者在其APPS影子寄存器内留下未改变的值。当MSS软件稍后获取信号量时,MSS影子寄存器的存储值映射到对MSS软件可见的地址空间,并且APPS影子寄存器变得不可存取。因此,为共享装置控制器提供装置以在授予信号量给第一处理器、APPS时,将第一组影子寄存器映射到共享地址空间,并且在授予信号量给第二处理器、MSS时,将第二组影子寄存器映射到共享地址空间。如果信号量处于空闲状态,则APPS影子寄存器可映射到地址空间,并且可作为默认设置被APPS软件存取。

[0036] 下表示出影子寄存器在三次数据传送的情境中的使用,三次数据传送以第一的APPS传送数据开始,随后是第二的MSS传送数据,并且然后是第三的APPS传送数据。

	1	APPS 获取信号量
	2	APPS 写入地址映射寄存器以将 DMA 通道设置为#5, 地址映射寄存器为 APPS 影子寄存器
	3	APPS 执行使用 DMA 通道#5 的数据传送事务
	4	APPS 释放信号量
	5	MSS 获取信号量
[0037]	6	MSS 写入相同的地址映射寄存器以将 DMA 通道设置为#7, 地址映射寄存器为 MSS 影子寄存器
	7	MSS 执行使用 DMA 通道#5 的数据传送事务
	8	MSS 释放信号量
	9	APPS 获取信号量
	10	APPS 执行使用 DMA 通道#5 的数据传送事务, APPS 假定 DMA 通道仍然设置为通道#5 并且不写入地址映射寄存器或读取该寄存器
[0038]	11	APPS 释放信号量

[0039] 在以上情境中,如果MSS在步骤11之后重新获取信号量,则存储DMA通道#7的MSS影子寄存器映射到共享地址空间,并且MSS软件无须重写DMA通道,直到MSS软件经编程改变

DMA通道。这种主机特定设置的保存用映射到相同地址空间的其它影子寄存器维持。此类控制寄存器无须为了与非易失性存储器或在两个主机处理器之间共享的任何其它装置的每项事务被重新配置。

[0040] 图4示出具有处理器复合体的便携式装置400,处理器复合体经配置满足调制解调器子系统的实时要求。便携式装置400可以为无线电子装置,并且包含系统核心404,系统核心404包含耦合到具有软件指令410的系统存储器408的处理器复合体406。便携式装置400包括电源414、天线416、输入装置418例如键盘、显示器420例如液晶显示器LCD、具有视频能力的一或两个照相机422、扬声器424和扩音器426。系统核心404也包含无线接口428、显示器控制器430、照相机接口432和编码解码器434。处理器复合体406可包含双核布置的应用处理器子系统(APPS) 454, APPS 454包含两个中央处理单元,即具有本地1级指令和数据(L1 I&D)的高速缓存449的APPS CPU1 436,以及具有本地1级指令和数据(L1 I&D)的高速缓存450的APPS CPU2 438。APPS 454可对应于图1的APPS 108。处理器复合体406也可包含调制解调器子系统440、闪存控制器444、闪存装置446、多媒体子系统448、2级高速缓存451和存储器控制器452。闪存装置446可包含可移除的闪存存储器或者也可包括嵌入式存储器。调制解调器子系统440可对应于图1的MSS 110,闪存控制器444可对应于图1的共享装置控制器114,并且闪存装置446可对应于图1的共享装置106。

[0041] 在示例性实例中,系统核心404根据在图1、2A、2B和3中所示的或与图1、2A、2B和3关联的实施例中的任一者操作。例如,如图4所示,APPS 454双核处理器经配置存取存储在它们的关联双核处理器的L1 I&D高速缓存、L2高速缓存451的存储器中,以及系统存储器408中的数据或程序指令,以提供如图2A和2B所示的数据事务。

[0042] 无线接口428可耦合到处理器复合体406和无线天线416,使得经由天线416和无线接口428接收的无线数据可提供给MSS 440并且与APPS 454共享。照相机接口432耦合到处理器复合体406,并且也耦合到一或多个照相机,例如具有视频能力的照相机422。显示器控制器430耦合到处理器复合体406和显示器装置420。编码器/解码器(CODEC) 434也耦合到处理器复合体406。可包括一对立体声扬声器的扬声器424和扩音器426耦合到CODEC 434。外围装置和它们的关联结构为示例性的并且在数量或能力上不受限制。例如,输入装置418可包含可在特定装置中单独实施或不同装置中组合实施的通用串行总线(USB)接口等、QWERTY类型的键盘、字母数字键盘和数字小键盘。

[0043] APPS 454经配置执行软件指令410,软件指令410存储在非暂时性计算机可读媒体例如系统存储器408中,并且可执行使计算机例如双核处理器436和438暂停,以执行提供如图2A和2B所示的数据事务的程序。APPS CPU1 436和APPS CPU2 438经配置执行从不同级的高速缓存存储器和系统存储器408存取的软件指令。

[0044] 在特定实施例中,系统核心404在系统级封装中或在片上系统装置上被物理组织。在特定实施例中,如图4所示,组织为片上系统装置的系统核心404物理耦合到电源414、无线天线416、输入装置418、显示器装置420、照相机或多个照相机422、扬声器424、扩音器426,并且可耦合到可移除闪存装置446。

[0045] 根据本文所述实施例的便携式装置400可并入各种电子装置,例如机顶盒、娱乐单元、导航装置、通信装置、个人数字助理(PDA)、固定位置数据单元、移动位置数据单元、移动电话、蜂窝电话、计算机、便携式计算机、平板计算机、监视器、计算机监视器、电视机、调谐

器、收音机、卫星收音机、音乐播放器、数字音乐播放器、便携式音乐播放器、视频播放器、数字视频播放器、数字视频盘 (DVD) 播放器、便携式数字视频播放器, 存储或检索数据或计算机指令的任何其它装置, 或其任何组合。

[0046] 可用通用处理器、数字信号处理器 (DSP)、专用集成电路 (ASIC)、现场可编程门阵列 (FPGA) 或其它可编程逻辑组件、分立门或晶体管逻辑、分立硬件组件或其经设计以执行本文所描述功能的任一组合来实施或执行结合本文揭示的实施例描述的各种示例性逻辑块、模块、电路、元件或组件。通用处理器可为微处理器, 但在替代方案中, 处理器可为任何常规的处理器、控制器、微控制器或状态机。还可将处理器实施为计算组件的组合, 例如 DSP 与微处理器的组合、多个微处理器、一或多个微处理器与 DSP 核心的联合, 或适合于所要应用的任何其它此类配置。

[0047] 例如, 图1的 APPS 108 或图4的双核处理器436和438可经配置执行指令, 以在多处处理器系统中允许抢先数据事务以便服务于在程序控制下的实时任务。存储在计算机可读非暂时性存储媒体上的程序或者与处理器复合体406直接本地关联, 例如可通过指令高速缓存可用, 或者可通过特定输入装置418或无线接口428存取处理器复合体406。例如, 输入装置418或无线接口428也可存取存在于存储器装置中的数据, 存储器装置与处理器直接本地关联, 例如处理器本地数据高速缓存, 或者可从系统存储器408存取。与本文揭示的各种实施例结合描述的方法可直接在硬件中实施, 在具有由处理器执行的一或多个程序的软件模块中实施, 或者在硬件和软件两者的结合中实施。软件模块可存在于随机存取存储器 (RAM)、动态随机存取存储器 (DRAM)、同步动态随机存取存储器 (SDRAM)、闪存存储器、只读存储器 (ROM)、可擦写可编程只读存储器 (EPROM)、电可擦写可编程只读存储器 (EEPROM)、硬盘、可移除磁盘、光盘 (CD)-ROM、数字视频光盘 (DVD) 或在本领域中已知的任何其它形式的非暂时性存储媒体。非暂时性存储媒体可耦合到处理器, 使得处理器可从存储媒体读取信息, 或者将信息写入存储媒体。在替代方案中, 存储媒体可与处理器成一体式。

[0048] 尽管本发明在用于处理器系统的示例性实施例的上下文中揭示, 但应该认识到本领域的技术人员可采用与以上讨论及附随权利要求一致的各种实施。例如, 固定功能实施也可利用本发明的各种实施例。

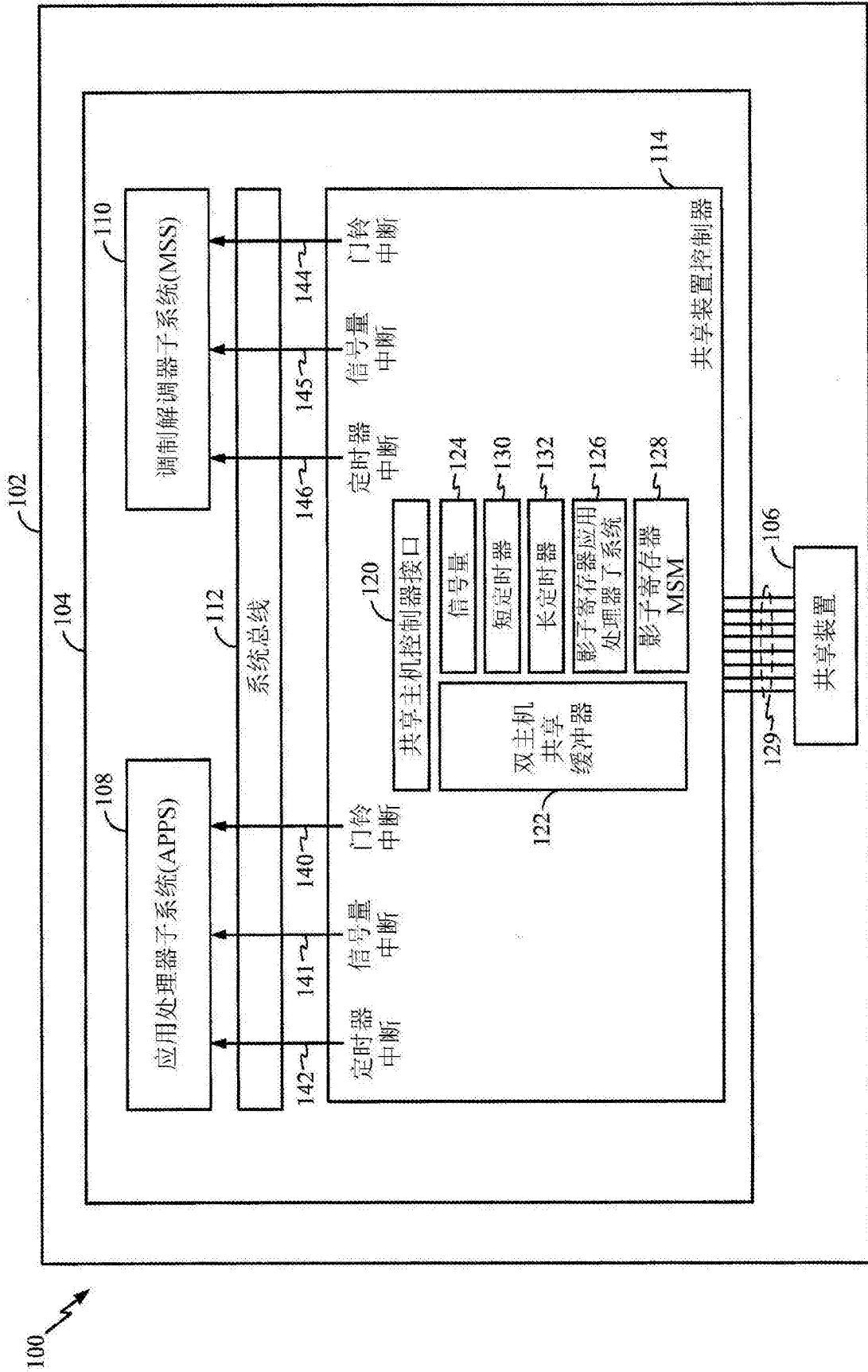


图1

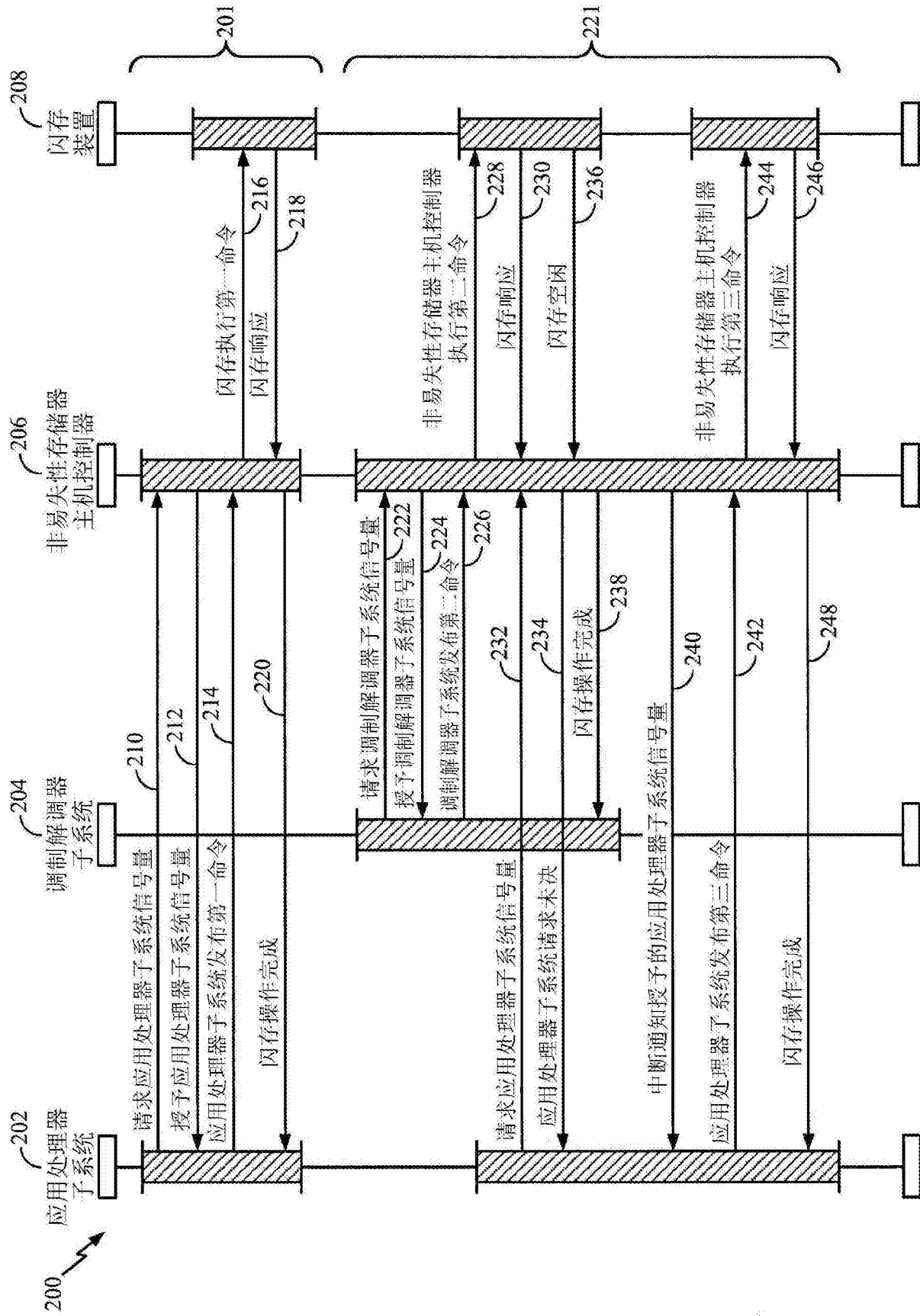


图2A

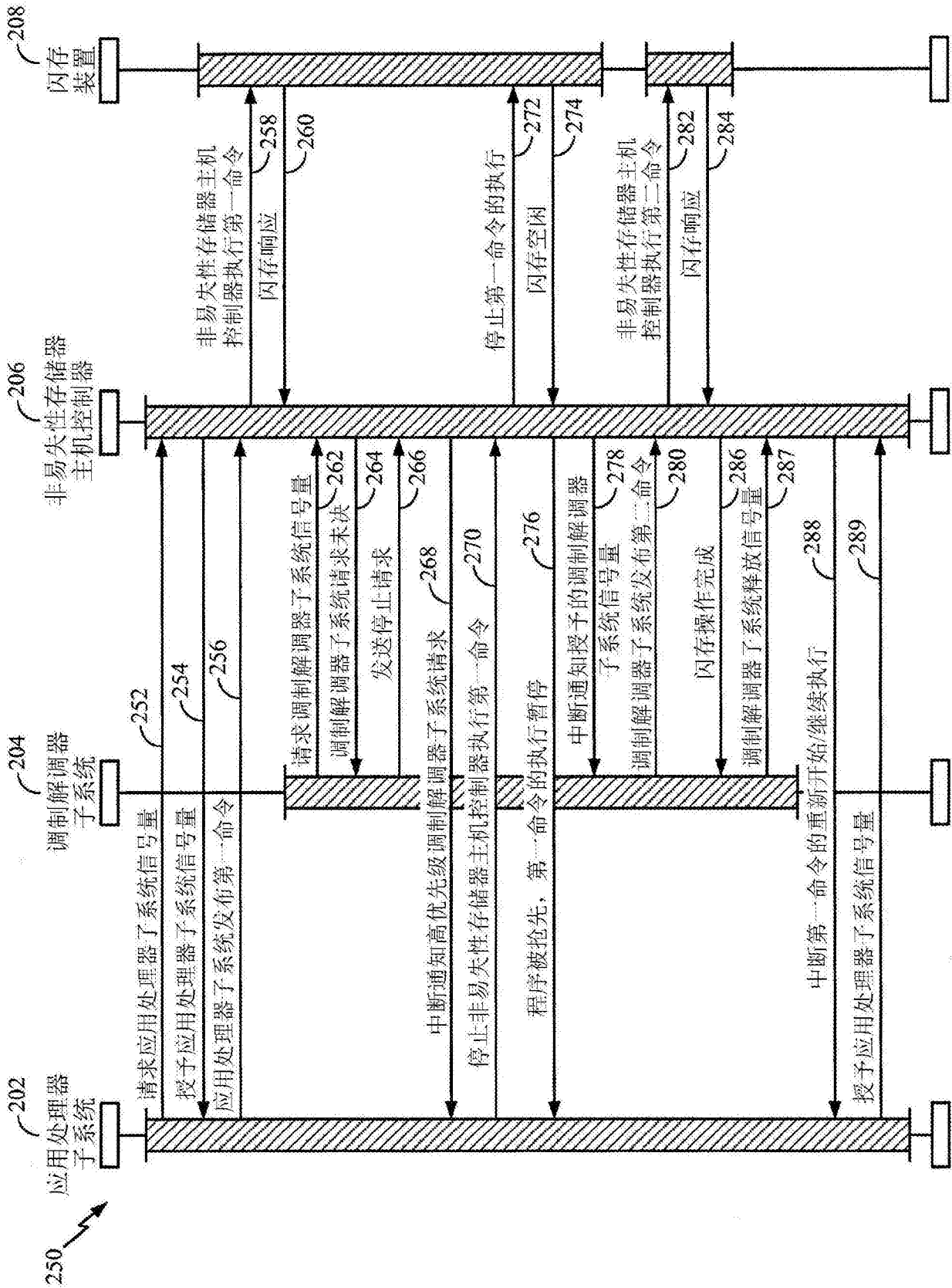


图2B

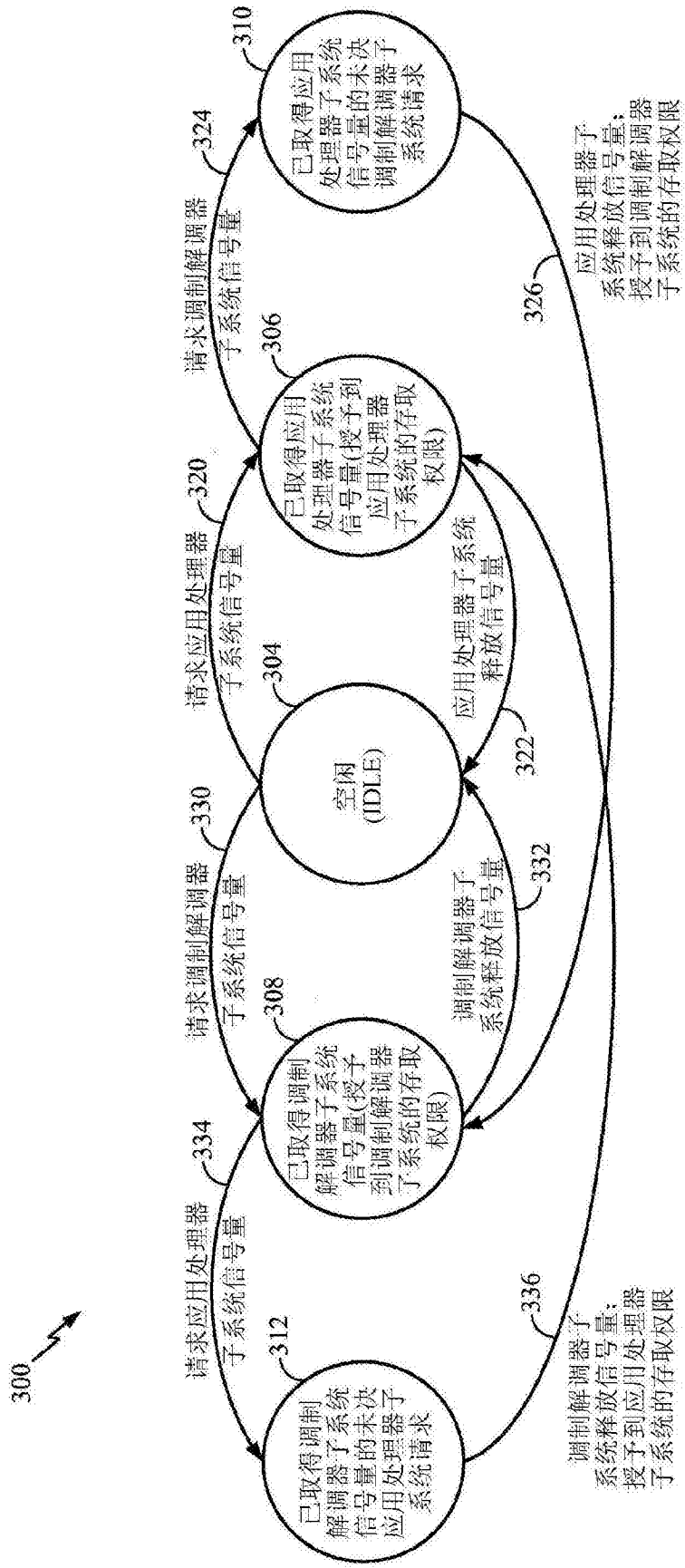


图3

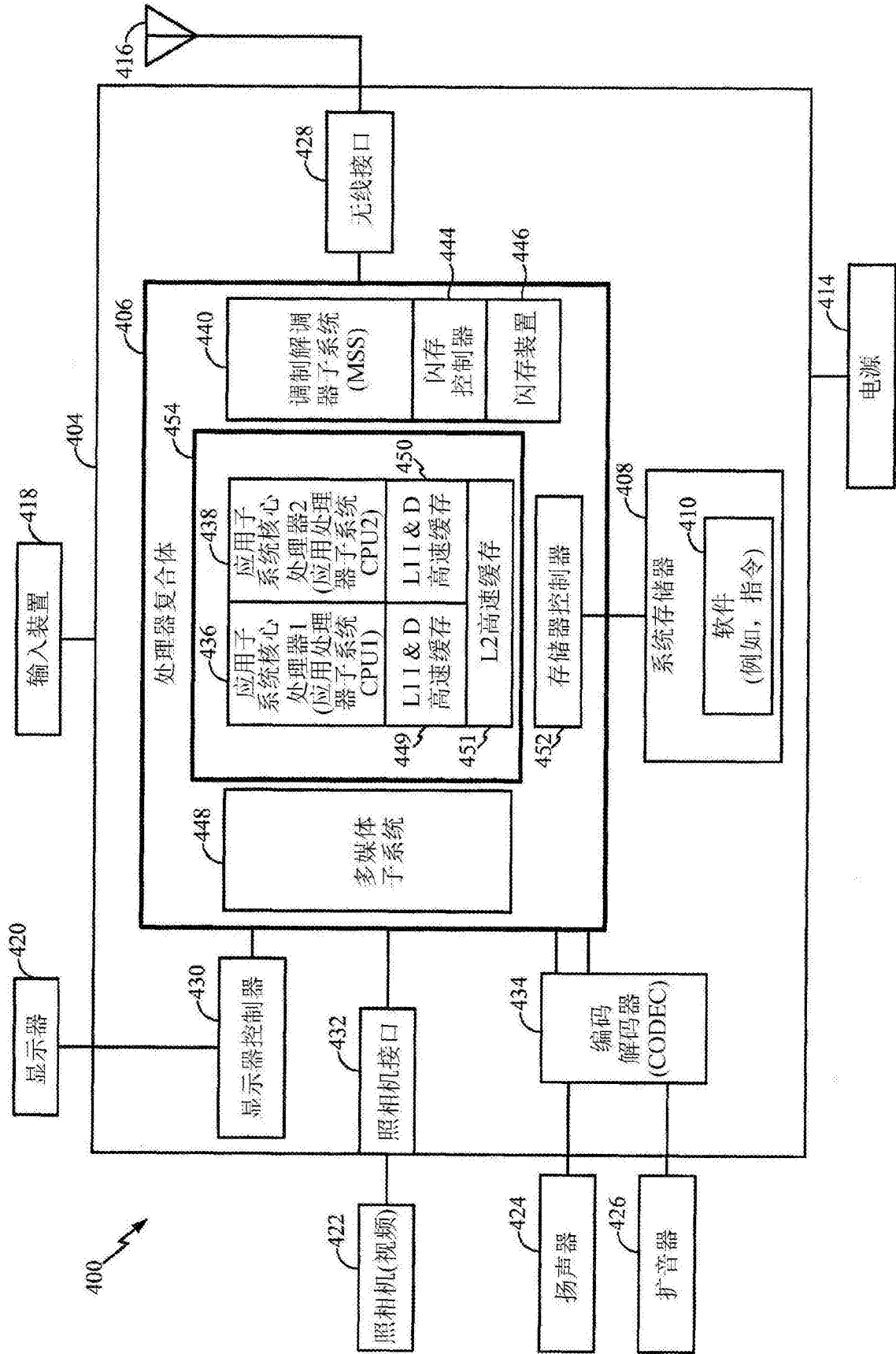


图4