200919503

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：96140026

※ 申請日期：96.10.26　　※IPC 分類：H01G 4/30 (2006.01)

一、發明名稱：（中文/英文）

多層式電容及其製造方法

二、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

八陽光電股份有限公司

代表人：（中文/英文）

唐以隣

住居所或營業所地址：（中文/英文）

(709)台南市安南區本田路二段 391 號

國　籍：（中文/英文）

中華民國

三、發明人：（共 1 人）

姓　名：（中文/英文）

唐以隣

國　籍：（中文/英文）

中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種電容及其製造方法，特別是指一種具有多層電極膜層的多層式電容及其製造方法。

【先前技術】

由於再生能源的開發日益重要，電能的儲存已成為一個重要的研發課題，而電容即為一種最簡單實用的儲電能元件，為了實現電容更大的儲電量，電容在製作上，其介電層厚度薄、介電常數大為佳，此外，增加介電層與電極的有效接觸面積亦有助於提高電容量，因此，目前有一種已成熟發展的多層式陶瓷電容（multiplayer ceramic capacitors, 簡稱 MLCCs），即可以在極小的體積內實現大的有效電容面積。如美國專利 US6570753、US7145198 等專利提出以真空蒸鍍的方式，例如物理氣相沈積（PVD）或化學氣相沈積（CVD）來成長出超薄（<100nm）的介電層，並且也建議一些特殊的介電層材料來達到平滑的介電層表面。

如圖 1 所示，所述多層式陶瓷電容包含：一長方形的基板 71、數個上下間隔疊置在該基板 71 上的第一電極 72、數個間隔位在該等第一電極 72 間的第二電極 73、數個設位在該等第一、二電極 72、73 間的介電層 74、一個位在該最上方的介電層 74 上的保護層 75、一個連接該等第一電極 72 之左側的第一端電極 76，以及一個與第一端電極 76 間隔設置而連接該等第二電極 73 之右側的第二端電極 77。雖

然藉由真空蒸鍍可成長出該等極薄的介電層 74，然而，介電層 74 過薄卻衍生嚴重的端電極缺陷，因為該等端電極 76、77 的製程是在該等第一、二電極 72、73 與介電層 74 製作完成後，於第一、二電極 72、73 兩端以浸鍍方式來各別形成該等端電極 76、77，但是在浸鍍過程中，容易產生許多類型的端電極缺陷，例如毀損、污染、刮痕、氣泡的形成，甚至是浸鍍失敗。

當考慮製成大尺寸多層電容時，例如配合大尺寸 LCD 面板上的電容製作，或是大面積太陽能板上的電容製作時，由於大尺寸的設計工藝難度提高，而且要將大面積的基板 71 進行浸鍍作業亦較為困難，所以應用於大尺寸電容上的端電極 76、77 缺陷會更嚴重且難以控制，故該多層式電容之結構與製造方法有待改善。

【發明內容】

因此，本發明之目的，即在提供一種電極品質佳，且製造過程中同時形成端電極的多層式電容及其製造方法。

於是，本發明多層式電容包含：一基材、一披覆在該基材上的第一電極、一第二電極，以及一介電層單元。該第一電極包括二個皆為一體成型並連接成一體的第一電極層，該等第一電極層都包括一個彼此互相連接的第一銜接端，以及一個與第一銜接端反向的第一間隔端。該第二電極包括一個間隔疊置在該等第一電極層之間的第二電極層。該介電層單元包括二個連接疊置在該等第一、二電極層之間的介電層，該等介電層皆包括一個鄰近第一銜接端並

互相連接的第一端部，以及一個鄰近第一間隔端的第二端部。

本發明多層式電容的製造方法，是配合一遮罩單元來製造該多層式電容，所述製造方法包含：

（1）準備一基材，並將該遮罩單元對應該基材而設置。

（2）於該基材上未受遮罩單元遮擋的區域披覆該位於下方的第一電極層。

（3）使該遮罩單元與該基材間相對移動，令遮罩單元遮擋該第一電極層的第一銜接端，而不會遮擋該第一間隔端，再於該第一電極層上披覆該介電層。

（4）使該遮罩單元與該基材間相對移動，該遮罩單元遮擋該介電層的第一端部而不會遮擋第二端部，再於該介電層上披覆第二電極層。

（5）使該遮罩單元與該基材間相對移動，令遮罩單元遮擋該第二電極層的第二銜接端，而不會遮擋第二間隔端，再於該第二電極層上披覆第二層介電層。

（6）再使該遮罩單元與該基材間相對移動，令遮罩單元遮擋該介電層的第二端部而不會遮擋該第一端部，再於該介電層上披覆該位於上方的第一電極層。

較佳地，於步驟（3）、（4）是將該遮罩單元相對該基材朝一個第一方向移動，於步驟（5）、（6）是將該遮罩單元朝一個與該第一方向反向的第二方向移動。

【實施方式】

有關本發明之前述及其他技術內容、特點與功效，在以下配合參考圖式之一個較佳實施例的詳細說明中，將可清楚的呈現。

參閱圖 2，本發明多層式電容之較佳實施例是一平面式電容，並包含：一基材 3、一披覆在該基材 3 上的第一電極 1、一第二電極 2，以及設置在該等第一、二電極 1、2 間的介電層單元 4。

該基材 3 為一板片狀結構，並包括反向的一第一面 31 與一個第二面 32。所述第一電極 1 位於第一面 31 上，並包括數個上下疊置且連結成一體的第一電極層 11，該等第一電極層 11 都包括一個位於右側的第一銜接端 111，以及一個位於左側的第一間隔端 112，該等上下相鄰的第一銜接端 111 是互相連接。

所述第二電極 2 的構造是類似於第一電極 1，並包括數個上下疊置於該等第一電極層 11 之間的第二電極層 21，該等第二電極層 21 都包括一個位於左側而露出於該等第一間隔端 112 外側的第二銜接端 211，以及一個位於右側而鄰近該等第一銜接端 111 的第二間隔端 212。該等上下相鄰的第二銜接端 211 使該等第二電極層 21 互相連結成一體。

該介電層單元 4 包括數個介電層 41，所述介電層 41 是設置於第一、二電極層 11、21 之間而連接成一體，每一個介電層 41 都包括一個鄰近第一銜接端 111 的第一端部 411，以及一個鄰近第一間隔端 112 的第二端部 412。

需注意的是，圖 2 僅是示意第一、二電極層 11、21 與

介電層 41 的上下疊置結構，本發明之膜層數量不以圖 2 所示為限制。在實施時，可增加該等膜層的數量以提升電容量。

參閱圖 2、3、4、5，本發明多層式電容的製造方法之較佳實施例，是配合一遮罩單元 5 來製造該多層式電容，所述遮罩單元 5 包括左右間隔設置的一第一遮罩 51 與一第二遮罩 52。而該製造方法是可以利用化學氣相沈積（CVD）或是物理氣相沈積（PVD）等真空鍍膜方式來進行。為了方便說明，以下說明內容與圖 5 中，將不同層的第一電極層以不同編號表示，同樣地，不同層的第二電極層、介電層也都以不同編號表示。該多層式電容的製造方法包含以下步驟：

（1）進行步驟 71：準備該基材 3 與遮罩單元 5，所述基材 3 是例如玻璃基板，並將該基材 3 之第一面 31 朝向該遮罩單元 5。

（2）進行步驟 72：利用一圖未示出的真空鍍膜系統於該基材 3 的第一面 31 上披覆該第一電極層 11（圖 4a），該第一電極層 11 會披覆於基材 3 上未受該等遮罩 51、52 遮擋的區域，且第一電極層 11 即形成該鄰近第一遮罩 51 的第一銜接端 111，以及鄰近該第二遮罩 52 的第一間隔端 112。

（3）進行步驟 73、74：將遮罩 51、52 相對該基材 3 朝一第一方向 61 移動（本實施例之第一方向 61 是向左），使第一遮罩 51 遮擋住該第一銜接端 111，而第二遮罩 52 是相對遠離該第一間隔端 112（圖 4b）。接著於該第一電極層

11 上披覆該介電層 41（圖 4c），該介電層 41 成形後，其第二端部 412 會完整包覆住該第一電極層 11 的第一間隔端 112，而介電層 41 的第一端部 411 鄰近該第一銜接端 111 但不會將第一銜接端 111 完全包覆住。亦即，當介電層 41 形成後，該第一銜接端 111 會外露，而第一間隔端 112 不會外露。

（4）進行步驟 75、76：再使該等遮罩 51、52 朝第一方向 61 移動，使第一遮罩 51 遮擋住該介電層 41 的第一端部 411，而第二遮罩 52 是相對遠離該介電層 41 的第二端部 412（圖 4d），接著於該介電層 41 上披覆該第二電極層 21（圖 4e），該第二電極層 21 的第二銜接端 211 會完整包覆住該介電層 41 的第二端部 412，而第二間隔端 212 鄰近該介電層 41 的第一端部 411，但不會將第一端部 411 完整包覆。

（5）進行步驟 77、78：將該等遮罩 51、52 相對該基材 3 朝一第二方向 62 移動（圖 4f），且第二方向 62 是與該第一方向 61 反向（本實施例之第二方向 62 是向右）。使第一遮罩 51 相對遠離該第二間隔端 212，而第二遮罩 52 遮擋住該第二銜接端 211，接著於該第二電極層 21 上披覆該介電層 41'（圖 5g），該介電層 41'的第一端部 411'會完整包覆住該第二間隔端 212 並與下方介電層 41 的第一端部 411 連接，介電層 41'的第二端部 412'鄰近該第二銜接端 211 但不會將該第二銜接端 211 包覆住。

（6）進行步驟 79、72：再使該等遮罩 51、52 朝第二

方向 62 移動（圖 5h），使第一遮罩 51 相對遠離該第一端部 411'，而第二遮罩 52 遮擋該第二端部 412'。接著於該介電層 41'上披覆該第一電極層 11'（圖 5i），該第一電極層 11'形成之後，其第一銜接端 111'會與下方的第一銜接端 111 相連並包覆第一端部 411、411'，介電層 41'的第二端部 412'會外露。

（7）重覆進行步驟 73、74：將該等遮罩 51、52 朝第一方向 61 移動（圖 5j）後再披覆該介電層 41''，該介電層 41''披覆完成後，該第一電極層 11'的第一間隔端 112'亦被包覆住，而第一銜接端 111'會外露（圖 5k）。

（8）重覆進行步驟 75、76：再使該等遮罩 51、52 朝第一方向 61 移動，並於介電層 41''上披覆該第二電極層 21'，該第二電極層 21'的第二銜接端 211'會與該位於下方的第二電極層 21 的第二銜接端 211 相連。

同樣地，再繼續重覆披覆介電層 41、第一電極層 11、介電層 41、第二電極層 21，直到堆疊的膜層數目足夠為止。當第一電極層 11 披覆完成後，該等第一銜接端 111 就會同時連接成一體而成為第一電極 1 的端電極結構，第二電極層 21 披覆完成後，其第二銜接端 211 亦同時連接成一體而成為第二電極 2 的端電極結構。

需要說明的是，本發明該等步驟在進行時，亦可以使遮罩單元 5 的位置固定，而使基材 3 相對該遮罩單元 5 左右移動，藉由基材 3 的移動，亦可以達到遮罩單元 5 遮擋住該基材 3 上各膜層局部部位的作用。

由以上說明可知，本發明多層式電容藉由多層結構可以提供較大的電容量，而本發明製造方法在披覆該等膜層時，是配合該等遮罩 51、52 朝第一方向 61 或是第二方向 62 移動，使第一、二電極 1、2 製作完成後，即同時形成端電極結構，所以電極 1、2 薄膜品質佳，電極層 11 之間或電極層 21 之間的連接效果良好、缺陷少、製程簡單，故確實達到本發明之目的。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利範圍及發明說明內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

圖 1 是一種習知多層式電容的剖視圖；

圖 2 是本發明多層式電容之一較佳實施例的前視剖視圖；

圖 3 是本發明多層式電容的製造方法之一較佳實施例的流程圖；

圖 4 是用於製造本發明多層式電容的部分流程示意圖；及

圖 5 是用於製造本發明多層式電容的剩餘流程示意圖。

【主要元件符號說明】

1 ..... 第一電極
11 ..... 第一電極層
111 ..... 第一銜接端
112 ..... 第一間隔端
11' ..... 第一電極層
111' ..... 第一銜接端
112' ..... 第一間隔端
2 ..... 第二電極
21 ..... 第二電極層
211 ..... 第二銜接端
212 ..... 第二間隔端
21' ..... 第二電極層
211' ..... 第二銜接端
212' ..... 第二間隔端
3 ..... 基材
31 ..... 第一面
32 ..... 第二面
4 ..... 介電層單元
41、41'、41'' ..... 介電層
411、411'、411'' ..... 第一端部
412、412'、412'' ..... 第二端部
5 ..... 遮罩單元
51 ..... 第一遮罩
52 ..... 第二遮罩
61 ..... 第一方向
62 ..... 第二方向
71～79 .. 步驟

五、中文發明摘要：

一種多層式電容及其製造方法，該電容包含：一基材、披覆在該基材上的一第一電極、一第二電極，及一介電層單元。該第一電極包括數個上下疊置的第一電極層，該第二電極包括數個間隔疊置在第一電極層之間而連接成一體的第二電極層。該介電層單元包括數個連接疊置在第一、二電極層之間的介電層。該多層式電容的製造方法主要是在披覆該等膜層時，配合一遮罩單元的設置位置，使該等膜層成形後，第一電極層的一端就會同時連結成一體而形成第一電極的端電極結構，而第二電極層的另一端亦同時連結成一體並形成第二電極的端電端極結構。

六、英文發明摘要：

十、申請專利範圍：

1. 一種多層式電容的製造方法，配合一遮罩單元來製造一個多層式電容，所述製造方法包含：

（1）準備一基材，並將該遮罩單元對應該基材而設置；

（2）於該基材上未受遮罩單元遮擋的區域披覆一個第一電極層，且該第一電極層包括位於相反兩端的一個第一銜接端以及一個第一間隔端；

（3）使該遮罩單元與該基材間相對移動，令遮罩單元遮擋該第一銜接端而不會遮擋該第一間隔端，再於該第一電極層上披覆一介電層，該介電層包括一個鄰近該第一銜接端的第一端部，以及一個鄰近該第一間隔端的第二端部；

（4）再使該遮罩單元與該基材間相對移動，該遮罩單元遮擋該介電層的第一端部而不會遮擋第二端部，並於該介電層上披覆一個第二電極層，該第二電極層包括一個對應該第一銜接端的第二間隔端，以及一個對應該第一間隔端的第二銜接端；

（5）使該遮罩單元與該基材間相對移動，令遮罩單元遮擋該第二銜接端而不會遮擋第二間隔端，再於該第二電極層上披覆一介電層，該介電層包括一個鄰近該第二間隔端的第一端部，以及一個鄰近該第二銜接端的第二端部；及

（6）再使該遮罩單元與該基材間相對移動，令遮罩

單元遮擋該介電層的第二端部而不會遮擋該第一端部，再於該介電層上披覆一個第一電極層。

2. 依據申請專利範圍第 1 項所述之多層式電容的製造方法，其中，該等第一、二電極層，以及介電層是使用真空鍍膜方式形成。

3. 依據申請專利範圍第 1 項所述之多層式電容的製造方法，其中，所述基材包括一個第一面，以及一個與第一面反向的第二面，在步驟（2）中，該遮罩單元是朝該第一面而設置，該等第一電極層、第二電極層、介電層是披覆在該基材之第一面上。

4. 依據申請專利範圍第 1 項所述之多層式電容的製造方法，其中，步驟（3）、（4）皆是將該遮罩單元相對該基材朝一個第一方向移動，步驟（5）、（6）是將該遮罩單元朝一個與該第一方向反向的第二方向移動。

5. 一種多層式電容，包含：

一基材；

一披覆在該基材上的第一電極，該第一電極包括二個皆為一體成型並連接成一體的第一電極層，該等第一電極層都包括一個彼此互相連接的第一銜接端，以及一個與第一銜接端反向的第一間隔端；

一第二電極，包括一個間隔疊置在該等第一電極層之間的第二電極層；及

一介電層單元，該介電層單元包括二個連接疊置在該等第一、二電極層之間的介電層，該等介電層皆包括

一個鄰近第一銜接端的第一端部，以及一個鄰近第一間隔端的第二端部，該等第一端部是互相連接。

6. 依據申請專利範圍第 5 項所述之多層式電容，其中，該基材包括反向的一個第一面與一個第二面，該等第一、二電極與介電層單元是披覆在該第一面上。

十一、圖式:

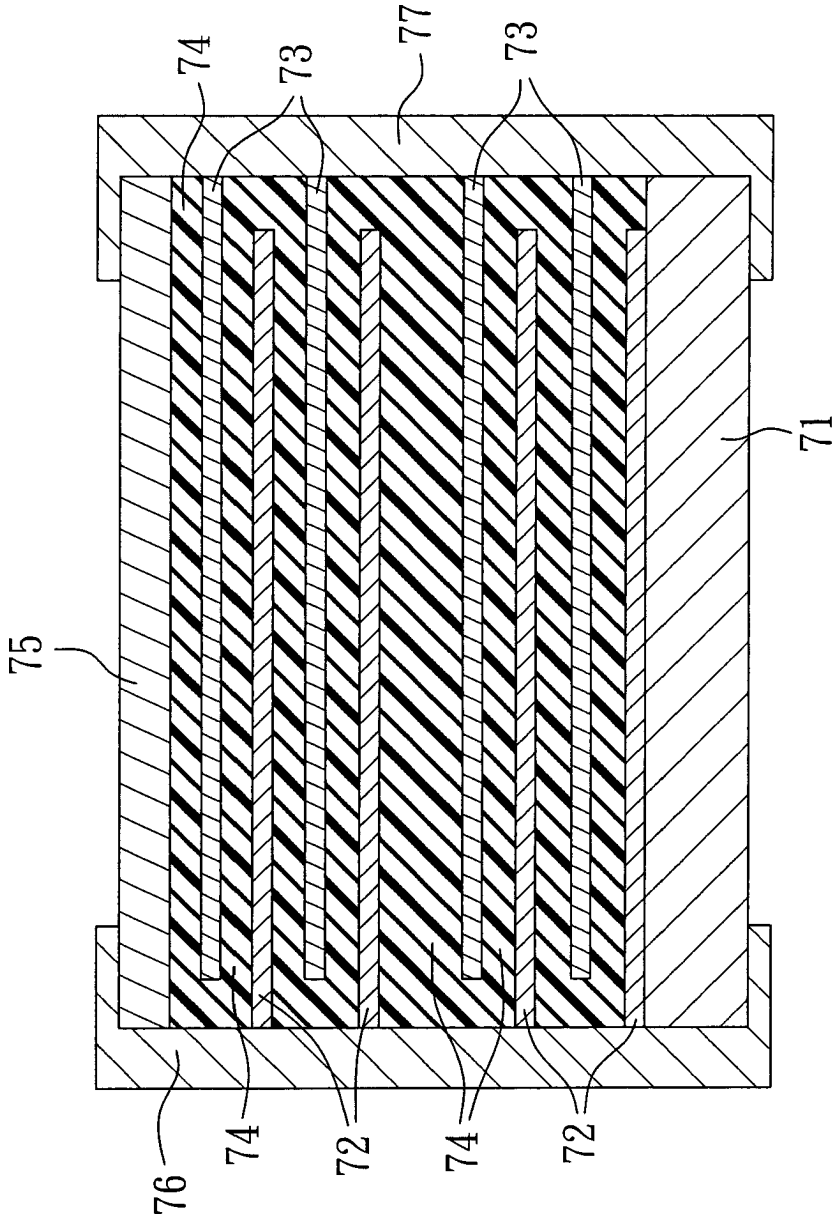


圖1

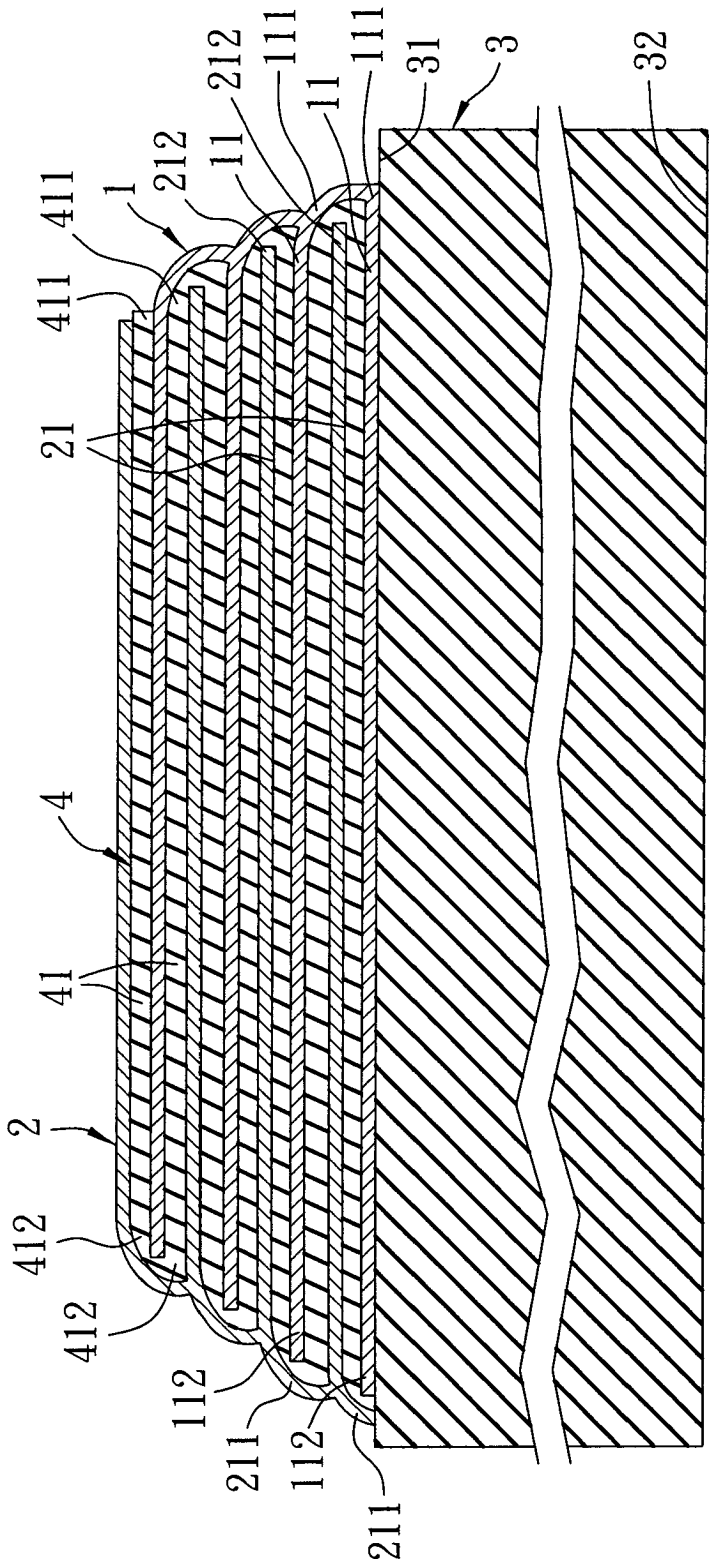

212
111
11
111
31
3
32
212
11
1
411
411
21
4
41
2
412
412
112
211
112
211

圖2

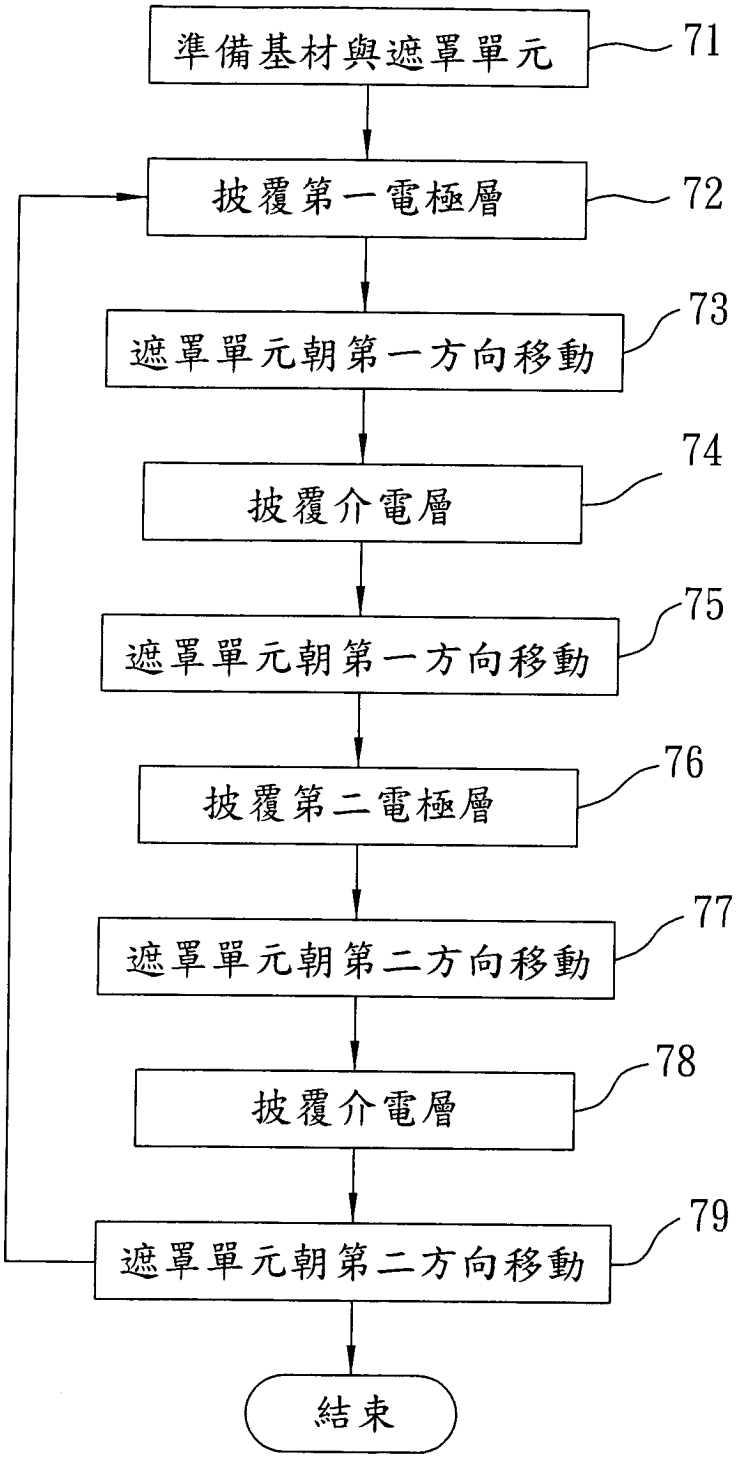

準備基材與遮罩單元
71
披覆第一電極層
72
遮罩單元朝第一方向移動
73
披覆介電層
74
遮罩單元朝第一方向移動
75
披覆第二電極層
76
遮罩單元朝第二方向移動
77
披覆介電層
78
遮罩單元朝第二方向移動
79
結束

圖3

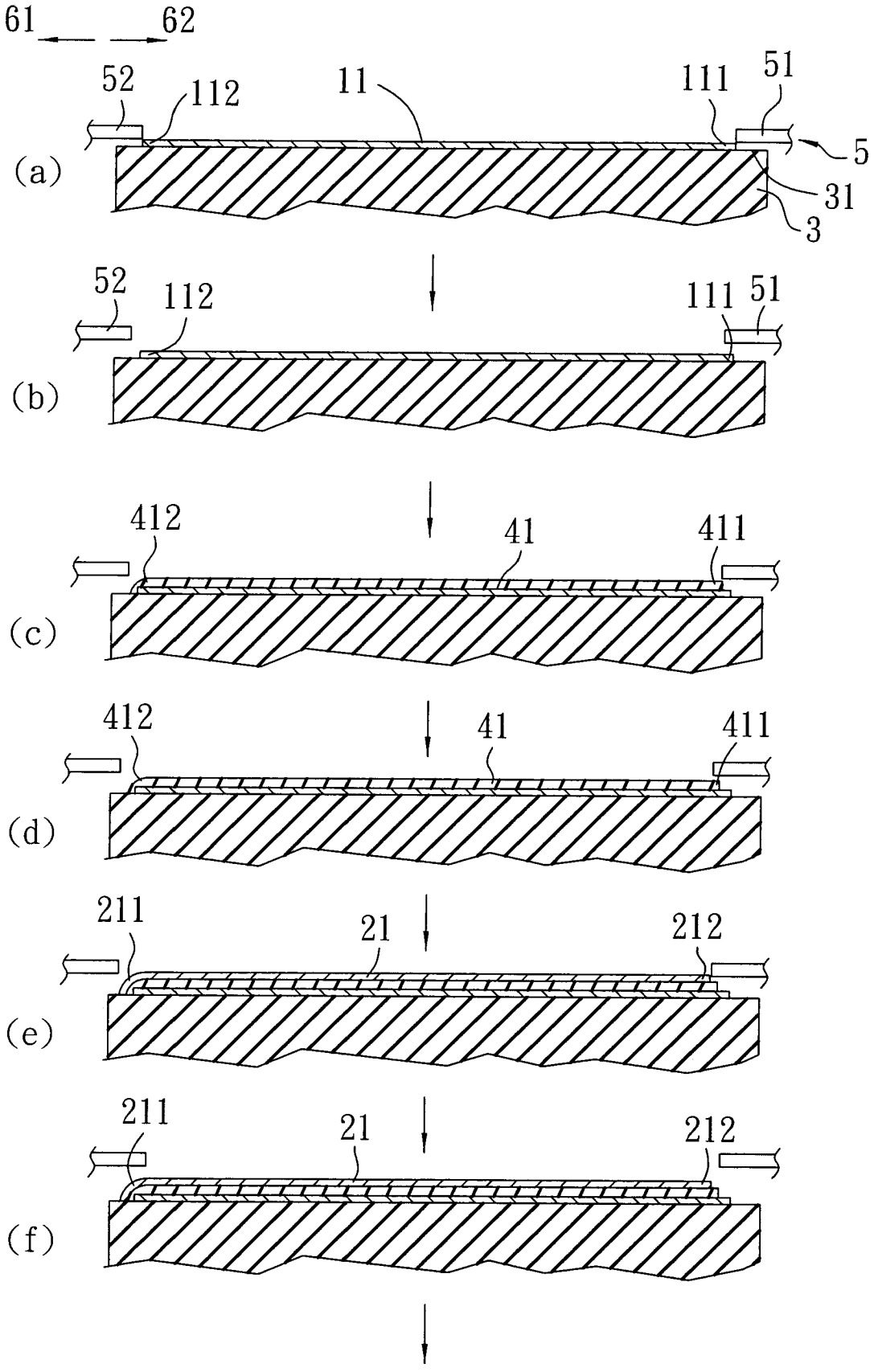

61
62
52
112
11
111
51
5
31
3
(a)
52
112
111
51
(b)
412
41
411
(c)
412
41
411
(d)
211
21
212
(e)
211
21
212
(f)

圖4

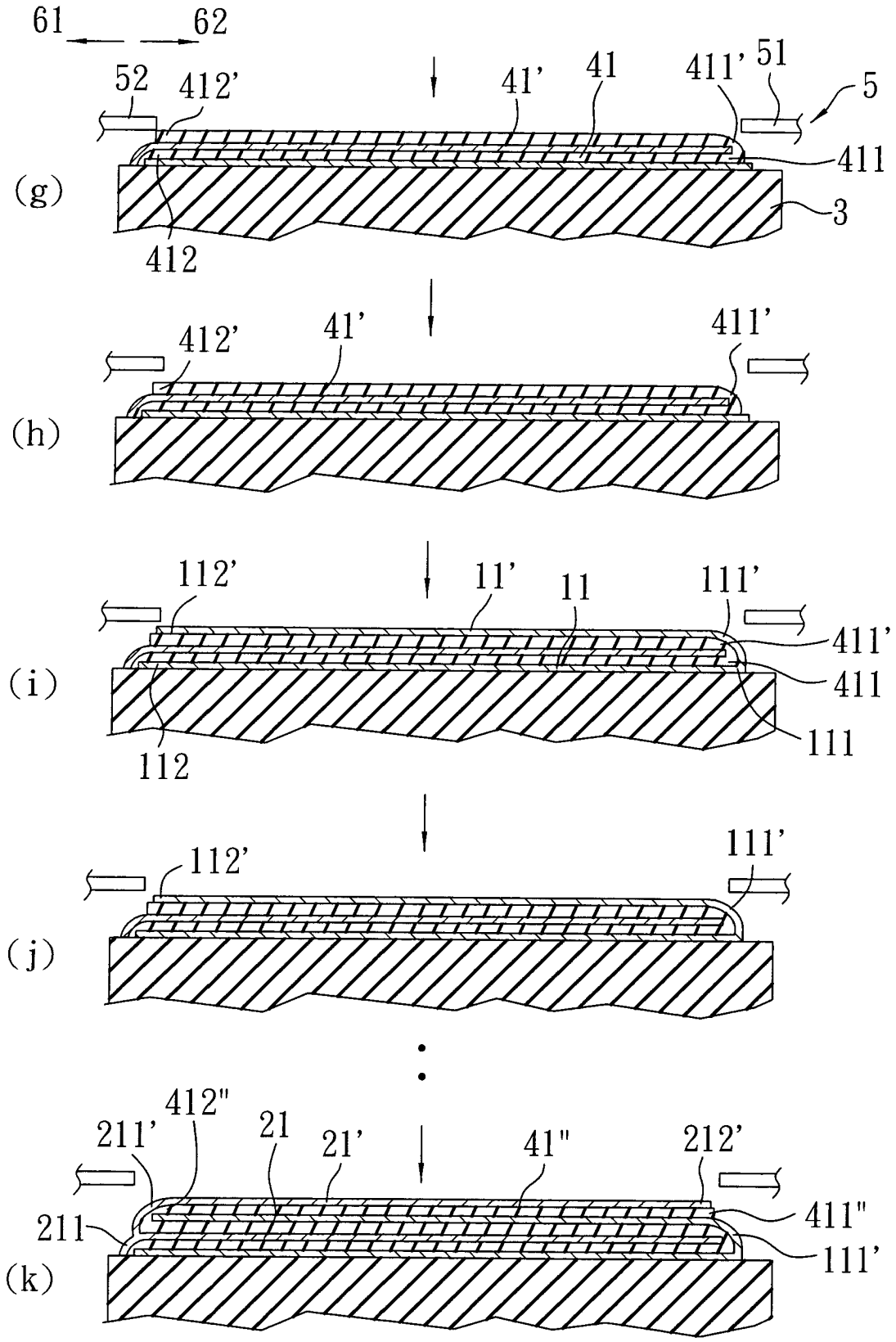

61
62
52
412'
41'
41
411'
51
5
411
3
412
(g)
412'
41'
411'
(h)
112'
11'
11
111'
411'
411
111
112
(i)
112'
111'
(j)
412"
211'
21
21'
41"
212'
411"
211
111'
(k)

圖5

七、指定代表圖：

(一)本案指定代表圖為：第（ 2 ）圖。

(二)本代表圖之元件符號簡單說明：

1……第一電極

11……第一電極層

111……第一銜接端

112……第一間隔端

2……第二電極

21……第二電極層

211……第二銜接端

212……第二間隔端

3……基材

31……第一面

32……第二面

4……介電層單元

41……介電層

411……第一端部

412……第二端部

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：