

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-81048

(P2006-81048A)

(43) 公開日 平成18年3月23日(2006.3.23)

(51) Int. Cl.	F I	テーマコード (参考)
HO4N 5/335 (2006.01)	HO4N 5/335 F	2H100
GO3B 17/02 (2006.01)	GO3B 17/02	4M118
HO4N 5/225 (2006.01)	HO4N 5/225 C	5C024
HO4N 5/232 (2006.01)	HO4N 5/232 Z	5C122
HO1L 27/148 (2006.01)	HO1L 27/14 B	

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2004-264830 (P2004-264830)
 (22) 出願日 平成16年9月13日 (2004.9.13)

(71) 出願人 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 谷本 孝司
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
 Fターム(参考) 2H100 DD15
 4M118 AA04 AB01 BA12 DB07 DB09
 DD04 DD10 DD12 FA06
 5C024 BX02 CY42 GY01 GZ01 HX17
 HX47 JX21
 5C122 DA26 EA52 FC17 FF15 GF05
 HB02

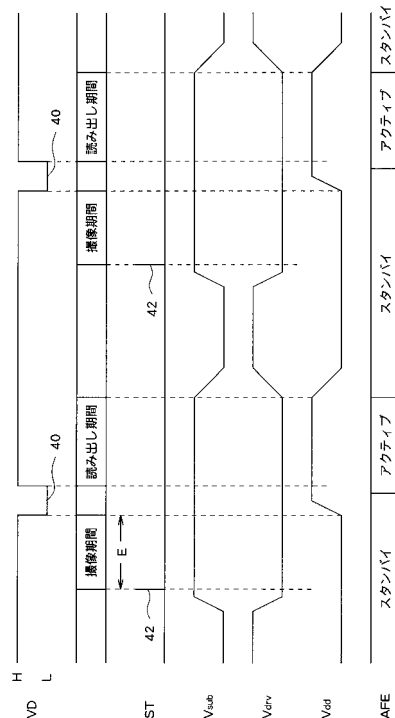
(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】 固体撮像素子を用いた撮像装置の消費電力を低減するために、フレーム間にて部分的に停止させる場合に、各部の復帰を任意のタイミングで行うと、消費電力の低減効果が損なわれる。

【解決手段】 撮像期間に先行して、ドライバ用電源回路の出力電圧 V_{drv} 及び基板電圧用電源回路の出力電圧 V_{sub} を昇圧し復帰させる。その後、読み出し期間の開始前までにアンプ用電源回路の出力 V_{dd} を昇圧し復帰させ、また AFE 回路をスタンバイ状態からアクティブ状態に移行させる。

【選択図】 図 2



【特許請求の範囲】

【請求項 1】

信号電荷に応じた画像信号を出力アンプで増幅して出力する固体撮像素子と、
前記固体撮像素子をパルス駆動して前記信号電荷を転送出力させる駆動回路と、
前記固体撮像素子及び前記駆動回路に電力を供給する第 1 電源回路と、
前記出力アンプに電力を供給する第 2 電源回路と、
前記固体撮像素子から 1 フレームの前記画像信号が出力される読み出し期間の終了に応じて、前記第 1 電源回路及び前記第 2 電源回路を停止する制御部と、
を有し、

前記制御部は、

前記固体撮像素子の新たな撮像期間の開始に先行して、前記第 1 電源回路を起動しその出力電圧を回復させ、

前記撮像期間の開始後、前記第 2 電源回路を起動し、その出力電圧を当該撮像期間に対応する前記画像信号の前記読み出し期間の開始前に回復させること、

を特徴とする撮像装置。

【請求項 2】

信号電荷に応じた画像信号を増幅して出力する出力アンプ及び、当該出力アンプの電源拡散層と基板領域との間にダイオード構造を形成し前記電源拡散層に印加される過電圧から当該出力アンプを保護する保護回路を含む固体撮像素子と、

前記固体撮像素子をパルス駆動して前記信号電荷を転送出力させる駆動回路と、

前記固体撮像素子及び前記駆動回路に電力を供給する第 1 電源回路と、

前記電源拡散層に電圧を印加し前記出力アンプに電力を供給する第 2 電源回路と、

前記第 1 電源回路及び前記第 2 電源回路の起動及び停止を制御する制御部と、

を有し、

前記第 1 電源回路は、前記固体撮像素子の基板領域に前記ダイオード構造を逆バイアスとする電圧を印加し、

前記制御部は、

前記固体撮像素子から 1 フレームの前記画像信号が出力される読み出し期間の終了に応じて、前記第 2 電源回路を停止させ、次いで前記第 1 電源回路を停止させ、

前記固体撮像素子の新たな撮像期間の開始に先行して、前記第 1 電源回路を起動しその出力電圧を回復させ、

前記第 1 電源回路の起動後、前記第 2 電源回路を起動し、その出力電圧を当該撮像期間に対応する前記画像信号の前記読み出し期間の開始前に回復させること、

を特徴とする撮像装置。

【請求項 3】

請求項 1 又は請求項 2 に記載の撮像装置において、

前記制御部は、

前記撮像期間の終了後、前記第 2 電源回路を起動すること、

を特徴とする撮像装置。

【請求項 4】

請求項 1 から請求項 3 のいずれか 1 つに記載の撮像装置において、

前記固体撮像素子から出力される前記画像信号に対して信号処理を行う信号処理回路を有し、

前記制御部は、

前記読み出し期間の終了に応じて、さらに前記信号処理回路を停止し、

前記撮像期間の開始後かつ前記読み出し期間の開始前に前記信号処理回路を起動すること、

を特徴とする撮像装置。

【請求項 5】

請求項 4 に記載の撮像装置において、

10
20
30
40
40
50

前記制御部は、

前記第2電源回路の出力電圧の回復後に前記信号処理回路を起動すること、
を特徴とする撮像装置。

【請求項6】

請求項1から請求項5のいずれか1つに記載の撮像装置において、

前記第1電源回路は、

前記固体撮像素子の基板に印加する所定の基板電圧を生成する基板電圧用電源回路と、
前記駆動回路に供給する所定の駆動回路用電圧を生成する駆動回路用電源回路と、
を含むことを特徴とする撮像装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、固体撮像素子を用いた撮像装置に関し、特に消費電力を低減するための固体撮像素子の駆動停止及び再開に関する。

【背景技術】

【0002】

CCD (Charge Coupled Device) イメージセンサを用いた撮像装置はCCDイメージセンサの他、CCDイメージセンサを駆動する駆動回路(ドライバ)やCCDイメージセンサの出力に対して各種の処理を施すプロセッサ、さらには、撮像画面を表示するディスプレイや画像信号をデータとして記憶するメモリ等より構成される。このような撮像装置はバッテリー駆動されることが多いため、撮像装置を構成する各部のうち、定常的に使用しない部分については、不使用の期間に動作を停止して消費電力を低減することが可能である。

20

【0003】

例えば、医療用内視鏡において、撮影は数フレーム/秒程度の比較的低いフレームレートで足りる。それに応じてフレーム間にて比較的長く動作を停止することが可能であり、消費電力低減の効果も大きい。

【0004】

特に、消化器等の観察用途に開発され使用されているカプセル型の内視鏡は基本的に、カプセル内の内蔵されたバッテリーで撮像装置を駆動する構成であり、消費電力の低減によりバッテリーをより小型化することができ、ひいてはカプセル型内視鏡のサイズを小さくすることが可能となる。

30

【0005】

CCDイメージセンサを用いた撮像装置において、具体的にフレーム間にて停止できる部分として、例えば、CCDイメージセンサでの電荷の蓄積及び転送に用いられる駆動用電源として、半導体基板に印加される正電圧を生成する基板電源、ドライバにて用いられる負電圧を生成する駆動回路用電源があり、さらに、CCDイメージセンサの出力部に設けられる出力アンプに電力を供給するアンプ用電源、CCDイメージセンサから出力されるアナログ画像信号に対して信号処理を行うアナログ信号処理回路がある。

【発明の開示】

40

【発明が解決しようとする課題】

【0006】

それら部分は先行するフレームにて撮影された画像信号の出力の完了により当該フレームの撮影動作が終了すると休止され、次のフレームの撮影動作に際して休止状態から復帰される。ここで、それら各部の復帰を任意のタイミングで行うと、消費電力の低減効果が損なわれるという問題があった。

【0007】

本発明は上述の問題を解決するためになされたものであり、消費電力低減の効果が好適に実現される撮像装置を提供することを目的とする。

【課題を解決するための手段】

50

【 0 0 0 8 】

本発明に係る撮像装置は、信号電荷に応じた画像信号を出力アンプで増幅して出力する固体撮像素子と、前記固体撮像素子をパルス駆動して前記信号電荷を転送出力させる駆動回路と、前記固体撮像素子及び前記駆動回路に電力を供給する第1電源回路と、前記出力アンプに電力を供給する第2電源回路と、前記固体撮像素子から1フレームの前記画像信号が出力される読み出し期間の終了に応じて、前記第1電源回路及び前記第2電源回路を停止する制御部とを有し、前記制御部が、前記固体撮像素子の新たな撮像期間の開始に先行して、前記第1電源回路を起動しその出力電圧を回復させ、前記撮像期間の開始後、前記第2電源回路を起動し、その出力電圧を当該撮像期間に対応する前記画像信号の前記読み出し期間の開始前に回復させるものである。

10

【 0 0 0 9 】

第1電源回路から供給される電力を用いて、固体撮像素子の電荷転送チャネルや半導体基板等の電位状態が制御され、信号電荷の蓄積、転送、及び電子シャッタ動作等による信号電荷の排出が行われる。固体撮像素子において、信号電荷を電圧信号に変換して出力する出力部には出力アンプが設けられる。この出力アンプは、第1電源回路とは別個の電源である第2電源回路から電力を供給され動作する。第1電源回路は、起動後、所定の立ち上がり期間を経て出力電圧が安定した状態に達する。本発明によれば、第1電源回路は撮像期間に先行して安定状態まで回復されるように起動される。一方、第2電源回路は、出力アンプと同じ基板上に形成される固体撮像素子の他の主要部の電気的状態が通常動作時の定常状態となっている撮像期間の開始後に起動され、かつ撮像期間にて得られた信号電荷に対応する電圧信号の出力が始まる前に安定状態まで回復される。

20

【 0 0 1 0 】

別の本発明に係る撮像装置は、信号電荷に応じた画像信号を増幅して出力する出力アンプ及び、当該出力アンプの電源拡散層と基板領域との間にダイオード構造を形成し前記電源拡散層に印加される過電圧から当該出力アンプを保護する保護回路を含む固体撮像素子と、前記固体撮像素子をパルス駆動して前記信号電荷を転送出力させる駆動回路と、前記固体撮像素子及び前記駆動回路に電力を供給する第1電源回路と、前記電源拡散層に電圧を印加し前記出力アンプに電力を供給する第2電源回路と、前記第1電源回路及び前記第2電源回路の起動及び停止を制御する制御部と、を有し、前記第1電源回路が、前記固体撮像素子の基板領域に前記ダイオード構造を逆バイアスとする電圧を印加し、前記制御部が、前記固体撮像素子から1フレームの前記画像信号が出力される読み出し期間の終了に応じて、前記第2電源回路を停止させ、次いで前記第1電源回路を停止させ、前記固体撮像素子の新たな撮像期間の開始に先行して、前記第1電源回路を起動しその出力電圧を回復させ、前記第1電源回路の起動後、前記第2電源回路を起動し、その出力電圧を当該撮像期間に対応する前記画像信号の前記読み出し期間の開始前に回復させる。

30

【 0 0 1 1 】

通常状態では、出力アンプの電源拡散層と基板領域との間の保護回路は逆バイアス状態とされるが、電源拡散層に意図しない電圧が印加されることが起こり得る。その場合に、保護回路は、ダイオード構造を順バイアスとする過電圧から出力アンプを保護する。本発明によれば、第1電源回路が起動している期間内、すなわちダイオード構造が逆バイアスされている期間内でのみ、第2電源回路が電源拡散層に電圧を印加する。つまり、第1電源回路が基板領域に電圧を印加していない状態で第2電源回路が電圧を印加されて、ダイオード構造が順バイアスとなることが回避される。

40

【 0 0 1 2 】

他の本発明に係る撮像装置においては、前記制御部が、前記撮像期間の終了後、前記第2電源回路を起動する。

【 0 0 1 3 】

本発明によれば、露光動作が完了し撮像期間が終了してから、信号電荷に応じた電圧信号の出力が開始されるまでの期間内に、第2電源回路が起動から安定状態までの立ち上がり期間が設定される。例えば、フレーム転送型CCDイメージセンサにおいては、撮像期

50

間の終了から読み出し期間の開始までの期間は、蓄積部へのフレーム転送動作の開始から、蓄積部から水平転送部へのライン転送動作の開始までの期間に相当する。

【0014】

さらに他の本発明に係る撮像装置においては、前記固体撮像素子から出力される前記画像信号に対して信号処理を行う信号処理回路を有し、前記制御部が、前記読み出し期間の終了に応じて、さらに前記信号処理回路を停止し、前記撮像期間の開始後かつ前記読み出し期間の開始前に前記信号処理回路を起動する。

【0015】

本発明の好適な態様は、前記制御部が、前記第2電源回路の出力電圧の回復後に前記信号処理回路を起動する撮像装置である。

10

【0016】

本発明の他の好適な態様は、前記第1電源回路が、前記固体撮像素子の基板に印加する所定の基板電圧を生成する基板電圧用電源回路と、前記駆動回路に供給する所定の駆動回路用電圧を生成する駆動回路用電源回路と、を含む撮像装置である。

【発明の効果】

【0017】

本発明によれば、撮像装置の停止された各部を時間差を設けて所定の順序で起動することで、各部が不必要に早いタイミングで起動されず、消費電力低減の効果を好適に得ることができる。また、固体撮像素子において、第2電源回路から電源供給を受ける半導体領域とその近傍の半導体領域、例えば基板との間の電氣的バイアス状態が通常動作時に応じたものとなり、それら領域間で不必要な電流が流れることが防止されることで電力消費が抑制され得る。

20

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施の形態（以下実施形態という）について、図面に基づいて説明する。

【0019】

図1は本実施形態に係る撮像装置の概略のブロック構成図である。本撮像装置は、固体撮像素子であるCCDイメージセンサ2、CCDイメージセンサ2を駆動するための各種パルスを生成するドライバ4（駆動回路）、CCDイメージセンサ2の動作に必要な電圧を発生する電源部6、ドライバ4及び電源部6に対して制御パルスを供給するタイミングジェネレータ8、CCDイメージセンサ2の出力信号V_{out}に対しアナログ信号処理を行うAFE（Analog Front End）回路10及びAFE回路10の出力信号に対し各種のデジタル処理を施すデジタル信号処理回路12を含んで構成される。

30

【0020】

ここで、CCDイメージセンサ2は、フレーム転送型であり、撮像部2_i、蓄積部2_s、水平転送部2_h及び出力部2_dを含んで、n型半導体基板に形成される。撮像部2_i、蓄積部2_sは3相駆動のCCDシフトレジスタで構成される。出力部2_dは、水平転送部2_hから出力される信号電荷を浮遊拡散層に受け、その電位変化に応じた電圧信号を取り出す。浮遊拡散層から得られた電圧信号は微弱であるため、これを増幅するために出力部2_dには出力アンプが設けられる。例えば、出力アンプはMOS型電界効果トランジスタからなるソースフォロワアンプが複数段接続された構成を有する。ここで、ソースフォロワアンプは後段ほどチャネル電流を大きく設定して、段階的に駆動能力が増加するように構成される。

40

【0021】

ドライバ4は、撮像部2_iの垂直シフトレジスタを駆動する3相クロック_i、蓄積部2_sの垂直シフトレジスタを駆動する3相クロック_s、水平転送部2_hのCCDシフトレジスタを駆動するクロック_h、出力部2_dの浮遊拡散層の電位をリセットするリセットトランジスタのゲートをオン/オフ制御するクロック_rを生成して、CCDイメージセンサ2の各部に供給する。

50

【0022】

電源部6は、ドライバ4に供給する所定の負電圧 V_{drv} を生成するドライバ用電源回路20（駆動回路用電源回路）、CCDイメージセンサ2の基板に印加される所定の正電圧 V_{sub} を生成する基板電圧用電源回路22、及びCCDイメージセンサ2の出力部2dに設けられる出力アンプに所定の正電圧 V_{dd} を供給するアンプ用電源回路24を含んで構成される。ちなみに、 V_{dd} は数ボルト程度であり、また V_{sub} はそれより高い電圧に設定される。

【0023】

電源部6は、タイミングジェネレータ8から入力される昇圧パルスによりチャージポンプ動作を行って電圧を昇圧する。これにより電源部6は、昇圧パルスの入力量を所定の時定数で積分した値に応じた電圧として V_{drv} 、 V_{sub} 、 V_{dd} をそれぞれ生成し、ドライバ4、CCDイメージセンサ2の基板、及び出力アンプへ出力する。電源部6は例えばDC-DCコンバータを用いて構成される。

【0024】

これらドライバ用電源回路20、基板電圧用電源回路22及びアンプ用電源回路24は、1フレームの画像信号の読み出しが完了すると停止される。この停止は、昇圧パルスの供給を停止することにより行われる。電源部6の各出力電圧は、昇圧パルスの供給が停止されると降下する。

【0025】

AFE回路10は、相関二重サンプリング処理（CDS：Correlated Double Sampling）を行うCDS回路、CDS回路の出力信号をデジタル信号に変換するADC（Analog-to-Digital Converter）を含んで構成される。

【0026】

タイミングジェネレータ8及びデジタル信号処理回路12は、例えばデジタルシグナルプロセッサ（DSP）14を用いて構成される。タイミングジェネレータ8は、プログラムされたタイミングにてドライバ4にタイミングパルスを与える。ドライバ4は、タイミングジェネレータ8からのタイミングパルスに応じて、CCDイメージセンサ2を駆動するパルスを生成して出力する。また、タイミングジェネレータ8は、上述したように電源部6へ昇圧パルスを供給する。

【0027】

図2は、本装置の動作を説明するタイミングチャートであり、垂直同期信号VD、CCDイメージセンサ2の動作状態（撮像期間か読み出し期間か）、電子シャッタのトリガ信号ST、ドライバ用電源回路20の出力電圧 V_{drv} 、基板電圧用電源回路22の出力電圧 V_{sub} 、アンプ用電源回路24の出力電圧 V_{dd} 、AFE回路10の動作状態（スタンバイ状態かアクティブ状態か）を表している。

【0028】

垂直同期信号VDがL（Low）レベルとなるVDパルス40の期間が垂直ブランキング期間となる。垂直ブランキングの周期に同期して1フレームの撮影動作が行われる。例えば、先行するフレームでの露光状態に基づいて後続フレームでの露光時間Eが定められ、タイミングジェネレータ8はVDパルス40の立ち下がりに時間Eだけ先行するタイミングにて電子シャッタのトリガ信号STにシャッタトリガパルス（STTRGパルス）42を発生させる。

【0029】

またタイミングジェネレータ8は、このSTTRGパルス42に先行して、停止状態にあるドライバ用電源回路20及び基板電圧用電源回路22の昇圧動作を実行する。この昇圧動作はSTTRGパルス42のタイミングまでに完了するように行われる。それにより得られた V_{drv} 及び V_{sub} がドライバ4及び基板に供給され、STTRGパルス42のタイミングにてドライバ4は電子シャッタ動作を実行する。

【0030】

電子シャッタ動作では、撮像部2iの垂直シフトレジスタの転送電極が全てオフ状態と

され、基板表面側の n 型不純物領域 (N ウェル) に発生した信号電荷は、基板 N sub に印加された正電圧 V_{sub} に引き寄せられ排出される。その後、ドライバ 4 は撮像部 2 i の転送電極に印加される 3 相クロック $i_1 \sim i_3$ を制御して N ウェルに電位井戸を形成し、入射光に応じて発生する信号電荷の蓄積を可能とする。このようにして STTRG パルス 4 2 に連動して撮像期間が開始され、撮像部 2 i にて露光動作が行われる。

【 0 0 3 1 】

露光期間 E の終わりは V D パルス 4 0 の立ち下がりのタイミングとなる。V D パルス 4 0 が立ち下がると、ドライバ 4 は撮像部 2 i から蓄積部 2 s へ信号電荷を高速に転送するフレーム転送動作を開始し、その開始と共に露光動作が終了し、撮像期間が終わる。

【 0 0 3 2 】

蓄積部 2 s は遮光膜で覆われており、フレーム転送された信号電荷を保持することができる。蓄積部 2 s に格納された信号電荷は、読み出し期間にて順次、出力部 2 d に転送され、画像信号として読み出される。読み出し期間の開始は撮像期間の終了後、所定時間後のタイミングに設定される。タイミングジェネレータ 8 は、この読み出し期間の開始に先行して、停止状態にあるアンプ用電源回路 2 4 の昇圧動作を実行する。この昇圧動作は読み出し期間の開始までに完了するように行われる。それにより得られた V_{dd} が出力アンプに供給される。また、タイミングジェネレータ 8 は読み出し期間の開始に先行して、A F E 回路 1 0 のスタンバイ状態を解除し、A F E 回路 1 0 を起動させる。これにより A F E 回路 1 0 はアクティブ状態に移行する。

【 0 0 3 3 】

ここで、アンプ用電源回路 2 4 の昇圧動作は撮像期間の終了前から開始することができる。その一方で、当該昇圧動作が撮像部 2 i の信号電荷のノイズ成分を増加させるといった影響を及ぼすことが懸念される場合には、当該昇圧動作を撮像期間の終了後から開始させてもよい。

【 0 0 3 4 】

A F E 回路 1 0 の起動は、撮像期間の終了前から開始することができ、またアンプ用電源回路 2 4 の昇圧動作の開始前から開始することもできる。一方、A F E 回路 1 0 が C C D イメージセンサ 2 の出力 V_{out} でフィードバック制御を行う構成を含むような場合には、 V_{out} のバイアスレベル等が安定してから A F E 回路 1 0 を起動すると、例えば、フィードバック制御が円滑に収束し得る。そのような場合、アンプ用電源回路 2 4 の昇圧動作が完了することにより V_{out} のバイアスレベルが安定してから A F E 回路 1 0 を起動するように構成することができる。

【 0 0 3 5 】

上述のように、アンプ用電源回路 2 4 の昇圧動作及び A F E 回路 1 0 の起動は、基本的には、ドライバ用電源回路 2 0 及び基板電圧用電源回路 2 2 の昇圧動作に対して遅延して行われ、その分、消費電力が低減される。

【 0 0 3 6 】

また、出力アンプに対する保護回路として、半導体基板上にて V_{dd} が印加される拡散層領域の電圧が所定値より高くなると、 V_{dd} から基板領域 N sub に向けて電流を流すダイオード構造が作り込まれている。このダイオードは、通常は、 $V_{sub} > V_{dd}$ であることにより逆バイアス状態となっているが、 V_{dd} 端子に静電気放電やサージ電圧等により通常電圧より高い電圧が不意に加わると、順バイアスとなって電流を流し、出力アンプの破壊の発生等を防止する。本装置においては、 V_{sub} の昇圧後に V_{dd} の昇圧を開始することで、保護回路のダイオードを逆バイアスに保ったまま V_{dd} の昇圧を行うことができる。すなわち、順バイアス電流の発生が防止されるため、電力消費が抑制される。

【 0 0 3 7 】

V_{dd} の昇圧及び A F E 回路 1 0 の起動が完了した後、読み出し期間が開始される。読み出し期間において、ドライバ 4 は蓄積部 2 s に格納される信号電荷のライン転送、水平転送、出力部 2 d のリセットゲートの動作を制御する。ライン転送動作では、蓄積部 2 s の信号電荷は 1 行ずつ水平転送部 2 h へ垂直転送される。水平転送部 2 h に転送された 1 行

10

20

30

40

50

分の信号電荷は、CCDシフトレジスタで構成される水平転送部2hの水平転送動作により、次のライン転送まで出力部2dへ順次、転送される。出力部2dは、上述のように浮遊拡散層にて信号電荷量に応じた電圧信号を検出し、出力アンプで増幅して画像信号Voutとして出力する。

【0038】

1フレームのVoutの出力が完了し、読み出し期間が終わると、上述したように電源部6は停止され、またAFE回路10はスタンバイ状態とされ、これらにより電力消費の抑制が図られる。

【図面の簡単な説明】

【0039】

【図1】本実施形態に係る撮像装置の概略のブロック構成図である。

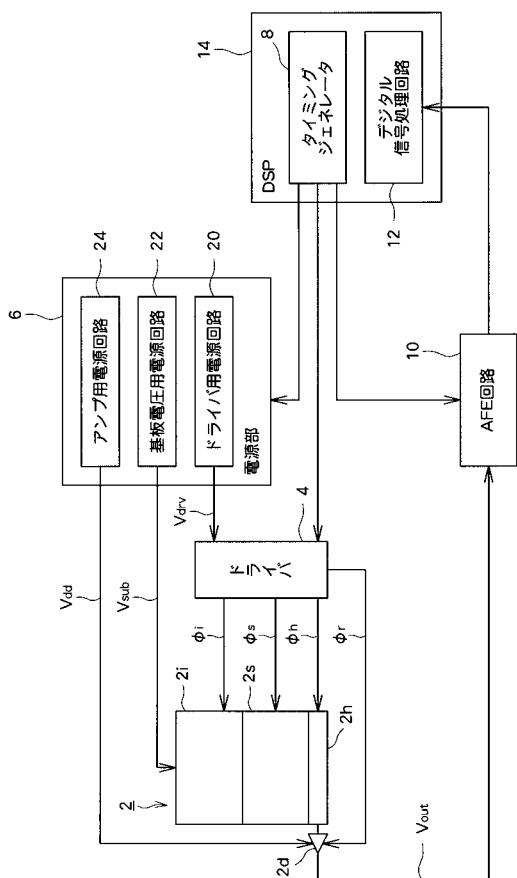
【図2】本装置の動作を説明するタイミングチャートである。

【符号の説明】

【0040】

2 CCDイメージセンサ、2i 撮像部、2s 蓄積部、2h 水平転送部、2d 出力部、4 ドライバ、6 電源部、8 タイミングジェネレータ、10 AFE回路、12 デジタル信号処理回路、14 DSP、20 ドライバ用電源回路、22 基板電圧用電源回路、24 アンプ用電源回路、26 基板電圧用電源回路、28 タイミングジェネレータ、30 デジタル信号処理回路、32 DSP、34 ドライバ用電源回路、36 アンプ用電源回路、38 基板電圧用電源回路、40 読み出し期間、42 撮像期間、E 読み出し期間の幅、Vdd 電源電圧、Vsub 基板電圧、Vdrv ドライバ電圧、Vout 出力電圧、phi_i 撮像部駆動電圧、phi_s 蓄積部駆動電圧、phi_h 水平転送部駆動電圧、phi_r 出力部駆動電圧、ST タイミングジェネレータ出力電圧

【図1】



【図2】

