

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月24日(24.09.2020)



(10) 国際公開番号

WO 2020/189007 A1

(51) 国際特許分類:

G02F 1/1345 (2006.01) G09F 9/00 (2006.01)
G02F 1/1368 (2006.01) G09F 9/30 (2006.01)

(21) 国際出願番号: PCT/JP2020/002396

(22) 国際出願日: 2020年1月23日(23.01.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2019-050334 2019年3月18日(18.03.2019) JP

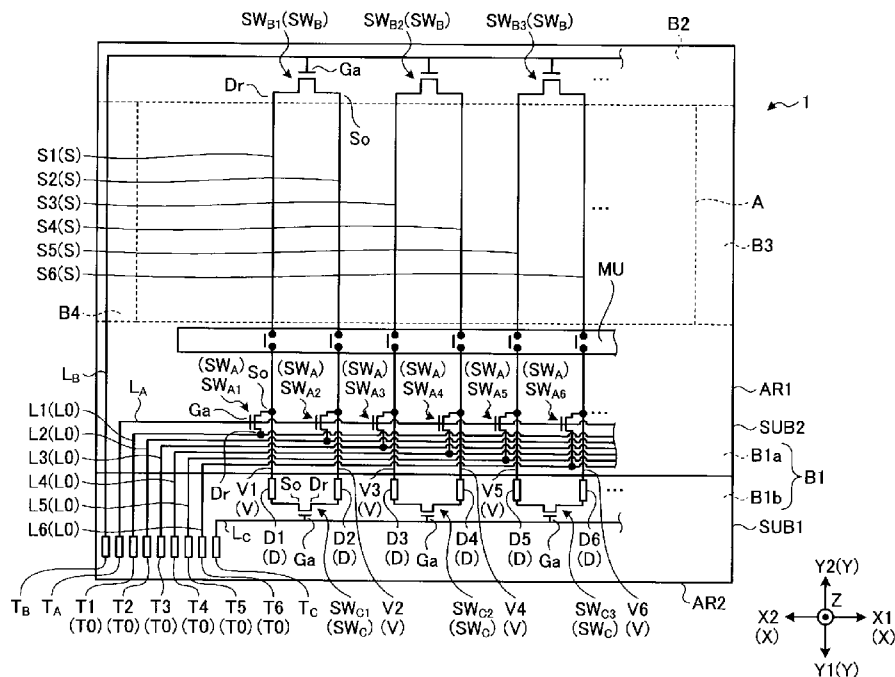
(71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者: 白神 謙吾 (SHIRAGAMI, Kengo); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 笹沼 啓太 (SASANUMA, Keita); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 小日向 直之 (OBINATA, Naoyuki); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) Abstract: This display device (1) is provided with: a first substrate (SUB1) which has a display region (A) and a peripheral region (B) outside of the display region (A); wiring which is provided in the display region (A) and which is connected to pixels to supply signals to the pixels; output terminals (T0) (first terminals) and a switch terminal (T_B) (a second terminal) which are provided in the peripheral region (B); driver terminals (D) which are provided in a first peripheral region (B1), which is the peripheral region (B) in a first direction (Y1)

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

from the display region (A) and which are connected to the wiring to enable connection of a driver IC; first switches (SW_A) which are provided in the first peripheral region (B1), towards the display region (A) from the driver terminals (D), and which are configured to be capable of switching between connecting and disconnecting the output terminals (T0) and the wiring; and second switches (SW_B) which are provided in a second peripheral region (B2), which is the peripheral region (B) in a second direction (Y2), opposite of the first direction (Y1), from the display region (A), and which are connected to the switch terminals (T_B) and the wiring.

(57) 要約: 表示装置(1)は、表示領域(A)、及び表示領域(A)よりも外側の周辺領域(B)を有する第1基板(SUB1)と、表示領域(A)に設けられて、画素に接続されて画素に信号を供給する配線と、周辺領域(B)に設けられる出力端子(T0)(第1端子)及びスイッチ端子(T_B)(第2端子)と、表示領域(A)の第1方向(Y1)側の周辺領域(B)である第1周辺領域(B1)に設けられ、配線に接続されてドライバICが接続可能なドライバ端子(D)と、第1周辺領域(B1)内の、ドライバ端子(D)よりも表示領域(A)側に設けられ、出力端子(T0)と配線との接続及び遮断を切り替え可能に構成される第1スイッチ(SW_A)と、表示領域(A)の第1方向(Y1)と反対方向の第2方向(Y2)側の周辺領域(B)である第2周辺領域(B2)に設けられ、スイッチ端子(T_B)及び配線に接続される第2スイッチ(SW_B)と、を有する。

明 細 書

発明の名称 : 表示装置

技術分野

[0001] 本発明は、表示装置に関する。

背景技術

[0002] 表示装置の信頼性を確保するために、表示装置を検査する技術が種々検討されている。例えば特許文献1には、表示装置に、画素に接続された信号線に接続される検査用端子を設ける旨が記載されている。特許文献1によると、検査用端子から検査用データ信号を入力することで、画素に検査用データ信号に応じた発色を行わせて、発色状態の検査を行う。

先行技術文献

特許文献

[0003] 特許文献1：特開2010-243524号公報

発明の概要

発明が解決しようとする課題

[0004] 近年では、表示装置の高精細化に伴い、配線の本数が増加し各配線が細線化される傾向にあり、局所的に線幅が細くなる配線が製造されることが考えられる。このような表示装置は、駆動時間の経過に伴い駆動電流が流れる積算時間が長くなると、配線の局所的に線幅が細くなる箇所が、駆動電流のストレスに起因して断線するおそれがある。また、このように局所的に線幅が細くなる箇所以外にも、断線のおそれがあったり断線したりしている箇所を検出することも求められる。従って、断線のおそれがある箇所などがあるかを検出可能にしておくことで、信頼性の低下を抑制することが求められている。

[0005] 本発明は、上記の課題に鑑みてなされたもので、信頼性の低下を抑制することが可能な表示装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一態様による表示装置は、複数の画素が設けられる表示領域、及び前記表示領域よりも外側の周辺領域を有する第1基板と、前記表示領域に設けられて、前記画素に接続されて前記画素に信号を供給する配線と、前記周辺領域に設けられる第1端子及び第2端子と、前記表示領域の第1方向側の前記周辺領域である第1周辺領域に設けられ、前記配線に接続されてドライバICが接続可能なドライバ端子と、前記第1周辺領域内の、前記ドライバ端子よりも前記表示領域側に設けられ、前記第1端子と前記配線との接続及び遮断を切り替え可能に構成される第1スイッチと、前記表示領域の前記第1方向と反対方向の第2方向側の前記周辺領域である第2周辺領域に設けられ、前記第2端子及び前記配線に接続される第2スイッチと、を有する。

図面の簡単な説明

[0007] [図1]図1は、本実施形態に係る表示装置を模式的に示す平面図である。
[図2]図2は、本実施形態に係る表示装置の画素配列を示す模式図である。
[図3]図3は、本実施形態に係る表示装置の模式的な断面図である。
[図4]図4は、本実施形態に係る表示装置の構成の模式図である。
[図5]図5は、エージング処理の一例を示す模式図である。
[図6]図6は、エージング処理の一例を示す模式図である。
[図7]図7は、変形例に係る表示装置を模式的に示す平面図である。
[図8]図8は、変形例におけるドライバ端子と第3スイッチとの接続の例を示す模式図である。
[図9]図9は、変形例におけるドライバ端子と第3スイッチとの接続の例を示す模式図である。

発明を実施するための形態

[0008] 以下に、本発明の各実施形態について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、

あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0009] (表示装置の構成)

図1は、本実施形態に係る表示装置を模式的に示す平面図である。図1に示すように、本実施形態に係る表示装置1は、アレイ基板である第1基板SUB1と、対向基板である第2基板SUB2とを備えている。以下、第1基板SUB1及び第2基板SUB2の表面に平行な方向を、方向Xとする。また、第1基板SUB1及び第2基板SUB2の表面に平行な方向であって、方向Xと交差する方向、ここでは方向Xと直交する方向を、方向Yとする。また、方向Yのうちの一方側に向かう方向を、第1方向Y1とし、方向Yのうちの他方側に向かう方向、すなわち第1方向Y1と反対方向を、第2方向Y2とする。同様に、方向Xのうちの一方側に向かう方向を、第3方向X1とし、方向Xのうちの他方側に向かう方向、すなわち第3方向X1と反対方向を、第4方向X2とする。また、方向X及び方向Yに直交する方向、すなわち第1基板SUB1及び第2基板SUB2の表面に直交する方向を、方向Zとする。

[0010] 第1基板SUB1と第2基板SUB2とは、方向Zに積層されている。第1基板SUB1は、第2基板SUB2よりも面積が広い。第1基板SUB1は、方向Zから見て、第1方向Y1側の部分が、第2基板SUB2よりも第1方向Y1側に突出するように積層されている。すなわち、表示装置1は、第1基板SUB1と第2基板SUB2とが重畳する重畳領域AR1と、第2基板SUB2が設けられず第1基板SUB1のみが設けられる張出領域AR2とを有している。張出領域AR2は、重畳領域AR1の第1方向Y1側に隣接する。

[0011] 表示装置1は、表示領域Aと周辺領域Bとを有する。表示領域Aは、複数の画素が配置されて画像が表示される領域である。周辺領域Bは、画素が配置されずに画像が表示されない領域である。周辺領域Bは、Z方向から見た

表示領域Aの外側の領域である。本実施形態では、周辺領域Bは、表示領域Aを囲う枠状であり、額縁領域ともいえる。表示領域Aは、第1基板SUB1と第2基板SUB2とが重畳する重畳領域AR1内に設けられている。周辺領域Bは、第1基板SUB1内の領域である。さらに言えば、周辺領域Bは、一部が重畳領域AR1内に設けられ、他の一部が張出領域AR2に設けられている。すなわち、周辺領域Bは、重畳領域AR1から張出領域AR2にわたって設けられている。従って、第1基板SUB1は、表示領域Aと周辺領域Bとを有するといえ、さらに言えば、表示領域Aと周辺領域Bとに区分けされているといえる。

[0012] 周辺領域Bは、第1周辺領域B1と、第2周辺領域B2と、第3周辺領域B3と、第4周辺領域B4とを含む。第1周辺領域B1は、表示領域Aの第1方向Y1側の周辺領域Bである。第2周辺領域B2は、表示領域Aの第2方向Y2側の周辺領域Bであり、言い換えれば、表示領域Aを隔てて第1周辺領域B1の反対側にある周辺領域Bである。第3周辺領域B3は、表示領域Aの第3方向X1側の周辺領域Bである。第4周辺領域B4は、表示領域Aの第4方向X2側の周辺領域Bであり、言い換えれば、表示領域Aを隔てて第3周辺領域B3の反対側にある周辺領域Bである。

[0013] 第1周辺領域B1は、重畳領域AR1から、重畳領域AR1より第1方向Y1側の張出領域AR2にわたって設けられている。すなわち、第1周辺領域B1は、重畳領域AR1内に位置する内側周辺領域B1aと、張出領域AR2内に位置する外側周辺領域B1bとを含んでいる。第2周辺領域B2、第3周辺領域B3、及び第4周辺領域B4は、重畳領域AR1内に位置している。すなわち、重畳領域AR1は、表示領域A、内側周辺領域B1a、第2周辺領域B2、第3周辺領域B3、及び第4周辺領域B4によって占められており、張出領域AR2は、外側周辺領域B1bによって占められている。

[0014] 第1周辺領域B1の外側周辺領域B1bには、配線基板101が設けられている。配線基板101は、例えばフレキシブル配線基板（FPC：Flexible Printed Circuit）である。

xible Printed Circuits) によって構成される。配線基板 101 には、ドライバ IC (Integrated Circuit) 110 が設けられている。ドライバ IC 110 は、表示装置 1 の表示を制御する制御回路、検出回路、アナログフロントエンド等を含む。なお、表示装置 1 は、配線基板 101 及びドライバ IC 110 に接続可能な構成であればよく、配線基板 101 及びドライバ IC 110 を含まない構成を表示装置 1 としてよい。また、配線基板 101 及びドライバ IC 110 を含めて、表示装置 1 としてもよい。なお、図 1 の例では、表示装置 1 は、FPC である配線基板 101 上にドライバ IC 110 が実装される COF (Chip On Film) の構成であるが、それに限られず、例えば、張出領域 AR2 にドライバ IC 110 が実装される COG (Chip on Glass) の構成であってもよい。

[0015] 表示装置 1 は、さらに、周辺領域 B に設けられた複数のドライバ端子 D と、周辺領域 B に設けられた複数の検査端子 T とを有する。本実施形態では、ドライバ端子 D 及び検査端子 T は、第 1 周辺領域 B1 に設けられ、さらに言えば、第 1 周辺領域 B1 の外側周辺領域 B1b に設けられている。検査端子 T は、図 1 の例ではドライバ端子 D の第 4 方向 X2 側に設けられているが、それに限られない。

[0016] ドライバ端子 D は、ドライバ IC 110 に接続可能な端子である。ドライバ端子 D は、接続されたドライバ IC 110 から出力された各種信号を、表示装置 1 の配線に供給するための端子である。検査端子 T は、配線の検査、ここではエージング処理を行うための端子である。エージング処理については後述する。

[0017] 図 2 は、本実施形態に係る表示装置の画素配列を示す模式図である。図 2 に示すように、表示装置 1 は、表示領域 A において、複数の画素 PX を備えている。複数の画素 PX は、方向 X 及び方向 Y において、マトリクス状に並んで配置されている。また、表示装置 1 は、表示領域 A において、複数の配線を有している。表示装置 1 は、表示領域 A に設けられる配線として、m 本

の走査線G（G1～Gm）と、n本の信号線S（S1～Sn）と、コモン線CLと、を備えている。なお、m及びnは、いずれも2以上の整数である。走査線Gは、ゲートドライバGDに接続されている。ゲートドライバGDの動作に必要な信号は、ドライバIC110から供給される。信号線S及びコモン線CLは、ドライバIC110に接続されている。走査線G、ゲートドライバGD、信号線S、及び、コモン線CLは、図1に示した第1基板SUB1に形成されている。

[0018] 画素PXは、スイッチング素子W、画素電極PE、共通電極CE、及び液晶層LCを備えている。スイッチング素子Wは、例えば薄膜トランジスタ（TFT；Thin Film Transistor）によって構成され、走査線G及び信号線Sと電氣的に接続されている。画素電極PEは、スイッチング素子Wと電氣的に接続されている。共通電極CEは、コモン線CLと電氣的に接続されている。

[0019] ゲートドライバGDは、走査線Gに接続されたスイッチング素子Wを導通状態とする制御信号を、走査線Gに出力する。ドライバIC110は、スイッチング素子Wが導通状態の期間に、信号線Sに映像信号を出力する。これにより、画素電極PEには、所望の画素電位が書き込まれる。また、ドライバIC110は、コモン線CLにコモン電位を供給する。これにより、共通電極CEは、コモン電位となる。各画素PXにおいて、画素電極PEの各々は、共通電極CEと対向しており、液晶層LCは、画素電極PEの画素電位と共通電極CEのコモン電位との電位差によって生じる電界によって駆動される。保持容量CSは、例えば、共通電極CEと同電位の電極、及び、画素電極PEと同電位の電極の間に形成される。

[0020] 図3は、本実施形態に係る表示装置の模式的な断面図である。図3に示すように、表示装置1は、方向Zにおいて第1基板SUB1と第2基板SUB2とが積層されている。第1基板SUB1は、絶縁基板10、絶縁層11、12、13、14、15、下側遮光層US、半導体層SC、走査線G、信号線S、接続電極RE、共通電極CE、画素電極PE、及び、配向膜AL1を

備えている。絶縁基板 10 は、ガラス基板や樹脂基板などの透明基板である。下側遮光層 US は、絶縁基板 10 と絶縁層 11 との間に位置している。下側遮光層 US は、図 3 の例では、両ゲート電極に跨って重畳するように形成されているが、ゲート電極毎に離間して形成されていてもよい。半導体層 SC は、絶縁層 11 と絶縁層 12 との間に位置している。半導体層 SC は、例えば、多結晶シリコンによって形成されているが、アモルファスシリコンや酸化物半導体によって形成されていてもよい。走査線 G の一部である 2 つのゲート電極 GE は、絶縁層 12 と絶縁層 13 との間に位置している。信号線 S 及び接続電極 RE は、絶縁層 13 と絶縁層 14 との間に位置している。信号線 S 及び接続電極 RE は、それぞれ半導体層 SC にコンタクトしている。共通電極 CE は、絶縁層 14 と絶縁層 15 との間に位置している。画素電極 PE は、絶縁層 15 と配向膜 AL1 との間に位置している。画素電極 PE の一部は、絶縁層 15 を介して共通電極 CE と対向している。共通電極 CE 及び画素電極 PE は、ITO (Indium Tin Oxide) や IZO (Indium Zinc Oxide) などの透光性を有する導電材料によって形成されている。画素電極 PE は、共通電極 CE の開口部 AP と重畳する位置において、絶縁層 14 及び 15 を貫通するコンタクトホール CH を介して接続電極 RE に接触している。なお、絶縁層 11 乃至 13、及び、絶縁層 15 は、シリコン酸化物、シリコン窒化物、シリコン酸窒化物などの透明な無機絶縁層であり、単層構造であってもよいし、多層構造であってもよい。絶縁層 14 は、アクリル樹脂などの透明な有機絶縁層である。

[0021] 第 2 基板 SUB2 は、絶縁基板 20、遮光層 BM、カラーフィルタ層 CF、オーバーコート層 OC、及び、配向膜 AL2 を備えている。絶縁基板 20 は、ガラス基板や樹脂基板などの透明基板である。遮光層 BM 及びカラーフィルタ層 CF は、絶縁基板 20 とオーバーコート層 OC との間に位置している。配向膜 AL2 は、オーバーコート層 OC を覆っている。

[0022] 液晶層 LC は、第 1 基板 SUB1 及び第 2 基板 SUB2 の間に位置し、配向膜 AL1 と配向膜 AL2 との間に保持されている。液晶層 LC は、ポジ型

(誘電率異方性が正)の液晶材料、あるいは、ネガ型(誘電率異方性が負)の液晶材料によって構成されている。偏光板P L 1は、第1基板S U B 1の下方(第2基板S U B 2と反対側)に配置されている。偏光板P L 2は、第2基板S U B 2の上方(第1基板S U B 1と反対側)に配置されている。なお、偏光板P L 1、P L 2の他に、必要に応じて位相差板、散乱層、反射防止層などを含んでいてもよい。照明装置I Lは、偏光板P L 1の下方(第1基板S U B 1と反対側)に位置している。

[0023] このように、図3の例では、表示装置1は、横電界モード、さらに言えばF F S (F r i n g e F i e l d S w i t c h i n g) モードの液晶表示装置である。ただし、表示装置1は、F F S モードに限られず、縦電界モードなど、任意の表示装置であってよい。

[0024] 表示装置1は、配線の検査のためのエージング処理を行うための構成を有している。エージング処理とは、表示装置1の出荷前に行う処理であり、配線に電流を流すことで、配線の局所的に線幅が細くなる箇所を断線させて、配線の不良箇所を予め検出する処理である。以下、エージング処理を行うための構成について説明する。

[0025] 図4は、本実施形態に係る表示装置の構成の模式図である。図4に示すように、表示装置1が有するドライバ端子Dは、配線であるビデオ線Vと、接続回路M Uとを介して、配線である信号線Sに接続されている。図4は、説明の便宜上、ドライバ端子Dとして、2つのドライバ端子D 1、D 2を示しているが、実際のドライバ端子Dの数は2つより多くてよい。ドライバ端子D 1は、ビデオ線V 1を介して、接続回路M Uに接続されている。ドライバ端子D 2は、ビデオ線V 2を介して、接続回路M Uに接続されている。また、ドライバ端子D 3は、ビデオ線V 3を介して接続回路M Uに接続されており、ドライバ端子D 4は、ビデオ線V 4を介して接続回路M Uに接続されている。また、ドライバ端子D 5は、ビデオ線V 5を介して接続回路M Uに接続されており、ドライバ端子D 6は、ビデオ線V 6を介して接続回路M Uに接続されている。接続回路M Uは、ドライバ端子Dの第2方向Y 2側に設け

られており、第1周辺領域B1の内側周辺領域B1aに位置している。従って、ビデオ線Vは、ドライバ端子D側の外側周辺領域B1bから、接続回路MU側の内側周辺領域B1aまでにわたって設けられている。

[0026] 接続回路MUは、ビデオ線Vと信号線Sとに接続されており、ビデオ線Vと信号線Sとの接続を切り替える。さらに言えば、接続配線MUは、複数の信号線Sのうち選択された少なくとも1つの信号線Sと、ビデオ線Vとを接続する。本実施形態では、接続回路MUは、ビデオ線V1、すなわちドライバ端子D1に対し、信号線S1を接続する。また、接続回路MUは、ビデオ線V2、すなわちドライバ端子D2に対し、信号線S2を接続する。同様に、接続回路MUは、ビデオ線V3（ドライバ端子D3）と信号線S3とを接続し、ビデオ線V4（ドライバ端子D4）と信号線S4とを接続し、ビデオ線V5（ドライバ端子D5）と信号線S5とを接続し、ビデオ線V6（ドライバ端子D6）と信号線S6とを接続する。なお、図4の例では、説明の便宜上、ビデオ線Vとしてビデオ線V1からV6が示されているが、ビデオ線Vの数は6本に限られない。

[0027] このように、表示装置1は、ドライバ端子Dが、ビデオ線V及び接続回路MUを介して、信号線Sに接続されている。従って、ドライバ端子DがドライバIC110に接続された状態でドライバIC110から信号が出力されると、ドライバIC110からの信号は、ドライバ端子D、ビデオ線V、及び接続回路MUを介して、映像信号として、信号線Sに出力される。

[0028] また、表示装置1は、第1基板SUB1内に、第1スイッチSW_A、第2スイッチSW_B、及び第3スイッチSW_Cを有する。第1スイッチSW_A、第2スイッチSW_B、及び第3スイッチSW_Cは、スイッチング素子、ここではトランジスタである。また、表示装置1は、検査端子Tとして、スイッチ端子T_A、T_B、T_Cと、出力端子T1、T2、T3、T4、T5、T6とを有する。スイッチ端子T_A、T_B、T_Cは、第1スイッチSW_A、第2スイッチSW_B、及び第3スイッチSW_Cにゲート信号を出力するための端子である。出力端子T1、T2、T3、T4、T5、T6は、信号線Sにエージング処理用の電流

を出力するための端子である。出力端子T 1、T 2、T 3、T 4、T 5、T 6の数は、6つに限られず任意である。

[0029] 第1端子としての出力端子T 1、T 2、T 3、T 4、T 5、T 6は、それぞれ、配線である接続線L 1、L 2、L 3、L 4、L 5、L 6に接続されている。接続線L 1、L 2、L 3、L 4、L 5、L 6は、出力端子T 1、T 2、T 3、T 4、T 5、T 6に接続されている外側周辺領域B 1 b内の箇所から、内側周辺領域B 1 aまで延在し、内側周辺領域B 1 a内を、第3方向X 1に延在している。以下、出力端子T 1、T 2、T 3、T 4、T 5、T 6を区別しない場合は、出力端子T 0と記載し、接続線L 1、L 2、L 3、L 4、L 5、L 6を区別しない場合は、接続線L 0と記載する。すなわち、出力端子T 0は、接続線L 0に接続されているといえる。

[0030] 第1スイッチSW_Aは、第1周辺領域B 1内に設けられ、第1周辺領域B 1内において、ドライバ端子Dよりも表示領域A側（ドライバ端子Dの第2方向Y 2側）に設けられる。本実施形態では、第1スイッチSW_Aは、内側周辺領域B 1 aに設けられる。さらに言えば、第1スイッチSW_Aは、第1基板SUB 1と第2基板SUB 2とが重畳する内側周辺領域B 1 aにおいて、方向Zから見てカラーフィルタ層CFに重畳する位置に設けられていてもよい。第1スイッチSW_Aは、接続線L 0及びビデオ線Vに接続されている。すなわち、第1スイッチSW_Aは、接続線L 0を介して出力端子T 0に接続されている。また、第1スイッチSW_Aは、ビデオ線Vを介して信号線Sに接続されており、ビデオ線Vを介してドライバ端子Dに接続されているともいえる。具体的には、第1スイッチSW_Aは、ドレイン電極D_rが、接続線L 0を介して出力端子T 0に接続されている。また、第1スイッチSW_Aは、ソース電極S_oが、ビデオ線Vを介して信号線S及びドライバ端子Dに接続されている。

[0031] 第1スイッチSW_Aは、複数設けられており、図4の例では、第1スイッチSW_{A1}、SW_{A2}、SW_{A3}、SW_{A4}、SW_{A5}、SW_{A6}が設けられている。第1スイッチSW_{A1}は、ドレイン電極D_rが接続線L 1に接続され、ソース電極S_oがビデオ線V 1に接続されている。第1スイッチSW_{A2}は、ドレイン電極D

rが接続線L₂に接続され、ソース電極S_oがビデオ線V₂に接続されている。第1スイッチSW_{A3}は、ドレイン電極D_rが接続線L₃に接続され、ソース電極S_oがビデオ線V₃に接続されている。第1スイッチSW_{A4}は、ドレイン電極D_rが接続線L₄に接続され、ソース電極S_oがビデオ線V₄に接続されている。第1スイッチSW_{A5}は、ドレイン電極D_rが接続線L₅に接続され、ソース電極S_oがビデオ線V₅に接続されている。第1スイッチSW_{A6}は、ドレイン電極D_rが接続線L₆に接続され、ソース電極S_oがビデオ線V₆に接続されている。すなわち、第1スイッチSW_Aは、ドレイン電極D_rが接続線L₁、L₂、L₃、L₄、L₅、L₆のうちいずれかに接続され、ソース電極S_oがビデオ線V₁、V₂、V₃、V₄、V₅、V₆のいずれかに接続されている。なお、第1スイッチSW_Aの数は任意であるが、信号線Sと同じ数だけあることが好ましい。

[0032] 第4端子としてのスイッチ端子T_Aは、接続線L_Aに接続されている。接続線L_Aは、スイッチ端子T_Aに接続されている外側周辺領域B_{1b}内の箇所から、内側周辺領域B_{1a}まで延在し、内側周辺領域B_{1b}内を、第3方向X₁に延在している。接続線L_Aは、内側周辺領域B_{1a}内において、第1スイッチSW_Aに接続されている。より詳しくは、接続線L_Aは、第1スイッチSW_Aのゲート電極G_aに接続されている。すなわち、第1スイッチSW_Aは、ゲート電極G_aが、接続線L_Aを介してスイッチ端子T_Aに接続されている。接続線L_Aは、複数の第1スイッチSW_Aのゲート電極G_aのそれぞれに、図4では第1スイッチSW_{A1}、SW_{A2}、SW_{A3}、SW_{A4}、SW_{A5}、SW_{A6}のゲート電極G_aのそれぞれに、接続されている。すなわち、一本の接続線L_Aが、複数の第1スイッチSW_Aのそれぞれに接続されている。

[0033] このように、第1スイッチSW_Aは、ドレイン電極D_rが接続線L₀を介して出力端子T₀に接続され、ソース電極S_oがビデオ線Vを介して信号線Sに接続され、ゲート電極G_aが接続線L_Aを介してスイッチ端子T_Aに接続されている。従って、第1スイッチSW_Aは、スイッチ端子T_Aを介してゲート電極G_aに電流（ゲート信号）が入力されると、接続線L₀とビデオ線Vと

を、すなわち出力端子 T_0 と信号線 S とを、電氣的に接続する。一方、第 1 スイッチ SW_A は、ゲート電極 G_a に電流（ゲート信号）が入力されていない状態では、接続線 L_0 とビデオ線 V とを、すなわち出力端子 T_0 と信号線 S とを、電氣的に遮断（非接続に）する。このように、第 1 スイッチ SW_A は、出力端子 T_0 （第 1 端子）と信号線 S との接続及び遮断を切り替え可能に構成される。さらに言えば、第 1 スイッチ SW_A は、スイッチ端子 T_A （第 4 端子）からのゲート信号により、第 1 端子である出力端子 T_0 と信号線 S との接続及び遮断を切り替える。

[0034] 第 2 スイッチ SW_B は、第 2 周辺領域 B_2 に設けられている。すなわち、第 2 スイッチ SW_B は、第 1 周辺領域 B_1 に設けられる第 1 スイッチ SW_A 、及び、表示領域 A 内に設けられる信号線 S よりも、第 2 方向 Y_2 側に設けられている。第 2 スイッチ SW_B は、複数の信号線 S に接続されており、本実施形態では、2 つの信号線 S に接続されている。具体的には、第 2 スイッチ SW_B は、ドレイン電極 D_r が、2 つの信号線 S のうちの一方の信号線 S に接続され、ソース電極 S_o が、2 つの信号線 S のうちの他方の信号線 S に接続されている。なお、第 2 スイッチ SW_B は、それぞれの信号線 S の、第 2 方向 Y_2 側の端部に接続されることが好ましい。

[0035] 第 2 スイッチ SW_B は、複数設けられており、図 4 の例では、第 2 スイッチ SW_{B1} 、 SW_{B2} 、 SW_{B3} が設けられている。第 2 スイッチ SW_{B1} は、ドレイン電極 D_r が信号線 S_1 に接続され、ソース電極 S_o が信号線 S_2 に接続されている。第 2 スイッチ SW_{B2} は、ドレイン電極 D_r が信号線 S_3 に接続され、ソース電極 S_o が信号線 S_4 に接続されている。第 2 スイッチ SW_{B3} は、ドレイン電極 D_r が信号線 S_5 に接続され、ソース電極 S_o が信号線 S_6 に接続されている。なお、第 2 スイッチ SW_{B1} 、 SW_{B2} 、 SW_{B3} は、ソース電極 S_o とドレイン電極 D_r とが逆に設けられていてもよい。なお、第 2 スイッチ SW_B の数は任意であるが、信号線 S の数の半分の数だけあることが好ましい。

[0036] 第 2 端子としてのスイッチ端子 T_B は、接続線 L_B に接続されている。接続

線 L_B は、スイッチ端子 T_B に接続されている外側周辺領域 $B1b$ 内の箇所から、内側周辺領域 $B1a$ 、第4周辺領域 $B4$ （又は第3周辺領域 $B3$ ）を経て、第2周辺領域 $B2$ まで延在し、第2周辺領域 $B2$ 内を、第3方向 $X1$ に延在している。接続線 L_B は、第2周辺領域 $B2$ 内において、第2スイッチ SW_B に接続されている。より詳しくは、接続線 L_B は、第2スイッチ SW_B のゲート電極 G_a に接続されている。すなわち、第2スイッチ SW_B は、ゲート電極 G_a が、接続線 L_B を介してスイッチ端子 T_B に接続されている。接続線 L_B は、複数の第2スイッチ SW_B のゲート電極 G_a のそれぞれに、図4では第2スイッチ SW_{B1} 、 SW_{B2} 、 SW_{B3} のゲート電極 G_a のそれぞれに、接続されている。すなわち、一本の接続線 L_B が、複数の第2スイッチ SW_B のそれぞれに接続されている。

[0037] このように、第2スイッチ SW_B は、ドレイン電極 D_r が2つの信号線 S のうちの一方に接続され、ソース電極 S_o が2つの信号線 S のうちの他方に接続され、ゲート電極 G_a が接続線 L_B を介してスイッチ端子 T_B に接続されている。従って、第2スイッチ SW_B は、スイッチ端子 T_B を介してゲート電極 G_a に電流（ゲート信号）が入力されると、2つの信号線 S 同士を、電氣的に接続する。一方、第2スイッチ SW_B は、ゲート電極 G_a に電流（ゲート信号）が入力されていない状態では、2つの信号線 S 同士を、電氣的に遮断（非接続に）する。このように、第2スイッチ SW_B は、スイッチ端子 T_B （第2端子）及び信号線 S に接続され、スイッチ端子 T_B からのゲート信号により、複数の信号線 S 同士の接続と遮断とを切り替え可能に構成される。

[0038] 第3スイッチ SW_C は、第1周辺領域 $B1$ 内であって、ドライバ端子 D よりも表示領域 A と反対側（第1方向 $Y1$ 側）に設けられる。すなわち、第3スイッチ SW_C は、外側周辺領域 $B1b$ 内であって、ドライバ端子 D よりも表示領域 A と反対側（ドライバ端子 D の第1方向 $Y1$ 側）に設けられる。従って、ドライバ端子 D は、方向 Y において、第1スイッチ SW_A と第3スイッチ SW_C との間に設けられているといえる。

[0039] 第3スイッチ SW_C は、配線 R を介して、複数のドライバ端子 D に接続され

ており、本実施形態では、2つのドライバ端子Dに接続されている。図4の例では、第3スイッチ SW_c として、ドライバ端子D1、D2に接続される第3スイッチ SW_{c1} と、ドライバ端子D3、D4に接続される第3スイッチ SW_{c2} と、ドライバ端子D5、D6に接続される第3スイッチ SW_{c3} とが示されている。第3スイッチ SW_c は、ドライバ端子Dを介して、ビデオ線Vに接続されているといえる。さらに言えば、第3スイッチ SW_c は、ドレイン電極Drが、2つのドライバ端子Dのうちの一方のドライバ端子Dに接続され、ソース電極Soが、2つのドライバ端子Dのうちの他方のドライバ端子Dに接続されている。図4の例では、第3スイッチ SW_{c1} は、ドレイン電極Drがドライバ端子D1に接続され、ソース電極Soがドライバ端子D2に接続されている。ただし、第3スイッチ SW_c は、ソース電極Soとドレイン電極Drとが逆に設けられていてもよい。第3スイッチ SW_c は、複数設けられている。第3スイッチ SW_c の数は任意であるが、ドライバ端子Dの数の半分の数だけあることが好ましい。

[0040] 第3端子としてのスイッチ端子 T_c は、接続線 L_c に接続されている。接続線 L_c は、外側周辺領域B1b内を、第3方向X1に延在している。接続線 L_c は、外側周辺領域B1b内において、第3スイッチ SW_c に接続されている。より詳しくは、接続線 L_c は、第3スイッチ SW_c のゲート電極Gaに接続されている。すなわち、第3スイッチ SW_c は、ゲート電極Gaが、接続線 L_c を介してスイッチ端子 T_c に接続されている。接続線 L_c は、複数の第3スイッチ SW_c のゲート電極Gaのそれぞれに接続される。すなわち、一本の接続線 L_c が、複数の第3スイッチ SW_c のそれぞれに接続されている。

[0041] このように、第3スイッチ SW_c は、ドレイン電極Drが2つのドライバ端子Dのうちの一方に接続され、ソース電極Soが2つのドライバ端子Dのうちの他方に接続され、ゲート電極Gaが接続線 L_c を介してスイッチ端子 T_c に接続されている。従って、第3スイッチ SW_c は、スイッチ端子 T_c を介してゲート電極Gaに電流（ゲート信号）が入力されると、2つのドライバ端子D同士を、すなわち2つのビデオ線V同士を、電氣的に接続する。一方、

第3スイッチ SW_C は、ゲート電極 G_a に電流（ゲート信号）が入力されていない状態では、2つのドライバ端子 D 同士（2つのビデオ線 V 同士）を、電氣的に遮断（非接続に）する。このように、第3スイッチ SW_C は、スイッチ端子 T_C （第3端子）及びドライバ端子 D に接続され、スイッチ端子 T_C からのゲート信号により、複数のドライバ端子 D 同士の接続と遮断とを切り替え可能に構成される。

[0042] （検査方法）

表示装置1は、以上のような構成になっている。次に、表示装置1の配線の検査方法、すなわちエージング処理について説明する。図5及び図6は、エージング処理の一例を示す模式図である。エージング処理を行う場合、ドライバ $IC110$ がドライバ端子 D に接続されておらず、ドライバ $IC110$ からの信号がドライバ端子 D に入力されない。ただし、ドライバ $IC110$ からの信号がドライバ端子 D に入力されていなければ、ドライバ $IC110$ がドライバ端子 D に接続されていてもよい。

[0043] 図5は、第1スイッチ SW_A と第2スイッチ SW_B とを駆動してエージング処理を行う場合の例である。説明の便宜上、信号線 $S1$ 、 $S2$ のみをエージング処理した場合の例を示している。図5に示すように、エージング処理を行う場合、検査端子 T に検査装置200が接続される。検査装置200は、制御部201と、検出部202と、処理部203と、駆動回路204とを含む。なお、検査装置200は、あくまで一例であり、これらの機能の一部を有していなくてもよく、他の機能を有していてもよい。検査装置200の機能の一部は、ドライバ $IC110$ （図1参照）が有していてもよい。

[0044] 制御部201は、検出部202、処理部203、駆動回路204を制御して、表示装置1の検査を行う回路である。検出部202は、信号線 S から出力される信号（ここでは電流 I ）を検出する回路である。検出部202は、例えば、電圧検出回路、電流検出回路等である。処理部203は、検出部202の検出信号に基づいて、信号線 S の短絡、断線等の判定を行う判定回路である。駆動回路204は、スイッチを駆動するゲート信号と、信号線 S に

電流 I を流すための検査信号とを生成して、表示装置 1 に出力する。

[0045] 図 5 のように第 1 スイッチ SW_A と第 2 スイッチ SW_B とを駆動してエージング処理を行う場合、検査装置 200 は、スイッチ端子 T_A と、スイッチ端子 T_B と、出力端子 T_0 とに接続される。実際の検査では全ての出力端子 T_0 に検査装置 200 を接続することが好ましいが、図 5 の例では、説明の便宜上、出力端子 T_1 、 T_2 に検査装置 200 が接続されている。

[0046] 検査装置 200 は、駆動回路 204 から、スイッチ端子 T_A 及びスイッチ端子 T_B に、ゲート信号を出力する。ゲート信号は、所定の電位を有する電流であり、一定の固定電位であることが好ましい。検査装置 200 は、所定の期間、すなわちエージング処理を行う期間、スイッチ端子 T_A 及びスイッチ端子 T_B にゲート信号を出力し続ける。スイッチ端子 T_A に出力されたゲート信号は、接続線 L_A を介して第 1 スイッチ SW_A のゲート電極 G_a に入力される。第 1 スイッチ SW_A は、ゲート電極 G_a にゲート信号が入力されることで、接続線 L_0 とビデオ線 V とを、すなわち出力端子 T_0 と信号線 S とを、接続する。図 5 の例では、第 1 スイッチ SW_{A1} が、接続線 L_1 とビデオ線 V_1 とを接続し、第 1 スイッチ SW_{A2} が、接続線 L_2 とビデオ線 V_2 とを接続する。一方、スイッチ端子 T_B に出力されたゲート信号は、接続線 L_B を介して第 2 スイッチ SW_B のゲート電極 G_a に入力される。第 2 スイッチ SW_B は、ゲート電極 G_a にゲート信号が入力されることで、信号線 S 同士を、図 5 の例では信号線 S_1 と信号線 S_2 とを、接続する。これにより、検査装置 200 と、出力端子 T_1 と、接続線 L_1 と、第 1 スイッチ SW_{A1} と、ビデオ線 V_1 と、信号線 S_1 と、第 2 スイッチ SW_{B1} と、信号線 S_2 と、ビデオ線 V_2 と、第 1 スイッチ SW_{A2} と、接続線 L_2 と、出力端子 T_2 との間で、閉回路が形成される。

[0047] さらに、検査装置 200 は、駆動回路 204 から、出力端子 T_0 に検査信号を出力する。検査信号は、所定の電位の電流である。検査装置 200 は、対になる出力端子 T_0 に、異なる電位の検査信号を出力する。検査装置 200 は、対になる出力端子 T_0 に、互いに逆極性の電位の検査信号を出力する

ことが好ましい。対になる出力端子 T_0 とは、同じ第2スイッチ SW_B が接続されている2つの信号線 S のそれぞれに接続される2つの出力端子 T_0 を指し、図5の例では、出力端子 T_1 及び出力端子 T_2 である。図5の例では、検査装置200は、出力端子 T_1 にプラス極性の電位の検査信号を出力し、出力端子 T_2 にマイナス極性の電位の検査信号を出力する。上述のように、第1スイッチ SW_A 及び第2スイッチ SW_B により閉回路が形成されるため、出力端子 T_1 における検査信号と出力端子 T_2 における検査信号との電位差により、出力端子 T_1 から、接続線 L_1 、第1スイッチ SW_{A1} 、ビデオ線 V_1 、信号線 S_1 、第2スイッチ SW_{B1} 、信号線 S_2 、ビデオ線 V_2 、第1スイッチ SW_{A2} 、接続線 L_2 、及び出力端子 T_2 の流れで、電流 I が流れる。検査装置200は、出力端子 T_1 と出力端子 T_2 との間の電位差を、例えば数十ボルトなど高く設定することで、出力端子 T_1 と出力端子 T_2 との間の経路の両端に高電圧を印加して、大きな電流 I を流す。出力端子 T_1 と出力端子 T_2 との間の経路の両端に印加される電圧は、その電位差が、少なくとも、ドライバIC110からの映像信号とコモン信号の電位差の2倍（映像信号の最大振幅）よりも大きくなるように設定される。なお、検査装置200は、所定時間経過毎に、出力端子 T_1 と出力端子 T_2 とに出力する検査信号の極性を入れ替えてもよい。これにより、所定時間毎に流す電流 I の方向を逆にすることができる。

[0048] 図5に示すエージング処理においては、このようにして信号線 S_1 及び信号線 S_2 に電流 I を流すことにより、例えば信号線 S の垂断線箇所、すなわち局所的に線幅が細くなっている箇所があった場合に、その箇所を断線させることができる。出荷前に破断させておいて破断を検出することで、出荷後の断線を抑制して、信頼性を向上させることができる。例えば、エージング処理後の点灯検査などで信号線 S に映像信号を出力した場合に、断線した箇所は色表示されないため、それを例えば目視で検出することで信号線 S が断線したかを検出することもできる。また例えば、エージング処理において信号線 S が断線した場合、電流が流れなくなるため、検出部202及び処理部

203によって電流や電圧が流れていないことを検出して、信号線Sが断線したかを検出してもよい。このように、図5に示すエージング処理を行うと、信号線Sに亜断線箇所があるかを検出することができる。なお、図5に示すエージング処理においては、ビデオ線V（ビデオ線V1、V2）の、第1スイッチSW_Aから接続回路MUまでの区間にも電流Iが流れる。従って、信号線Sに加え、ビデオ線Vの、第1スイッチSW_Aから接続回路MUまでの区間についても、亜断線箇所があるかを検出することができる。

[0049] なお、図5のエージング処理においては、スイッチ端子T_Cにはゲート信号を出力しないため、ドライバ端子D同士は非接続となっている。従って、ビデオ線Vの、第1スイッチSW_Aからドライバ端子Dまでの区間には、電流Iが流れない。ただし、図6に示すように第1スイッチSW_Aと第3スイッチSW_Cとを駆動してエージング処理を行うことで、ビデオ線Vの、第1スイッチSW_Aからドライバ端子Dまでの区間に電流Iを流して、この区間の亜断線箇所を検出することができる。以下具体的に説明する。

[0050] 図6に示すように第1スイッチSW_Aと第3スイッチSW_Cとを駆動してエージング処理を行う場合、検査装置200は、スイッチ端子T_Aと、スイッチ端子T_Cと、出力端子T_Oとに接続される。実際の検査では全ての出力端子T_Oに検査装置200を接続することが好ましいが、図6の例では、出力端子T₁、T₂に検査装置200が接続されている。

[0051] 検査装置200は、駆動回路204から、スイッチ端子T_A及びスイッチ端子T_Cに、ゲート信号を出力する。検査装置200は、所定の期間、すなわちエージング処理を行う期間、スイッチ端子T_A及びスイッチ端子T_Cにゲート信号を出力し続ける。スイッチ端子T_Aに出力されたゲート信号は、接続線L_Aを介して第1スイッチSW_Aのゲート電極G_aに入力される。第1スイッチSW_Aは、ゲート電極G_aにゲート信号が入力されることで、接続線L_Oとビデオ線Vとを、すなわち出力端子T_Oと信号線Sとを、接続する。図5の例では、第1スイッチSW_{A1}が、接続線L₁とビデオ線V₁とを接続し、第1スイッチSW_{A2}が、接続線L₂とビデオ線V₂とを接続する。一方、スイッ

チ端子 T_C に出力されたゲート信号は、接続線 L_C を介して第3スイッチ SW_{C1} のゲート電極 G_a に入力される。第3スイッチ SW_{C1} は、ゲート電極 G_a にゲート信号が入力されることで、ドライバ端子 D 同士を、図6の例ではドライバ端子 $D1$ とドライバ端子 $D2$ とを、接続する。これにより、検査装置200と、出力端子 $T1$ と、接続線 $L1$ と、第1スイッチ SW_{A1} と、ビデオ線 $V1$ と、ドライバ端子 $D1$ と、第3スイッチ SW_{C1} と、ドライバ端子 $D2$ と、ビデオ線 $V2$ と、第1スイッチ SW_{A2} と、接続線 $L2$ と、出力端子 $T2$ との間で、閉回路が形成される。

[0052] さらに、検査装置200は、駆動回路204から、出力端子 $T0$ に検査信号を出力する。検査装置200は、図5でのエージング処理と同様に、対になる出力端子 $T1$ 、 $T2$ に、異なる電位の検査信号を出力する。図5の例では、検査装置200は、出力端子 $T1$ にプラス極性の電位の検査信号を出力し、出力端子 $T2$ にマイナス極性の電位の検査信号を出力する。上述のように、第1スイッチ SW_A 及び第3スイッチ SW_C により閉回路が形成されるため、出力端子 $T1$ における検査信号と出力端子 $T2$ における検査信号との電位差により、出力端子 $T1$ から、接続線 $L1$ 、第1スイッチ SW_{A1} 、ビデオ線 $V1$ 、ドライバ端子 $D1$ 、第3スイッチ SW_C 、ドライバ端子 $D2$ 、ビデオ線 $V2$ 、第1スイッチ SW_{A2} 、接続線 $L2$ 、及び出力端子 $T2$ の流れで、電流 I が流れる。

[0053] 図6に示すエージング処理においては、ビデオ線 V の、第1スイッチ SW_A からドライバ端子 D までの区間に電流 I を流すため、この区間の垂断線箇所を検出することができる。なお、図6のエージング処理においては、スイッチ端子 T_B にはゲート信号を出力しないため、ドライバ端子 D 同士は非接続となっている。従って、信号線 S と、ビデオ線 V の、第1スイッチ SW_A から接続回路 MU までの区間には電流 I が流れない。

[0054] なお、エージング処理が終了したら、表示装置1を出荷する前に、検査端子 T は閉塞しておくことが好ましい。また、エージング処理が終了したら、表示装置1を出荷する前に、第1スイッチ SW_A 、第2スイッチ SW_B 、及び

第3スイッチ SW_C が駆動しないように、ゲート電極 G_a に電流が流れないように処理しておくことが好ましい。

[0055] このように、本実施形態においては、図5に示すように第1スイッチ SW_A と第2スイッチ SW_B とを駆動してエージング処理を行うと共に、図6に示すように第1スイッチ SW_A と第3スイッチ SW_C とを駆動してエージング処理を行うことで、信号線 S に加え、ビデオ線 V についても、亜断線箇所を検出することができる。ただし、図5のエージング処理を行うことで、信号線 S の亜断線箇所を検出できるため、図6のエージング処理を必ずしも行わなくてもよい。この場合、表示装置1は、スイッチ端子 T_C と第3スイッチ SW_C と接続線 L_C と配線 R とを設けなくてもよい。図6のエージング処理を行わない場合は、ビデオ線 V の、第1スイッチ SW_A からドライバ端子 D までの区間について、例えば光学検査などで亜断線を検出してよい。図5のようにエージング処理を行っておくことで、光学検査の範囲を小さくすることができる。

[0056] 以上説明したように、本実施形態に係る表示装置1は、第1基板 $SUB1$ と、信号線 S （配線）と、出力端子 T_O （第1端子）と、スイッチ端子 T_B （第2端子）と、ドライバ端子 D と、第1スイッチ SW_A と、第2スイッチ SW_B とを有する。第1基板 $SUB1$ は、複数の画素 P_X が設けられる表示領域 A と、表示領域 A よりも外側の周辺領域 B とを有する。信号線 S は、表示領域 A に設けられて、画素 P_X に接続されて画素 P_X に信号を供給する。出力端子 T_O とスイッチ端子 T_B とは、周辺領域 B に設けられる。ドライバ端子 D は、表示領域 A の第1方向 Y_1 側の周辺領域 B である第1周辺領域 B_1 に設けられ、信号線 S に接続されてドライバ $IC110$ が接続可能となっている。第1スイッチ SW_A は、第1周辺領域 B_1 内の、ドライバ端子 D よりも表示領域 A 側に設けられ、出力端子 T_O と信号線 S との接続及び遮断を切り替え可能に構成される。第2スイッチ SW_B は、表示領域 A の第2方向 Y_2 側の周辺領域 B である第2周辺領域 B_2 に設けられ、スイッチ端子 T_B 及び信号線 S に接続される。

[0057] 本実施形態に係る表示装置1によると、第1スイッチ SW_A と第2スイッチ SW_B とを駆動させて、出力端子 T_O からの検査用の電流 I を、信号線 S に流すことが可能となる。従って、この表示装置1は、信号線 S において、亜断線箇所（線幅が局所的に細くなっている箇所）、すなわち断線のおそれがある箇所があるかを、検出可能にしておくことができる。従って、この表示装置1によると、信頼性の低下を抑制することができる。さらに、この表示装置1は、第1スイッチ SW_A をドライバ端子 D よりも表示領域 A 側に配置している。従って、例えばドライバ端子 D やドライバ $IC110$ に不良があるものの、ドライバ端子 D よりも表示領域 A 側の回路に不良が無い場合、ドライバ端子 D やドライバ $IC110$ 側の回路のみを除去すればよくなる。すなわち、この場合、第1スイッチ SW_A などを含めた、ドライバ端子 D やドライバ $IC110$ より表示領域 A 側の、表示装置100の主要部分を残すことで、再利用することができる。また、第1スイッチ SW_A をドライバ端子 D よりも表示領域 A 側に配置することで、エージング処理のための接続線 L_A 、 L_O を、ドライバ端子 D に直接接続する必要がなくなる。これにより、例えば COE 構成である場合に、配線がドライバ $IC110$ に重畳することを抑制し、ノイズの侵入を抑えることができる。

[0058] また、信号線 S は、複数設けられており、第2スイッチ SW_B は、スイッチ端子 T_B （第2端子）からのゲート信号により、複数の信号線 S 同士の接続と遮断とを切り替え可能に構成される。この表示装置1によると、複数の信号線 S 同士を接続可能とすることで、一回のエージング処理で複数の信号線 S の亜断線を検出することができる。

[0059] また、表示装置1は、周辺領域 B に設けられるスイッチ端子 T_C （第3端子）と、第1周辺領域 $B1$ 内の、ドライバ端子 D よりも表示領域 A と反対側に設けられ、スイッチ端子 T_C とドライバ端子 D とに接続される第3スイッチ SW_C と、をさらに有する。この表示装置1は、第1スイッチ SW_A 及び第2スイッチ SW_B に加えて、スイッチ端子 T_C と第3スイッチ SW_C とをさらに有する。従って、この表示装置1によると、信号線 S に加え、ドライバ端子 D に

接続されている他の配線（ここではビデオ線Vの第1スイッチSW_Aからドライバ端子Dまでの区間）の垂断線についても検出することができる。ただし、上述のように、スイッチ端子T_Cと第3スイッチSW_Cとは、設けられていなくてもよい。

[0060] また、ドライバ端子Dは、複数設けられており、第3スイッチSW_Cは、スイッチ端子T_C（第3端子）からのゲート信号により、複数のドライバ端子D同士の接続と遮断とを切り替え可能に構成される。この表示装置1によると、ドライバ端子Dに接続されている他の配線の垂断線を、好適に検出することができる。

[0061] また、表示装置1は、周辺領域Bに設けられて第1スイッチSW_Aに接続されるスイッチ端子T_A（第4端子）をさらに有する。第1スイッチSW_Aは、スイッチ端子T_Aからのゲート信号により、出力端子T_Oと信号線Sとの接続及び遮断を切り替える。この表示装置1によると、信号線Sの垂断線を好適に検出することができる。

[0062] また、表示装置1は、第1基板SUB1に対向して設けられる第2基板SUB2を有する。第1基板SUB1と第2基板SUB2とが重畳する領域（重畳領域AR1）内に、表示領域Aと、第1周辺領域B1の一部（内側周辺領域B1a）とが設けられる。第1スイッチSW_Aは、第1周辺領域B1の、第1基板SUB1と第2基板SUB2とが重畳する領域、すなわち内側周辺領域B1aに設けられる。この表示装置1は、第1スイッチSW_Aが内側周辺領域B1aに設けられることで、ドライバ端子DやドライバIC110に不良があった場合に、好適に再利用が可能となる。

[0063] 出力端子T_O（第1端子）とスイッチ端子T_B（第2端子）とは、第1周辺領域B1に設けられる。出力端子T_Oとスイッチ端子T_Bとが、ドライバ端子Dと同じ第1周辺領域B1に設けられることで、エージング検査を容易に実施することができる。

[0064] （変形例）

次に、本実施形態の変形例について説明する。図7は、変形例に係る表示

装置を模式的に示す平面図である。図7に示すように、変形例に係る表示装置1aは、ドライバ端子D及び第3スイッチSW_cの配置が、上述の実施形態とは異なる。なお、図7では、説明の便宜上、第3スイッチSW_cを記載しているが、実際には外部に露出しておらず、第1基板SUB1の内部に設けられている。

[0065] 図7に示すように、ドライバ端子Dは、第1方向Y1及び第3方向X1に、マトリクス状に並んでいる。すなわち、ドライバ端子Dは、第1方向Y1に並び、かつ、第3方向X1に並んでいる。第1方向Y1に並ぶドライバ端子D同士は、第3方向X1に沿って位置がずれている。すなわち、所定の行（例えば第1行）において第3方向X1に並ぶ複数のドライバ端子Dは、その所定の行の第1方向Y1側の行（例えば第2行）において第3方向X1に並ぶ複数のドライバ端子D1に対して、第3方向X1に沿って位置がずれている。図7の例では、ドライバ端子Dは、第1方向Y1において3行で構成されており、第1行と第2行と第3行とで、第3方向X1における位置がずれている。ただし、ドライバ端子Dの行の数は、複数であれば3つに限られず任意である。また、第3方向X1に並ぶドライバ端子Dの数も、複数であれば任意である。なお、同じ行で第3方向X1に並ぶドライバ端子Dは、第1方向Y1における位置がずれていないが、第1方向Y1における位置がずれていてもよい。

[0066] また、複数の第3スイッチSW_cは、第1方向Y1に沿って並んでおり、第1方向Y1に沿って並んだ第3スイッチSW_cの列が、第3方向X1に複数設けられている。第1方向Y1に沿って並ぶ第3スイッチSW_cは、第3方向X1における位置がずれておらず、第3方向X1に沿って並ぶ第3スイッチSW_cは、第1方向Y1における位置がずれていないが、位置がずれていてもよい。

[0067] ここで、複数のドライバ端子Dのうち、第1方向Y1及び第3方向X1に並ぶ複数のドライバ端子Dを、ドライバ端子群H1とする。図7の例では、ドライバ端子群H1は、第1方向Y1において3つ、第3方向X1において

2つ、すなわち 3×2 の、合計6個のドライバ端子Dで構成されている。ドライバ端子群H1におけるドライバ端子Dの数は、複数であれば任意であるが、第3方向X1において2つであることが好ましい。また、複数の第3スイッチSW_cのうち、第1方向Y1に並ぶ複数の第3スイッチSW_cを、第3スイッチ群H2とする。図7の例では、第3スイッチ群H2は、第1方向Y1において3つ、第3方向X1において1つ、すなわち 3×1 の、合計3個の第3スイッチSW_cで構成されている。第3スイッチ群H2における第3スイッチSW_cの数は、第1方向Y1において、ドライバ端子群H1の第1方向Y1における数に等しいことが好ましく、第3方向X1において1つであることが好ましい。

[0068] 第1方向Y1において対向するドライバ端子群H1と第3スイッチ群H2とは、配線R（図4参照）で接続されている。図8は、変形例におけるドライバ端子と第3スイッチとの接続の例を示す模式図である。図8は、第1方向Y1において対向するドライバ端子群H1と第3スイッチ群H2を示している。図8に示すように、ドライバ端子群H1は、ドライバ端子Dとして、ドライバ端子D1、D2、D3、D4、D5、D6を有している。ドライバ端子D1は、ドライバ端子群H1の中で、最も第2方向Y2側で、かつ、最も第4方向X2側にあり、ドライバ端子D2は、ドライバ端子D1に対し第3方向X1側で隣接している。ドライバ端子D3は、ドライバ端子D1に対し第1方向Y1側で隣接しており、ドライバ端子D4は、ドライバ端子D3に対し第3方向X1側で隣接している。ドライバ端子D5は、ドライバ端子D3に対し第1方向Y1側で隣接しており、ドライバ端子D6は、ドライバ端子D5に対し第3方向X1側で隣接している。

[0069] さらに言えば、ドライバ端子群H1は、第3方向X1に向けて、ドライバ端子D1、ドライバ端子D3、ドライバ端子D5、ドライバ端子D2、ドライバ端子D4、ドライバ端子D6の順で並んでいる。従って、ドライバ端子群H1の中では、ドライバ端子D1、D6が、第3方向X1において最も外側（すなわち最も第3方向X1側と、最も第4方向X2側）に位置しており

、ドライバ端子D 2、D 5が、第3方向X 1において最も内側（ドライバ端子群H 1が設けられた領域内で第3方向X 1における最も中心側）に位置しているといえる。

[0070] また、第3スイッチ群H 2は、第3スイッチSW_Cとして、第3スイッチSW_{C1}、SW_{C2}、SW_{C3}を有している。第3スイッチSW_{C1}は、第3スイッチ群H 2の中で、最も第2方向Y 2側にあり、第3スイッチSW_{C2}は、第3スイッチSW_{C1}に対し第1方向Y 1側に隣接している。第3スイッチSW_{C3}は、第3スイッチSW_{C2}に対し第1方向Y 1側に隣接しており、第3スイッチ群H 2の中で、最も第1方向Y 1側にある。

[0071] このように並んでいるドライバ端子Dと第3スイッチSW_Cとは、次のように接続されている。第3スイッチSW_{C1}は、配線R 1 aによってドライバ端子D 5に接続され、配線R 1 bによってドライバ端子D 2に接続されている。すなわち、最も第2方向Y 2側（最もドライバ端子Dに近い側）の第3スイッチSW_{C1}は、第3方向X 1において最も内側のドライバ端子D 2、D 5に接続されている。また、第3スイッチSW_{C2}は、配線R 2 aによってドライバ端子D 3に接続され、配線R 2 bによってドライバ端子D 4に接続されている。また、第3スイッチSW_{C3}は、配線R 3 aによってドライバ端子D 1に接続され、配線R 3 bによってドライバ端子D 6に接続されている。すなわち、最も第1方向Y 1側（最もドライバ端子Dに遠い側）の第3スイッチSW_{C3}は、第3方向X 1において最も外側のドライバ端子D 1、D 6に接続されている。

[0072] 以上説明したように、変形例に係る表示装置1 aは、第1方向Y 1及び第3方向X 1に並ぶ複数のドライバ端子Dで構成されるドライバ端子群H 1と、第1方向Y 1に並ぶ複数の第3スイッチSW_Cで構成される第3スイッチ群H 2と、を有する。第3スイッチ群H 2は、ドライバ端子群H 1に接続される。変形例に係る表示装置1 aは、ドライバ端子Dと第3スイッチSW_Cとがこのような並ぶことで、狭い領域であっても多くのドライバ端子Dと第3スイッチSW_Cとを配置することができる。

[0073] また、ドライバ端子群H 1において、第1方向Y 1に並ぶドライバ端子D同士は、第3方向に沿って位置がずれている。第3スイッチ群H 2において、最も第1方向Y 1側の第3スイッチSW_cは、ドライバ端子群H 1のうち、第3方向X 1において最も外側のドライバ端子Dに接続される。また、最も第2方向Y 2側の第3スイッチSW_cは、ドライバ端子群H 1のうち、第3方向X 1において最も内側のドライバ端子Dに接続される。変形例に係る表示装置1 aは、このようにドライバ端子Dと第3スイッチSW_cとを接続することで、配線Rを、交差なくコンパクトに配置することができる。

[0074] 図9は、変形例におけるドライバ端子と第3スイッチとの接続の例を示す模式図である。表示装置1 aは、エージング処理が終わった後に、ドライバ端子Dと第3スイッチSW_cとの間の配線Rを、図9に示すように切断してもよい。このように配線Rが切断された後の表示装置1 aは、配線R同士の間、切断痕Mが設けられる。切断痕Mは、第1基板SUB 1に残っている痕であり、配線Rが設けられない領域となる。切断痕Mは、例えばレーザで配線Rを切断した場合は、レーザ痕となる。なお、配線Rの切断は、変形例の表示装置1 aに対して行う事に限られず、図4等にする実施形態の表示装置1に対して行ってもよい。すなわち、表示装置1も、切断痕Mが設けられていてもよい。

[0075] このように、表示装置1、100 aは、ドライバ端子Dに接続される配線Rと第3スイッチSW_cに接続される配線Rとの間に、切断痕Mが設けられている。ドライバ端子Dに接続される配線Rと第3スイッチSW_cに接続される配線Rとは、切断痕Mを隔てて互いに非接続となっている。このように、ドライバ端子Dと第3スイッチSW_cとの間の配線Rを切断して非接続とすることで、エージング処理後に、第3スイッチSW_cが誤作動して、ドライバ端子D同士を接続してしまうことを抑制することができる。また、エージング処理後に、第3スイッチSW_cのゲート電極Gaに信号が入力されないように処理しておくことが不要となる。

[0076] また、本実施形態において述べた態様によりもたらされる他の作用効果に

ついて本明細書記載から明らかなもの、又は当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

- [0077] 1 表示装置
- 1 1 0 ドライバIC
- A 表示領域
- B 周辺領域
- B 1 第1周辺領域
- B 1 a 内側周辺領域
- B 1 b 外側周辺領域
- D ドライバ端子
- T_B スイッチ端子（第2端子）
- T O 出力端子（第1端子）
- P X 画素
- S 信号線（配線）
- S U B 1 第1基板
- S U B 2 第2基板
- S W_A 第1スイッチ
- S W_B 第2スイッチ
- S W_C 第3スイッチ
- Y 1 第1方向
- Y 2 第2方向

請求の範囲

- [請求項1] 複数の画素が設けられる表示領域、及び前記表示領域よりも外側の周辺領域を有する第1基板と、
前記表示領域に設けられて、前記画素に接続されて前記画素に信号を供給する配線と、
前記周辺領域に設けられる第1端子及び第2端子と、
前記表示領域の第1方向側の前記周辺領域である第1周辺領域に設けられ、前記配線に接続されてドライバICが接続可能なドライバ端子と、
前記第1周辺領域内の、前記ドライバ端子よりも前記表示領域側に設けられ、前記第1端子と前記配線との接続及び遮断を切り替え可能に構成される第1スイッチと、
前記表示領域の前記第1方向と反対方向の第2方向側の前記周辺領域である第2周辺領域に設けられ、前記第2端子及び前記配線に接続される第2スイッチと、
を有する、表示装置。
- [請求項2] 前記配線は、複数設けられており、
前記第2スイッチは、前記第2端子からの信号により、複数の前記配線同士の接続と遮断とを切り替え可能に構成される、請求項1に記載の表示装置。
- [請求項3] 前記周辺領域に設けられる第3端子と、
前記第1周辺領域内の、前記ドライバ端子よりも前記表示領域と反対側に設けられ、前記第3端子と前記ドライバ端子とに接続される第3スイッチと、をさらに有する、請求項1又は請求項2に記載の表示装置。
- [請求項4] 前記ドライバ端子は、複数設けられており、
前記第3スイッチは、前記第3端子からの信号により、複数の前記ドライバ端子同士の接続と遮断とを切り替え可能に構成される、請求

項3に記載の表示装置。

[請求項5] 前記周辺領域に設けられて前記第1スイッチに接続される第4端子をさらに有し、

前記第1スイッチは、前記第4端子からの信号により、前記第1端子と前記配線との接続及び遮断を切り替える、請求項1から請求項4のいずれか1項に記載の表示装置。

[請求項6] 前記第1基板に対向して設けられ、前記第1基板と重畳する領域内に、前記表示領域と、前記第1周辺領域の一部とが設けられる第2基板をさらに有し、

前記第1スイッチは、前記第1周辺領域の、前記第1基板と前記第2基板とが重畳する領域に設けられる、請求項1から請求項5のいずれか1項に記載の表示装置。

[請求項7] 前記第1端子及び前記第2端子は、前記第1周辺領域に設けられる、請求項1から請求項6のいずれか1項に記載の表示装置。

[請求項8] 前記第1方向、及び前記第1方向に直交する第3方向に並ぶ複数の前記ドライバ端子で構成されるドライバ端子群と、前記第1方向に並ぶ複数の第3スイッチで構成される第3スイッチ群と、を有し、

前記第3スイッチ群は、前記ドライバ端子群に接続される、請求項3又は請求項4に記載の表示装置。

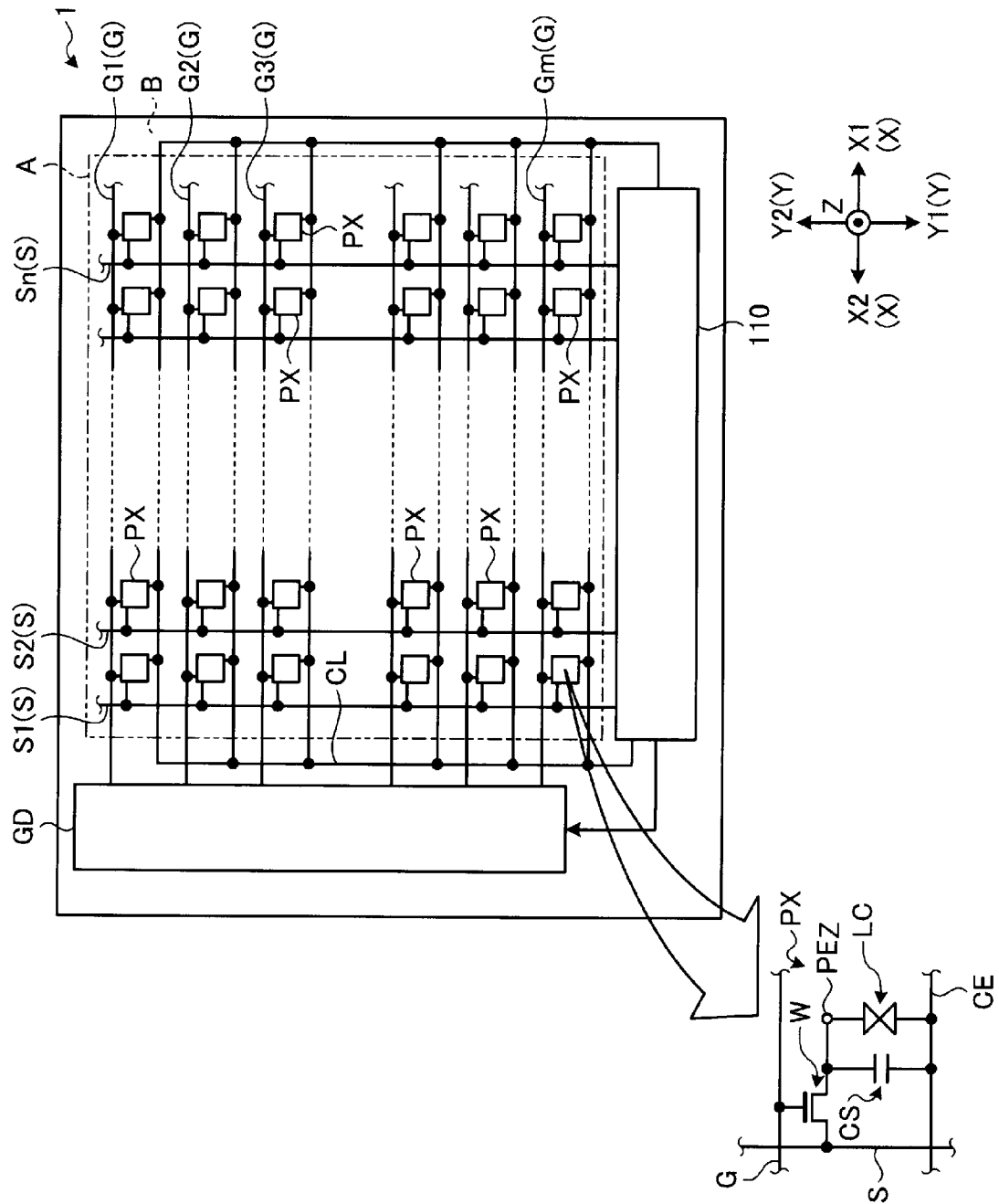
[請求項9] 前記ドライバ端子群において、前記第1方向に並ぶ前記ドライバ端子同士は、前記第3方向に沿って位置がずれており、

前記第3スイッチ群において、最も前記第1方向側の前記第3スイッチは、前記ドライバ端子群のうち、前記第3方向において最も外側の前記ドライバ端子に接続され、最も前記第2方向側の前記第3スイッチは、前記ドライバ端子群のうち、前記第3方向において最も内側の前記ドライバ端子に接続される、請求項8に記載の表示装置。

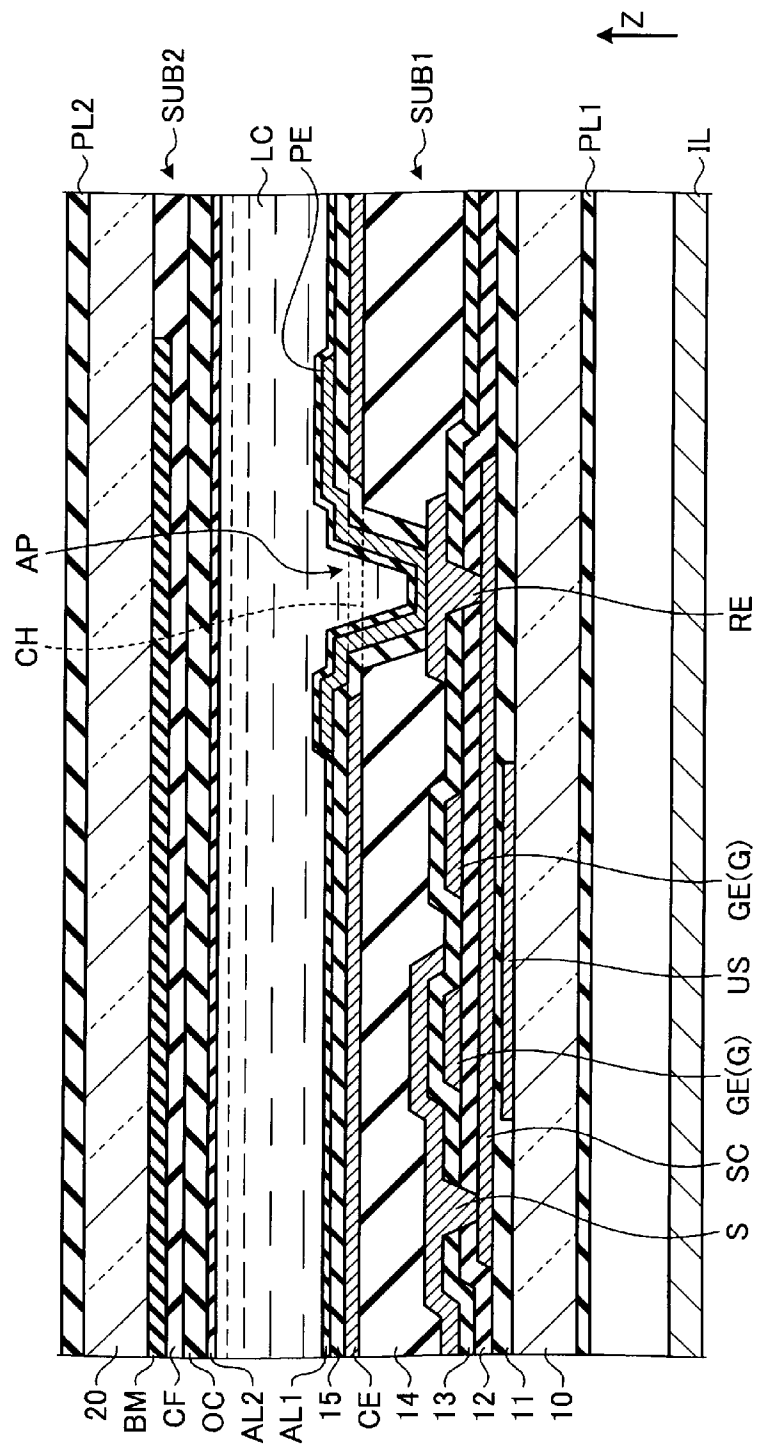
[請求項10] 前記ドライバ端子に接続される配線と前記第3スイッチに接続される配線との間に、切断痕が設けられており、前記ドライバ端子に接続

される配線と前記第3スイッチに接続される配線とは、前記切断痕を隔てて互いに非接続となっている、請求項3、4、8及び9のいずれか1項に記載の表示装置。

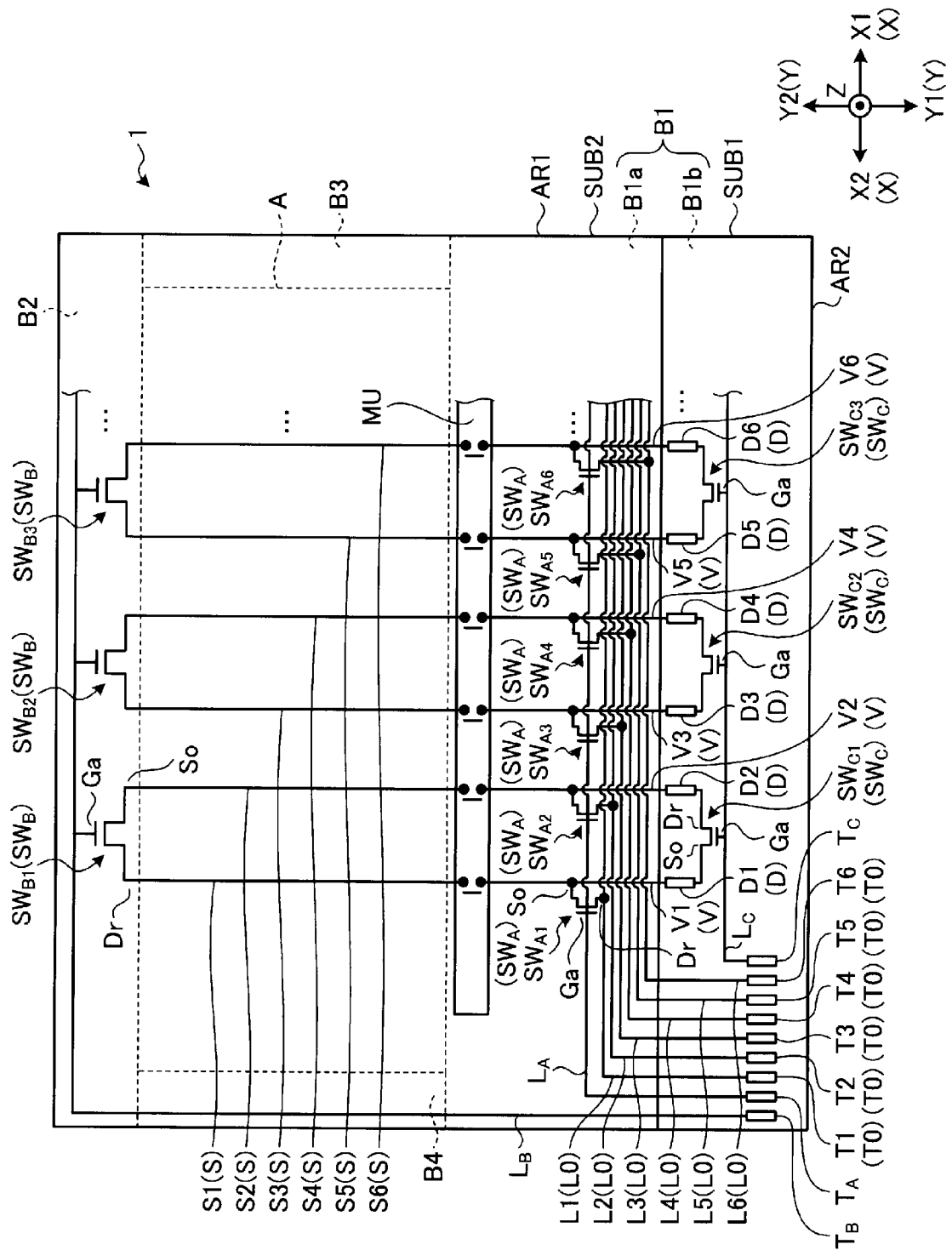
[図2]



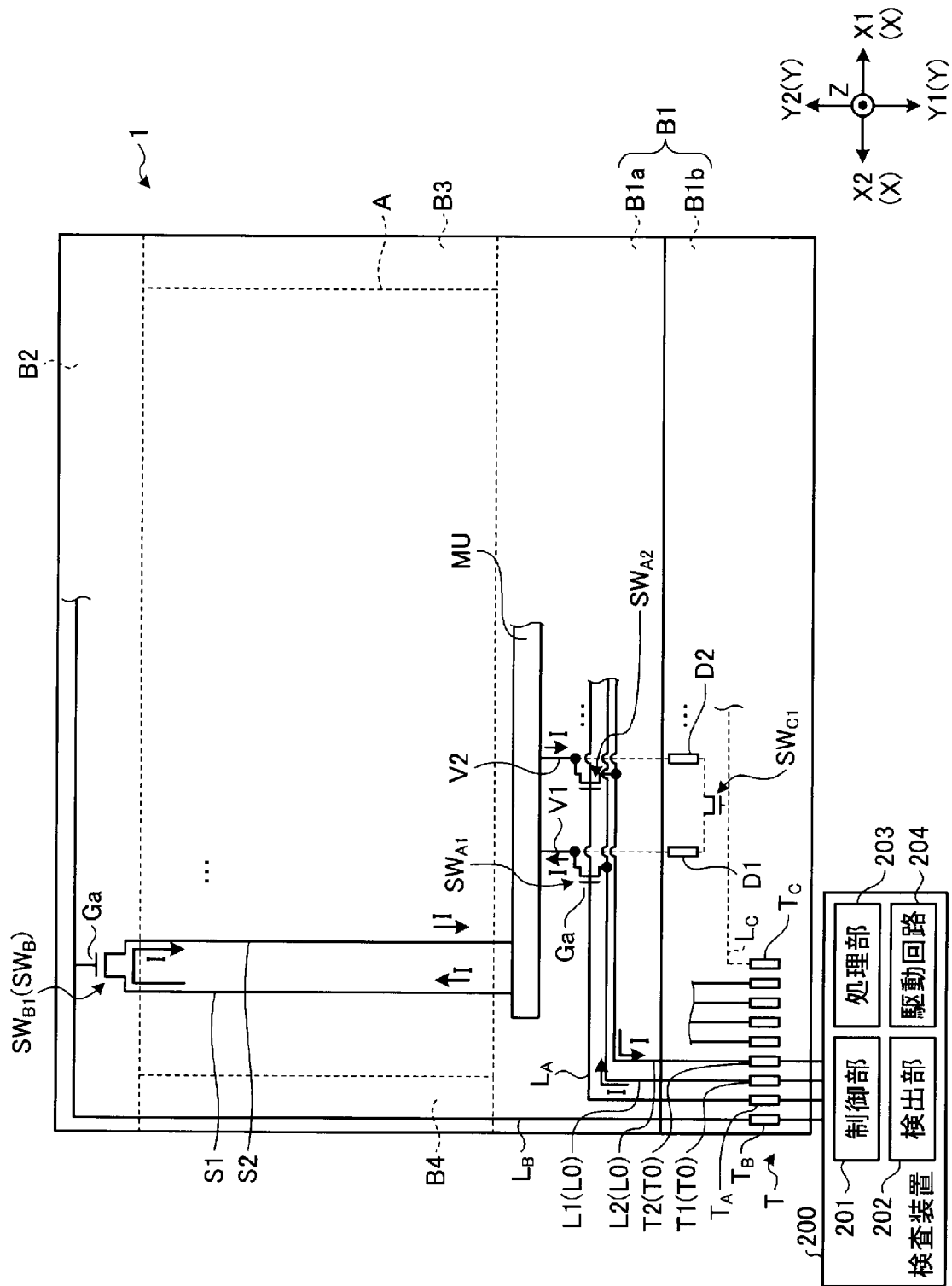
[図3]



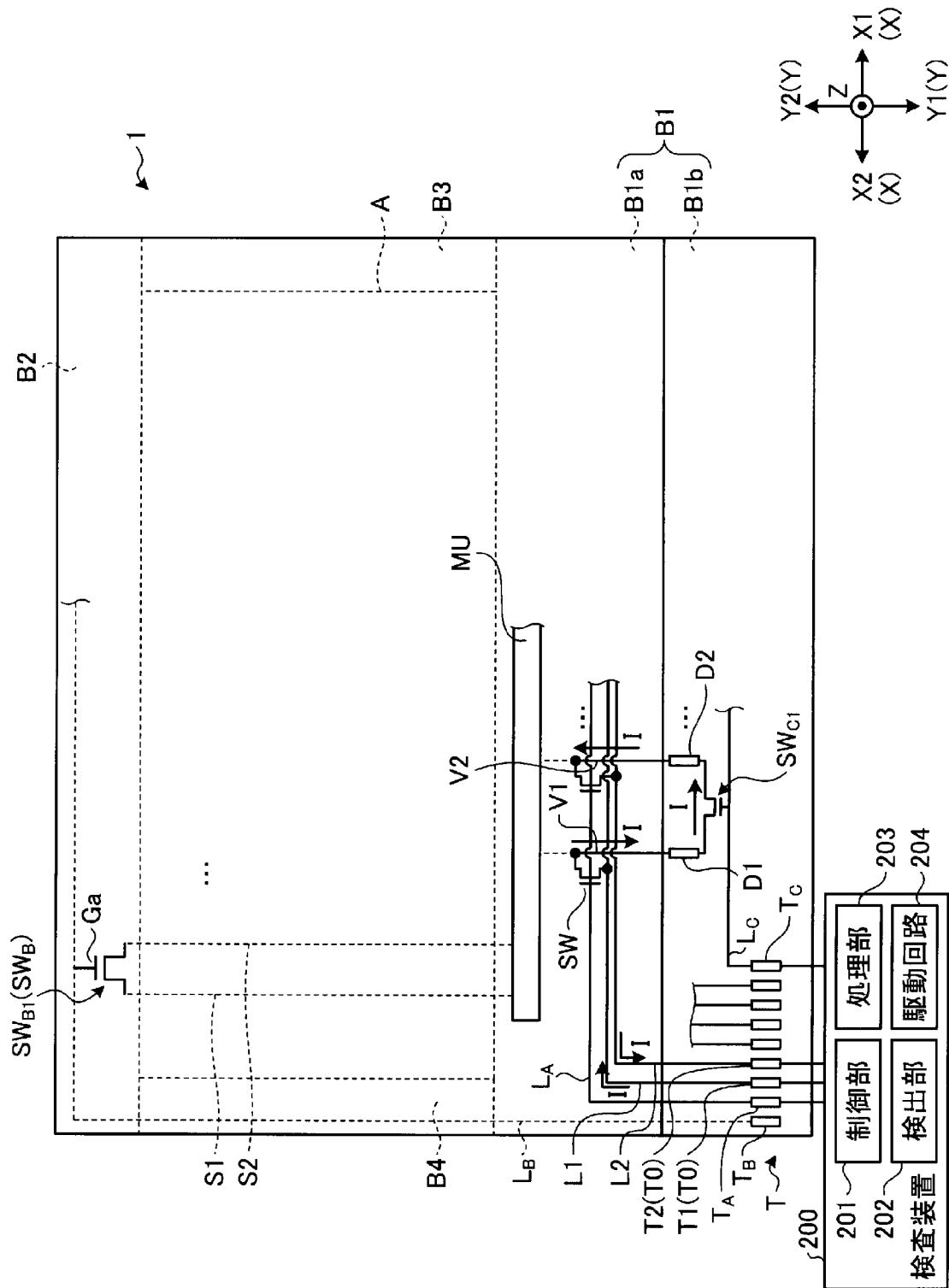
[図4]



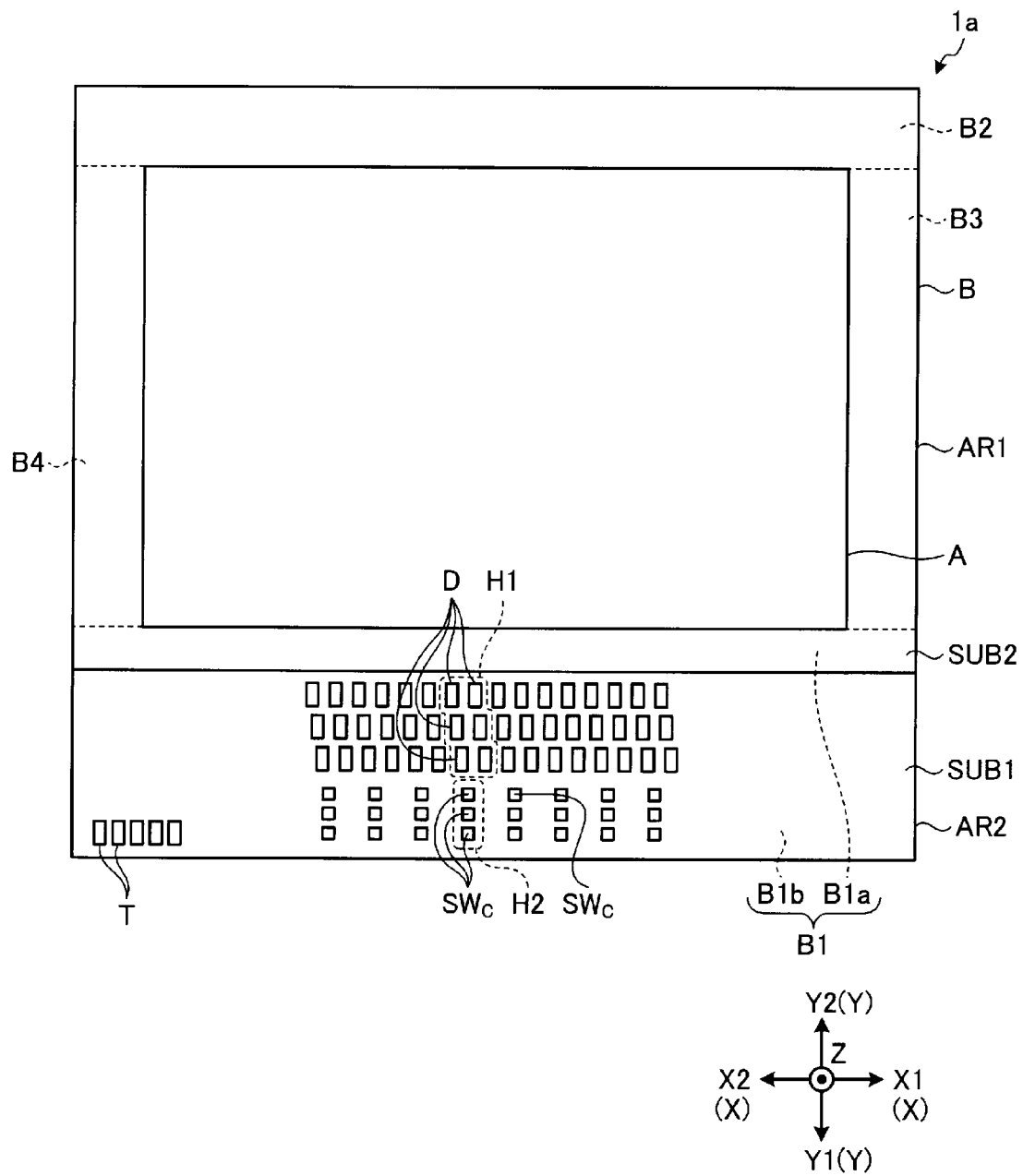
[図5]



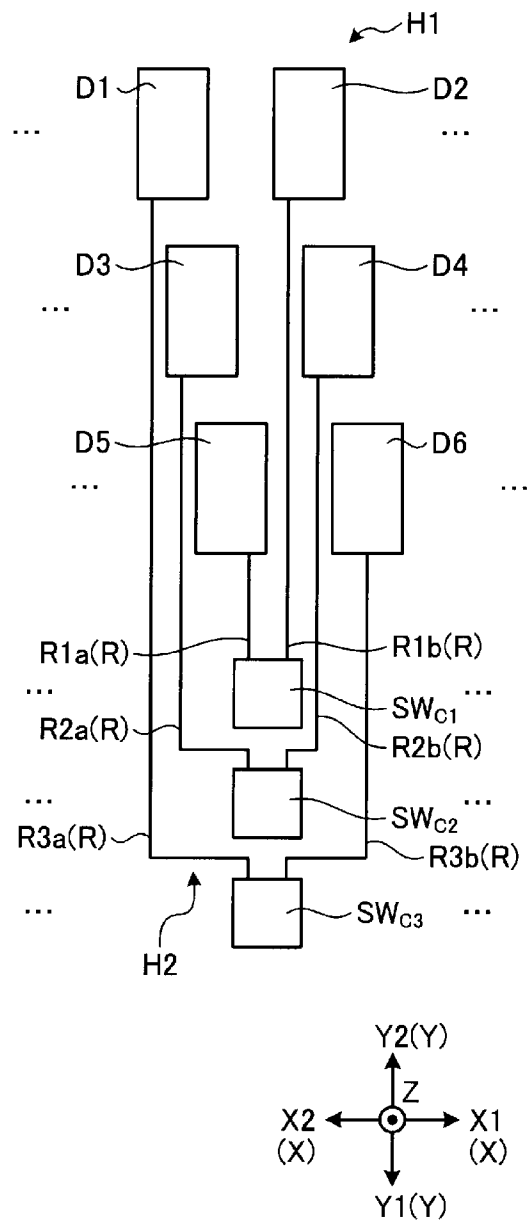
[図6]



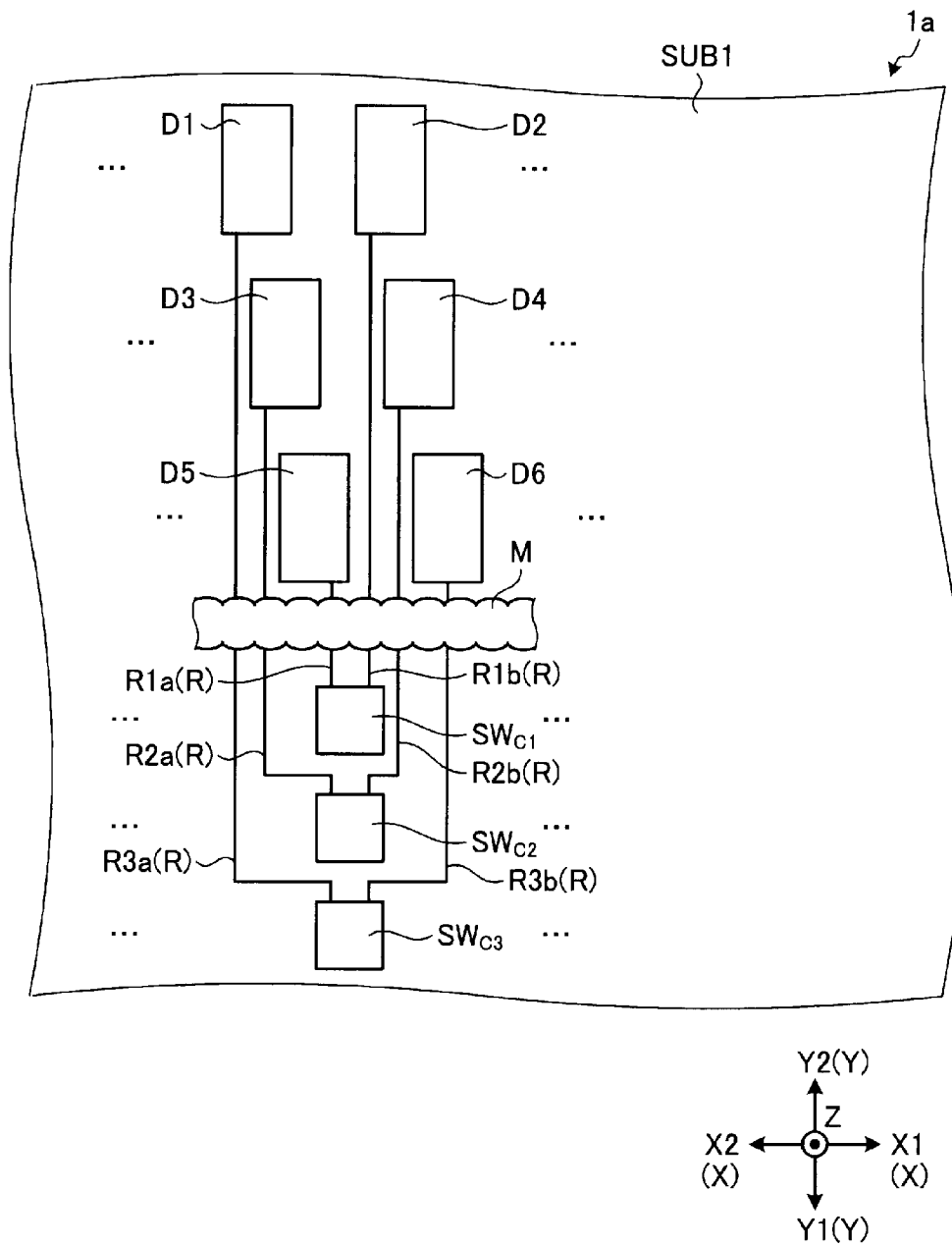
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/002396

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1345 (2006.01)i; G02F 1/1368 (2006.01)i; G09F 9/00 (2006.01)i; G09F 9/30 (2006.01)i

FI: G02F1/1345; G09F9/00 301; G09F9/00 346A; G09F9/30 330; G02F1/1368

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1345; G02F1/1368; G09F9/00; G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-29296 A (TOSHIBA CORP.) 29.01.2003 (2003-01-29) paragraphs [0030]-[0068], fig. 1-12	1-2, 5-7
A	paragraphs [0030]-[0068], fig. 1-12	3-4, 8-10
X	JP 3-18891 A (MATSUSHITA ELECTRONICS CORPORATION) 28.01.1991 (1991-01-28) page 1, lower right column, line 2 to page 3, lower left column, line 5, fig. 1-4	1-2, 5-7
A	page 1, lower right column, line 2 to page 3, lower left column, line 5, fig. 1-4	3-4, 8-10
A	JP 2003-121867 A (SAMSUNG ELECTRONICS CO., LTD.) 23.04.2003 (2003-04-23) entire text, all drawings	1-10
A	US 2011/0018571 A1 (KIM, Bung-Goo) 27.01.2011 (2011-01-27) entire text, all drawings	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

23 March 2020 (23.03.2020)

Date of mailing of the international search report

07 April 2020 (07.04.2020)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/002396

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2003-29296 A	29 Jan. 2003	(Family: none)	
JP 3-18891 A	28 Jan. 1991	(Family: none)	
JP 2003-121867 A	23 Apr. 2003	US 2003/0075718 A1 entire text, all drawings KR 10-2003-0030470 A KR 10-2003-0050578 A CN 1412735 A	
US 2011/0018571 A1	27 Jan. 2001	KR 10-2011-0008725 A entire text, all drawings CN 101963709 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） G02F 1/1345(2006.01)i; G02F 1/1368(2006.01)i; G09F 9/00(2006.01)i; G09F 9/30(2006.01)i FI: G02F1/1345; G09F9/00 301; G09F9/00 346A; G09F9/30 330; G02F1/1368														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G02F1/1345; G02F1/1368; G09F9/00; G09F9/30 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2020年													
日本国実用新案登録公報	1996-2020年													
日本国登録実用新案公報	1994-2020年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	JP 2003-29296 A（株式会社東芝）29.01.2003（2003-01-29） 段落 [0030] - [0068]、[図1] - [図12]	1-2, 5-7												
A	段落 [0030] - [0068]、[図1] - [図12]	3-4, 8-10												
X	JP 3-18891 A（松下電子工業株式会社）28.01.1991（1991-01-28） 第1頁右下欄第2行-第3頁左下欄第5行、第1図-第4図	1-2, 5-7												
A	第1頁右下欄第2行-第3頁左下欄第5行、第1図-第4図	3-4, 8-10												
A	JP 2003-121867 A（三星電子株式会社）23.04.2003（2003-04-23） 全文、全図	1-10												
A	US 2011/0018571 A1（KIM, Bung-Goo）27.01.2011（2011-01-27） 全文、全図	1-10												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 参考文献のカテゴリー</td> <td>"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>"&" 同一パテントファミリー文献</td> </tr> <tr> <td>"O" 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 参考文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献	"O" 口頭による開示、使用、展示等に言及する文献		"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 参考文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献													
"O" 口頭による開示、使用、展示等に言及する文献														
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 23.03.2020		国際調査報告の発送日 07.04.2020												
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 磯崎 忠昭 2L 5709 電話番号 03-3581-1101 内線 3295												

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/002396

引用文献			公表日	パテントファミリー文献	公表日
JP	2003-29296	A	29.01.2003	(ファミリーなし)	
JP	3-18891	A	28.01.1991	(ファミリーなし)	
JP	2003-121867	A	23.04.2003	US 2003/0075718	A1
				全文、全図	
				KR 10-2003-0030470	A
				KR 10-2003-0050578	A
				CN 1412735	A
US	2011/0018571	A1	27.01.2011	KR 10-2011-0008725	A
				全文、全図	
				CN 101963709	A