

⑫

DEMANDE DE BREVET D'INVENTION

A1

⑭ Date de dépôt : 23.12.92.

⑮ Priorité :

⑯ Date de la mise à disposition du public de la demande : 24.06.94 Bulletin 94/25.

⑰ Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule.*

⑱ Références à d'autres documents nationaux apparentés :

⑴ Demandeur(s) : MARELLI AUTRONICA Société Anonyme — FR.

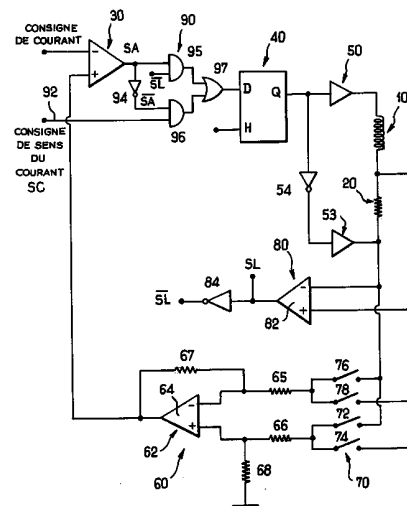
⑵ Inventeur(s) : Deschamps Hervé.

⑶ Titulaire(s) :

⑷ Mandataire : Cabinet Regimbeau Martin Schrimpf Warcoïn Ahner.

⑸ Générateur de courant contrôlé sur charge selfique.

⑹ La présente invention concerne un générateur de courant contrôlé, sur une charge selfique, caractérisé par le fait qu'il comprend une résistance shunt (20) reliée à la charge selfique (10), un moyen (60) de mesure de la tension aux bornes de la résistance shunt (20) pour mesurer le courant dans la charge selfique (10), un comparateur (30) qui reçoit sur une première de ses entrées le signal de sortie du moyen de mesure (60) et sur sa seconde entrée un signal de consigne, et un organe logique (40), de type bascule, cadencé par une horloge, qui reçoit un signal dérivé de la sortie du comparateur (30) et qui contrôle l'alimentation de la charge selfique (10), par sa sortie.



La présente invention concerne un générateur de courant contrôlé, sur charge selfique.

Les systèmes connus pour alimenter une charge selfique en courant sont formés généralement
5 d'alimentations régulées en courant.

De tels systèmes donnent techniquement satisfaction.

Toutefois, ils présentent le grave inconvénient de consommer une puissance électrique relativement
10 importante.

La présente invention a pour but de proposer un nouveau générateur de courant contrôlé sur charge selfique qui présente une consommation plus faible que les systèmes
connus.

15 Ce but est atteint selon la présente invention grâce à un générateur de courant contrôlé, sur charge selfique, comprenant :

- une résistance shunt reliée à la charge selfique,
- un moyen de mesure de la tension aux bornes de la
20 résistance shunt pour mesurer le courant dans la charge selfique,
- un comparateur qui reçoit, sur une première de ses entrées, le signal de sortie du moyen de mesure, et sur sa seconde entrée, un signal de consigne, et
- 25 - un organe logique, du type bascule, cadencé par une horloge, qui reçoit en entrée un signal dérivé de la sortie du comparateur, et qui contrôle l'alimentation de la charge, par sa sortie.

Selon une autre caractéristique avantageuse de la présente invention, il est prévu une porte intercalée
30 entre l'organe logique type bascule et la charge selfique.

Selon une autre caractéristique avantageuse de la présente invention, ladite porte est formée de deux transistors MOS connectés en série entre une borne
35 d'alimentation positive +Vcc et la masse, les bases des

transistors étant attaquées par la sortie de l'organe logique type bascule, tandis que le point commun aux deux transistors attaque la charge selfique.

Comme on le verra par la suite, il est également
5 proposé dans le cadre de la présente invention une structure de circuit pour la génération d'un courant bidirectionnel.

D'autres caractéristiques, buts et avantages de la présente invention apparaîtront à la lecture de la
10 description détaillée qui va suivre, et en regard des dessins annexés donnés à titre d'exemples non limitatifs et sur lesquels :

- la figure 1 représente une vue schématique, sous forme de blocs fonctionnels, d'un premier mode de réalisation
15 d'un circuit conforme à la présente invention,
- la figure 2 représente une vue schématique du même circuit et illustre plus précisément la structure de la porte reliée à la charge selfique,
- la figure 3 représente une vue schématique sous forme de
20 blocs fonctionnels, d'un mode de réalisation préférentiel de la présente invention pour la génération d'un courant bidirectionnel, et
- les figures 4 et 5 représentent schématiquement deux autres variantes de réalisation de circuits conformes à la
25 présente invention.

Sur les figures annexées, la charge selfique est référencée 10.

Le générateur de courant conforme à la présente invention représenté sur la figure 1 comprend un shunt 20,
30 un comparateur 30, une bascule 40 et une porte 50.

Le shunt 20 est formé d'une résistance connectée en série de la charge selfique 10, de telle sorte que la résistance shunt 20 soit parcourue par le même courant que la charge selfique 10.

35 Le comparateur 30 reçoit sur une première de ses

entrées 32, et par l'intermédiaire d'une liaison filaire référencée 60, la tension aux bornes de la résistance shunt 20. En l'espèce, la première entrée du comparateur 30 est formée de l'entrée non inverseuse.

5 Le comparateur 30 reçoit en outre sur sa seconde entrée 34 une valeur de consigne formée d'une tension représentative du courant de consigne souhaité dans la charge selfique 10.

10 La bascule 40 est formée en l'espèce d'une bascule de type D.

L'entrée 42 de la bascule 40 est reliée à la sortie du comparateur 30.

15 La bascule 40 est cadencée par un signal d'horloge de fréquence f_H nettement supérieure à $(R_1 + R_2)/L$, relation dans laquelle R_1 représente la résistance interne de la charge selfique 10, R_2 représente la valeur de la résistance shunt 20 et L représente l'inductance de la charge selfique 10.

20 La sortie Q de la bascule 40 attaque l'entrée de la porte 50. La sortie de cette porte 50 est reliée à la seconde extrémité 12 de la charge selfique 10 opposée à la résistance shunt 20.

25 L'homme de l'art comprendra aisément que le circuit représenté sur la figure 1 permet d'obtenir dans la charge selfique 10 un courant égal à la valeur de consigne définie par la tension de consigne appliquée sur l'entrée 34 du comparateur 30. Plus précisément, le courant contrôlé dans la charge selfique 10 est égal au rapport entre la valeur de la tension de consigne appliquée sur le comparateur 30, et la valeur 22 de la résistance shunt 20.

30 En effet, le comparateur 30 tend à réduire l'écart entre les deux valeurs qu'il reçoit en entrée. La sortie Q de la bascule 40 est au niveau bas pour fournir du courant à la charge selfique 10 par l'intermédiaire de la porte
35

50, lorsque le courant réel mesuré est inférieur à la valeur de consigne.

Inversement, la sortie Q de la bascule 40 est au niveau haut pour interrompre le courant dans la charge selfique 10, au rythme de la fréquence d'horloge fH, lorsque le courant mesuré dans la charge selfique 10 atteint la valeur de consigne.

On retrouve sur la figure 2, la charge selfique 10, la résistance shunt 20, le comparateur 30, la bascule 40 et la porte 50 décrits précédemment.

Toutefois, sur la figure 2, on a représenté plus précisément la structure détaillée d'une porte 50 conforme à un mode de réalisation préférentiel de la présente invention.

Plus précisément, selon le mode de réalisation représenté sur la figure 2, la porte 50 est formée de deux transistors MOS 51, 52 connectés en série entre une borne d'alimentation positive +Vcc et la masse.

Les grilles des deux transistors 51, 52 sont reliées en commun à la sortie Q de la bascule 40.

De préférence, les transistors 51, 52 sont des transistors MOS à enrichissement.

Plus précisément encore, de préférence le transistor MOS 51 placé du côté de l'alimentation positive +Vcc est du type MOSp, tandis que le transistor 52 placé du côté de la masse et du type MOSn.

Le point commun à la source du transistor 51 et au drain de la source 52 est relié à l'extrémité 12 de la charge selfique 10.

La structure d'une telle porte 50 présente l'avantage de ne consommer qu'une puissance électrique insignifiante du fait qu'à l'état saturé les transistors MOS 51 et MOS 52 présentent une tension pratiquement nulle à leurs bornes.

Le circuit représenté sur la figure 2 doit être

adapté pour autoriser un recouvrement de conduction des deux transistors 51, 52, au moment de la commutation.

A cette fin, il est nécessaire de prévoir une tension d'alimentation +Vcc supérieure ou égale à la somme
5 des valeurs absolues des tensions seuils des deux transistors 51, 52.

On a représenté sur la figure 3 un mode de réalisation de la présente invention adapté pour générer un courant contrôlé, pouvant être bidirectionnel, dans la
10 charge selfique 10.

On retrouve par ailleurs sur la figure 3, une résistance shunt 20, un comparateur 30, un organe logique type bascule 40, une porte 50 et un moyen de mesure 60.

Plus précisément, selon le mode de réalisation
15 représenté sur la figure 3, pour permettre un courant bidirectionnel, il est prévu deux portes 50, 53 entre la sortie Q et la bascule 40 et la charge selfique 10.

Plus précisément, la résistance shunt 20 étant connectée en série de la charge selfique 10, la sortie de
20 la porte 50 est reliée à l'extrémité de la charge selfique 10, tandis que la sortie de la porte 53 est reliée à l'extrémité de la résistance shunt 20.

Chaque porte 50, 53 peut être conforme au mode de réalisation représenté sur la figure 2 formée de deux
25 transistors MOS connectés en série.

L'entrée de la porte 50 est reliée directement à la sortie Q de la bascule 40.

Par contre, l'entrée de la porte 53 est reliée à la sortie Q de la bascule 40 par l'intermédiaire d'un
30 inverseur 54.

Le moyen 60 de mesure de la tension aux bornes de la résistance shunt 20, pour mesurer le courant dans la charge selfique 10, comprend un étage amplificateur 62 associé à un jeu d'interrupteurs 70. Les interrupteurs 70
35 sont pilotés par un signal représentatif du sens de

courant dans la résistance shunt 20.

L'étage amplificateur 62 est formé de préférence d'un étage amplificateur de gain égal à +1 ou -1 selon la configuration des interrupteurs 70, comme cela sera
5 précisé par la suite.

Selon le mode de réalisation particulier représenté sur la figure 3, l'étage amplificateur 62 comprend un amplificateur opérationnel 64 dont l'entrée non inverseuse est reliée par l'intermédiaire d'une
10 résistance 66 et de deux interrupteurs 72, 74 respectivement aux deux bornes de la résistance shunt 20.

Plus précisément, le premier interrupteur 72 est relié à la borne de la résistance shunt 20 opposée à la charge selfique 10, tandis que le second interrupteur 74
15 est relié à la seconde borne de la résistance shunt 20 commune à la charge selfique 10.

La même entrée non inverseuse de l'amplificateur opérationnel 64 est reliée à la masse par l'intermédiaire d'une résistance 68.

20 La seconde entrée, inverseuse, de l'amplificateur opérationnel 64 est reliée par l'intermédiaire d'une résistance 65 et de deux interrupteurs 76, 78 respectivement aux deux extrémités de la résistance shunt 20.

Plus précisément, le premier interrupteur 76 est
25 relié à la première extrémité de la résistance shunt 20, opposée à la charge selfique 10, tandis que le second interrupteur 78 est relié à la seconde extrémité de la résistance shunt 20, commune à la charge selfique 10.

Enfin l'amplificateur opérationnel 64 a son entrée
30 inverseuse reliée à la sortie par l'intermédiaire d'une résistance 67.

De préférence, les quatre résistances 65, 66, 67 et 68 ont des valeurs identiques, de sorte que l'étage amplificateur 62 présente un gain de 1.

35 La sortie de l'étage amplificateur 62 est reliée à

l'entrée non inverseuse du comparateur 30. Ce dernier reçoit le signal de consigne de courant sur son entrée inverseuse.

Le dispositif représenté sur la figure 3 comprend également un module 80 conçu pour lire le sens du courant dans la résistance shunt 20, et par conséquent dans la charge selfique 10.

En l'espèce, ce module 80 comprend un amplificateur opérationnel 82 dont les entrées sont reliées respectivement aux bornes de la résistance shunt 20.

On comprend que le signal obtenu à la sortie de l'amplificateur opérationnel 82 est représentatif du sens du courant dans la résistance shunt 20.

Ce signal de sortie de l'amplificateur opérationnel 82 est référencé SL.

La validation du signal SL à l'état 0 entraîne la fermeture des interrupteurs 74 et 76.

La sortie de l'amplificateur opérationnel 82 est reliée à l'entrée d'un inverseur 84.

On obtient ainsi à la sortie de l'inverseur 84 le signal \overline{SL} .

La validation du signal de sortie \overline{SL} de l'inverseur 84, à l'état 0, entraîne la fermeture des interrupteurs 72 et 78.

Enfin, le mode de réalisation représenté sur la figure 3 comprend un étage logique 90 intercalé entre la sortie du comparateur 30 et l'entrée D de la bascule 40.

L'étage logique 90 est conçu pour opérer une combinaison logique de la sortie du comparateur 30, d'un signal de consigne du sens de courant appliqué à l'entrée 92 et du signe du courant lu par le module 80.

En l'espèce, si l'on appelle SL le signal obtenu en sortie de l'amplificateur opérationnel 82 servant à la mesure du signe réel du courant dans le shunt 20, SC le

signe de consigne appliqué à l'entrée 92 et SA le signal obtenu à la sortie du comparateur 30, l'étage 90 est adapté pour opérer l'opération logique définie par :
 $\overline{SA} SC + SA \overline{SL}$.

5 En l'espèce, l'étage logique 90 comprend à cet effet un inverseur 94, deux portes ET 95, 96 et une porte OU 97.

10 L'entrée de l'inverseur 94 est reliée à la sortie du comparateur 30. La sortie de l'inverseur 94 est reliée à une première entrée de la porte ET 96 pour appliquer à celle-ci un signal \overline{SA} . La seconde entrée de la porte ET 96 reçoit le signal de consigne SC du signe de courant appliqué à l'entrée 92.

15 Une première entrée de la porte ET 95 est reliée à la sortie du comparateur 30 pour recevoir le signal SA. La seconde entrée de la porte ET 95 est reliée à la sortie de l'inverseur 84 pour recevoir le signal \overline{SL} .

20 Les sorties des portes ET 95 et 96 sont reliées respectivement aux deux entrées de la porte OU 97 et la sortie de la porte 97 est reliée à l'entrée D de la bascule 40.

 Selon l'état du signal à la sortie Q de la bascule 40, le courant passe dans un sens ou dans l'autre dans la charge selfique 10.

25 On va maintenant décrire la variante de réalisation représentée sur la figure 4.

30 Comme on le voit à l'examen comparé des figures 3 et 4, la variante de réalisation représentée sur la figure 4 est plus simple que celle de la figure 3. Le circuit représenté sur la figure 4 reçoit non plus deux consignes, l'une de l'amplitude du courant et l'autre de son signe, comme indiqué précédemment pour la figure 3, mais une seule consigne.

35 On retrouve sur la figure 4 annexée, une résistance shunt 20, un comparateur 30, un organe logique

type bascule 40, deux portes 50, 53, un inverseur 54 et un moyen de mesure 60.

5 A la différence du mode de réalisation représenté sur la figure 3, la variante de la figure 4 ne comprend pas les interrupteurs 70, ni le module 80 de lecture du sens de courant, ni l'étage logique 90.

Le comparateur 30 reçoit respectivement, sur son entrée non inverseuse 34 la consigne de courant, et sur son entrée inverseuse 32 la sortie du moyen de mesure 60.

10 La sortie du comparateur 30 est reliée à l'entrée de la bascule 40.

La sortie Q de la bascule 40 attaque directement l'entrée de la porte 50 d'une part, et d'autre part, attaque par l'intermédiaire de l'inverseur 54, l'entrée de la porte 53.

La résistance shunt 20 de valeur R_2 est reliée en série de la self 10 entre les sorties des deux portes 50 et 53.

20 Le moyen de mesure 60 est formé de préférence d'un étage amplificateur de gain égal à 1 articulé autour d'un amplificateur opérationnel 64.

25 L'entrée non inverseuse de l'amplificateur opérationnel 64 est reliée par l'intermédiaire d'une résistance 66 au point commun à la self 10 et à la résistance shunt 20. La même entrée non inverseuse de l'amplificateur opérationnel 64 est reliée par l'intermédiaire d'une résistance 68 à un potentiel de polarisation égal à $V_{DD}/2$, c'est-à-dire à un point de polarisation dont le potentiel est égal à la moitié de la tension d'alimentation du circuit, soit égal à la moitié de l'excursion possible pour la sortie des portes 50 et 53.

35 L'entrée inverseuse de l'amplificateur opérationnel 64 est reliée par l'intermédiaire d'une résistance 65 à l'extrémité de la résistance shunt 20

opposée à la self 10. La même entrée inverseuse de l'amplificateur opérationnel 64 est bouclée sur sa sortie par l'intermédiaire d'une résistance 67. Pour obtenir un gain de 1 sur le module de mesure 60, les résistances 65, 66, 67 et 68 sont de valeur identique soit R_3 .

La consigne de courant appliquée sur l'entrée 34 du comparateur 30, doit être elle aussi référencée par rapport à $VDD/2$.

Au noeud D correspondant à la sortie de l'amplificateur opérationnel 64, celui-ci fournit une tension égale à : $(VDD/2)+R_2I$, I représentant le courant traversant la self 10.

Selon l'état de la sortie Q de la bascule 40 les tensions au point A : extrémité de la résistance shunt 20 opposée à la self 10 ou sortie de la porte 53, B : extrémité de la self 10 opposée à la résistance shunt 20 ou sortie de la porte 50, C : point commun à la self 10 et la résistance shunt 20, D : sortie du module de mesure 60, E : entrée non inverseuse de l'amplificateur 64 et F : entrée inverseuse de l'amplificateur 64, sont les suivantes :

- 1) dans le premier état :
 - au point A : 0,
 - au point B : VDD ,
 - au point C : R_2I (si l'on prend R_3 très supérieur à R_2),
 - au point D : $R_2I+VDD/2$,
 - au point E : $R_2I/2+DD/4$ et
 - au point F : $R_2I/2+VDD/4$,
- 2) dans le second état :
 - au point A : VDD ,
 - au point B : 0,
 - au point C : $VDD+R_2I$,
 - au point D : $R_2I+VDD/2$,
 - au point E : $R_2I/2+3VDD/4$, et

au point F : $R_2I/2+3VDD/4$.

On remarque que la tension au point D correspondant à la sortie de l'amplificateur 64 est toujours stable et égale à $R_2I+VDD/2$.

5 On va maintenant décrire la variante de réalisation représentée sur la figure 5. Cette variante de réalisation est inspirée du mode de réalisation représenté sur la figure 4. Elle est adaptée pour éviter des perturbations éventuelles de fonctionnement pouvant
10 résulter de la variation de mode commun lié au fait que selon la variante de réalisation représenté sur la figure 4, les tensions au point d'entrée E et F de l'amplificateur opérationnel 64 varient par pas de commutation de plus ou moins $VDD/2$.

15 Selon la variante de réalisation illustrée sur la figure 5, la tension de référence appliquée à l'amplificateur 64 varie dans le sens inverse de celle des points A et C.

 On retrouve sur la figure 5 une charge selfique
20 10, une résistance shunt 20, un comparateur 30, une bascule 40, des portes 50, 53 et un inverseur 54 agencés comme décrit pour la figure 4. On retrouve également sur la figure 5 un moyen de mesure 60 articulé autour d'un amplificateur opérationnel 64.

25 Plus précisément, selon la variante de réalisation représenté sur la figure 5, l'entrée non inverseuse de l'amplificateur opérationnel 64 est reliée par l'intermédiaire d'une résistance 66 à la sortie de la porte 53, soit au point A.

30 La même entrée non inverseuse de l'amplificateur opérationnel 64 est reliée par l'intermédiaire de la résistance 68 au point B.

 L'entrée inverseuse de l'amplificateur
 opérationnel 64 est reliée par l'intermédiaire de la
35 résistance 65 au point C commun à la charge selfique 10 et

à la résistance shunt 20.

La même entrée inverseuse de l'amplificateur opérationnel 64 est rebouclée sur sa sortie par l'intermédiaire de la résistance 67. Enfin, l'entrée inverseuse de l'amplificateur opérationnel 64 est également reliée par l'intermédiaire d'une résistance 69 au point B.

Les résistances 65, 66, 67, 68 et 69 ont avantageusement la même valeur R_3 très supérieure à la valeur R_2 de la résistance shunt 20.

Si les portes d'alimentation 50, 53 de la bobine 10 sont bien appairées et que le potentiel au point B V_B est égal à $V_{DD}-V_A$ quel que soit le potentiel V_A au point A, il est clair que le potentiel au point F, sur l'entrée non inverseuse de l'amplificateur opérationnel 64 est un potentiel constant $V_{DD}/2$. La résistance 69 qui relie le point E de l'entrée inverseuse de l'amplificateur opérationnel 64 au point B assure en l'absence de la résistance de contre réaction entre le point E de l'entrée inverseuse de l'amplificateur opérationnel 64 et sa sortie D, une tension égale à $V_{DD}/2+R_2I/2$ sur ladite entrée inverseuse de l'amplificateur opérationnel 64. Ce dernier travaille par conséquent autour de la valeur très stable $V_{DD}/2$.

Lorsque la résistance de contre réaction 67 est branchée, la tension au point D correspondant à la sortie de l'amplificateur 64 est égale à $V_{DD}/2-R_2I$ et le potentiel sur l'entrée non inverseuse de l'amplificateur opérationnel 64 est égale à $V_{DD}/2$ quelle que soit la tension aux points A et B de sortie des portes 50 et 53 liées par $V_A=V_{DD}-V_B$.

L'effet du mode commun est alors annulé. Bien entendu, le sens de la consigne appliqué sur l'entrée 34 du comparateur 30 doit être inversé par rapport au mode de réalisation de la figure 4.

La présente invention n'est pas limitée aux modes de réalisation particuliers qui viennent d'être décrits mais s'étend à toutes variantes conformes à son esprit.

Le générateur de courant conforme à la présente
5 invention peut faire l'objet de nombreuses applications. Il peut en particulier être utilisé pour l'alimentation de selfs dans des capteurs, tels que par exemple les capteurs angulaires décrits dans les demandes de brevet français n° 92 03036 du 13 Mars 1992 et n° 92 03090 du 16 Mars 1992

REVENDEICATIONS

1. Générateur de courant contrôlé, sur une charge selfique, caractérisé par le fait qu'il comprend :

- 5 - une résistance shunt (20) reliée à la charge selfique (10),
- un moyen (60) de mesure de la tension aux bornes de la résistance shunt (20) pour mesurer le courant dans la charge selfique (10),
10 - un comparateur (30) qui reçoit sur une première de ses entrées le signal de sortie du moyen de mesure (60) et sur sa seconde entrée un signal de consigne, et
- un organe logique (40), de type bascule, cadencé par une horloge, qui reçoit en entrée un signal dérivé de la
15 sortie du comparateur (30) et qui contrôle l'alimentation de la charge selfique (10), par sa sortie.

2. Générateur selon la revendication 1, caractérisé par le fait que la fréquence de l'horloge de cadencement appliquée à l'organe logique (40) de type
20 bascule est très supérieure à $(R_1+R_2)/L$, relation dans laquelle R_1 représente la résistance interne de la charge selfique (10), R_2 représente la valeur de la résistance shunt (20) et L représente l'inductance de la charge selfique (10).

25 3. Générateur selon l'une des revendications 1 ou 2, caractérisé par le fait que l'organe logique (40) est une bascule de type D.

4. Générateur selon l'une des revendications 1 ou 2, caractérisé par le fait qu'il comprend en outre une
30 porte (50) intercalée entre l'organe logique type bascule (40) et la charge selfique (10).

5. Générateur selon la revendication 4, caractérisé par le fait que la porte (50) comprend deux transistors (51, 52) connectés en série entre une borne
35 d'alimentation positive +Vcc et la masse, les bases des

transistors (51, 52) étant attaquées par la sortie de l'organe logique type bascule (40) tandis que le point commun aux deux transistors (51, 52) attaque la charge selfique (10).

5 6. Générateur selon la revendication 5, caractérisé par le fait que les transistors (51, 52) sont des transistors MOS, de préférence à enrichissement.

10 7. Générateur selon la revendication 6, caractérisé par le fait que les deux transistors (51, 52) sont respectivement de type MOSn côté alimentation positive +Vcc et MOSp côté masse.

15 8. Générateur selon l'une des revendications 5 à 7, caractérisé par le fait que la tension d'alimentation des transistors (51, 52) est supérieure à la somme des valeurs absolues de leurs tensions de seuil.

20 9. Générateur selon l'une des revendications 1 à 8, caractérisé par le fait qu'il comprend deux portes (50, 53) dont les sorties sont reliées à des côtés opposés de la charge selfique (10), l'une des portes (53) étant reliée à la sortie de l'organe logique de type bascule (40) par l'intermédiaire d'un inverseur (54).

25 10. Générateur selon l'une des revendications 1 à 9, caractérisé par le fait qu'il comprend également des moyens (80) aptes à lire le signe du courant dans la charge selfique (10).

30 11. Générateur selon la revendication 10, caractérisé par le fait que les moyens (80) de lecture du signe du courant sont formés d'un amplificateur opérationnel (82) dont les entrées sont reliées respectivement aux bornes de la résistance shunt (20).

35 12. Générateur selon l'une des revendications 1 à 11, caractérisé par le fait que les moyens de mesure (60) comprennent un amplificateur opérationnel (62) dont les entrées sont reliées par l'intermédiaire d'un jeu d'interrupteurs aux bornes de la résistance shunt (20).

13. Générateur selon la revendication 12, caractérisé par le fait que l'étage amplificateur (62) présente un gain de 1 et qu'il est prévu quatre interrupteurs (72, 74, 76, 78) pour relier respectivement
 5 chacune des entrées de l'amplificateur opérationnel (64) à une borne respective de la résistance shunt (20) selon le sens du courant circulant dans la charge selfique (10).

14. Générateur selon l'une des revendications 1 à 13, caractérisé par le fait qu'il comprend en outre un
 10 étage logique intercalé entre la sortie du comparateur (30) et l'entrée de l'organe logique du type bascule (40).

15. Générateur selon la revendication 14, caractérisé par le fait que l'étage logique réalise l'opération suivante :

$$15 \quad \overline{SA} SC + SA \overline{SL}$$

relation dans laquelle SA représente le signal de sortie du comparateur (30), SC représente la consigne de sens du courant dans la charge selfique (10) et SL représente le sens réel du courant dans la charge selfique (10).

20 16. Générateur selon l'une des revendications 1 à 9, caractérisé par le fait que les moyens de mesure (60) comprennent un étage additionneur (64) dont les entrées reçoivent respectivement les tensions sur les extrémités de la résistance shunt (20) et qui est référencé par
 25 rapport à une valeur (VDD/2) intermédiaire de l'excursion de tension aux bornes de la charge selfique (10).

17. Générateur selon la revendication 16, caractérisé par le fait que les moyens de mesure (60) comprennent un amplificateur opérationnel (64) dont
 30 l'entrée non inverseuse est reliée par une première résistance (66) au point commun à la charge selfique (10) et à la résistance shunt (20), l'entrée non inverseuse est référencée à une valeur (VDD/2) intermédiaire de l'excursion de tension aux bornes de la charge selfique
 35 (10) par une seconde résistance (68), l'entrée inverseuse

est reliée à la résistance shunt (20) par l'intermédiaire d'une troisième résistance (65), et l'entrée inverseuse est reliée à sa sortie par l'intermédiaire d'une quatrième résistance (67).

5 18. Générateur selon l'une des revendications 16 à 17, caractérisé par le fait que la valeur intermédiaire ($V_{DD}/2$) de l'excursion de tension aux bornes de la charge selfique (10) est égale à la moitié de cette excursion.

10 19. Générateur selon l'une des revendications 1 à 9, caractérisé par le fait que les moyens de mesure (60) comprennent un étage additionneur (64) dont les entrées reçoivent respectivement les tensions sur les extrémités de la résistance shunt (20) et qui est référencé par rapport à un potentiel qui varie dans le sens inverse des
15 tensions sur les extrémités de la résistance shunt (20).

 20. Générateur selon la revendication 19, caractérisé par le fait que les moyens de mesure (60) comprennent un amplificateur opérationnel (64) dont l'entrée non inverseuse est reliée par une première
20 résistance (66) à la résistance shunt (20), l'entrée non inverseuse est reliée par une seconde résistance (68) à l'extrémité opposée de la charge selfique (10), l'entrée inverseuse est reliée par une troisième résistance (65) au point commun à la charge selfique (10) et à la résistance
25 shunt (20), l'entrée inverseuse est reliée à sa sortie par l'intermédiaire d'une quatrième résistance (67) et l'entrée inverseuse est reliée à la charge selfique (10) par l'intermédiaire d'une cinquième résistance (69).

30 21. Générateur selon l'une des revendications 17 ou 20, caractérisé par le fait que les diverses résistances (65, 66, 67, 68) sont de valeurs égales.

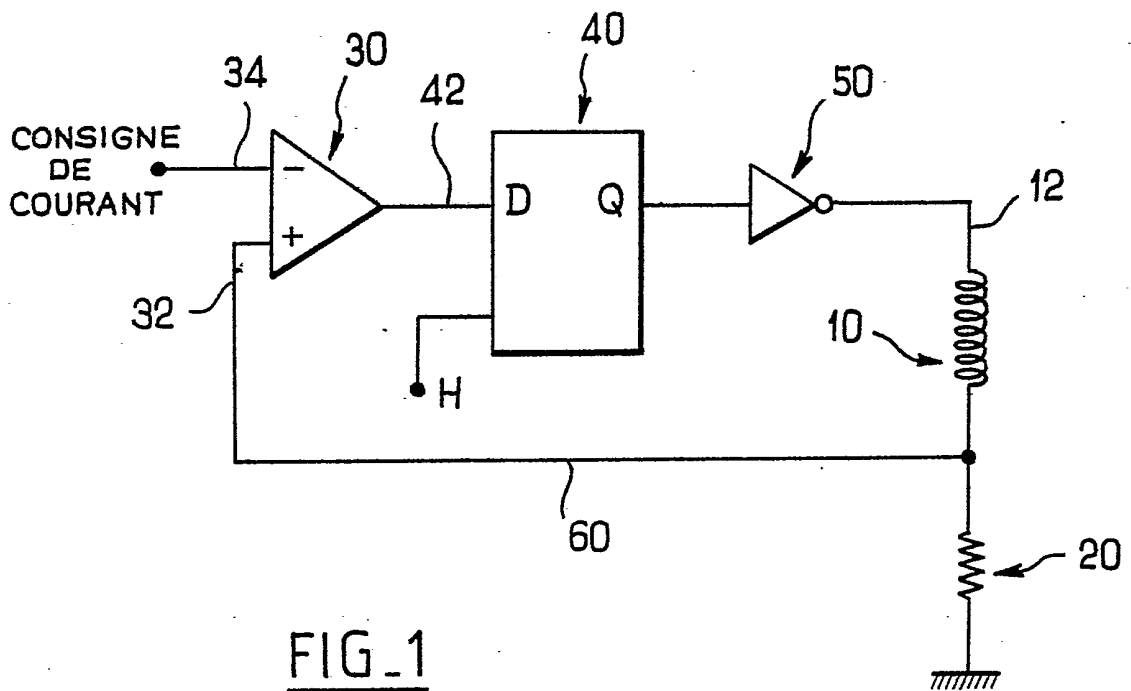


FIG. 1

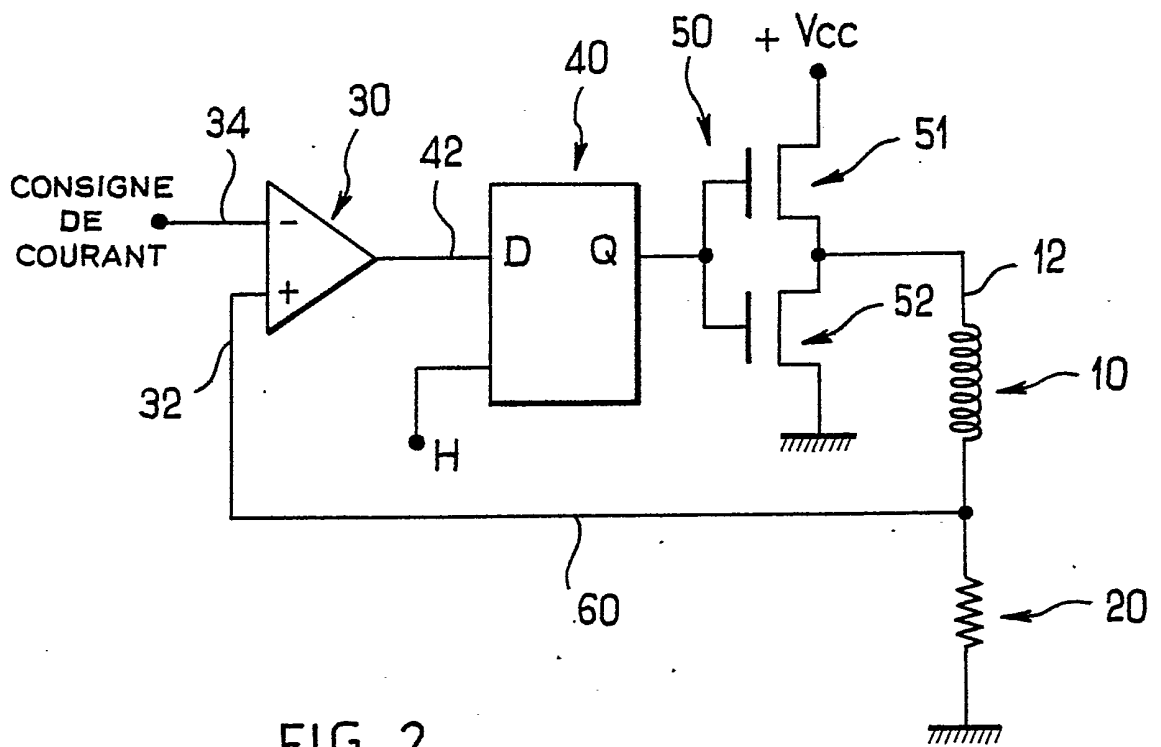


FIG. 2

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
X Y	EP-A-0 087 583 (IBM) * page 3, alinéa 3 * * page 6; figure 1 * ---	1-3 4-9, 14
Y A	EP-A-0 449 543 (VICKERS SYSTEMS) * colonne 3, ligne 8 - ligne 21; figure 1 * ---	4-8 1
Y A	GB-A-2 103 042 (DIEHL) * abrégé * -----	9, 14 3
		DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
		H01H
Date d'achèvement de la recherche		Examineur
08 SEPTEMBRE 1993		SALM R.
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>		

1