

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-191482

(P2012-191482A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.

H04N 5/341 (2011.01)

F I

H04N 5/335 410

テーマコード(参考)

5C024

審査請求 未請求 請求項の数 14 O L (全 22 頁)

(21) 出願番号 特願2011-53990(P2011-53990)  
 (22) 出願日 平成23年3月11日(2011.3.11)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100098785  
 弁理士 藤島 洋一郎  
 (74) 代理人 100109656  
 弁理士 三反崎 泰司  
 (74) 代理人 100130915  
 弁理士 長谷部 政男  
 (74) 代理人 100155376  
 弁理士 田名網 孝昭  
 (72) 発明者 原田 勉  
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

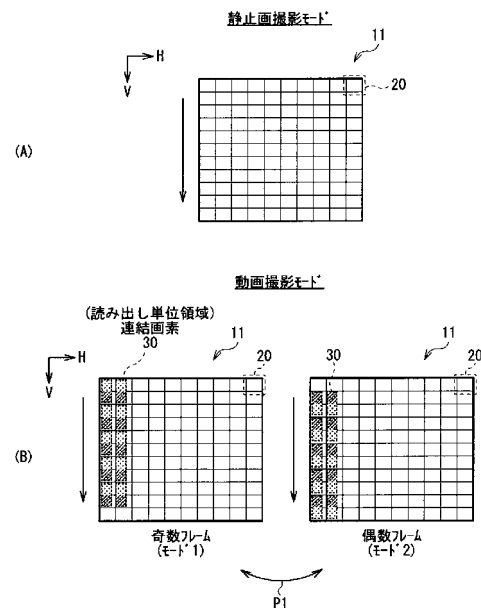
(54) 【発明の名称】 撮像装置、撮像表示システムおよび撮像信号の取得方法

(57) 【要約】

【課題】 撮像時の高感度化を図りつつ、撮像画像を表示した際の解像度低下を抑えることが可能な撮像装置、撮像表示システムおよび撮像信号の取得方法を提供する。

【解決手段】 撮像装置1は、複数の画素20を有する撮像部11と、各撮像フレームにおいて、複数の画素20に対する順次駆動を行うことにより撮像信号(出力データDout)を取得する駆動部(行走査部13、A/D変換部14、列走査部15およびシステム制御部16)とを備えている。駆動部は、各撮像フレームにおいて、複数の画素20のうちの隣接する2以上の画素20からなる連結画素30を、撮像信号の読み出し単位領域に設定しつつ順次駆動を行う。この際、駆動部は、複数の撮像フレームからなる単位周期のうちの少なくとも一部の撮像フレーム同士において、連結画素30の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定する。

【選択図】 図7



**【特許請求の範囲】****【請求項 1】**

複数の画素を有する撮像部と、  
各撮像フレームにおいて、前記複数の画素に対する順次駆動を行うことにより撮像信号  
を取得する駆動部と

を備え、

前記駆動部は、

各撮像フレームにおいて、前記複数の画素のうちの隣接する 2 以上の画素からなる連結  
画素を、前記撮像信号の読み出し単位領域に設定しつつ前記順次駆動を行う際に、

複数の撮像フレームからなる単位周期のうちの少なくとも一部の撮像フレーム同士にお  
いて、前記連結画素の画素パターンが、一部の共通画素を含みつつ互いに異なることとな  
るように設定する

撮像装置。

10

**【請求項 2】**

前記駆動部は、

前記単位周期のうちの連続する前後の撮像フレーム同士において、前記連結画素の画素  
パターンが一部の共通画素を含みつつ互いに異なることとなるように設定する

請求項 1 に記載の撮像装置。

**【請求項 3】**

前記駆動部は、

各連結画素が、前記撮像部内の一の方向に沿って前記 2 以上の画素が連結する画素パタ  
ーンになると共に、他の方向に沿って隣接する連結画素同士が、前記一の方向に関して互  
いに同じ位置となるように設定する

請求項 1 または請求項 2 に記載の撮像装置。

20

**【請求項 4】**

前記駆動部は、前記少なくとも一部の撮像フレーム間において、各連結画素が、前記一  
の方向に沿って同じ向きで変位する画素パターンとなるように設定する

請求項 3 に記載の撮像装置。

**【請求項 5】**

前記駆動部は、前記少なくとも一部の撮像フレーム間において、各連結画素が、前記一  
の方向に沿って双方向で変位する画素パターンとなるように設定する

請求項 3 に記載の撮像装置。

30

**【請求項 6】**

前記駆動部は、

各連結画素が、前記撮像部内の一の方向に沿って前記 2 以上の画素が連結する画素パタ  
ーンになると共に、他の方向に沿って隣接する連結画素同士が、前記一の方向に関して互  
い違いの位置となるように設定する

請求項 1 または請求項 2 に記載の撮像装置。

**【請求項 7】**

前記駆動部は、

各連結画素について、前記撮像部内の一の方向に沿って前記 2 以上の画素が連結する画  
素パターンと、他の方向に沿って前記 2 以上の画素が連結する画素パターンとを、前記少  
なくとも一部の撮像フレーム間で周期的に設定する

請求項 1 または請求項 2 に記載の撮像装置。

40

**【請求項 8】**

前記駆動部は、前記少なくとも一部の撮像フレーム間において、各連結画素が、前記撮  
像部内で回転移動する画素パターンとなるように設定する

請求項 1 または請求項 2 に記載の撮像装置。

**【請求項 9】**

前記撮像部が、入射した放射線に応じて電気信号を発生するものであり、放射線撮像装

50

置として構成されている

請求項 1 または請求項 2 に記載の撮像装置。

【請求項 1 0】

前記放射線が X 線である

請求項 9 に記載の撮像装置。

【請求項 1 1】

前記撮像部は、光電変換層を有する

請求項 1 または請求項 2 に記載の撮像装置。

【請求項 1 2】

前記撮像部は、撮像素子と、この撮像素子の受光面側に配設された縮小光学系とを有する

10

請求項 1 または請求項 2 に記載の撮像装置。

【請求項 1 3】

撮像装置と、この撮像装置により得られた撮像信号に基づく画像表示を行う表示装置とを備え、

前記撮像装置は、

複数の画素を有する撮像部と、

各撮像フレームにおいて、前記複数の画素に対する順次駆動を行うことにより前記撮像信号を取得する駆動部と

を有し、

20

前記駆動部は、

各撮像フレームにおいて、前記複数の画素のうちの隣接する 2 以上の画素からなる連結画素を、前記撮像信号の読み出し単位領域に設定しつつ前記順次駆動を行う際に、

複数の撮像フレームからなる単位周期のうちの少なくとも一部の撮像フレーム同士において、前記連結画素の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定する

撮像表示システム。

【請求項 1 4】

各撮像フレームにおいて、撮像部における複数の画素のうちの隣接する 2 以上の画素からなる連結画素を、撮像信号の読み出し単位領域に設定しつつ、前記複数の画素に対する順次駆動を行うことにより前記撮像信号を取得すると共に、

30

前記順次駆動を行う際に、複数の撮像フレームからなる単位周期のうちの少なくとも一部の撮像フレーム同士において、前記連結画素の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定する

撮像信号の取得方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、動画の撮影に好適な撮像装置および撮像信号の取得方法、ならびにそのような撮像装置を備えた撮像表示システムに関する。

40

【背景技術】

【0002】

放射線撮像装置（放射線読取装置）では、複数の画素（撮像素子）を有する撮像部において、入射した放射線（例えば、 $\alpha$ 線、 $\beta$ 線、 $\gamma$ 線、X線等）に基づく情報の読み取り（撮像）が行われるようになってきている（例えば、特許文献 1 参照）。このような放射線撮像装置を使用することにより、従来のような放射線写真フィルムを用いることなく、被写体の画像を観察することが可能となり、また、動画撮影および動画表示にも対応することが可能となっている。

【0003】

なお、この放射線撮像装置は、間接方式のものと直接方式のものとに大別される。間接

50

方式の放射線撮像装置では、入射した放射線を蛍光体膜（波長変換層）において可視光に波長変換させたのち、光電変換層において電気信号を発生させることにより、放射線に基づく撮像を行うようになっている。一方、直接方式の放射線撮像装置では、そのような波長変換層を用いずに、光電変換層において入射した放射線を直接電気信号に変換することにより、放射線に基づく撮像を行うようになっている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-282684号公報

【特許文献2】特開2009-290344号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、このような放射線撮像装置において、実際に動画撮影を行なうためには、例えば1秒当たり30枚程度以上の画像読取りを行うことが可能な感度と動作の高速性が要求される。特に、医療におけるX線診断を含む非破壊検査などでは、照射するX線の線量（被曝線量）をできるだけ少なくしたいという要求もあるため、更なる高感度化が要望されている。ただし、現状では、撮像駆動を担うトランジスタの駆動能力が不足していることなどから、実用的な動画撮影を実現するための高速動作を行うのは非常に困難となっている。

20

【0006】

そこで、例えば特許文献2に提案されている手法を参考にして、放射線撮像装置において、複数の画素をまとめて（一括して）読み出す手法を用いることが考えられる。具体的には、複数の画素のうちの隣接する2以上の画素からなる連結画素を、撮像信号の読み出し単位領域に設定するという手法である。これにより、例えば、読み出しスキャン方向（撮像時の順次駆動方向）に沿って2つの画素をまとめて読み出すようにすれば、その際の受光光量が2倍に増加するために高感度化を図ることが可能となる。また、スキャン速度（順次駆動の際の読み出し速度）も2倍になることから、高速動作も実現される。

【0007】

ところが、このようにして複数の画素をまとめて読み出す場合、その数（上記連結画素に含まれる画素の数）に応じて撮像画像の解像度が低下してしまうため、例えばその撮像画像を表示装置等に表示した際の画質が劣化してしまう。したがって、撮像時の高感度化（高速化）を図りつつ、撮像画像を表示した際の解像度低下を抑えることを可能とする手法の提案が望まれる。なお、これまで説明した問題は、上記した放射線撮像装置に限られることなく、他の方式の撮像装置においても広く一般に適用されるものである。

30

【0008】

本発明はかかる問題点に鑑みてなされたもので、その目的は、撮像時の高感度化を図りつつ、撮像画像を表示した際の解像度低下を抑えることが可能な撮像装置、撮像表示システムおよび撮像信号の取得方法を提供することにある。

【課題を解決するための手段】

40

【0009】

本発明の撮像装置は、複数の画素を有する撮像部と、各撮像フレームにおいて、複数の画素に対する順次駆動を行うことにより撮像信号を取得する駆動部とを備えたものである。この駆動部は、各撮像フレームにおいて、複数の画素のうちの隣接する2以上の画素からなる連結画素を、撮像信号の読み出し単位領域に設定しつつ順次駆動を行う際に、複数の撮像フレームからなる単位周期のうちの少なくとも一部の撮像フレーム同士において、連結画素の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定する。

【0010】

本発明の撮像表示システムは、上記本発明の撮像装置と、この撮像装置により得られた

50

撮像信号に基づく画像表示を行う表示装置とを備えたものである。

【0011】

本発明の撮像信号の取得方法は、各撮像フレームにおいて、撮像部における複数の画素のうち隣接する2以上の画素からなる連結画素を、撮像信号の読み出し単位領域に設定しつつ、複数の画素に対する順次駆動を行うことにより撮像信号を取得すると共に、上記順次駆動を行う際に、複数の撮像フレームからなる単位周期のうち少なくとも一部の撮像フレーム同士において、連結画素の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定するものである。

【0012】

本発明の撮像装置、撮像表示システムおよび撮像信号の取得方法では、各撮像フレームにおいて、複数の画素のうち隣接する2以上の画素からなる連結画素が撮像信号の読み出し単位領域に設定されつつ複数の画素に対する順次駆動が行われることにより、撮像信号が取得される。これにより、各画素が読み出し単位領域に設定されて順次駆動がなされる場合と比べ、各読み出し単位領域での受光光量が増加する。また、このような順次駆動を行う際に、複数の撮像フレームからなる単位周期のうち少なくとも一部の撮像フレーム同士において、連結画素の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定される。これにより、各撮像フレームの画像を順次表示してユーザが視認した際に、連結画素単位で読み出しがなされることに起因した撮像画像の解像度低下が、擬似的に抑えられる。

10

【発明の効果】

20

【0013】

本発明の撮像装置、撮像表示システムおよび撮像信号の取得方法によれば、各撮像フレームにおいて、上記連結画素を読み出し単位領域に設定しつつ複数の画素に対する順次駆動を行うようにしたので、各読み出し単位領域での受光光量を増加させることができる。また、このような順次駆動を行う際に、上記単位周期のうち少なくとも一部の撮像フレーム同士において、連結画素の画素パターンが一部の共通画素を含みつつ互いに異なることとなるように設定したので、各撮像フレームの画像を順次表示してユーザが視認した際に、撮像画像の解像度低下を擬似的に抑えることができる。よって、撮像時の高感度化（高速化）を図りつつ、撮像画像を表示した際の解像度低下を抑えることが可能となる。

【図面の簡単な説明】

30

【0014】

【図1】本発明の一実施の形態に係る撮像装置の全体構成例を表すブロック図である。

【図2】図1に示した撮像部の概略構成例を表す模式図である。

【図3】図1に示した画素の詳細構成例を列選択部と共に表す回路図である。

【図4】図1に示した撮像部における画素配列例を模式的に表す回路図である。

【図5】図1に示した列選択部の詳細構成例を表す図である。

【図6】実施の形態に係る静止画および動画の撮影モードの際の駆動波形の一例を表すタイミング図である。

【図7】実施の形態に係る静止画および動画の撮影モードの際の読み出し単位領域の一例を表す模式図である。

40

【図8】変形例1に係る撮像部における画素配列例を模式的に表す回路図である。

【図9】変形例1に係る動画の撮影モードの際の駆動波形の一例を表すタイミング図である。

【図10】変形例1に係る動画の撮影モードの際の読み出し単位領域の一例を表す模式図である。

【図11】変形例2～7に係る動画の撮影モードの際の読み出し単位領域の一例を表す模式図である。

【図12】変形例8に係る撮像部の概略構成例を表す模式図である。

【図13】図12に続く撮像部の概略構成例を表す模式図である。

【図14】図13に続く撮像部の概略構成例を表す模式図である。

50

- 【図 15】図 14 に続く撮像部の概略構成例を表す模式図である。  
 【図 16】変形例 8 に係る撮像部の他の概略構成例を表す模式図である。  
 【図 17】図 16 に続く撮像部の概略構成例を表す模式図である。  
 【図 18】変形例 9 ~ 11 に係る撮像部の概略構成例を表す模式図である。  
 【図 19】適用例に係る撮像表示システムの概略構成例を表す模式図である。  
 【図 20】列選択部の他の構成例を表す回路図である。  
 【図 21】図 20 に示した列選択部の詳細構成例を表す回路図である。  
 【発明を実施するための形態】

【0015】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。 10

1. 実施の形態（隣接する連結画素を一の方向に関して同じ位置に設定する例）
2. 変形例
  - 変形例 1（隣接する連結画素を一の方向に関して互い違いの位置に設定する例）
  - 変形例 2 ~ 8（連結画素の他の設定例）
  - 変形例 9 ~ 11（撮像部の他の構成例）
3. 適用例（実施の形態および各変形例の撮像装置を備えた撮像表示システムの例）
4. その他の変形例

【0016】

<実施の形態>

[撮像装置 1 の全体構成]

図 1 は、本発明の一実施の形態に係る撮像装置（撮像装置 1）の全体のブロック構成を表すものである。撮像装置 1 は、撮像光に基づいて被写体の情報を読み取る（被写体を撮像する）ものである。この撮像装置 1 は、撮像部 11、行走査部 13、A/D変換部 14、列走査部 15 およびシステム制御部 16 を備えている。これらのうち、行走査部 13、A/D変換部 14、列走査部 15 およびシステム制御部 16 が、本発明における「駆動部」の一具体例に対応する。 20

【0017】

（撮像部 11）

撮像部 11 は、入射した撮像光に応じて電気信号を発生する撮像領域である。この撮像部 11 には、入射した撮像光の光量に応じた電荷量の光電荷を発生して内部に蓄積する光電変換部（後述する光電変換素子 21）を有する画素（撮像画素，単位画素）20 が、行列状（マトリクス状）に 2 次元配置されている。なお、図 1 中に示したように、以下、撮像部 11 内における水平方向（行方向）を「H」方向とし、垂直方向（列方向）を「V」方向として説明する。 30

【0018】

図 2 は、この撮像部 11 の概略構成例を表したものである。撮像部 11 では、上記した画素 20 が行列状に配置されてなる光電変換層 111 が設けられている。この光電変換層 111 では、図中に示したように、入射した撮像光  $L_{in}$  に基づく情報の読み取りを行うようになっている。 40

【0019】

図 3 は、画素 20 の回路構成例を、後述する A/D変換部 14 内の列選択部 17 の一部と共に表したものである。また、図 4 は、撮像部 11 における画素配列例（ここでは、そのうちの V 方向に沿って延在する 4 つの画素 20A ~ 20D の配列例）を、回路図で模式的に表したものである。画素 20 には、例えば図 3 に示したように、1 つの光電変換素子 21 と、2 つのトランジスタ 22, 23 とが設けられている。この画素 20 にはまた、例えば図 3 および図 4 に示したように、行方向（H 方向）に沿って延在するリセット制御線  $L_{rst}$  および読み出し制御線  $L_{read}$  と、列方向（V 方向）に沿って延在する信号線  $L_{sig}$  とが接続されている。なお、図 4 では、画素 20A ~ 20D に対して個別に接続された読み 50

出し制御線をそれぞれ、L readA ~ L readDとして示すと共に、各画素20A ~ 20D内の回路構成を一部簡略化（一部省略）して示している。

【0020】

光電変換素子21は、例えばPIN（Positive Intrinsic Negative）型のフォトダイオードからなり、入射光（撮像光Lin）の光量に応じた電荷量の信号電荷を発生するようになっている。なお、この光電変換素子21のカソードは、蓄積ノードNに接続されている。

【0021】

トランジスタ22は、リセット制御線Lrstから供給されるリセット信号に応じてオン状態となることにより、上記した蓄積ノードNの電位を所定のリセット電圧Vrstにリセット（初期化）するトランジスタ（リセットトランジスタ）である。すなわち、このリセット電圧Vrstは、光電変換素子21からの入力電圧Vinをリセットする際に用いられる電圧である。トランジスタ23は、読み出し制御線Lreadから供給される行走査信号に応じてオン状態となることにより、光電変換素子21で発生した信号電荷（入力電圧Vin）を信号線Lsigへ出力するトランジスタである。

10

【0022】

これらのトランジスタ22, 23はそれぞれ、例えばNチャネル型の電界効果トランジスタ（FET）により構成されている。ただし、これらのトランジスタ22, 23における導電型の組み合わせは一例に過ぎず、上記した組み合わせに限られるものではない。これらのトランジスタ22, 23はまた、例えば、微結晶シリコンまたは多結晶シリコン等のシリコン系半導体を用いて構成されている。あるいは、酸化インジウムガリウム亜鉛（InGaZnO）または酸化亜鉛（ZnO）等の酸化物半導体を用いて構成してもよい。微結晶シリコン、多結晶シリコン（ポリシリコン）および酸化物半導体は、アモルファスシリコンに比べて移動度 $\mu$ が高いため、例えばトランジスタ23による信号の高速読み出しが可能になる。

20

【0023】

この画素20では、トランジスタ22のゲートがリセット制御線Lrstに接続され、ソースがリセット電圧Vrstとなるように接続され、ドレインが、光電変換素子21のカソードおよびトランジスタ23のドレイン（蓄積ノードN）に接続されている。光電変換素子21のアノードは、グランド（接地）に接続されている。トランジスタ23のゲートは読み出し制御線Lreadに接続され、ソースは信号線Lsigに接続されている。

30

【0024】

図1に示した行走査部13は、例えばシフトレジスタやアドレスデコーダ等によって構成されており、撮像部11内の各画素20を例えば行単位で駆動する画素駆動部である。このような行単位での駆動は、上記したリセット制御線Lrstおよび読み出し制御線Lreadを介して、上記したリセット信号および行走査信号をそれぞれ供給することによりなされる。

【0025】

A/D変換部14は、図1に示したように、複数（ここでは4つ）の信号線Lsigごとに1つ設けられた複数の列選択部17を有しており、信号線Lsigを介して入力した信号電圧Vsigに基づいてA/D変換（アナログ/デジタル変換）を行うものである。これにより、デジタル信号からなる出力データDout（撮像信号）が生成され、外部へ出力されるようになっている。

40

【0026】

各列選択部17は、例えば図3および図5に示したように、アンプ172、容量素子（コンデンサ）C1、スイッチSW、サンプルホールド（S/H）回路173、水平選択スイッチ174およびA/Dコンバータ175を有している。これらのうち、定電流源171、アンプ172、S/H回路173および水平選択スイッチ174はそれぞれ、図5に示したように、信号線Lsigごとに1つずつ設けられている。一方、A/Dコンバータ175は、列選択部17全体として1つ設けられている。アンプ172は、入力端子が信号

50

線 Lsigの一端に接続されており、容量素子 C 1 およびスイッチ S W 1 と共に積分回路が形成されている。換言すると、このアンプ 1 7 2 を用いてチャージアンプ回路が形成されている。S / H 回路 1 7 3 は、アンプ 1 7 2 と水平選択スイッチ 1 7 4 との間に配置されており、アンプ 1 7 2 からの出力電圧を一時的に保持しておくための回路である。水平選択スイッチ 1 7 4 は、列走査部 1 5 による走査駆動に従って、各 S / H 回路 1 7 3 と A / D コンバータ 1 7 5 との間を接続または遮断するためのスイッチである。A / D コンバータ 1 7 5 は、水平選択スイッチ 1 7 4 を介して入力された S / H 回路 1 7 3 からの出力電圧に対して A / D 変換を行うことにより、上記した出力データ D out を生成して出力するものである。

#### 【 0 0 2 7 】

列走査部 1 5 は、例えばシフトレジスタやアドレスデコーダ等によって構成されており、上記した列選択部 1 7 内の各水平選択スイッチ 1 7 4 を走査しつつ順番に駆動するものである。この列走査部 1 5 による選択走査により、信号線 Lsig の各々を通して伝送される各画素 2 0 の信号（上記した出力データ D out）が順番に出力されるようになっている。

#### 【 0 0 2 8 】

システム制御部 1 6 は、上記した行走査部 1 3、A / D 変換部 1 4 および列走査部 1 5 の動作を制御するものである。具体的には、システム制御部 1 6 は、各種のタイミング信号を生成するタイミングジェネレータを有しており、このタイミングジェネレータにおいて生成される各種のタイミング信号を基に、行走査部 1 3、A / D 変換部 1 4 および列走査部 1 5 の駆動制御を行う。このようにして、システム制御部 1 6 の制御に基づいて、行走査部 1 3、A / D 変換部 1 4 および列走査部 1 5 がそれぞれ撮像部 1 1 内の複数の画素 2 0 に対する撮像駆動（後述する順次駆動）を行うことにより、撮像部 1 1 から出力データ D out（撮像信号）が取得されるようになっている。なお、このようなシステム制御部 1 6 による駆動制御手法の詳細については、後述する。

#### 【 0 0 2 9 】

##### [ 撮像装置 1 の作用・効果 ]

##### ( 1 . 基本動作 )

この撮像装置 1 では、図 2 に示したように撮像光 L in が撮像部 1 1 へ入射すると、光電変換層 1 1 1（図 3 に示した各画素 2 0 内の光電変換素子 2 1）では、この撮像光 L in が信号電荷に変換（光電変換）される。この光電変換によって発生した電荷により、蓄積ノード N では蓄積ノード容量に応じた電圧変化が生じる。具体的には、蓄積ノード容量を C s、発生した電荷を q とすると、蓄積ノード N では  $(q / C s)$  の分だけ電圧が低下する。このような電圧変化に応じて、トランジスタ 2 3 のドレインには入力電圧 V in（光電変換素子 2 1 で発生した信号電荷）が印加される。このトランジスタ 2 3 へ供給される入力電圧 V in は、読み出し制御線 L read から供給される行走査信号に応じてトランジスタ 2 3 がオン状態になると、その電荷が信号線 L sig へ出力される（読み出される）。

#### 【 0 0 3 0 】

このようにして読み出された信号は、信号線 L sig を介して複数（ここでは 4 つ）の画素列ごとに、A / D 変換部 1 4 内の列選択部 1 7 へ入力される。列選択部 1 7 では、各信号線 L sig からアンプ 1 7 2 を介して入力される信号電圧 V sig ごとに A / D 変換を行い、デジタル信号からなる出力データ D out（撮像信号）を生成する。このようにして、各列選択部 1 7 から出力データ D out が順番に出力され、外部へ伝送される。

#### 【 0 0 3 1 】

##### ( 2 . 静止画および動画の撮影モードについて )

ところで、このような撮像装置では一般に、静止画および動画の撮影の双方を行うことが可能となっている。そこで、本実施の形態の撮像装置 1 においても、図 6 および図 7 を参照して以下説明するように、静止画撮影モードと動画撮影モードとの 2 つの撮影モードを、随時切り換えて使い分けることが考えられる。

#### 【 0 0 3 2 】

なお、図6(A)~(C)中に示した各読み出し制御線L readA~L readDに供給される行走査信号では、ハイ(「H」)状態の期間において、信号線L sigから出力データDoutが読み出される一方、ロー(「L」)状態の期間において、信号線L sigから出力データDoutが読み出されないことを意味している。また、図6(A)~(C)中に示した符号Thは、1水平期間(1H期間)を表している。これらの意味については、以下の他の例においても同様である。

#### 【0033】

具体的には、例えば図6(A)および図7(A)に示したように、静止画撮影モードの際には、読み出し速度をそれほど高速化する必要がないことから、各画素20が、出力データDout(撮像信号)の読み出し単位領域に設定されている。換言すると、システム制御部16は、各画素20を出力データDoutの読み出し単位領域に設定しつつ、複数の画素20の順次駆動(ここではV方向を読み出しスキャン方向とする順次駆動)が行われるように、行走査部13、A/D変換部14および列走査部15の駆動制御を行う。これにより、画素20単位での解像度の高い撮像画像が得られるため、その静止画像を表示装置等に表示した際に高画質化が図られることになる。

#### 【0034】

一方、動画撮影モードの際に、例えば図6(B)および図7(B)中の左図に示した動画撮影モード(「動画撮影モード1」とする)、あるいは、図6(C)および図7(B)中の右図に示した動画撮影モード(「動画撮影モード2」とする)を用いることが考えられる。すなわち、動画撮影モードの際には、上記した静止画撮影モードのときと比べて読み出し速度の高速化が求められることから、複数の画素20をまとめて(一括して)読み出すという手法である。換言すると、システム制御部16は、例えば図7(B)に示したように、複数の画素20のうちの隣接する2以上の画素20からなる連結画素30を、出力データDout(撮像信号)の読み出し単位領域に設定しつつ、複数の画素20の順次駆動がなされるように駆動制御を行う。なお、図7(B)中に示した連結画素30は、図示の簡略化のため、撮像部11全体のうちの一部の領域についてのみ代表して示しており、以下説明する他の例についても同様である。

#### 【0035】

これにより、例えばこれらの動画撮影モード1,2のように、読み出しスキャン方向(ここではV方向)に沿って2つの画素20をまとめて読み出すようにすれば、各読み出し単位領域(各連結画素30)における受光光量が2倍に増加するため、高感度化を図ることが可能となる。また、スキャン速度(順次駆動の際の読み出し速度)も2倍になることから、高速動作も実現される。

#### 【0036】

ところが、これらの動画撮影モード1または動画撮影モード2のように、複数の画素20をまとめて読み出す場合、上記のように高感度化(高速化)が図られるものの、以下の問題が生じてしまう。すなわち、連結画素30に含まれる画素20の数に応じて撮像画像の解像度が低下してしまう(例えば連結画素30に含まれる画素20の数が2つの場合、解像度が1/2に低下してしまう)ため、例えばその撮像画像を表示装置等に表示した際に、画質が劣化してしまうことになる。

#### 【0037】

##### (3. 本実施の形態の動画撮影モード)

そこで本実施の形態では、動画撮影モードの際に、システム制御部16が以下のようにして、行走査部13、A/D変換部14および列走査部15の駆動制御を行うようになっている。具体的には、システム制御部16は、各撮像フレームにおいて、上記したように連結画素30を読み出し単位領域に設定しつつ順次駆動を行う際に、複数の撮像フレームからなる単位周期のうち少なくとも一部の撮像フレーム同士において、連結画素30の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定する。

#### 【0038】

具体的には、例えば図7(B)中の矢印P1で示したように、上記した動画撮影モード

10

20

30

40

50

1と動画撮影モード2とが、例えば撮像フレームの奇数フレームと偶数フレームとの間で交互に繰り返されるように設定する。これにより、上記したように、複数の撮像フレームからなる単位周期のうち少なくとも一部の撮像フレーム同士（ここでは単位周期のうちの連続する前後の撮像フレーム同士）において、連結画素30の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定している。なお、図7（B）中の連結画素30内において斜線で示した画素20は、上記した共通画素（ここでは前後の撮像フレーム同士における連結画素30間での共通画素）を示しており、以下説明する他の例においても同様である。

#### 【0039】

また、特に本実施の形態では、システム制御部16は、例えば図7（B）に示したように、各連結画素30が、撮像部11内の一方向（ここではV方向）に沿って2以上（ここでは2つ）の画素20が連結する画素パターンになるように設定している。また、それと共に、システム制御部16は、例えば図7（B）に示したように、他の方向（ここではH方向）に沿って隣接する連結画素30同士が、上記一方向（ここではV方向）に関して互いに同じ位置となるように設定している。そして、ここでは、システム制御部16は、例えば図7（B）に示したように、少なくとも一部の撮像フレーム間（ここでは連続する前後の撮像フレーム間）において、各連結画素30が、一方向（ここではV方向）に沿って同じ向き（ここでは図中の下向き）で変位する画素パターンとなるように設定している。

10

#### 【0040】

このようにして本実施の形態では、各撮像フレームにおいて、複数の画素20のうちの隣接する2以上の画素20からなる連結画素30が出力データDout（撮像信号）の読み出し単位領域に設定されつつ複数の画素20に対する順次駆動が行われることにより、出力データDoutが取得される。これにより、各画素20が読み出し単位領域に設定されて順次駆動がなされる場合（例えば、上記した静止画撮影モードのとき）と比べ、各読み出し単位領域（各連結画素30）での受光光量が増加する。

20

#### 【0041】

また、このような順次駆動を行う際に、複数の撮像フレームからなる単位周期のうち少なくとも一部の撮像フレーム同士（ここでは連続する前後の撮像フレーム同士）において、連結画素30の画素パターンが、一部の共通画素を含みつつ互いに異なることとなるように設定される。これにより、各撮像フレームの画像を表示装置等に順次表示してユーザが視認した際に、例えばテレビジョン受像機（TV装置）におけるインターレース効果のような作用により、連結画素30単位で読み出しがなされることに起因した撮像画像の解像度低下が、擬似的に抑えられる。すなわち、本実施の形態の撮像装置1において取得された出力データDoutに基づく撮像画像を、例えばインターレース信号を表示可能な表示装置において表示することにより、見かけ上、撮像画像（動画像）の解像度低下を抑えることができる。具体的には、図7（B）に示した例では、V方向に2つの画素20を連結した読み出し単位領域を設定したことに起因したV方向での解像度低下（解像度が1/2に低下）が、擬似的には解消される（見かけ上、V方向については元の画素20単位の解像度が得られる）。

30

40

#### 【0042】

以上のように本実施の形態では、各撮像フレームにおいて、上記連結画素30を読み出し単位領域に設定しつつ複数の画素20に対する順次駆動を行うようにしたので、各読み出し単位領域での受光光量を増加させることができる。また、このような順次駆動を行う際に、上記単位周期のうち少なくとも一部の撮像フレーム同士において、連結画素30の画素パターンが一部の共通画素を含みつつ互いに異なることとなるように設定したので、各撮像フレームの画像を順次表示してユーザが視認した際に、撮像画像の解像度低下を擬似的に抑えることができる。よって、例えば動画撮影モードの際に、撮像時の高感度化を図りつつ、撮像画像を表示した際の解像度低下を抑える（高画質化を図る）ことが可能となる。

50

## 【 0 0 4 3 】

また、上記のように撮像時の高感度化を図ることができるため、画素 20 単位で読み出しを行う場合（例えば上記した静止画撮影モードのとき）と撮像光 Lin（例えば放射線）の強度が同一なのであれば、露光時間を 1 / 2 に短縮することができる。よって、撮像間隔を短く設定することができ、高速動作（高速な動画撮影動作）を実現することが可能となる。一方、逆に、画素 20 単位で読み出しを行う場合と同一の露光時間に設定したときには、撮像光 Lin の強度（例えば、一度に照射する放射線の量）を減らすことができるため、特に放射線として X 線を使用した際の被曝線量を低減し、健康への害を低減することが可能となる。

## 【 0 0 4 4 】

更に、本実施の形態では特に、上記したように他の方向（ここでは H 方向）に沿って隣接する連結画素 30 同士が、上記一の方向（ここでは V 方向）に関して互いに同じ位置となるように設定したので、後述する変形例 1 と比べ、簡単な構成で実現することができる。具体的には、例えば図 7（B）に示した順次駆動を行う際に、例えば図 4 に示したように、簡易な回路および配線の構成（例えば、各読み出し制御線 L read A ~ L read D が、H 方向に沿った各画素 20 間で共通化された構成）で実現することができる。

## 【 0 0 4 5 】

加えて、近年実用化されつつある、複数の撮像フレームの画像を用いて解像度を上げる（一般に、超解像技術と呼ばれる）手法では、撮像系が撮像フレーム間で移動することにより、1 枚の画像のときと比べて高解像度の画像を得るようにしている。これに対して本実施の形態では、連結画素 30 の画素パターンが一部の共通画素を含みつつ互いに異なることとなるように設定することにより、撮像系を移動させた場合と等価な効果を得ることができる。そのため、本実施の形態の手法は、解像度を補間する技術との親和性が良いと言える。また、移動する量についても、動画時に撮像する画素単位の数分の 1 と規定することができるため、解像度補間がより容易になる。

## 【 0 0 4 6 】

< 変形例 >

続いて、上記実施の形態の変形例（変形例 1 ~ 11）について説明する。なお、実施の形態における構成要素と同一のものには同一の符号を付し、適宜説明を省略する。

## 【 0 0 4 7 】

[ 変形例 1 ]

図 8 は、変形例 1 に係る撮像部 11 における画素配列例を回路図で模式的に表したものである。また、図 9 は、変形例 1 に係る動画撮影モードの際の駆動波形の一例をタイミング図で表したものであり、図 10 は、変形例 1 に係る動画撮影モードの際の読み出し単位領域（連結画素 30）の一例を模式的に表したものである。

## 【 0 0 4 8 】

なお、図 8 および図 9 では、4 つの画素 20 A 1 ~ 20 D 1 に対して個別に接続された読み出し制御線をそれぞれ、L read A 1 ~ L read D 1 と示すと共に、4 つの画素 20 A 2 ~ 20 D 2 に対して個別に接続された読み出し制御線をそれぞれ、L read A 2 ~ L read D 2 と示している。また、画素 20 A 1 ~ 20 D 1 に対して共通接続された信号線を L sig 1 と示すと共に、画素 20 A 2 ~ 20 D 2 に対して共通接続された信号線を L sig 2 と示している。そして、図 8 では図 4 と同様に、各画素 20 A 1 ~ 20 D 1 , 20 A 2 ~ 20 D 2 内の回路構成を一部簡略化（一部省略）して示している。

## 【 0 0 4 9 】

本変形例の撮像部 11 では、図 8 に示したように、上記実施の形態とは異なり、H 方向に沿って互いに隣接する画素 20 A 1 ~ 20 D 1 と画素 20 A 2 ~ 20 D 2 との間で、読み出し制御線が共通化されていない。すなわち、ここでは、信号線 L sig 1 が接続対象である V 方向に沿った 4 つの画素 20 A 1 ~ 20 D 1 にはそれぞれ、読み出し制御線 L read A 1 ~ L read D 1 が接続されている。一方、信号線 L sig 2 が接続対象である V 方向に沿った 4 つの画素 20 A 2 ~ 20 D 2 にはそれぞれ、読み出し制御線 L read A 2 ~ L read D

10

20

30

40

50

2が接続されている。

【0050】

このような構成により本変形例の動画撮影モードでは、例えば図9(A)、(B)および図10に示したように、以下のようにして連結画素30の画素パターンを設定している。すなわち、例えば図10中の矢印P2で示したように、システム制御部16はまず、上記実施の形態と同様に、各連結画素30が、撮像部11内の一の方向(ここではV方向)に沿って2以上(ここでは2つ)の画素20が連結する画素パターンになるように設定している。また、システム制御部16は、それと共に上記実施の形態とは異なり、他の方向(ここではH方向)に沿って隣接する連結画素30同士が、上記一の方向(ここではV方向)に関して互いに違いの位置となるように設定している。

10

【0051】

これにより本変形例では、連結画素30の画素パターンについて、上記実施の形態と比べてより等方的な画素パターンとなるため、解像度低下をより効果的に抑えることができ、撮像画像を表示する際の擬似的な(見かけ上の)画質向上効果を更に高めることが可能となる。具体的には、この例では、V方向に加えてH方向についても、元の画素20単位での解像度を得ることが可能となる。

【0052】

[変形例2~7]

図11(A)~(F)はそれぞれ、変形例2~7に係る動画撮影モードの際の読み出し単位領域(連結画素30)の一例を模式的に表したものである。なお、これらの変形例では、第1~第3フレームの3つの撮像フレーム、または第1~第4フレームの4つの撮像フレームが、単位周期として設定されているものとする。

20

【0053】

まず、図11(A)に示した変形例2に係る動画撮影モードでは、システム制御部16は、各連結画素30が、撮像部11内の一の方向(ここではH方向)に沿って2以上(ここでは2つ)の画素20が連結する画素パターンになるように設定している。また、それと共に、システム制御部16は、他の方向(ここではV方向)に沿って隣接する連結画素30同士が、上記一の方向(ここではH方向)に関して互いに同じ位置となるように設定している。そして、システム制御部16は、少なくとも一部の撮像フレーム間(ここでは連続する前後の撮像フレーム間)において、各連結画素30が、一の方向(ここではH方向)に沿って同じ向き(ここでは図中の右向き)で変位する画素パターンとなるように設定している。すなわち、この変形例2では、上記実施の形態と比べてH方向とV方向とが逆の関係となっており、連結画素30についての他の画素パターンは同様となっている。したがって、本変形例では、H方向に2つの画素20を連結した読み出し単位領域を設定したことに起因したH方向での解像度低下(解像度が1/2に低下)を、擬似的に解消することができる(見かけ上、H方向については元の画素20単位の解像度が得られる)。

30

【0054】

図11(B)に示した変形例3に係る動画撮影モードでは、上記実施の形態とは異なり、システム制御部16は以下のようにして連結画素30の画素パターンを設定している。すなわち、各連結画素30について、撮像部11内の一の方向(例えばV方向)に沿って2以上の画素20が連結する画素パターンと、他の方向(例えばH方向)に沿って2以上の画素20が連結する画素パターンとを、少なくとも一部の撮像フレーム間で周期的に設定している。具体的には、ここでは、V方向に沿って2つの画素20が連結する画素パターンと、H方向に沿って2つの画素20が連結する画素パターンとが、奇数フレームと偶数フレームとの間で交互に存在することとなるように設定している。これにより本変形例では、上記実施の形態と比べ、H方向およびV方向について、より均等に解像度を向上させることが可能となる。

40

【0055】

図11(C)に示した変形例4に係る動画撮影モードでは、システム制御部16は、各連結画素30が、撮像部11内の一の方向(ここではV方向)に沿って2以上(ここでは

50

3つ)の画素20が連結する画素パターンになるように設定している。また、それと共に、システム制御部16は、他の方向(ここではH方向)に沿って隣接する連結画素30同士が、上記一方向(ここではV方向)に関して互いに同じ位置となるように設定している。そして、システム制御部16は、少なくとも一部の撮像フレーム間(ここでは連続する前後の撮像フレーム間)において、各連結画素30が、一方向(ここではV方向)に沿って同じ向き(ここでは図中の下向き)で変位する画素パターンとなるように設定している。すなわち、この変形例4では、上記実施の形態と比べ、連結画素30内に含まれる画素の数が2つから3つに変更しており、連結画素30についての他の画素パターンは同様となっている。したがって、本変形例では、V方向に3つの画素20を連結した読み出し単位領域を設定したことに起因したV方向での解像度低下(解像度が1/3に低下)を、擬似的に解消することができる(見かけ上、V方向については元の画素20単位の解像度が得られる)。

10

#### 【0056】

図11(D)に示した変形例5に係る動画撮影モードでは、上記実施の形態とは異なり、システム制御部16は以下のようにして連結画素30の画素パターンを設定している。まず、システム制御部16は、各撮像フレームにおいて、撮像部11内の一方向および他の方向の双方(ここではH方向、V方向の双方)に沿ってそれぞれ2つ以上(ここではそれぞれ2つ)の画素20が連結する画素パターン(ここではL字状の画素パターン)となるように設定している。そして、システム制御部16は、少なくとも一部の撮像フレーム間(ここでは連続する前後の撮像フレーム間)において、各連結画素30が、撮像部11内で回転移動(ここでは図中の右回りの回転移動)する画素パターンとなるように設定している。これにより本変形例では、上記実施の形態と比べ、H方向およびV方向について、より均等に解像度を向上させることが可能となる。

20

#### 【0057】

図11(E)に示した変形例6に係る動画撮影モードでは、システム制御部16は、各連結画素30が、撮像部11内の一方向(ここではV方向)に沿って2以上(ここでは4つ)の画素20が連結する画素パターンになるように設定している。また、それと共に、システム制御部16は、他の方向(ここではH方向)に沿って隣接する連結画素30同士が、上記一方向(ここではV方向)に関して互いに同じ位置となるように設定している。ただし、上記実施の形態とは異なり、システム制御部16は、少なくとも一部の撮像フレーム間(ここでは連続する前後の撮像フレーム間)において、各連結画素30が、一方向(ここではV方向)に沿って双方向(ここでは、図中の下向きおよび上向き)で変位する画素パターンとなるように設定している。すなわち、この変形例6では、上記実施の形態と比べ、連結画素30内に含まれる画素の数が2つから4つに変更していると共に、各連結画素30が方向項に変位する画素パターンとなっており、連結画素30についての他の画素パターンは同様となっている。

30

#### 【0058】

図11(F)に示した変形例7に係る動画撮影モードでは、システム制御部16は、各連結画素30が、撮像部11内の一方向(ここではV方向)に沿って2以上(ここでは3つ)の画素20が連結する画素パターンになるように設定している。また、それと共に、システム制御部16は、他の方向(ここではH方向)に沿って隣接する連結画素30同士が、上記一方向(ここではV方向)に関して互いに同じ位置となるように設定している。ただし、本変形例では上記変形例6と同様に、システム制御部16は、少なくとも一部の撮像フレーム間(ここでは連続する前後の撮像フレーム間)において、各連結画素30が、一方向(ここではV方向)に沿って双方向(ここでは、図中の下向きおよび上向き)で変位する画素パターンとなるように設定している。また、本変形例では、上記実施の形態および変形例1~6とは異なり、単位周期のうち連続する一部の撮像フレーム同士において、連結画素30の画素パターンが共通画素を含まないように設定されている。具体的には、第1フレームと第2フレームとの間で、各連結画素30の画素パターン同士が共通画素を含まないように設定されている。このように、場合によっては、連続する一

40

50

部の撮像フレーム同士において各連結画素30同士が共通画素を含まないようにしてもよいが、共通画素を含むようにしたほうが、解像度低下を擬似的に抑える効果が高くなると言える。

【0059】

これらの変形例2~7で示したように、単位周期のうちの少なくとも一部の撮像フレーム同士において、連結画素30の画素パターンが一部の共通画素を含みつつ互いに異なることとなるように設定しさえすれば、連結画素30の画素パターンは任意に設定することが可能である。

【0060】

[変形例8]

図12~図15はそれぞれ、変形例8に係る動画撮影モードの際の読み出し単位領域(連結画素30)の一例を模式的に表したものである。これらの図12~図15では、行走査部13によって、隣接する2つの読み出し制御線Lreadを同時選択すると共に、列選択部17によって、隣接する2つの信号線Lsigから信号を一括読み出し(まとめて読み出し)するようにしている。これにより、ここでは $2 \times 2 = 4$ つの画素20によって各連結画素30が形成されている。また、図12~図14は、第1フレームにおける信号読み出しの一例を時系列に沿って示しており、図15は、その後の第2フレームにおける信号読み出しの一例を示している。なお、図12~図15では、説明の簡略化のため、一部の図示を省略している。

10

【0061】

また、図16および図17はそれぞれ、変形例8に係る動画撮影モードの際の読み出し単位領域(連結画素30)の他の例を模式的に表したものである。これらの図16,図17では、行走査部13によって、隣接する3つの読み出し制御線Lreadを同時選択すると共に、列選択部17によって、隣接する3つの信号線Lsigから信号を一括読み出し(まとめて読み出し)するようにしている。これにより、ここでは $3 \times 3 = 9$ つの画素20によって各連結画素30が形成されている。また、図16(A),(B)および図17(A),(B)はそれぞれ、第1~第4フレームにおける信号読み出しの一例を時系列に沿って示しており、ここでは第4フレームにおいて、第1フレームと同じ連結画素30の配置となっている。なお、図16,図17においても、説明の簡略化のため、一部の図示を省略している。

20

30

【0062】

図12~図17に示した本変形例では、読み出し制御線Lreadの選択タイミングごとに、異なる信号線Lsigの組同士をまとめて信号の読み出しを行っている。これにより、ここではH方向における連結画素30同士の重心座標が変化することになり、複数フレームにおける時間積分によって擬似的に画素解像度を向上させることが可能となる。

【0063】

[変形例9~11]

図18(A)~(C)はそれぞれ、変形例9~11に係る撮像部(撮像部11A~11C)の概略構成例を模式的に表したものである。

【0064】

まず、図18(A)に示した変形例9に係る撮像部11Aは、上記実施の形態の撮像部11における光電変換層111の代わりに、撮像素子112および縮小光学系113を有している。撮像素子112は、撮像光Linを検出して出力データDout(撮像信号)を取得する素子である。このような撮像素子112は、例えば、CCD(Charge-Coupled Devices)やCMOS(Complementary Metal-Oxide Semiconductor)等のイメージングセンサを用いて構成することが可能である。縮小光学系113は、撮像素子112の受光面に配設されており、例えばマイクロレンズアレイなどからなる。このような構成により、本変形例の撮像部11Aにおいても上記実施の形態の撮像部11と同様に、入射した撮像光Linに基づく情報の読み取りを行うことが可能となっている。

40

【0065】

50

一方、図18(B)に示した変形例10に係る撮像部11Bは、上記実施の形態で説明した光電変換層111に加え、波長変換層114を更に有している。具体的には、光電変換層111上(撮像部11Bの受光側)に、波長変換層114が設けられている。また、図18(C)に示した変形例11に係る撮像部11Cは、上記変形例8で説明した撮像素子112および縮小光学系113に加え、波長変換層114を更に有している。具体的には、縮小光学系113上(撮像部11Cの受光側)に、波長変換層114が設けられている。

#### 【0066】

波長変換層114は、放射線Rrad(線, 線, 線, X線等)を、光電変換層111または撮像素子112の感度域に波長変換するものであり、これにより光電変換層111および撮像素子112では、この放射線Rradに基づく情報を読み取ることが可能となっている。この波長変換層114は、例えばX線などの放射線を可視光に変換する蛍光体(例えば、シンチレータ)からなる。このような波長変換層114は、例えば光電変換層111または縮小光学系113の上部に、有機平坦化膜、スピンオンガラス材料等からなる平坦化膜を形成し、その上部に蛍光体膜をCsI、NaI、CaF<sub>2</sub>等によって形成することにより得られる。

10

#### 【0067】

このような構成の撮像部11B, 11Cを備えた変形例10, 11に係る撮像装置では、撮像部11B, 11Cが、入射した放射線Rradに応じて電気信号を発生するものとなっており、放射線撮像装置として構成されている。このような放射線撮像装置は、例えば医療機器(Digital Radiography等のX線撮像装置)や、空港等で用いられる携帯物検査用X線撮影装置、工業用X線撮像装置(例えば、コンテナ内の危険物等の検査や、鞆等の中身の検査を行う装置)などに適用することが可能である。

20

#### 【0068】

<適用例>

続いて、上記実施の形態および各変形例(変形例1~11)に係る撮像装置の撮像表示システムへの適用例について説明する。

#### 【0069】

図19は、適用例に係る撮像表示システム(撮像表示システム5)の概略構成例を模式的に表したものである。この撮像表示システム5は、上記実施の形態等に係る撮像部11(11A~11C)等を有する撮像装置1と、画像処理部52と、表示装置4とを備えており、この例では放射線を用いた撮像表示システムとして構成されている。

30

#### 【0070】

画像処理部52は、撮像装置1から出力される出力データDout(撮像信号)に対して所定の画像処理を施すことにより、画像データD1を生成するものである。表示装置4は、画像処理部52において生成された画像データD1に基づく画像表示を、所定のモニタ画面40上で行うものである。

#### 【0071】

このような構成からなる撮像表示システム5では、撮像装置1(ここでは放射線撮像装置)が、放射線源(例えばX線源)51から被写体50に向けて照射された放射線に基づき、被写体50の画像データDoutを取得し、画像処理部52へ出力する。画像処理部52は、入力された画像データDoutに対して上記した所定の画像処理を施し、その画像処理後の画像データ(表示データ)D1を表示装置4へ出力する。表示装置4は、入力された画像データD1に基づいて、モニタ画面40上に画像情報(撮像画像)を表示する。

40

#### 【0072】

このように、本適用例の撮像表示システム5では、撮像装置1において被写体50の画像を電気信号として取得可能であるため、取得した電気信号を表示装置4へ伝送することで、画像表示を行うことができる。すなわち、従来のような放射線写真フィルムを用いることなく、被写体50の画像を観察することが可能となり、また、動画撮影および動画表示にも対応することが可能となる。

50

## 【 0 0 7 3 】

なお、本適用例では、撮像装置 1 が放射線撮像装置として構成されており、放射線を用いた撮像表示システムとなっている場合を例に挙げて説明したが、本発明の撮像表示システムは、他の方式の撮像装置を用いたものにも適用することが可能である。

## 【 0 0 7 4 】

< その他の変形例 >

以上、実施の形態、変形例および適用例を挙げて本発明を説明したが、本発明はこれらの実施の形態等に限定されず、種々の変形が可能である。

## 【 0 0 7 5 】

例えば、撮像部における画素の回路構成は、上記実施の形態等で説明したもの（画素 20 の回路構成）には限られず、他の回路構成であってもよい。すなわち、例えば、光電変換素子 21 のアノードが蓄積ノード N に接続されていると共に、カソードが電源 VDD に接続されているようにしてもよい。また、例えば画素内に、所定のソースフォロワ回路が設けられているようにしてもよい。更に、列選択部の回路構成は、図 3 および図 5 に示したもの（列選択部 17）には限られず、例えば図 20 および図 21 に示した列選択部 17A のように、アンプ 172 および定電流源 171 を含む回路構成であってもよい。

10

## 【 0 0 7 6 】

また、上記実施の形態等では、主に連結画素 30（読み出し単位領域）内に 2～4 つの画素 20 が含まれている場合について説明したが、連結画素 30（読み出し単位領域）内に 5 つ以上の画素 20 が含まれているようにしてもよい。

20

## 【 0 0 7 7 】

更に、上記実施の形態等では、主に動画撮影のときに連結画素 30 を用いた順次駆動を行う場合について説明したが、場合によっては、動画撮影以外のときに連結画素 30 を用いた順次駆動を行うようにしてもよい。

## 【 0 0 7 8 】

加えて、上記実施の形態等で説明した撮像部 17、行走査部 13、A/D 変換部 14（列選択部 17）および列走査部 15 はそれぞれ、同一基板上に形成されているようにしてもよい。具体的には、例えば低温多結晶シリコン（Si）などの多結晶半導体を用いることにより、これらの回路部分におけるスイッチ等も同一基板上に形成することができるため、例えば外部のシステム制御部 16 からの制御信号に基づいて同一基板上における駆動動作が可能となる。

30

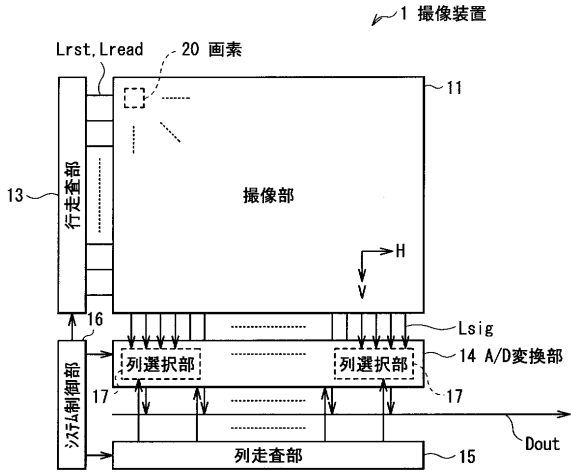
## 【 符号の説明 】

## 【 0 0 7 9 】

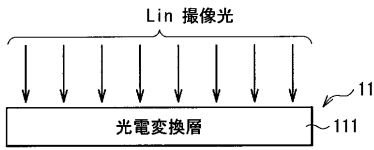
1 ... 撮像装置、11, 11A～11D ... 撮像部、111 ... 光電変換層、112 ... 撮像素子、113 ... 縮小光学系、114 ... 波長変換層、13 ... 行走査部、14 ... A/D 変換部、15 ... 列選択部、16 ... システム制御部、17, 17A ... 列選択部、171 ... 定電流源、172 ... アンプ、173 ... S/H 回路、174 ... 水平選択スイッチ、175 ... A/D コンバータ、20, 20A～20D, 20A1～20D1, 20A2～20D2 ... 画素（撮像画素）、21 ... 光電変換素子、22, 23 ... トランジスタ、30 ... 連結画素（読み出し単位領域）、4 ... 表示装置、40 ... モニタ画面、5 ... 撮像表示システム、50 ... 被写体、51 ... 放射線源、52 ... 画像処理部、VSS ... 負電源、Vrst ... リセット電圧、Vin ... 入力電圧、Vsig ... 信号電圧、Lrst ... リセット制御線、Lread, LreadA～LreadD, LreadA1～LreadD1, LreadA2～LreadD2 ... 読み出し制御線、Lsig, Lsig1, Lsig2 ... 信号線、Dout ... 出力データ（撮像信号）、D1 ... 撮像信号、N ... 蓄積ノード、C1 ... 容量素子、SW ... スイッチ、Lin ... 撮像光、Rrad ... 放射線、Th ... 1 水平期間。

40

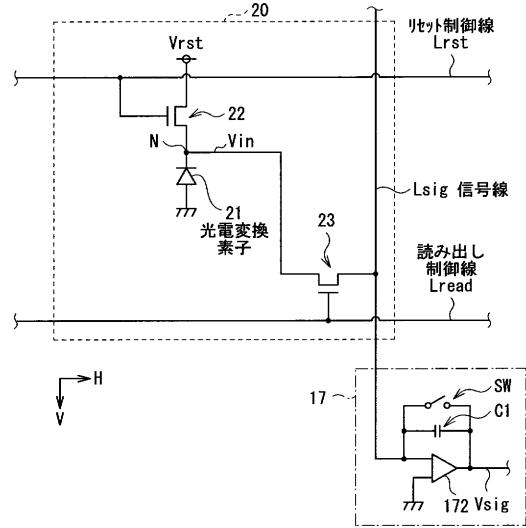
【 図 1 】



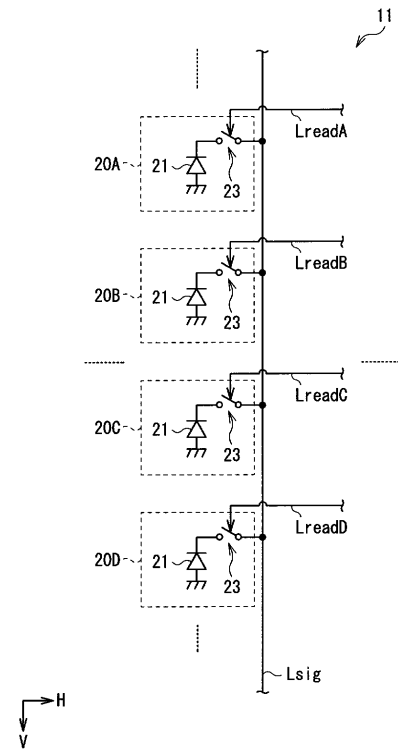
【 図 2 】



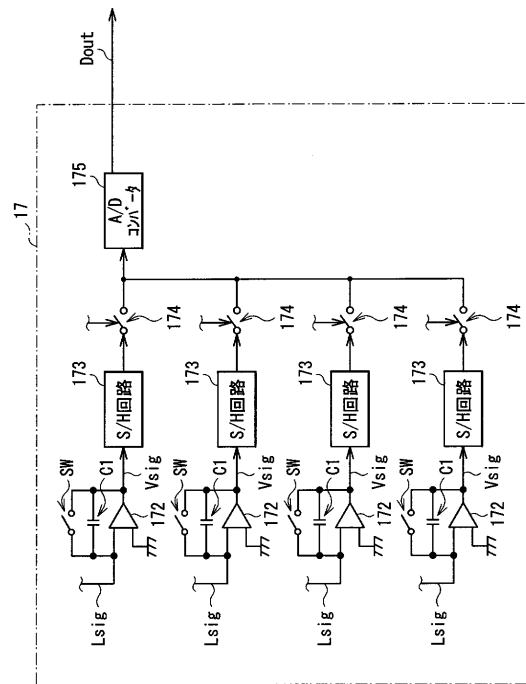
【 図 3 】



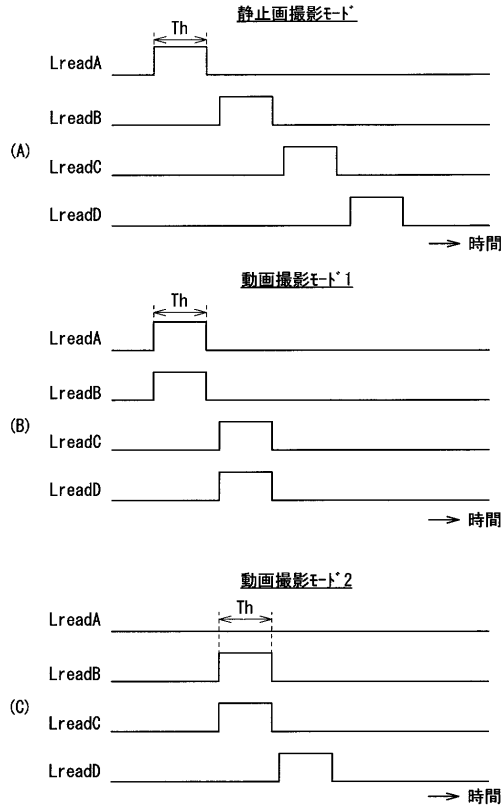
【 図 4 】



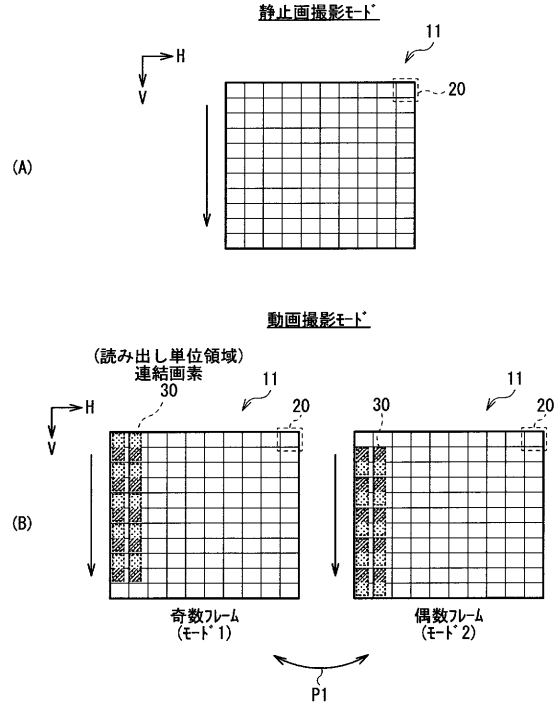
【 図 5 】



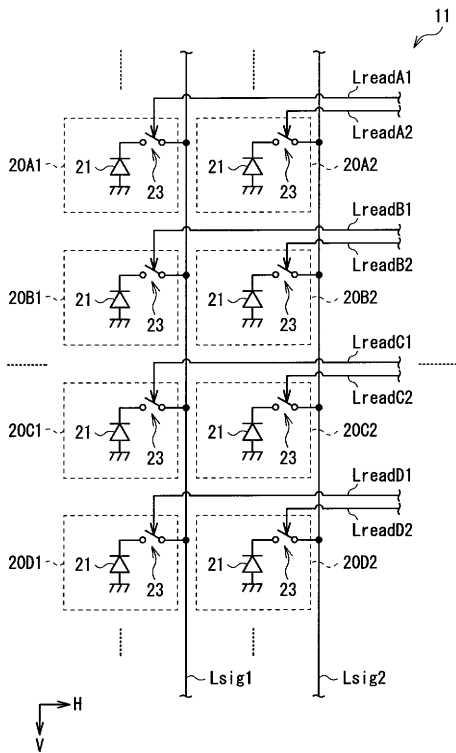
【 図 6 】



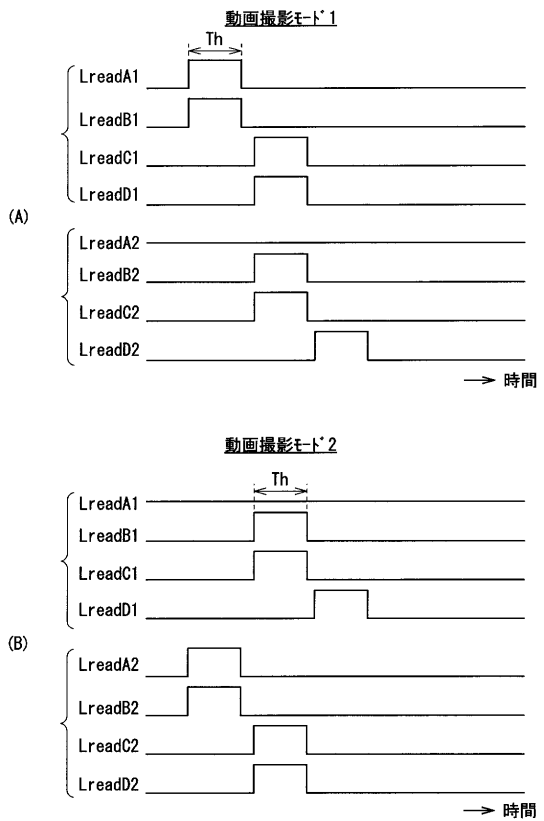
【 図 7 】



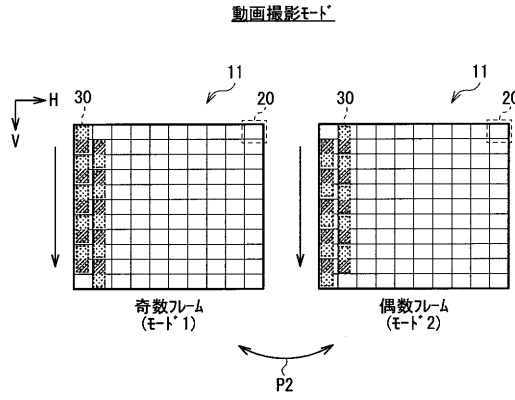
【 図 8 】



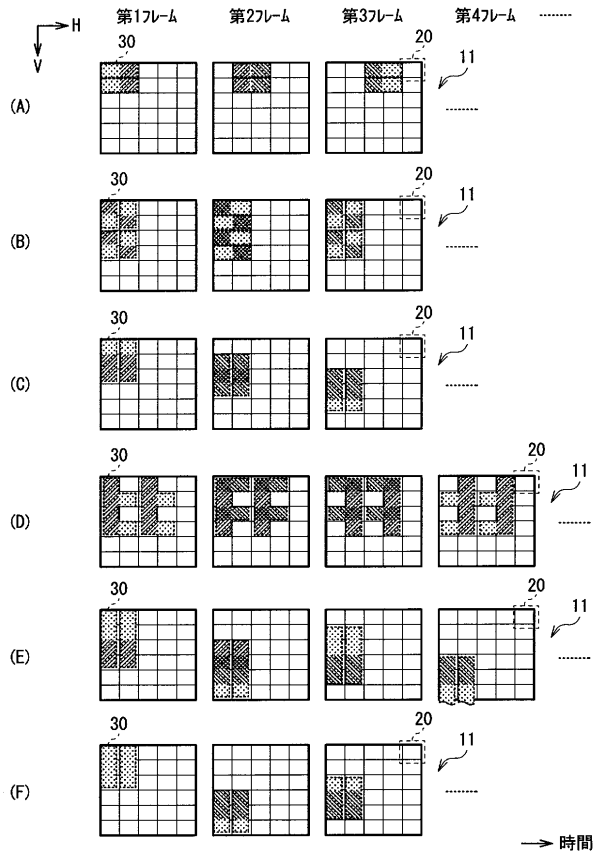
【 図 9 】



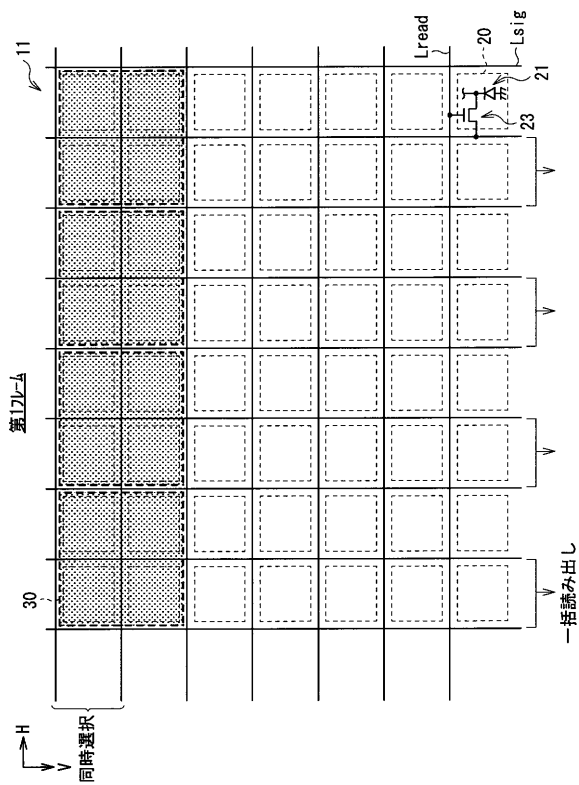
【図10】



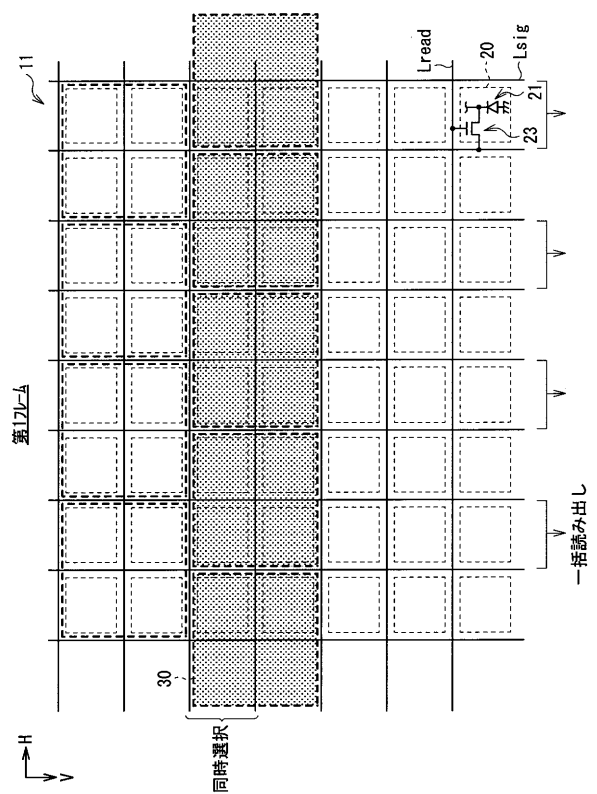
【図11】



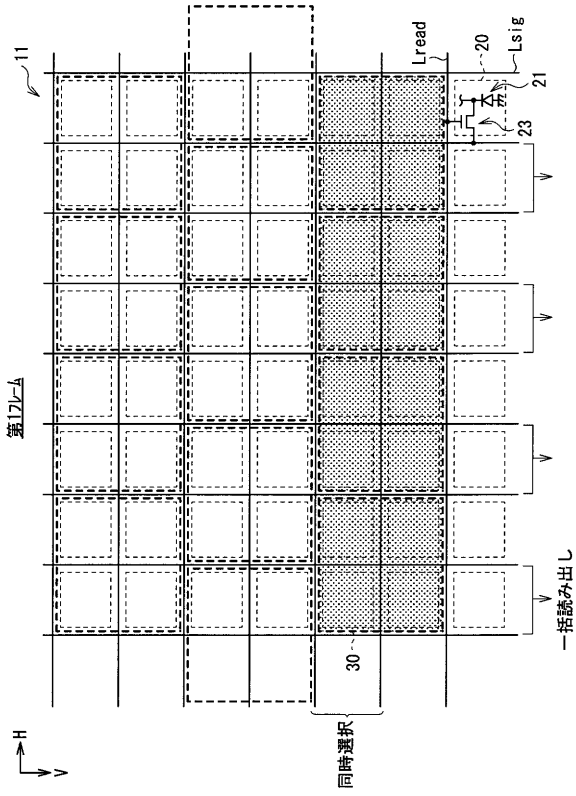
【図12】



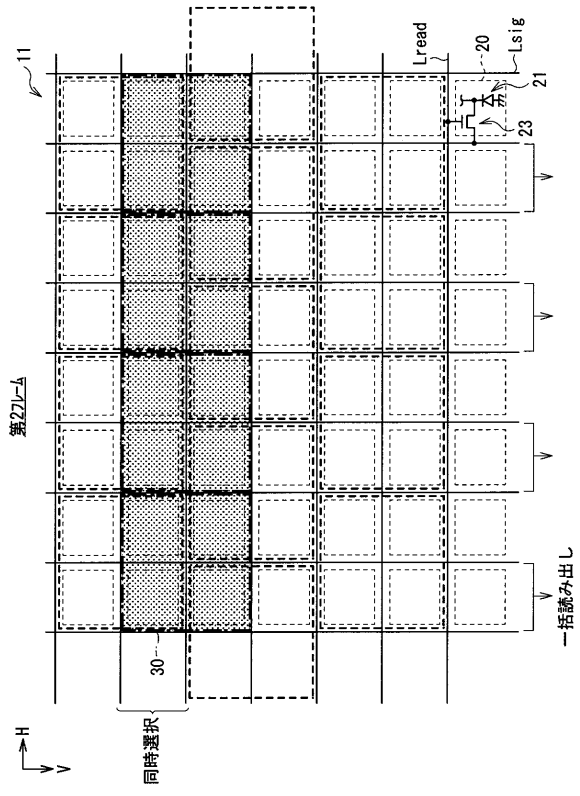
【図13】



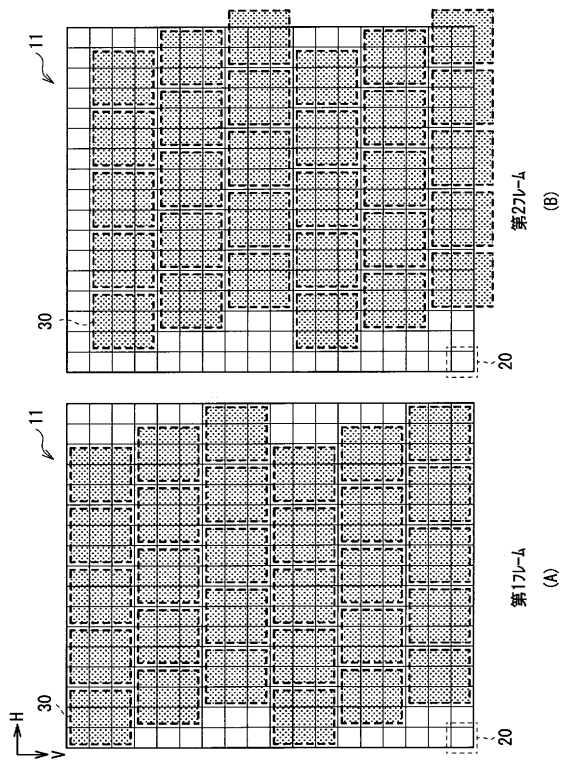
【 図 1 4 】



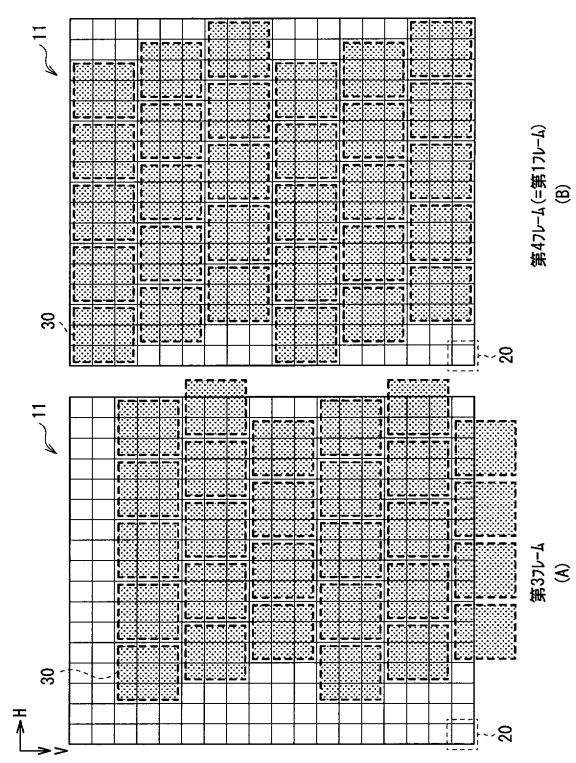
【 図 1 5 】



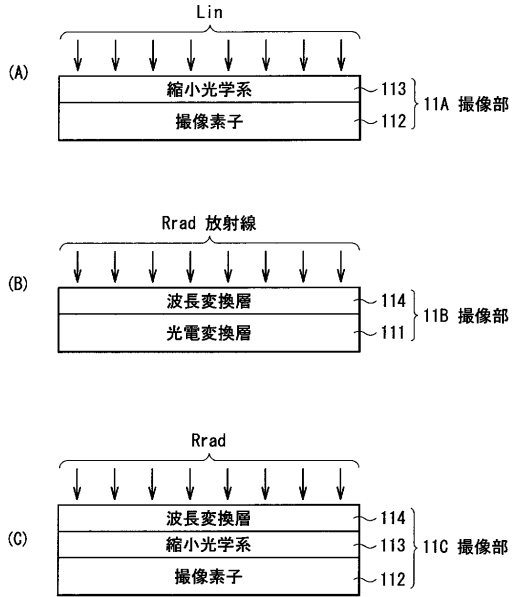
【 図 1 6 】



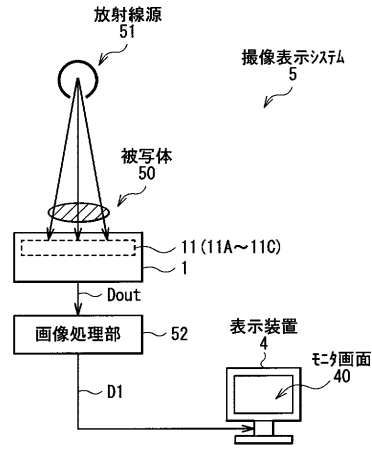
【 図 1 7 】



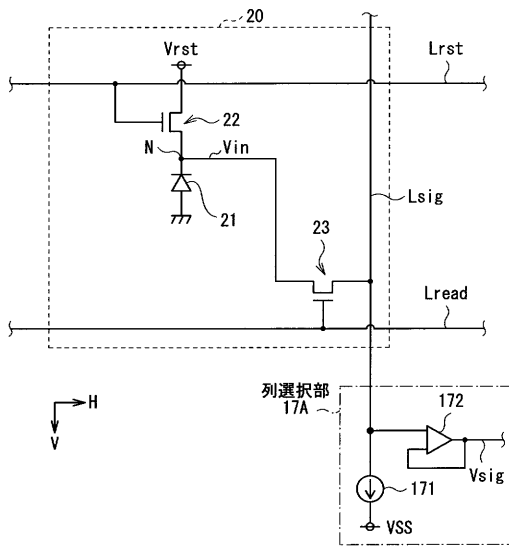
【 図 1 8 】



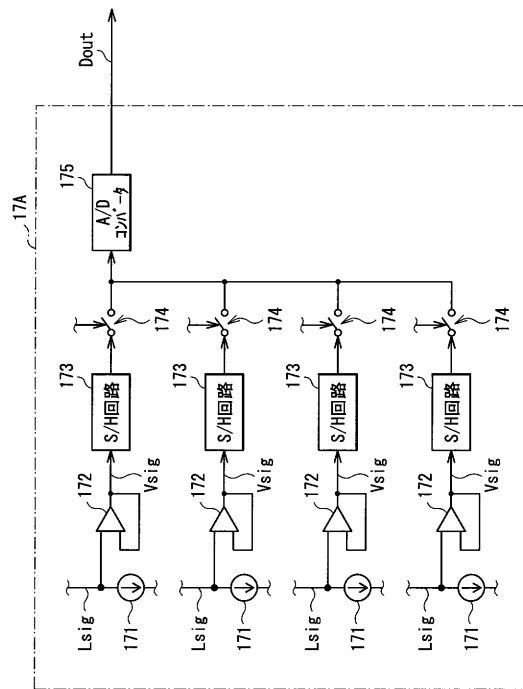
【 図 1 9 】



【 図 2 0 】



【 図 2 1 】



---

フロントページの続き

- (72)発明者 千田 みちる  
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 山田 泰弘  
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 田中 勉  
東京都港区港南1丁目7番1号 ソニー株式会社内
- Fターム(参考) 5C024 AX11 CX37 CX41 GX09 HX60 JX11 JX15