

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01L 23/48

H01L 25/07



# [12] 发明专利说明书

专利号 ZL 99120350. X

[45] 授权公告日 2005 年 8 月 31 日

[11] 授权公告号 CN 1217409C

[22] 申请日 1999. 9. 22 [21] 申请号 99120350. X

[30] 优先权

[32] 1998. 9. 22 [33] DE [31] 19843309. 3

[71] 专利权人 ABB 瑞士有限公司

地址 瑞士巴登

[72] 发明人 T·朗 H·-R·策勒

审查员 张 苗

[74] 专利代理机构 中国专利代理(香港)有限公司

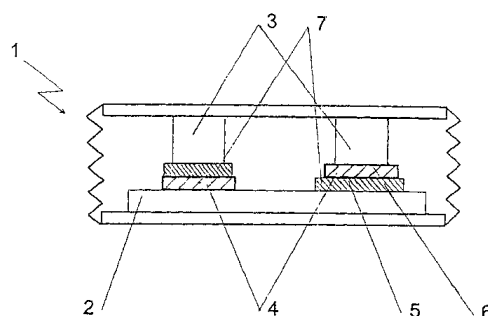
代理人 马铁良 张志醒

权利要求书 2 页 说明书 4 页 附图 1 页

[54] 发明名称 防短路的绝缘栅极双极晶体管模块

[57] 摘要

一种通过压力接触的 IGBT 模块，它包括许多并联在一起的单独的芯片(4)，其中还有一种层(7)，该层使得短路很容易就能稳定。该层(7)可以为一种薄片，一种涂料或一种焊料成份，它与半导体芯片(4)的主电极(5, 6)保持接触。典型地，该层(7)包含有银，且同半导体材料组成一种低共熔混合物，其熔点低于两种伙伴材料的熔点。



ISSN 1008-4274

1. 一种功率半导体模块，该功率半导体模块具有模块外壳（1），在所述模块外壳（1）中包括衬底（2）和至少两个半导体芯片（4），每一半导体芯片（4）具有接触支柱（3）和两个主电极（5，6），

5 第一个主电极（5）与衬底（2）保持电接触，而第二个主电极（6）则与接触支柱（3）保持电接触，

在一个主电极（5，6）与衬底（2）或接触支柱（3）之间提供一种导电层（7），

其特征在于，

10 所述半导体模块包括用于确保在一个半导体芯片（4）损坏的情况下使该所述半导体芯片（4）的两个主电极（5，6）之间稳定短路的装置，

所述装置包括损坏的半导体芯片（4）的导电层（7），导电层（7）包含一种材料，该材料与半导体芯片（4）的材料一起组成一种化合物或合金，其熔点低于半导体芯片（4）的材料的熔点。

15 2. 根据权利要求 1 的功率半导体模块，其特征在于，导电层（7）为一种薄片或一种涂料。

3. 根据权利要求 2 的功率半导体模块，其特征在于，通过加压形成在衬底（2）与半导体芯片（4）之间的连接或半导体芯片（4）与接  
20 触支柱（3）之间的连接。

4. 根据权利要求 1 的功率半导体模块，其特征在于，导电层（7）为一种焊料层。

5. 根据权利要求 2 或 4 的功率半导体模块，其特征在于，导电层（7）的厚度至少为半导体芯片（4）厚度的一半。

25 6. 根据权利要求 5 的功率半导体模块，其特征在于，在导电层（7）中与半导体材料组成低共熔混合物的元素的比例按体积至少占 10%。

7. 根据权利要求 6 的功率半导体模块，其特征在于，半导体材料为硅，且导电层（7）的材料包含有铝、银、金、铜或镁或这些元素的化合物。

30 8. 根据权利要求 7 的功率半导体模块，其特征在于，半导体芯片（4）为一个 IGBT 或一个二极管。

---

9. 根据权利要求 8 的功率半导体模块, 其特征在于, 外壳 (1) 在包围半导体芯片 (4) 时并不是气密的。

## 防短路的绝缘栅极双极晶体管模块

### 技术领域

本发明涉及功率电子领域。本发明涉及一种高功率半导体模块，  
5 具体地讲，为一种 IGBT（绝缘栅极双极晶体管）模块。

### 背景技术

事实表明，在通过压力接触的晶闸管中，出现故障后将会导致短路。该短路在大片芯片表面上将维持很长一段时间。倘若在一组串接的晶闸管中加上冗余晶闸管，那么在关断阶段中就由剩余完好的晶闸管来承受电压，晶闸管组也可继续运行。故障晶闸管随后就在设计的  
10 维护工作过程中被替换。

在晶闸管模块中，半导体硅通过机械、电的方式接于两块钼板之间。硅的熔点为 1420℃，钼的熔点比它高，而硅钼金属间化合物的熔点则更高。因此，在故障过程中，硅首先局部熔化，当电流流过时，  
15 在半导体的整个厚度上由熔化硅形成一种导电渠。该故障区域可能扩散和/或移动，但只影响芯片面积的一小部分。在气密封闭的外壳内，熔化的硅不会氧化，但会与钼反应形成一种粉末。该过程将持续到所有硅被耗完，而且可能延续好些年。

与晶闸管半导体元件相反，IGBT 芯片在制作时不是一种大面积单元，通常情况下，在 IGBT 模块中布有大量单个的小面积芯片，它们彼此绝缘且依次排列。譬如，专利 EP 0499707B1 中就公布了这样一种模块。  
20

已经发现，通过压力实现接触的 IGBT 模块不能产生上述稳定的短路。这首先得归因于单个芯片的面积太小，而且硅的体积也太小，在这种情况下短路假稳态过程仅持续几个小时。此外，外壳经常是故意做成不气密的，熔化硅便会同氧气发生反应而形成绝缘  $\text{SiO}_2$ 。故障芯片中如果没有任何稳定的短路通路，很可能发生以下最糟的情形。假使模块中剩余的芯片及开关动作依旧完好，它们在关断过程中就要承受电压。这时迫使电流流过故障芯片，在电压高达完好的芯片的其击穿电压是，该电流就会形成功率密度极高的等离子体。结果是整个模块全被破毁。  
25  
30

### 发明内容

为此，本发明的目的就是提供一种功率半导体模块，它由单个小面积的芯片组成，而且当某个芯片发生短路时不会导致整个模块失灵。对于上述该种元件，可由一种功率半导体模块技术方案得以实现。该功率半导体模块具有模块外壳（1）。在所述模块外壳（1）中包括衬底（2）和至少两个半导体芯片（4），每一半导体芯片（4）具有接触支柱（3）和两个主电极（5，6），其中，第一个主电极（5）与衬底（2）保持电接触，而第二个主电极（6）则与接触支柱（3）保持电接触，在一个主电极（5，6）与衬底（2）或接触支柱（3）之间提供一种导电层（7），其特征在于，所述半导体模块包括用于确保在一个半导体芯片（4）损坏的情况下使该所述半导体芯片（4）的两个主电极（5，6）之间稳定短路的装置，所述装置包括损坏的半导体芯片（4）的导电层（7），导电层（7）包含一种材料，该材料与半导体芯片（4）的材料一起组成一种化合物或合金，其熔点低于半导体芯片（4）的材料熔点。

发明的核心在于，硅半导体的一个或两个主电极直接与一层接触，该层由一种合适的材料组成，例如银。该层材料必须与硅形成一种低共熔混合物。短路时，整个层状结构受到加热，一旦达到低共熔混合物的熔点后，在该层与硅的接触面上便开始形成一种导电熔体。然后该区域扩散到半导体的整个厚度，由此形成一种金属导电渠。

根据发明，在受损过程中，遭侵害的硅半导体芯片其主电极之间将形成一种金属导电渠，使得短路很容易就变得稳定。该导电渠只限制在芯片面积上的一部分，但传送全部的额定电流，由此杜绝了其它硅也产生发热现象。该导电渠中的金属导电熔体或相应的硅银固体化合物其熔点都必须低于纯硅的熔点。

#### 附图说明

附图 1 示出了本发明的一种功率半导体模块剖面图。图形的尺寸比例不是实际的。

#### 具体实施方式

附图 1 以剖面图形式示出了本发明的一种高功率半导体模块优选实施范例。在共同外壳 1 中，许多单个的半导体芯片（4）彼此绝缘且呈依次排列，附图 1 中只画出了两只单个的芯片。这些芯片并联电连接，而大电流所需的有源半导体结就是通过这种方式由许多单个的面

组成的。附图 1 没有示出用于驱动该半导体器件的常规焊接的栅极连接。

5 半导体芯片 4 在其下面及上面各有一种金属化的主电极 5、6，它们与金属接触面保持电接触。芯片装在导电的衬底 2 上，每个芯片正上方装有一个接触支柱 3。另外还有薄片或板片，这在图中没有画出，它们的热膨胀与硅是相匹配的，一方面，该种薄片或板片可用在第一主电极 5 和衬底 2 之间，另一方面还用在第二主电极 6 和接触支柱 3 之间。这些薄片或板片由诸如钼、铜或钼铜复合物等材料制成。

10 在第一种实施方案中，只有通过给外壳 1 的端面施加压力才能产生足够的电接触。在该情形下，接触支柱 3 压到第二个主电极 6 上，从而接触到芯片 4。因此本方案不需要焊料。根据本发明，层 7 位于主电极 5、6 中的一个与其相邻的金属接触面之间。依照本发明，层 7 也可紧贴于两个主电极之后。利用一种合适的材料薄片极易制成发明中的层 7，或者把层 7 作为一种涂料施加在主电极上，优选地，层 7 含有 Ag 材料。通常，发明中层 7 的厚度在选择时应大于半导体 4 厚度的一半。较薄的涂层不足以形成一种连续的导电渠。

20 在第二种实施方案中，接触不只是由压力产生，主电极 5、6 与金属接触面之间带有焊料层，目的是产生一种粘接材料结。焊料层可与第一个主电极 5、6 接触，而发明的另一种层 7 可与相反的主电极 6、5 保持接触。此外，焊料层也可以直接与发明的层 7 相接触，在这种情形下，相反各侧可选择为靠压力或是焊接方式接触。还有一种非常有优势的实施方案，其中焊料层与发明的层 7 是一样的。在此情况下，焊料中至少含有一种成份，它能与硅形成低共熔混合物。

25 对硅半导体芯片来说，银是一种合适的低共熔伙伴。银硅合金的熔点（低共熔点）为 835℃，其中按原子量计银为 11%，因此该熔点远远低于纯硅的熔点。利用银进行实验，产生的是可再生稳定短路，每个芯片（芯片面积为 12×12mm）额定载流量可高达 1500A，时间超过 1000 小时。当然，也可以采用金、铜、镁、铝等材料，但由于铝可能被氧化，所以将它优选地做在气密的外壳内。总之，如果选用不同的  
30 半导体材料，便可具体采用其它材料。

低共熔伙伴无需为纯净物形式，但它可以是化合物或合金的一部分，如一种含银的焊料。这种化合物的熔点远远低于低共熔混合物的

熔点。低共熔伙伴的体积至少应占化合物或合金的 10%。

对于上述所有实施方案，其损坏过程情形如下：首先，损坏过程是在一只单个芯片内发生短路，随后全部额定电流流经该芯片。包含半导体芯片 4，电极 5、6 以及发明层 7 在内的多层结构受到加热，一旦温度达到低共熔点，就会产生一种含硅的熔体。倘使发明涂层足够厚，从接触面开始，在整个芯片上就会形成一种由熔体组成的导电渠。电流由该导电渠进行传送，从而防止了多层结构加热至纯硅熔点。

上述解释没有讲述半导体芯片本身的特性和内部结构。如果模块代表一种 IGBT 模块的话，则内部结构就相应代表 IGBT 或二极管的内部结构，当然，发明也可适用于其它小面积半导体元件。

显然，根据上述教导，可有本发明的各种修改和变型。因此，应该理解，在所附权利要求的范围内，在此明确地描述以外的内容也可以实施本发明。

#### 符号清单

15

1. 外壳
2. 衬底
3. 接触支柱
4. 半导体芯片
- 5, 6 主电极
7. 层

20

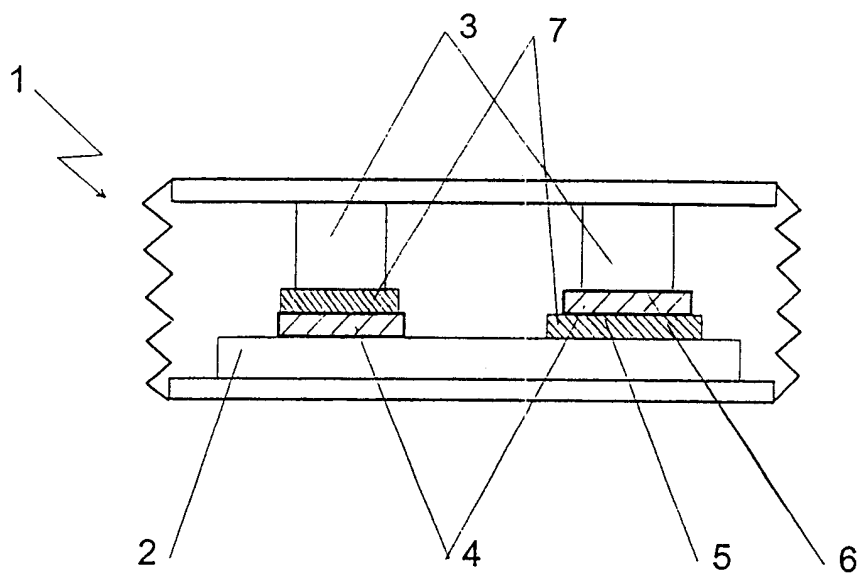


图 1