(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2003 年11 月6 日 (06.11.2003)

PCT

(10) 国際公開番号
WO 03/092177 A1

(51) 国際特許分類[7]: H04B 1/10

(21) 国際出願番号: PCT/JP03/05262

(22) 国際出願日: 2003 年4 月24 日 (24.04.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2002-126989 2002 年4 月26 日 (26.04.2002) JP

(71) 出願人 (米国を除く全ての指定国について): 新潟精密株式会社 (NIIGATA SEIMITSU CO., LTD.) [JP/JP]; 〒943-0834 新潟県 上越市 西城町２丁目５番１３号 Niigata (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 烏谷 宗宏 (KARASUDANI,Munehiro) [JP/JP]; 〒105-0012 東京都 港区 芝大門１丁目１６番３号 芝大門１１６ビル７Ｆ 新潟精密株式会社内 Tokyo (JP).

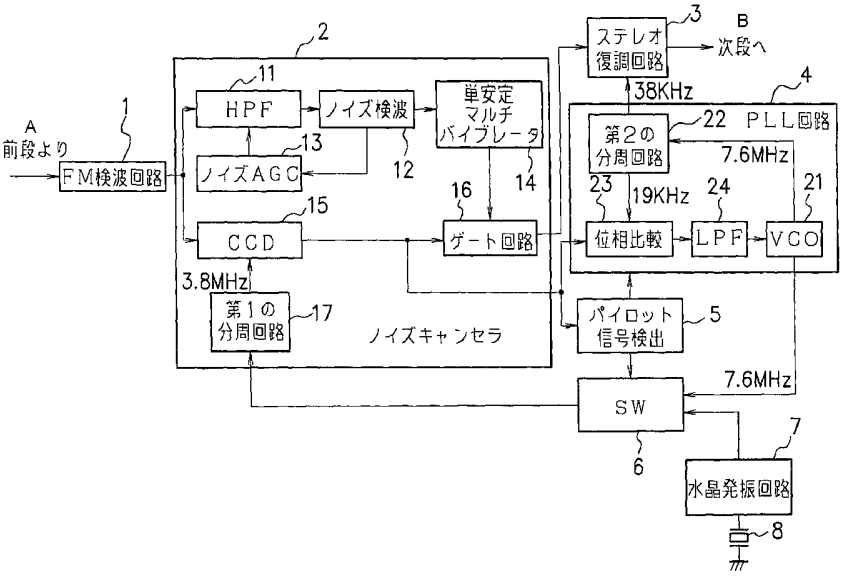
(74) 代理人: 橘 和之 (TACHIBANA,Kazuyuki); 〒350-1136 埼玉県 川越市 大字下新河岸８７番地６４ Saitama (JP).

(81) 指定国 (国内): CN, JP, KR, US.

[続葉有]

(54) Title: RADIO RECEIVER

(54) 発明の名称: ラジオ受信機



A...FROM A PRECEDING STAGE
1...FM DETECTION CIRCUIT
12..NOISE DETECTION
14...MONOSTABLE MULTI-VIBRATOR
13...NOISE AGC
16...GATE CIRCUIT
17...FIRST DIVIDER CIRCUIT
2...NOISE CANCELLER
3...STEREO DEMODULATION CIRCUIT
B...TO NEXT STAGE
4...PLL CIRCUIT
22...SECOND DIVIDER CIRCUIT
23...PHASE COMPARISON
5...PILOT SIGNAL DETECTION
7...CRYSTAL OSCILLATION CIRCUIT

(57) **Abstract:** A radio receiver includes a noise canceller (2) for removing a pulse noise from a composite signal from an FM detection circuit (1), a stereo demodulation circuit (3) for demodulating a stereo signal from the output signal of the noise canceller (2), and a VCO (21) for outputting a clock signal as an origin of a clock signal used in the stereo demodulation circuit (3). A clock signal used in a CCD (15) of the noise canceller (2) is generated according to a clock signal output from the VCO (21), so as to synchronize the phase of the signal used in the CCD (15) with the phase of the clock signal used in the stereo demodulation circuit (3), thereby suppressing generation of a beat signal in the output of the stereo demodulation circuit (3).

(57) 要約: ＦＭ検波回路１からのコンポジット信号中に含まれるパルスノイズを除去するノイズキャンセラ２と、ノイズキャンセラ２の出力信号からステレオ信号を復調するステレオ復調回路３と、ステレオ復調回路３に使用するクロック信号の元となるクロック信号を出力するＶＣＯ２１とを備え、ノイズキャンセラ２内のＣＣＤ１５に使用するクロック信号を、ＶＣＯ２１より出力されるクロック信号に基づいて生成するようにすることにより、ＣＣＤ１５に使用するクロック信号と、ステレオ復調回路３に使用するクロック信号との位相を合わせて

[続葉有]

WO 03/092177 A1

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

同期をとり、これによってステレオ復調回路３の出力におけるビート信号の発生を抑制することができるようにする。

明　細　書

ラジオ受信機

技術分野

本発明はラジオ受信機に関し、特に、中間周波信号をＦＭ検波して得られるコンポジット信号中に含まれるパルスノイズを、ゲートを開閉制御することによって除去するノイズキャンセラの機能を備えたラジオ受信機に用いて好適なものである。

背景技術

一般に、ＦＭラジオ受信機ではノイズに対して各種の対策が講じられ、音質向上が図られている。以下、従来のＦＭラジオ受信機の一般的な構成について説明する。図１は、従来のＦＭラジオ受信機の全体構成を示す図である。図１に示すＦＭラジオ受信機１００は、アンテナ１０１、高周波増幅回路１０２、周波数変換回路１０３、ＰＬＬ（Phase Locked Loop）回路１０４、中間周波増幅回路１０５、ＦＭ検波回路１０６、ノイズキャンセラ１０７、ステレオ復調回路１０８、オーディオ調整回路１０９、パワーアンプ１１０、スピーカ１１１、分周回路１１２、水晶発振回路１１３、水晶振動子１１４、分周回路１１５、電圧制御発振器（ＶＣＯ）１１６を含んで構成されている。

高周波増幅回路１０２は、アンテナ１０１から入力される放送信号に対して高周波増幅を行い、増幅後の放送信号を出力する。周波数変換回路１０３は、高周波増幅回路１０２から出力される増幅後の放送信号と、ＰＬＬ回路１０４から出力される所定周波数の発振信号とを混合することにより、放送信号の周波数を変換した中間周波信号を出力する。Ｆ

M放送を受信するラジオ受信機では、受信したい所望の放送信号が周波数変換回路１０３に入力されたときに、この信号にＰＬＬ回路１０４から出力される所定周波数の発振信号を混合することにより、１０．７ＭＨｚの中間周波信号に変換する。

上述のＰＬＬ回路１０４は、局部発振信号を出力するＶＣＯ、当該局部発振信号の周波数を分周する分周器、基準発振信号を出力する基準発振器、分周器からの出力信号と基準発振器からの出力信号との位相を比較する位相比較器、位相比較器とＶＣＯとの間に接続されるローパスフィルタ（ＬＰＦ）を含んで構成されている（何れも図示せず）。ＶＣＯに関して言うと、ＦＭ放送等の高周波の放送信号を受信するラジオ受信機においては、高周波信号の発振に適したＬＣ発振器がＶＣＯとして用いられる。

中間周波増幅回路１０５は、周波数変換回路１０３から出力される中間周波信号の決められた帯域成分を増幅する。ＦＭ検波回路１０６は、中間周波増幅回路１０５から出力される増幅後の中間周波信号に対して検波処理を行ってコンポジット信号を出力する。ノイズキャンセラ１０７は、ＦＭ検波回路１０６から出力されるコンポジット信号中に含まれるパルス状のノイズを除去し、ノイズ除去後の信号をステレオ復調回路１０８に出力する。

上述のノイズキャンセラ１０７は、ＦＭ検波回路１０６より出力されるコンポジット信号からパルスノイズを検出するノイズ検波回路、パルスノイズが検出されたときに単一のパルス信号を出力する単安定マルチバイブレータ、ＦＭ検波回路１０６より出力されるコンポジット信号を所定時間だけ遅延させるための遅延回路、単安定マルチバイブレータからパルス信号が出力されたときに、遅延回路からの出力信号をステレオ復調回路１０８に通さないように遮断状態となるゲート回路を含んで構

成されている。

従来、ノイズキャンセラ１０７の遅延回路としては、コンデンサと抵抗とを用いたＣＲ型のローパスフィルタが多く用いられてきた。最近では、ノイズキャンセラ１０７のローパスフィルタとして、ＣＣＤ（Condenser Coupled Device）等によるデジタル遅延回路を用いたものも提案されている。ＣＣＤによるデジタル遅延回路を用いる場合、その動作基準となるクロック信号を外部から供給する必要がある。このクロック信号は、分周回路１１２、水晶発振回路１１３、水晶振動子１１４によって生成する。すなわち、水晶振動子１１４によって定まる周波数の発振信号を水晶発振回路１１３から出力し、その発振信号を分周回路１１２で分周することにより、ＣＣＤに対して適当な遅延量を設定するために必要な周波数のクロック信号を生成する。

ステレオ復調回路１０８は、ノイズキャンセラ１０７より出力されるパルスノイズ除去後のコンポジット信号からＬ信号とＲ信号を復調する。このステレオ復調回路１０８は、外部から供給される所定周波数のクロック信号に従ってスイッチング動作し、ノイズキャンセラ１０７からの出力信号を左チャネル（Ｌ）と右チャネル（Ｒ）のステレオ信号に分離して出力する。このステレオ復調回路１０８で使用するクロック信号は、分周回路１１５やＶＣＯ１１６を含んで構成されたＰＬＬ回路によって生成される。

オーディオ調整回路１０９は、ステレオ復調回路１０８から出力されるＬ信号とＲ信号の音量や音質を調整する。具体的には、オーディオ調整回路１０９は、後段のパワーアンプ１１０の利得を変化させることにより、Ｌ信号とＲ信号に対して音量調整を行う。また、オーディオ調整回路１０９は、内蔵する音質調整用の可変抵抗（図示せず）の抵抗値を変化させることにより、Ｌ信号とＲ信号に対して音質調整を行う。パワ

ーアンプ１１０は、オーディオ調整回路１０９によって調整された利得に応じてＬ信号とＲ信号を増幅する。これらの増幅されたＬ信号とＲ信号は、スピーカ１１１から出力される。

上記図１に示したように、ノイズキャンセラのローパスフィルタとしてＣＣＤ等によるデジタル遅延回路を用いた場合、当該ＣＣＤ遅延回路に使用するクロック信号の周波数は、水晶発振回路から出力される信号の周波数を分周することによって生成していた。その一方で、ステレオ復調回路に使用するクロック信号の周波数は、ＰＬＬ回路内のＶＣＯから出力される局部発振信号の周波数を分周することによって生成していた。

すなわち、ＣＣＤ遅延回路に使用するクロック周波数と、ステレオ復調回路に使用するクロック周波数とは独立して生成され、互いに相関がなかった。そのため、ＣＣＤ遅延回路に使用するクロックとステレオ復調回路に使用するクロックとで同期がとれず、ステレオ復調回路の出力にビート信号が発生することがあるという問題があった。ビート信号は、音揺れの原因となり、オーディオ出力の音質を悪化させることとなるため、ビート信号の発生を抑止することが望まれる。

本発明は、このような問題を解決するために成されたものであり、ＣＣＤ遅延回路に使用するクロックと、ステレオ復調回路に使用するクロックとの非同期によって発生するビート信号を抑制できるようにすることを目的とする。

発明の開示

本発明のラジオ受信機は、中間周波信号をＦＭ検波して得られるコンポジット信号をデジタル遅延回路により遅延してゲートに出力し、上記コンポジット信号中に含まれるパルスノイズを、上記ゲートを開閉制御

することによって除去するノイズ除去回路と、上記ノイズ除去回路より出力されるパルスノイズ除去後のコンポジット信号からステレオ信号を復調するステレオ復調回路と、上記ステレオ復調回路に使用する所定周波数のクロック信号の元となるクロック信号を出力する電圧制御発振器とを備え、上記デジタル遅延回路に使用する所定周波数のクロック信号を、上記電圧制御発振器より出力されるクロック信号に基づいて生成するようにしたことを特徴とする。

本発明の他の態様では、上記電圧制御発振器とは異なる第２の発振回路と、上記デジタル遅延回路より出力されるコンポジット信号からパイロット信号を検出するパイロット信号検出回路と、上記パイロット信号検出回路より出力されるパイロット検出信号に基づいて、上記電圧制御発振器より出力されるクロック信号と、上記第２の発振回路より出力されるクロック信号との何れかを、上記デジタル遅延回路に使用する所定周波数のクロック信号の元となる信号として選択する選択回路とを備えたことを特徴とする。

図面の簡単な説明

図１は、ＣＣＤを用いた従来のＦＭラジオ受信機の全体構成を示す図である。

図２は、本実施形態によるＦＭラジオ受信機の要部構成を示す図である。

発明を実施するための最良の形態

以下、本発明の一実施形態を図面に基づいて説明する。

図２は、本実施形態によるＦＭラジオ受信機の要部構成を示す図である。図２において、ＦＭ検波回路１は、ＦＭ放送信号から生成された中

間周波信号に対して検波処理を行ってコンポジット信号を出力する。ＦＭ検波回路１に入力される中間周波信号は、図１に示したのと同様に、高周波増幅回路、周波数変換回路、中間周波増幅回路を通して生成される。

ノイズキャンセラ２は、ＦＭ検波回路１から出力されるコンポジット信号中に含まれるパルス状のノイズを除去し、ノイズ除去後の信号をステレオ復調回路３に出力する。このノイズキャンセラ２は、ハイパスフィルタ（ＨＰＦ）１１、ノイズ検波回路１２、ノイズＡＧＣ（Auto Gain Control）回路１３、単安定マルチバイブレータ１４、ＣＣＤ等のデジタル遅延回路１５、ゲート回路１６、第１の分周回路１７を含んで構成されている。

ＨＰＦ１１は、ＦＭ検波回路１より出力されるコンポジット信号の高周波成分のみを通過させる。ノイズ検波回路１２は、ＨＰＦ１１を通過したコンポジット信号からパルスノイズを検出する。このノイズ検波回路１２の出力信号は、ノイズＡＧＣ回路１３を通してＨＰＦ１１にフィードバックされるとともに、単安定マルチバイブレータ１４に供給される。単安定マルチバイブレータ１４は、ノイズ検波回路１２によりパルスノイズが検出されたときに、そのノイズ検出信号に応じて、所定幅のパルス信号をゲート回路１６の制御端に出力する。

ＣＣＤ１５は、ＦＭ検波回路１より出力されるコンポジット信号を、ＨＰＦ１１からゲート回路１６までの動作による遅延時間と同じだけ遅延させてゲート回路１６に出力する。この遅延動作に使用する所定周波数（例えば３．８ＭＨｚ）のクロック信号は、第１の分周回路１７によって生成する。上述のゲート回路１６は、通常状態でオン（閉）状態であるが、単安定マルチバイブレータ１４から“Ｈ”レベルのパルス信号が供給されている期間中はオフ（開）状態となり、パルス信号が“Ｌ”

に戻ると再びオン状態に復帰するようになっている。

これにより、ノイズ検波回路１２によってコンポジット信号中にパルスノイズが検出されると、そのパルスノイズを含んだコンポジット信号がＣＣＤ１５を通過してゲート回路１６に入力されるタイミングで、ゲート回路１６が開状態となり、当該パルスノイズを含んだコンポジット信号がＣＣＤ１５からステレオ復調回路３に通過しないように遮断される。ステレオ復調回路３は、ノイズキャンセラ２のゲート回路１６を通過したコンポジット信号からＬ信号とＲ信号を復調する。このステレオ復調回路３で使用する所定周波数（例えば３８ＫＨｚ）のクロック信号は、ＰＬＬ回路４によって生成する。

ＰＬＬ回路４は、ＶＣＯ２１、第２の分周回路２２、位相比較回路２３、ＬＰＦ２４を含んで構成されている。ＶＣＯ２１は、所定周波数（例えば７．６ＭＨｚ）のクロック信号を出力する。第２の分周回路２２は、ＶＣＯ２１より出力されたクロック信号の周波数を分周してステレオ復調回路３および位相比較回路２３に出力する。この第２の分周回路２２は、実際には２段階の分周回路を含んでおり、３８ＫＨｚの信号をステレオ復調回路３に、１９ＫＨｚの信号を位相比較回路２３に出力する。

位相比較回路２３は、第２の分周回路２２によって定まる周波数の信号と、第１の分周回路１７によって定まる周波数の信号（ＣＣＤ１５を通過したノイズ除去前のコンポジット信号）とを比較して位相差を判断し、比較結果に応じたデューティ比を有する信号を出力する。ＬＰＦ２４は、位相比較回路２３から出力される信号に対応した制御電圧をＶＣＯ２１にフィードバックする。

パイロット信号検出回路５は、ＣＣＤ１５より出力されたノイズ除去前のコンポジット信号から１９ＫＨｚのパイロット信号を検出してＰＬ

Ｌ回路４、スイッチ回路６に供給する。ＰＬＬ回路４は、パイロット信号検出回路５から供給されるパイロット検出信号をもとに、受信中の放送信号がステレオ放送かモノラル放送かを判断し、第２の分周回路２２およびＶＣＯ２１の動作状態を可変する。すなわち、モノラル放送のときは、第２の分周回路２２の動作が停止され、これによってステレオ復調回路３におけるスイッチング動作も停止される。また、モノラル放送時にＶＣＯ２１の発振動作は自走周波数（フリーラン周波数）となり、ＬＰＦ２４よりフィードバックされる制御電圧によってＶＣＯ２１の発振周波数が制御される。

上述のスイッチ回路６は、ＰＬＬ回路４のＶＣＯ２１から出力されるクロック信号と、水晶振動子８の周波数に基づき発振する水晶発振回路７から出力されるクロック信号との何れかを選択的に第１の分周回路１７に供給する。どちらのクロック信号を選択するかは、パイロット信号検出回路５より出力されるパイロット検出信号に基づいて決定する。受信中の放送信号がステレオ放送のときはＶＣＯ２１からのクロック信号を選択し、モノラル放送のときは水晶発振回路７からのクロック信号を選択する。

以上のように、本実施形態のラジオ受信機においては、ノイズキャンセラ２のＣＣＤ１５に使用するクロック信号と、ステレオ復調回路３に使用するクロック信号とを共に、同じＶＣＯ２１から出力されるクロック信号を分周して生成している。そのため、ＣＣＤ１５に使用するクロック信号は、ステレオ復調回路３に使用するクロック信号と位相がぴったりと合って同期がとれ、ステレオ復調回路３の出力におけるビート信号の発生を抑制することができる。

また、モノラル放送を受信しているときにＶＣＯ２１はフリーラン周波数で発振しており、出力されるクロック信号の周波数は安定していな

い。周波数が不安定なクロック信号をＣＣＤ１５のクロック生成に用いると、ＣＣＤ１５の遅延量が変動してパルスノイズを効果的に除去できなくなってしまう。しかし、本実施形態のラジオ受信機によれば、モノラル放送の受信時は、発振周波数が安定している水晶発振回路７のクロック信号に切り替えて使用するようにしているため、パルスノイズを確実に除去することができる。また、この場合にステレオ復調回路３はスイッチング動作しないため、ビート信号が発生することもない。

なお、上記実施形態では、ＦＭ放送のラジオ受信機について説明したが、ＡＭ／ＦＭ兼用のラジオ受信機についても本発明を同様に適用できることは言うまでもない。

また、上記実施形態では、ノイズキャンセラ２のデジタル遅延回路としてＣＣＤを用いる例について説明したが、これ以外のデジタル遅延回路を適用しても良い。

また、上記実施形態では、ステレオ放送かモノラル放送かの判別を、パイロット信号の検出によって行う例について示したが、本発明はこの例に限定されるものではない。

その他、上記実施形態は、本発明を実施するにあたっての具体化の一例を示したものに過ぎず、これによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその精神、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

本発明は上述したように、ノイズキャンセラのデジタル遅延回路に供給するクロック信号と、ステレオ復調回路に供給するクロック信号とを共に、同じ電圧制御発振器から出力されるクロック信号に基づき生成するようにしている。これにより、デジタル遅延回路に使用するクロック信号と、ステレオ復調回路に使用するクロック信号との位相が合って同

期がとれ、ステレオ復調回路の出力におけるビート信号の発生を抑制することができる。

本発明の他の特徴によれば、ステレオ放送の受信時には、電圧制御発振器からの信号に基づいてデジタル遅延回路のクロック信号が生成されるので、上述のようにビート信号の発生を抑制することができる。また、モノラル放送の受信時には、自走周波数となって不安定な電圧制御発振器からの信号ではなく、発振周波数が安定している第２の発振回路からの信号に基づいてデジタル遅延回路のクロック信号が生成されるため、コンポジット信号を正確に遅延してパルスノイズを確実に除去することができる。また、この場合にステレオ復調回路はスイッチング動作しないため、ビート信号が発生することもない。

産業上の利用可能性

本発明は、ＣＣＤ遅延回路に使用するクロックと、ステレオ復調回路に使用するクロックとの非同期によって発生するビート信号を抑制できるようにするのに有用である。

請　求　の　範　囲

１．中間周波信号をＦＭ検波して得られるコンポジット信号をデジタル遅延回路により遅延してゲートに出力し、上記コンポジット信号中に含まれるパルスノイズを、上記ゲートを開閉制御することによって除去するノイズ除去回路と、

上記ノイズ除去回路より出力されるパルスノイズ除去後のコンポジット信号からステレオ信号を復調するステレオ復調回路と、

上記ステレオ復調回路に使用する所定周波数のクロック信号の元となるクロック信号を出力する電圧制御発振器とを備え、

上記デジタル遅延回路に使用する所定周波数のクロック信号を、上記電圧制御発振器より出力されるクロック信号に基づいて生成するようにしたことを特徴とするラジオ受信機。

２．上記電圧制御発振器とは異なる第２の発振回路と、

上記デジタル遅延回路より出力されるコンポジット信号からパイロット信号を検出するパイロット信号検出回路と、

上記パイロット信号検出回路より出力されるパイロット検出信号に基づいて、上記電圧制御発振器より出力されるクロック信号と、上記第２の発振回路より出力されるクロック信号との何れかを、上記デジタル遅延回路に使用する所定周波数のクロック信号の元となる信号として選択する選択回路とを備えたことを特徴とする請求の範囲第１項に記載のラジオ受信機。

図1

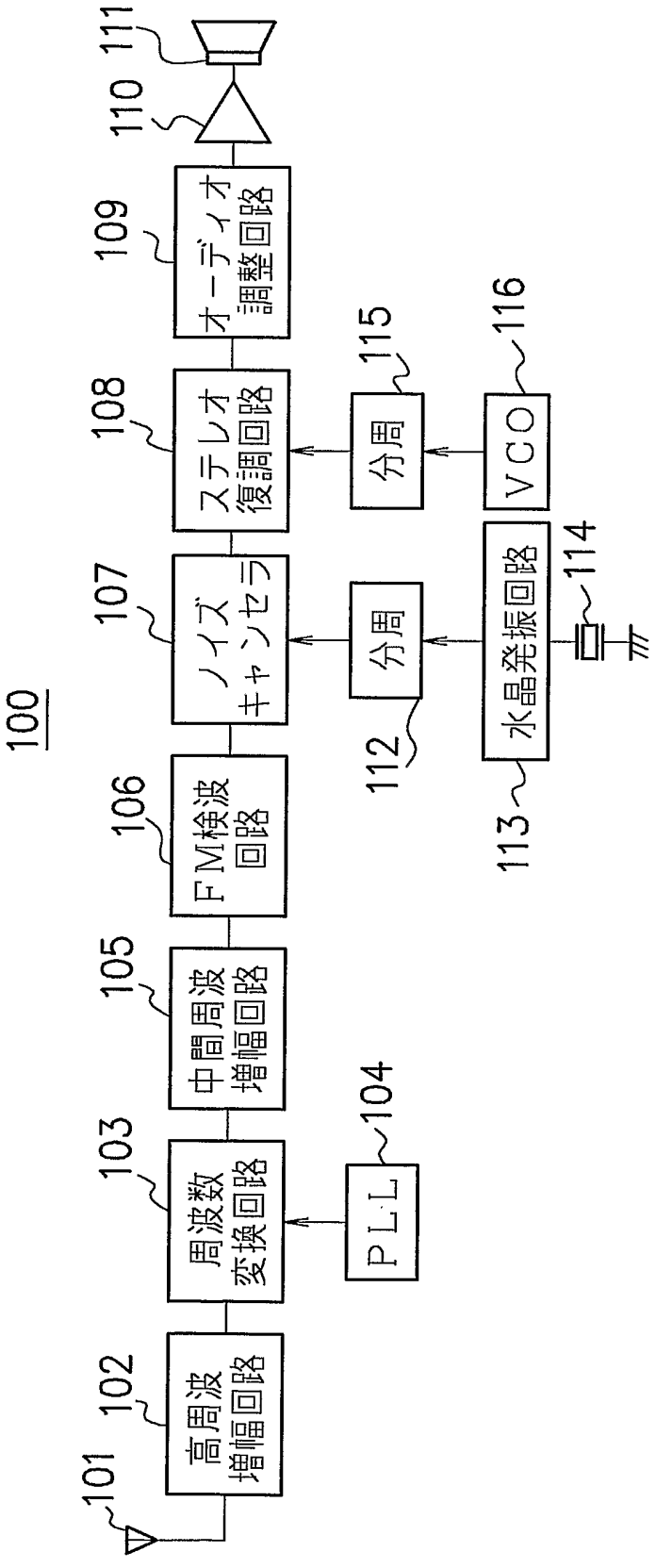
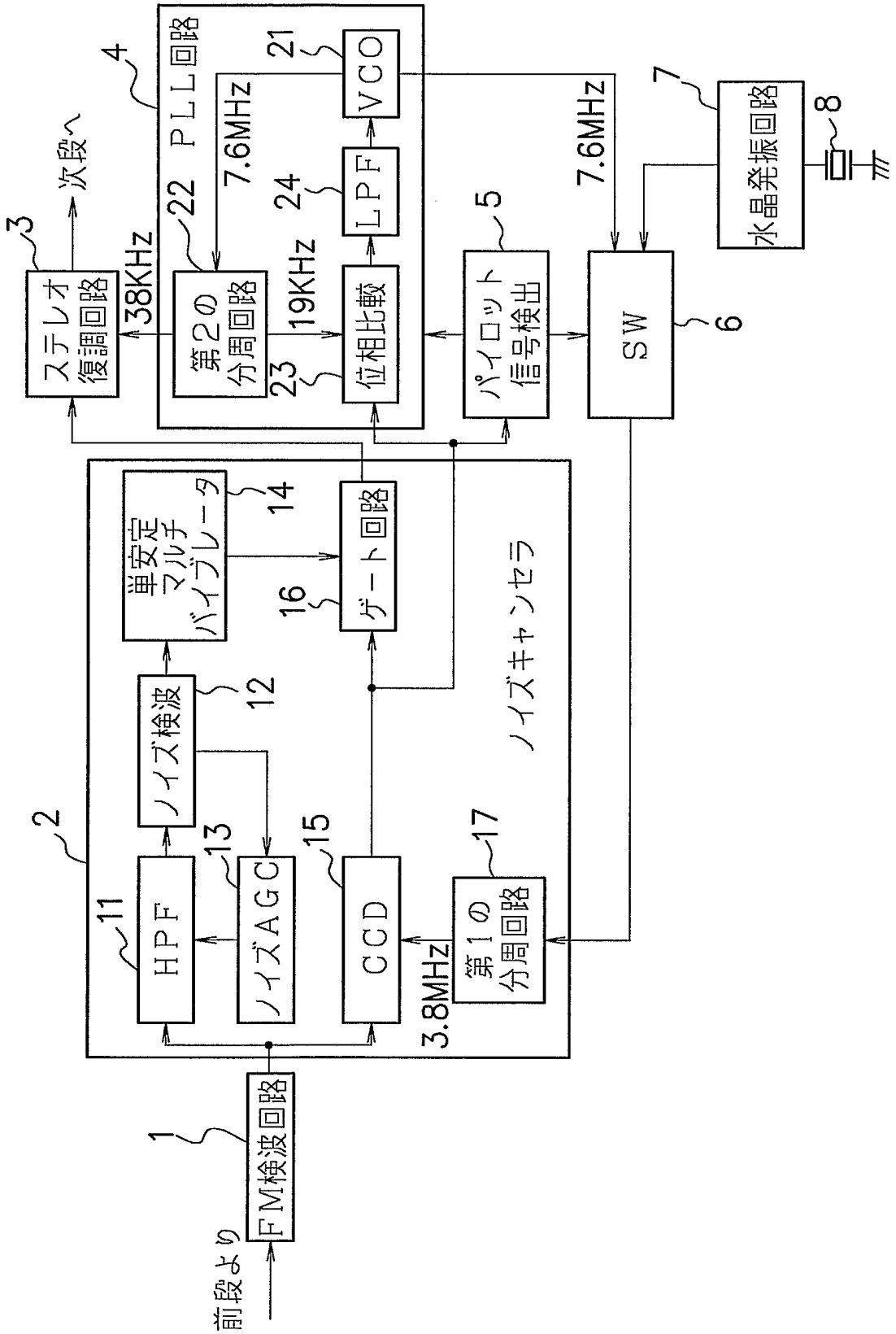

100
101
102
高周波増幅回路
103
周波数変換回路
104
PLL
105
中間周波増幅回路
106
FM検波回路
107
ノイズキャンセラ
108
ステレオ復調回路
109
オーディオ調整回路
110
111
112
分周
113
水晶発振回路
114
115
分周
116
VCO

図２


前段より
FM検波回路
1
2
HPF
11
ノイズAGC
13
CCD
15
第１の分周回路
17
3.8MHz
ノイズ検波
12
単安定マルチバイブレータ
14
ゲート回路
16
ノイズキャンセラ
ステレオ復調回路
3
次段へ
38KHz
PLL回路
4
第２の分周回路
22
7.6MHz
23
19KHz
位相比較
24
LPF
VCO
21
パイロット信号検出
5
SW
6
7.6MHz
水晶発振回路
7
8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/05262

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl[7] H04B1/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl[7] H04B1/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-186034 A (Mitsubishi Electric Corp.), 06 July, 2001 (06.07.01), Full text & EP 1120919 A2 & US 2001/044289 A1	1,2
A	JP 6-314980 A (Sanyo Electric Co., Ltd.), 08 November, 1994 (08.11.94), Full text (Family: none)	1,2
A	JP 63-266930 A (Pioneer Electronic Corp.), 04 November, 1988 (04.11.88), Full text (Family: none)	1,2

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 July, 2003 (02.07.03)	15 July, 2003 (15.07.03)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

Form PCT/ISA/210 (second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/05262

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 57-198139 U (Pioneer Electronic Corp.), 16 December, 1982 (16.12.82), Full text (Family: none)	1,2

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ０３／０５２６２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））
Ｉｎｔ．Ｃｌ⁷　Ｈ０４Ｂ１／１０

Ｂ．　調査を行った分野
調査を行った最小限資料（国際特許分類（ＩＰＣ））
Ｉｎｔ．Ｃｌ⁷　Ｈ０４Ｂ１／１０

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報　１９２２－１９９６年
日本国公開実用新案公報　１９７１－２００３年
日本国登録実用新案公報　１９９４－２００３年
日本国実用新案登録公報　１９９６－２００３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ａ	ＪＰ　２００１－１８６０３４　Ａ（三菱電機株式会社） ２００１．０７．０６ 全文 ＆　ＥＰ　１１２０９１９　Ａ２ ＆　ＵＳ　２００１／０４４２８９　Ａ１	1,2
Ａ	ＪＰ　６－３１４９８０　Ａ（三洋電機株式会社） １９９４．１１．０８ 全文　（ファミリーなし）	1,2

☒ Ｃ欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日　０２．０７．０３

国際調査報告の発送日　15.07.03

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｊ　８１２５
江口　能弘

電話番号　０３－３５８１－１１０１　内線　３５３４

様式ＰＣＴ／ＩＳＡ／２１０（第２ページ）（１９９８年７月）

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ａ	ＪＰ　６３－２６６９３０　Ａ（パイオニア株式会社） １９８８．１１．０４ 全文　（ファミリーなし）	1,2
Ａ	ＪＰ　５７－１９８１３９　Ｕ（パイオニア株式会社） １９８２．１２．１６ 全文　（ファミリーなし）	1,2