



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 851423

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 26.12.79 (21) 2860636/18-24 (51) М. Кл.³

с присоединением заявки № -

G 06 G 7/24

(23) Приоритет -

Опубликовано 30.07.81. Бюллетень № 28

(53) УДК 681.335
(088.8)

Дата опубликования описания 30.07.81

(72) Автор
изобретения

А. П. Пилев

(71) Заявитель

(54) ЛОГАРИФМИЧЕСКИЙ УСИЛИТЕЛЬ

Изобретение относится к усилительным устройствам с логарифмической амплитудной характеристикой и может быть использовано в аналоговых вычислительных машинах.

Известен логарифмический усилитель, содержащий операционные усилители, логарифмирующие транзисторы, масштабные резисторы [1].

Однако это устройство характеризуется сравнительно малой точностью работы.

Наиболее близким к предлагаемому является логарифмический усилитель, содержащий операционный усилитель, логарифмирующий транзистор и масштабные резисторы, инвертирующий вход операционного усилителя соединен с входом логарифмического усилителя и с коллектором логарифмирующего транзистора, база которого подключена к шине нулевого потенциала, выход операционного усилителя через первый масштабный резистор присоединен к эмиттеру логарифмирующего транзистора, который соединен с первой выходной клеммой логарифмического усилителя, первый вывод второго масштабного резистора соединен с первым выводом третьего масштабного резис-

тора, второй вывод которого подключен к шине нулевого потенциала [2].

Однако недостатком и этого устройства является малая точность работы вследствие падения напряжения на переходе база-эмиттер логарифмирующего транзистора.

Цель изобретения - повышение точности работы.

Указанная цель достигается тем, что выход операционного усилителя соединен со вторым выводом второго масштабного резистора, первый вывод которого подключен ко второй выходной клемме логарифмического усилителя.

Функциональная схема предлагаемого логарифмического усилителя изображена на чертеже.

Устройство содержит операционный усилитель 1, логарифмирующий транзистор 2, первый 3, второй 4 и третий 5 масштабные резисторы, шину 6 нулевого потенциала, вход 7 и первую 8 и вторую 9 выходные клеммы логарифмического усилителя.

Логарифмический усилитель работает следующим образом.

Входной ток поступает на вход 7, вызывая появление на переходе база-

эмиттер логарифмирующего транзистора 2 напряжений, в которое входят две составляющие: первая составляющая пропорциональна логарифму входного тока, вторая, вызванная падением напряжения на объемном сопротивлении перехода база-эмиттер логарифмирующего транзистора 2 от протекающего тока, пропорциональна этому току и вносит погрешность в операцию логарифмирования входного тока.

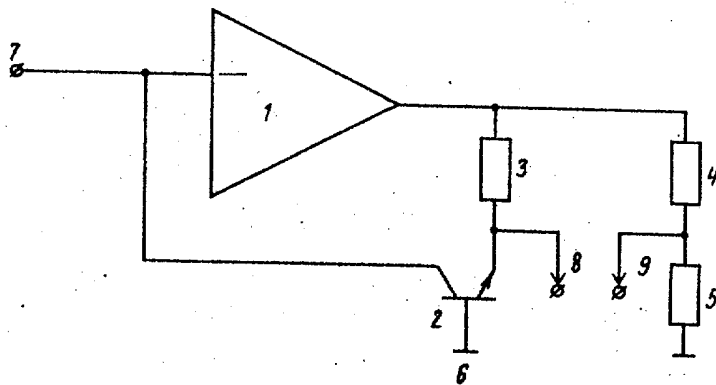
Первый 3, второй 4 и третий 5 масштабные резисторы и логарифмирующий транзистор 2 образуют мост. Выходное напряжение снимается с диагонали моста, в другую диагональ которого включен эквивалентный источник входного тока. Если мост сбалансирован, то выходное напряжение не зависит от падения на объемном сопротивлении перехода база-эмиттер логарифмирующего транзистора 2 и прямо пропорционально входному току.

Благодаря компенсации падения напряжения на переходе база-эмиттер логарифмирующего транзистора 2 повышается точность работы логарифмического усилителя.

Формула изобретения
Логарифмический усилитель, содержащий операционный усилитель, логарифмирующий транзистор и масштабные резисторы, инвертирующий вход операционного усилителя соединен со входом логарифмического усилителя и с коллектором логарифмирующего транзистора, база которого подключена к шине нулевого потенциала, выход операционного усилителя через первый масштабный резистор присоединен к эмиттеру логарифмирующего транзистора, который соединен с первой выходной клеммой логарифмического усилителя, первый вывод второго масштабного резистора соединен с первым выводом третьего масштабного резистора, второй вывод которого подключен к шине нулевого потенциала, отличающийся тем, что, с целью повышения точности работы, выход операционного усилителя соединен со вторым выводом второго масштабного резистора, первый вывод которого подключен ко второй выходной клемме логарифмического усилителя.

рифирующий транзистор и масштабные резисторы, инвертирующий вход операционного усилителя соединен со входом логарифмического усилителя и с коллектором логарифмирующего транзистора, база которого подключена к шине нулевого потенциала, выход операционного усилителя через первый масштабный резистор присоединен к эмиттеру логарифмирующего транзистора, который соединен с первой выходной клеммой логарифмического усилителя, первый вывод второго масштабного резистора соединен с первым выводом третьего масштабного резистора, второй вывод которого подключен к шине нулевого потенциала, отличающийся тем, что, с целью повышения точности работы, выход операционного усилителя соединен со вторым выводом второго масштабного резистора, первый вывод которого подключен ко второй выходной клемме логарифмического усилителя.

Источники информации,
25 принятые во внимание при экспертизе
1. Патент Великобритании №1333287, кл. G 4 G, опублик. 1973.
2. "Elektronik". ICL8048, 1976, August, v 8, s. 146 (прототип).



Редактор Н. Безродная

Составитель О. Отраднов

Техред А. Савка

Корректор В. Сеницкая

Заказ 6361/70

Тираж 745

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4