



(12)发明专利

(10)授权公告号 CN 109314525 B

(45)授权公告日 2020.06.05

(21)申请号 201780036443.8

(22)申请日 2017.06.14

(65)同一申请的已公布的文献号  
申请公布号 CN 109314525 A

(43)申请公布日 2019.02.05

(30)优先权数据  
62/349,784 2016.06.14 US  
62/374,514 2016.08.12 US  
15/622,008 2017.06.13 US

(85)PCT国际申请进入国家阶段日  
2018.12.12

(86)PCT国际申请的申请数据  
PCT/US2017/037465 2017.06.14

(87)PCT国际申请的公布数据  
W02017/218665 EN 2017.12.21

(73)专利权人 高通股份有限公司  
地址 美国加利福尼亚

(72)发明人 T·J·理查森 S·库得卡尔

(74)专利代理机构 永新专利商标代理有限公司  
72002

代理人 张扬 王英

(51)Int.Cl.  
H03M 13/11(2006.01)  
H03M 13/03(2006.01)  
H04L 1/18(2006.01)

(56)对比文件  
CN 102651652 A,2012.08.29,  
CN 101601187 A,2009.12.09,  
CN 102437858 A,2012.05.02,  
US 2007113147 A1,2007.05.17,  
US 2011161772 A1,2011.06.30,  
CN 101188428 A,2008.05.28,  
ZTE.“Structured LDPC coding with rate matching”.《3GPP TSG RAN WG1 LTE Ad Hoc Meeting》.2006,

审查员 宋朝

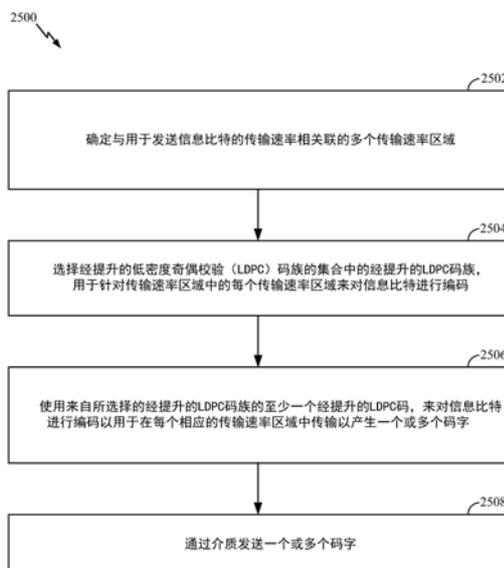
权利要求书5页 说明书37页 附图32页

(54)发明名称

与HARQ组合的经提升的低密度奇偶校验(LDPC)码

(57)摘要

概括地说,本公开内容的某些方面涉及用于对结构化的低密度奇偶校验(LDPC)码进行打孔的技术。概括地说,本公开内容的某些方面涉及针对高性能、灵活并且紧凑的LDPC码的方法和装置。某些方面可以使LDPC码设计能够支持大范围的速率、块长度和粒度,同时能够实现精细的增量冗余混合自动重传请求(IR-HARQ)扩展,同时保持良好的平层性能、高水平的并行性以实现较高整体性能,以及低描述复杂度。



1. 一种用于无线通信的方法,包括:

通过选择电路来选择基本图集合中的第一基本图,以用于对用于经由一传输速率范围的传输的信息比特进行编码,所述第一基本图定义与信息比特相对应的可变节点列和与奇偶校验相对应的校验节点行,所述基本图集合与经提升的低密度奇偶校验,LDPC,码族的集合相关联,所述第一基本图与所述经提升的LDPC码族的集合中的第一经提升的LDPC码族相关联,所述第一基本图是部分地基于由所述第一基本图支持的核心速率和在所述传输速率范围中的最高传输速率来选择的;

通过编码器电路,使用来自所述第一经提升的LDPC码族的、与所选择的第一基本图相关联的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字,用于以所述传输速率范围中的至少一个传输速率进行传输;以及

经由与天线耦合的发射机,通过介质以所述至少一个传输速率向用于对所述一个或多个码字进行解码的接收机发送所述一个或多个码字。

2. 根据权利要求1所述的方法,其中,所述经提升的LDPC码族的集合中的每个族是与所述基本图集合中的不同的基本图相关联的。

3. 根据权利要求2所述的方法,其中,所述经提升的LDPC码族的集合中的每个族包括和与该族相关联的所述基本图的集群化提升大小值的塔相对应的LDPC码,其中,所述集群化提升大小值的塔包括集群化提升大小值的多个集合,集群化提升大小值的每个集合包括在彼此因数内的提升大小值,以及所述集群化提升大小值的多个集合是呈指数间隔的。

4. 根据权利要求2所述的方法,其中,与LDPC码族相关联的所述不同的基本图在完全混合自动重传请求,HARQ,扩展上具有近似相等的最大数量的基本变量节点。

5. 根据权利要求3所述的方法,其中:

每个经提升的LDPC码族包括与下文相对应的经提升的LDPC码的集合:由所述集群化提升大小值的塔支持的块长度范围和由与该族相关联的所述基本图的扩展支持的码率范围。

6. 根据权利要求5所述的方法,其中:

所述支持的块长度范围是通过与所述经提升的LDPC码族相关联的所述集群化提升大小值的集合定义的;以及

所述支持的码率范围是通过与核心图相对应的所述经提升的LDPC码族的所述核心速率以及与扩展图相对应的最低码率来定义的,所述核心图是通过与与所述经提升的LDPC码族相关联的所述基本图进行打孔来获得的,所述扩展图是通过将混合自动重传请求,HARQ,扩展比特添加到所述基本图来获得的。

7. 根据权利要求6所述的方法,其中,选择所述第一基本图包括:

选择支持最接近所述传输速率范围中的所述最高传输速率的所述核心速率的基本图,或者如果多个基本图支持所述核心速率,则选择具有较小基本图大小的基本图。

8. 根据权利要求7所述的方法,其中,使用所述至少一个经提升的LDPC码来对所述信息比特进行编码包括:

对于所述传输速率范围中的所述最高传输速率,使用来自所述第一经提升的LDPC码族的、与所述核心速率相对应的经提升的LDPC码;以及

对于所述传输速率范围中的其它传输速率,使用来自所述第一经提升的LDPC码族的、与较低码率相对应的经提升的LDPC码,所述较低码率是从所选择的第一基本图的扩展基本

图获得的。

9. 根据权利要求1所述的方法,其中,选择所述第一基本图还是基于与针对所述传输的块长度的所述第一经提升的LDPC码族相关联的提升大小值的。

10. 根据权利要求9所述的方法,其中,基于所述提升大小值来选择所述第一基本图包括:

对于支持相同的传输速率的多个基本图,选择与针对所述传输的所述块长度的最大的提升大小值相关联的基本图。

11. 根据权利要求1的所述方法,还包括:

通过所述选择电路来选择所述基本图集合中的第二基本图,用于对用于经由另一传输速率范围的传输的其它信息比特进行编码,所述第二基本图与所述经提升的LDPC码族的集合中的第二经提升的LDPC族相关联,所述第二基本图是部分地基于由所述第二基本图支持的核心速率和在所述另一传输速率范围中的最高传输速率来选择的。

12. 一种用于无线通信的装置,包括:

用于选择基本图集合中的第一基本图,以用于对用于经由一传输速率范围的传输的信息比特进行编码的单元,所述第一基本图定义与信息比特相对应的可变节点列和与奇偶校验相对应的校验节点行,所述基本图集合与经提升的低密度奇偶校验,LDPC,码族的集合相关联,所述第一基本图与所述经提升的LDPC码族的集合中的第一经提升的LDPC码族相关联,所述第一基本图是部分地基于由所述第一基本图支持的核心速率和在所述传输速率范围中的最高传输速率来选择的;

用于使用来自所述第一经提升的LDPC码族的、与所选择的第一基本图相关联的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字,用于以所述传输速率范围中的至少一个传输速率进行传输的单元;以及

用于通过介质以所述至少一个传输速率向用于对所述一个或多个码字进行解码的接收机发送所述一个或多个码字的单元。

13. 根据权利要求12所述的装置,其中,所述经提升的LDPC码族的集合中的每个族是与所述基本图集合中的不同的基本图相关联的。

14. 根据权利要求13所述的装置,其中,所述经提升的LDPC码族的集合中的每个族包括和与该族相关联的所述基本图的集群化提升大小值的塔相对应的LDPC码,其中,所述集群化提升大小值的塔包括集群化提升大小值的多个集合,集群化提升大小值的每个集合包括在彼此因数内的提升大小值,以及所述集群化提升大小值的多个集合是呈指数间隔的。

15. 根据权利要求13所述的装置,其中,与LDPC码族相关联的所述不同的基本图在完全混合自动重传请求,HARQ,扩展上具有近似相等的最大数量的基本变量节点。

16. 根据权利要求14所述的装置,其中:

每个经提升的LDPC码族包括与下文相对应的经提升的LDPC码的集合:由所述集群化提升大小值的塔支持的块长度范围和由与该族相关联的所述基本图的扩展支持的码率范围。

17. 根据权利要求16所述的装置,其中:

所述支持的块长度范围是通过与所述经提升的LDPC码族相关联的所述集群化提升大小值的集合定义的;以及

所述支持的码率范围是通过与核心图相对应的所述经提升的LDPC码族的所述核心速

率以及与扩展图相对应的最低码率来定义的,所述核心图是通过对与所述经提升的LDPC码族相关联的所述基本图进行打孔来获得的,所述扩展图是通过将混合自动重传请求,HARQ,扩展比特添加到所述基本图来获得的。

18. 根据权利要求17所述的装置,其中,用于选择所述第一基本图的单元包括:

用于选择支持最接近所述传输速率范围中的所述最高传输速率的所述核心速率的基本图,或者如果多个基本图支持所述核心速率,则选择具有较小基本图大小的基本图的单元。

19. 根据权利要求18所述的装置,其中,用于使用所述至少一个经提升的LDPC码来对所述信息比特进行编码的单元包括:

用于对于所述传输速率范围中的所述最高传输速率,使用来自所述第一经提升的LDPC码族的、与核心速率相对应的经提升的LDPC码的单元;以及

用于对于所述传输速率范围中的其它传输速率,使用来自所述第一经提升的LDPC码族的、与较低码率相对应的经提升的LDPC码的单元,所述较低码率是从所选择的第一基本图的扩展基本图获得的。

20. 根据权利要求19所述的装置,其中,选择所述第一基本图还是基于与针对所述传输的块长度的所述第一经提升的LDPC码族相关联的提升大小值的。

21. 根据权利要求20所述的装置,其中,用于基于所述提升大小值来选择所述第一基本图的单元包括:

用于对于支持相同的传输速率的多个基本图,选择与针对所述传输的所述块长度的最大的提升大小值相关联的基本图的单元。

22. 一种用于无线通信的装置,包括:

至少一个处理器,其与存储器耦合并且被配置为:

选择基本图集合中的第一基本图,以用于对用于经由一传输速率范围的传输的信息比特进行编码,所述第一基本图定义与信息比特相对应的可变节点列和与奇偶校验相对应的校验节点行,所述基本图集合与经提升的低密度奇偶校验,LDPC,码族的集合相关联,所述第一基本图与所述经提升的LDPC码族的集合中的第一经提升的LDPC码族相关联,所述第一基本图是部分地基于由所述第一基本图支持的核心速率和在所述传输速率范围中的最高传输速率来选择的;以及

使用来自所述第一经提升的LDPC码族的、与所选择的第一基本图相关联的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字,用于以所述传输速率范围中的至少一个传输速率进行传输;以及

发射机,其被配置为通过介质以所述至少一个传输速率向用于对所述一个或多个码字进行解码的接收机发送所述一个或多个码字。

23. 根据权利要求22所述的装置,其中,所述经提升的LDPC码族的集合中的每个族是与所述基本图集合中的不同的基本图相关联的。

24. 根据权利要求23所述的装置,其中,所述经提升的LDPC码族的集合中的每个族包括和与该族相关联的所述基本图的集群化提升大小值的塔相对应的LDPC码,其中,所述集群化提升大小值的塔包括集群化提升大小值的多个集合,集群化提升大小值的每个集合包括在彼此因数内的提升大小值,以及所述集群化提升大小值的多个集合是呈指数间隔的。

25. 根据权利要求23所述的装置,其中,与LDPC码族相关联的所述不同的基本图在完全混合自动重传请求,HARQ,扩展上具有近似相等的最大数量的基本变量节点。

26. 根据权利要求24所述的装置,其中:

每个经提升的LDPC码族包括与下文相对应的经提升的LDPC码的集合:由所述集群化提升大小值的塔支持的块长度范围和由与该族相关联的所述基本图的扩展支持的码率范围。

27. 根据权利要求22所述的装置,其中,所述至少一个处理器被配置为通过以下各项来对所述信息比特进行编码:

对于所述传输速率范围中的所述最高传输速率,使用来自所述第一经提升的LDPC码族的、与所述核心速率相对应的经提升的LDPC码;以及

对于所述传输速率范围中的其它传输速率,使用来自所述第一经提升的LDPC码族的、与较低码率相对应的经提升的LDPC码,所述较低码率是从所选择的第一基本图的扩展基本图获得的。

28. 根据权利要求22所述的装置,其中,所述至少一个处理器被配置为通过以下各项,基于所述提升大小值来选择所述第一基本图:

对于支持相同的传输速率的多个基本图,选择与针对所述传输的所述块长度的最大的提升大小值相关联的基本图。

29. 一种其上存储有用于无线通信的计算机可执行代码的非暂时性计算机可读介质,包括:

用于选择基本图集合中的第一基本图,以用于对用于经由一传输速率范围的传输的信息比特进行编码的代码,所述第一基本图定义与信息比特相对应的可变节点列和与奇偶校验相对应的校验节点行,所述基本图集合与经提升的低密度奇偶校验,LDPC,码族的集合相关联,所述第一基本图与所述经提升的LDPC码族的集合中的第一经提升的LDPC码族相关联,所述第一基本图是部分地基于由所述第一基本图支持的核心速率和在所述传输速率范围中的最高传输速率来选择的;

用于使用来自所述第一经提升的LDPC码族的、与所选择的第一基本图相关联的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字,用于以所述传输速率范围中的至少一个传输速率进行传输的代码;以及

用于通过介质以所述至少一个传输速率向用于对所述一个或多个码字进行解码的接收机发送所述一个或多个码字的代码。

30. 根据权利要求29所述的非暂时性计算机可读介质,其中,所述经提升的LDPC码族的集合中的每个族包括和与该族相关联的所述基本图的集群化提升大小值的塔相对应的LDPC码,其中,所述集群化提升大小值的塔包括集群化提升大小值的多个集合,集群化提升大小值的每个集合包括在彼此因数内的提升大小值,以及所述集群化提升大小值的多个集合是呈指数间隔的。

31. 根据权利要求29所述的非暂时性计算机可读介质,还包括:

用于对于所述传输速率范围中的所述最高传输速率,使用来自所述第一经提升的LDPC码族的、与所述核心速率相对应的经提升的LDPC码的代码;以及

用于对于所述传输速率范围中的其它传输速率,使用来自所述第一经提升的LDPC码族的、与较低码率相对应的经提升的LDPC码的代码,所述较低码率是从所选择的第一基本图

的扩展基本图获得的。

## 与HARQ组合的经提升的低密度奇偶校验 (LDPC) 码

[0001] 相关申请的交叉引用与要求优先权

[0002] 本申请要求于2016年6月14日提交的、美国临时专利申请序列第62/349,784号(163764P1),于2016年8月12日提交的、美国临时专利申请序列第62/374,514号(164403P1),以及于2017年6月13日提交的美国专利申请第15/622,008号(164403)的权益和优先权,通过引用的方式将上述全部三个申请的完整内容并入本文用于所有适用目的。

### 技术领域

[0003] 概括地说,下文讨论的技术的某些方面涉及用于高性能、灵活并且紧凑的低密度奇偶校验(LDPC)码的方法和装置。更具体地说,某些方面提供了针对LDPC码设计的技术以用于较大范围的码率、块长度和粒度,同时能够实现精细的增量冗余混合自动重传请求(IR-HARQ)扩展,并且保持良好的错误平层性能、用于高整体性能的高水平的并行性,和低描述复杂度。

### 背景技术

[0004] 广泛部署无线通信系统以提供诸如语音、视频、数据、消息传送、广播等之类的各种类型的通信内容。这些系统可以采用能够通过共享可用系统资源(例如,带宽和发射功率)来支持与多个用户进行通信的多址技术。这种多址系统的例子包括码分多址(CDMA)系统、时分同步CDMA(TD-SCDMA)、时分多址(TDMA)系统、频分多址(FDMA)系统、单载波FDMA(SC-FDMA)系统、正交频分多址(OFDMA)系统、长期演进(LTE)系统、第三代合作伙伴计划(3GPP)LTE系统、改进的LTE(LTE-A)系统。在各种电信标准中已经采用了这些多址技术来提供使不同的无线设备能够在城市、国家、地区和甚至全球级别上进行通信的公共协议。新兴电信标准的例子是新无线电(NR),例如,5G无线接入。NR是由3GPP发布的对LTE移动标准的一组增强。它被设计为通过以下各项来更好地支持移动宽带互联网接入:改善频谱效率、降低成本、改善服务、使用新的频谱和与在下行链路(DL)和上行链路(UL)上使用具有循环前缀(CP)的OFDMA的其它开放标准更好地整合,以及支持波束成形、多输入多输出(MIMO)天线技术和载波聚合。

[0005] 通常,无线多址通信系统可以同时支持针对多个无线节点的通信。每个节点经由前向链路和反向链路上的传输与一个或者多个基站(BS)进行通信。前向链路(或下行链路)是指从BS到节点的通信链路,以及反向链路(或上行链路)是指从节点到基站的通信链路。可以经由单输入单输出系统、多输入单输出系统或MIMO系统来建立通信链路。

[0006] 在一些示例中,无线多址通信系统可以包括多个BS,每个BS同时支持针对多个通信设备(以其它方式称为用户设备(UE))的通信。在LTE或LTE-A网络中,一个或多个BS的集合可以定义演进型节点B(eNB)。在其它示例中(例如,在下一代通信、NR或5G网络中),无线多址通信系统可以包括与多个中央单元(CU)(例如,中央节点(CN)、接入节点控制器(ANC)等)相通信的多个分布式单元(DU)(例如,边缘单元(EU)、边缘节点(EN)、无线电头端(RH)、智能无线电头端(SRH)、发送接收点(TRP)等等),其中,与CU相通信的一个或多个DU的集合

可以定义接入节点(例如,BS、NR BS、5G BS、NB、eNB、NR NB、5G NB、接入点(AP)、网络节点、gNB、TRP等)。BS、AN或DU可以在下行链路信道(例如,用于从BS或者到UE的传输)和上行链路信道(例如,用于从UE到BS、AN或DU的传输)上与UE或UE的集合进行通信。

[0007] 二进制值(例如,一和零)用于表示和传送各种类型的信息,例如视频、音频、统计信息等。不幸的是,在对二进制数据的存储、传输和/或处理期间,可能无意地引入错误;例如,“1”可能被改变为“0”,反之亦然。

[0008] 通常,在数据传输的情况下,接收机在存在噪声或失真的情况下观察每个接收的比特,并且仅获得对比特值的指示。在这些情况下,观察到的值被解释为“软”比特的源。软比特指示了对比特的值的优选估计(例如,1或0)连同对该估计的可靠性的一些指示。虽然错误的数量可以相对较低,但即使少量的错误或较小程度的失真也可能导致数据不可用,或者在传输错误的情况下,可能需要数据的重传。

[0009] 为了提供用于检查错误并且在一些情况下纠正错误的机制,可以将二进制数据编码为引入精心设计的冗余性。对数据单元的编码产生通常被称为的码字。由于其冗余性,码字将通常包括比从其产生码字的数据的输入单元更多的比特。编码器将冗余比特添加到发送的比特流以创建码字。当对从发送的码字产生的信号进行接收或处理时,如在信号中观察到的码字中包括的冗余信息可用于识别和/或纠正接收信号中的错误,或从接收信号中移除失真,以便恢复原始数据单元。可以将这种错误检查和/或纠正实现为解码过程的一部分。在没有错误的情况下,或者在可纠正的错误或失真的情况下,解码可以用于从正在被处理的源数据中恢复被编码的原始数据单元。在不可恢复的错误的情况下,解码过程可以产生关于不能完全恢复原始数据的某种指示。这种对解码失败的指示可以发起数据的重传。

[0010] 由于使用光纤线路进行数据通信以及数据可以从数据存储设备(例如,磁盘驱动器、磁带等)读取和存储到数据存储设备的速率增加,因此对数据存储和传输容量的高效使用的需求以及对以高速率对数据进行编码和解码的能力的需求日益增长。

## 发明内容

[0011] 下面概括了本公开内容的一些方面以提供对所讨论的技术的基本理解。本发明内容不是对本公开内容的所有所考虑的特征的详尽的综述,并且既不旨在标识本公开内容的所有方面的关键或重要元素,也不旨在描述本公开内容任意或所有方面的范围。其唯一目的是以摘要的形式呈现本公开内容的一个或多个方面的一些概念,作为后面所呈现的更加详细的描述的序言。在考虑该讨论之后,并且尤其是在阅读了题为“具体实施方式”的部分之后,人们将会理解本公开内容的特征如何提供包括无线网络中改进的接入点与站之间的通信的优点。

[0012] 虽然编码效率和高数据速率是重要的,但是对于在广泛的设备(例如,消费者设备)中实际使用的编码和/或解码系统来说,可以以合理的成本来实现编码器和/或解码器也是重要的。

[0013] 通信系统通常需要以若干不同的速率来操作。可调节的低密度奇偶校验(LDPC)码可意用于简单的实现方式,以提供以不同速率进行的编码和解码。例如,可以通过对较低速率的LDPC码进行打孔来生成较高速率的LDPC码。

[0014] 随着针对移动宽带接入的需求持续增加,存在对NR技术的进一步改进的需求。优

选地,这些改进应该适用于其它多址技术和使用这些技术的电信标准。用于改进的一个领域是编码/解码的领域,适用于NR。例如,期望用于针对NR的高性能LDPC码的技术。

[0015] 概括地说,本公开内容的某些方面涉及用于高性能、灵活并且紧凑的低密度奇偶校验(LDPC)码设计的方法和装置。LDPC码设计可以支持大范围的码率、块长度和粒度,同时能够实现精细的增量冗余混合自动重传请求(IR-HARQ)扩展,并且保持良好的错误平层性能、高水平的并行性以提供高吞吐量性能,和低描述复杂度。

[0016] 在一个方面中,提供了一种用于由发送设备进行无线通信的方法。方法通常包括:确定与将用于发送信息比特的传输速率相关联的多个传输速率区域。发送设备选择经提升的LDPC码族的集合中的经提升的LDPC码族,用于针对传输速率区域中的每个传输速率区域来对信息比特进行编码;针对在每个相应的传输速率区域中的传输,使用来自所选择的经提升的LDPC码族的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字;以及通过介质发送一个或多个码字。

[0017] 在一个方面中,提供了一种用于无线通信的装置,例如发送设备。装置通常包括:用于确定与将用于发送信息比特的传输速率相关联的多个传输速率区域的单元。发送设备包括:用于选择经提升的LDPC码族的集合中的经提升的LDPC码族,用于针对传输速率区域中的每个传输速率区域来对信息比特进行编码的单元;用于针对在每个相应的传输速率区域中的传输,使用来自所选择的经提升的LDPC码族的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字的单元;以及用于通过介质发送一个或多个码字的单元。

[0018] 在一个方面中,提供了一种用于无线通信的装置,例如发送设备。装置通常包括:与存储器耦合的至少一个处理器。至少一个处理器确定与将用于发送信息比特的传输速率相关联的多个传输速率区域。至少一个处理器还选择经提升的LDPC码族的集合中的经提升的LDPC码族,用于针对传输速率区域中的每个传输速率区域来对信息比特进行编码;以及针对在每个相应的传输速率区域中的传输,使用来自所选择的经提升的LDPC码族的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字。发送设备还包括发射机,其被配置为:通过介质发送一个或多个码字。

[0019] 在另一个方面中,提供了一种计算机可读介质。计算机可读介质其上存储有用于通过发送设备进行无线通信的计算机可执行代码。代码通常包括:用于确定与将用于发送信息比特的传输速率相关联的多个传输速率区域的代码。代码还包括:用于选择经提升的LDPC码族的集合中的经提升的LDPC码族,用于针对传输速率区域中的每个传输速率区域来对信息比特进行编码的代码;用于针对在每个相应的传输速率区域中的传输,使用来自所选择的经提升的LDPC码族的至少一个经提升的LDPC码来对信息比特进行编码,以产生一个或多个码字的代码;以及用于通过介质发送一个或多个码字的代码。

[0020] 为了实现前述及相关目的,一个或多个方面包括下文所充分描述和权利要求中具体指出的特征。下文的描述和附图详细阐述了一个或多个方面的某些说明性的特征。然而,这些特征指示各种方式中的一些方式,各种方面的原理可以在所述方式中使用,并且该描述旨在包括所有这种方面以及它们的等价物。

## 附图说明

[0021] 为了能够详细理解本公开内容的上述特征的方式,可以参照方面来对上文简要概括的作出更为具体的说明,所述方面中的一些方面在附图中示出。然而,附图仅示出了本公开内容的某些典型方面,并且因此不应被认为是对本公开内容的范围的限制,因为描述可以允许其它同等有效的方面。

[0022] 图1是根据本公开内容的某些方面概念性地示出示例无线通信系统的框图。

[0023] 图2是根据本公开内容的某些方面示出分布式RAN的示例逻辑架构的框图。

[0024] 图3是根据本公开内容的某些方面示出分布式RAN的示例物理架构的图。

[0025] 图4是根据本公开内容的某些方面概念性地示出示例基站 (BS) 和用户设备 (UE) 的设计的框图。

[0026] 图5是根据本公开内容的某些方面示出用于实现通信协议栈的示例的图。

[0027] 图6根据本公开内容的某些方面示出了以下行链路 (DL) 为中心的子帧的示例。

[0028] 图7根据本公开内容的某些方面示出了以上行链路 (UL) 为中心的子帧的示例。

[0029] 图8是根据本公开内容的某些方面的示例低密度奇偶校验 (LDPC) 码的图形表示。

[0030] 图8A是根据本公开内容的某些方面的图8的示例LDPC码的矩阵表示。

[0031] 图9是根据本公开内容的某些方面的对图8的LDPC码的提升的图形表示。

[0032] 图10是根据某些方面的用于准循环802.11LDPC码的矩阵的整数表示。

[0033] 图11是根据本公开内容的某些方面示出示例编码器的简化框图。

[0034] 图12是根据本公开内容的某些方面示出示例解码器的简化框图。

[0035] 图13是根据本公开内容的某些方面,示出用于使用可以由发送设备执行的基本图结构来对码字进行编码和发送的示例操作的流程图。

[0036] 图14是根据本公开内容的某些方面,示出用于使用可以由发送设备执行的基本图结构来对码字进行编码和发送的示例操作的流程图。

[0037] 图15是根据本公开内容的方面示出可由无线设备执行的示例操作的流程图。

[0038] 图16根据本公开内容的方面示出了示例基本奇偶校验矩阵 (PCM) 的结构。

[0039] 图17根据本公开内容的方面示出了示例性优化的基本图。

[0040] 图18是根据本公开内容的某些方面示出针对高速率码的三度校验节点 (check) 和打孔的表。

[0041] 图18A是根据本公开内容的某些方面,示出用于获得图18所示的表的、针对图17的优化基本图的PCM的核心部分的表。

[0042] 图19根据本公开内容的某些方面示出了示例性码族的核心。

[0043] 图19A是根据本公开内容的某些方面示出图19所示的核心的缩短子矩阵的行度数的表。

[0044] 图20根据本公开内容的某些方面示出了另一个示例性码族的核心。

[0045] 图20A是根据本公开内容的某些方面示出图20所示的核心的缩短子矩阵的行度数的表。

[0046] 图21根据本公开内容的某些方面示出了另一个示例性码族的核心。

[0047] 图21A是根据本公开内容的某些方面示出图21所示的核心的缩短子矩阵的行度数的表。

[0048] 图22是根据本公开内容的某些方面示出针对中速率码的三度校验节点和打孔的表。

[0049] 图22A是根据本公开内容的某些方面示出用于获得图22所示的表的、具有为8的提升大小值的PCM的核心部分的表。

[0050] 图23是根据本公开内容的某些方面示出针对低速率码的三度校验节点和打孔的表。

[0051] 图23A是根据本公开内容的某些方面示出用于获得图23所示的表的、具有为8的提升大小值的PCM的核心部分的表。

[0052] 图24是根据本公开内容的某些方面,示出用于选择LDPC码族以用于由发送设备来对信息进行编码的示例操作的流程图。

[0053] 图25是根据本公开内容的某些方面示出用于由发送设备进行的无线通信的示例操作的流程图。

[0054] 图26是根据本公开内容的某些方面的、具有为8的提升大小值的示例核心提升的PCM。

[0055] 图27是根据本公开内容的某些方面的、单边移除的图25中所示的核心提升的PCM的示例。

[0056] 为了便于理解,已经在有可能的地方使用了相同的参考序号,以指定对于附图而言公共的相同元素。预期的是,在一个实施例中公开的元素在无特定叙述的情况下可以有利地用在其它实施例上。

### 具体实施方式

[0057] 本公开内容的方面提供了用针对对新无线电 (NR) 接入技术 (例如,5G无线接入) 进行编码 (和/或解码) 的装置、方法、处理系统和计算机程序产品。NR可以指被配置为根据新的空中接口或固定传输层来进行操作的无线电单元。NR可以包括对以下各项的支持:目标针对宽带宽 (例如,80MHz及以上) 的增强型移动宽带 (eMBB) 服务、目标针对高载波频率 (例如,60GHz) 的毫米波 (mmW) 服务、目标针对非后向兼容MTC技术的大规模机器类型通信 (mMTC) 服务,和/或目标针对超可靠低时延通信 (URLLC) 服务的关键任务 (MiCr) 服务。这些服务可以包括时延和可靠性要求。NR可以使用低密度奇偶校验 (LDPC) 编码和/或极化码。

[0058] 概括地说,本公开内容的某些方面涉及用于使用可以是高性能、灵活和紧凑的LDPC码设计来进行编码和/或解码的方法和装置。LDPC码设计可以支持大范围的码率、块长度和粒度。LDPC码设计可以支持精细增量冗余混合自动重传请求 (IR-HARQ) 扩展。LDPC码设计可以具有良好的平层性能、高水平的并行性以提供高吞吐量性能,以及低描述复杂度。

[0059] 下面参照附图更全面地描述了本公开内容的各个方面。然而,本公开内容可以通过多种不同的形式来实现,并且不应当解释为受限于贯穿本公开内容给出的任何特定结构或功能。而是提供这些方面以使得本公开内容将是透彻和完整的,并且将向本领域技术人员全面地传达本公开内容的范围。基于本文中的教导,本领域的技术人员应当理解:本公开内容的范围旨在涵盖本文公开的公开内容的任何方面,不论是独立于本公开内容的任何其它方面实现还是与本公开内容的任何其它方面相结合。例如,可以使用本文中阐述的任何数量的方面来实现装置或实施方法。此外,本公开内容的范围旨在涵盖使用除了本文给出

的公开内容的各个方面以外或者不同于本文给出的公开内容的各个方面的其它结构、功能、或结构与功能来实践的这种装置或方法。应理解的是，本文公开的公开内容的任何方面可以通过权利要求中的一个或多个元素来体现。本文中使用的词语“示例性的”意指“用作示例、实例或说明”。在本文中被描述为“示例性的”的任何方面不一定被解释为比其它方面优选的或者更有优势的。

[0060] 尽管本文中描述了特定的方面，但是这些方面的多种变化和置换落入本公开内容的范围之内。尽管提到了优选的方面的一些益处和优点，但是本公开内容的范围不旨在局限于特定的益处、使用或目标。而是，本公开内容的方面旨在广泛地应用于不同的无线技术、系统配置、网络和传输协议，对所述方面中的一些方面通过示例的方式在图中以及在下面对优选的方面的描述中进行了说明。具体实施方式和附图仅是对本公开内容的说明而非限制性的，本公开内容的范围是通过所附权利要求及其等价物来定义的。

[0061] 本文描述的技术可以用于各种无线通信网络，诸如长期演进 (LTE)、码分多址 (CDMA) 网络、时分多址 (TDMA) 网络、频分多址 (FDMA) 网络、正交 FDMA (OFDMA) 网络、单载波 FDMA (SC-FDMA) 网络等等。术语“网络”和“系统”通常可互换使用。CDMA 网络可以实现诸如通用陆地无线接入 (UTRA)、CDMA2000 等之类的无线技术。UTRA 包括宽带 CDMA (W-CDMA) 和低码片率 (LCR)。CDMA2000 涵盖了 IS-2000、IS-95 和 IS-856 标准。TDMA 网络可以实现诸如全球移动通信系统 (GSM) 之类的无线技术。OFDMA 网络可以实现诸如 NR (例如，5G RA)、演进型 UTRA (E-UTRA)、IEEE 802.11、IEEE 802.16、IEEE 802.20、闪速 OFDM 等的无线技术。UTRA、E-UTRA 和 GSM 是通用移动通信系统 (UMTS) 的部分。3GPP LTE 和改进的 LTE (LTE-A) 是使用 E-UTRA 的 UMTS 的版本。在来自名为“第三代合作伙伴计划” (3GPP) 的组织的文档中描述了 UTRA、E-UTRA、UMTS、LTE、LTE-A 和 GSM。在来自名为“第三代合作伙伴计划 2” (3GPP2) 的组织的文档中描述了 CDMA2000。NR 是与 5G 技术论坛 (5GTF) 结合开发的新兴无线通信技术。这些通信网络仅作为网络的示例列出，在所述网络中可以应用本公开内容中描述的技术；然而，本公开内容不局限于上述通信网络。

[0062] 为了清楚起见，虽然在本文中可以使用通常与 3G 和/或 4G 无线技术相关联的术语来描述各个方面，但是本公开内容的方面可以应用于基于其它代的通信系统 (比如 5G 和之后的版本)，包括 NR 技术。

[0063] 示例无线通信系统

[0064] 图 1 示出了可以在其中执行本公开内容的方面的示例无线通信网络 100。无线通信网络 100 可以是新无线电 (NR) 或 5G 网络。无线通信网络 100 可以包括诸如用户设备 (UE) 120 或基站 (BS) 110 的发送设备。发送设备可以基于低密度奇偶校验 (LDPC) 码来对信息比特集合进行编码以产生码字，LDPC 码由具有第一数量的变量节点和第二数量的校验节点的矩阵来定义。可以根据本文中描述的 LDPC 码设计来设计由发送设备使用的 LDPC 码，以用于高性能、灵活并且紧凑的 LDPC 码。LDPC 码设计可以由发送设备用于对信息比特集合进行编码，以支持大范围的码率、块长度和粒度。

[0065] 如图 1 所示，无线通信网络 100 可以包括多个 BS 110 和其它网络实体。BS 可以是与 UE 通信的站。每个 BS 110 可以针对特定的地理区域提供通信覆盖。在 3GPP 中，取决于使用术语“小区”的上下文，术语“小区”可以指代节点 B 的覆盖区域和/或服务该覆盖区域的节点 B 子系统。在 NR 系统中，术语“小区”和 gNB、节点 B、5G NB、AP、NR BS、NR BS、TRP 等可以是可互

换的。在一些例子中,小区可以不一定是静止的,以及小区的地理区域可以根据移动BS的位置来移动。在一些示例中,BS可以使用任何合适的传输网络,通过各种类型的回程接口(比如直接物理连接、虚拟网络等)互连到彼此和/或无线通信网络100中的一个或多个其它BS或网络节点(未示出)。

[0066] 概括地说,给定的地理区域中可以部署任意数量的无线网络。每个无线网络可以支持特定的无线接入技术(RAT),以及可以在一个或多个频率上操作。RAT还可以被称为无线技术、空中接口等。频率还可以被称为载波、频率信道等。每个频率可以支持给定地理区域中的单个RAT,以避免不同RAT的无线网络之间的干扰。在一些情况下,可以部署NR或5G RAT网络。

[0067] BS可以针对宏小区、微微小区、毫微微小区和/或其它类型的小区提供通信覆盖。宏小区可以覆盖相对较大的地理区域(例如,半径若干公里),以及可以允许具有服务订制的UE的不受限的接入。微微小区可以覆盖相对较小的地理区域,以及可以允许具有服务订制的UE的不受限的接入。毫微微小区可以覆盖相对较小的地理区域(例如,家庭),以及可以允许具有与毫微微小区的关联的UE(例如,封闭用户组(CSG)中的UE、针对家庭中的用户的UE等)的受限的接入。针对宏小区的BS可以被称为宏BS。针对微微小区的BS可以被称为微微BS。针对毫微微小区的BS可以被称为毫微微BS或家庭BS。在图1所示的示例中,BS 110a、BS 110b和BS 110c可以分别是针对宏小区102a、宏小区102b和宏小区102c的宏BS。BS 110x可以是针对微微小区102x的微微BS。BS 110y和BS 110z可以分别是针对毫微微小区102y和毫微微小区102z的毫微微BS。BS可以支持一个或多个(例如,三个)小区。

[0068] 无线通信网络100还可以包括中继站。中继站是从上游站(例如,BS 110或UE 120)接收数据和/或其它信息的传输以及向下游站(例如,UE 120或BS 110)发送数据和/或其它信息的传输的站。中继站还可以是为其它UE对传输进行中继的UE。在图1中示出的示例中,中继站110r可以与BS 110a和UE 120r通信,以便促进BS 110a与UE 120r之间的通信。中继站还可以被称为中继器、中继eNB等。

[0069] 无线通信网络100可以是包括不同类型的BS(例如,宏BS、微微BS、毫微微BS、中继等)的异构网络。这些不同类型的BS可以具有不同的发射功率电平、不同的覆盖区域以及对无线通信网络100中的干扰的不同影响。例如,宏BS可以具有较高的发射功率电平(例如,20瓦特),而微微BS、毫微微BS和中继器可以具有较低的发射功率电平(例如,1瓦特)。

[0070] 无线通信网络100可以支持同步或异步操作。对于同步操作,BS可以具有相似的帧时序,以及来自不同BS的传输可以按时间近似地对齐。对于异步操作,BS可以具有不同的帧时序,以及来自不同BS的传输可以不按时间对齐。本文中描述的技术可以被用于同步操作和异步操作二者。

[0071] 网络控制器130可以耦合到一组BS以及可以针对这些BS提供协调和控制。网络控制器130可以经由回程与BS 110进行通信。BS 110也可以彼此相互通信,例如,经由无线或有线回程来直接或间接地互相通信。

[0072] UE 120(例如,UE 120x、UE 120y等)可以散布在整个无线通信网络100中,以及每个UE可以是静止的或移动的。UE还可以被称为移动站、终端、接入终端、用户单元、站、客户驻地设备(CPE)、蜂窝电话、智能电话、个人数字助理(PDA)、无线调制解调器、无线通信设备、手持设备、膝上型计算机、无绳电话、无线本地环路(WLL)站、平板电脑、摄像头、游戏设

备、上网本、智能本、超极本、医疗设备或医疗装备、生物计量传感器/设备、诸如智能手表、智能服装、智能眼镜、智能手环、智能珠宝(例如,智能戒指、智能手镯等)的可穿戴设备、娱乐设备(例如,音乐设备、视频设备、卫星无线电等)、交通工具组件或传感器、智能仪表/传感器、工业制造设备、全球定位系统设备,或者被配置为经由无线或有线介质进行通信的任何其它合适的设备。一些UE可以被视为演进型或机器类型通信(MTC)设备或演进型MTC(eMTC)设备。MTC和eMTC UE包括:例如,可以与BS、另一个设备(例如,远程设备)或某个其它实体通信的机器人、无人机、远程设备、传感器、仪表、监视器、位置标签等。无线节点可以提供:例如,经由有线或无线的通信链路的针对网络或去往网络(例如,诸如互联网或蜂窝网络之类的广域网)的连接。一些UE可以被视为物联网(IoT)设备。

[0073] 在图1中,具有双箭头的实线指示UE和提供服务BS之间的期望的传输,其中,BS被指定为在下行链路和/或上行链路上服务UE。具有双箭头的细虚线指示UE和BS之间的干扰传输。

[0074] 某些无线网络(例如,LTE)在下行链路上利用正交频分复用(OFDM)以及在上行链路上利用单载波频分复用(SC-FDM)。OFDM和SC-FDM将系统带宽划分成多个(K个)正交的子载波,所述子载波还通常被称为音调、频段等。可以使用数据来对每个子载波进行调制。一般地,在频域中使用OFDM来发送调制符号以及在时域中使用SC-FDM来发送调制符号。邻近的子载波之间的间隔可以是固定的,以及子载波的总数(K)可以取决于系统带宽。例如,子载波的间隔是15kHz,以及最小的资源分配(称为“资源块”(RB))可以是12个子载波(即,180kHz)。因此,对于1.25MHz、2.5MHz、5MHz、10MHz或20MHz的系统带宽,标称的快速傅里叶变换(FFT)的大小可以分别等于128、256、512、1024或2048。还可以将系统带宽划分成子带。例如,子带可以覆盖1.08MHz(即,6个RB),以及对于1.25MHz、2.5MHz、5MHz、10MHz或20MHz的系统带宽,可以分别有1、2、4、8或16个子带。

[0075] NR可以在上行链路和下行链路上利用具有CP的OFDM,以及包括使用TDD来支持半双工操作。可以支持100MHz的单分量载波带宽。NR RB可以在0.1ms的持续时间上跨越12个子载波,所述子载波带宽为75kHz。每个无线帧可以由50个长度为10ms的子帧组成。因此,每个子帧可以具有0.2ms的长度。每个子帧可以指示针对数据传输的链路方向(即,下行链路或上行链路),以及可以动态地切换针对每个子帧的链路方向。每个子帧可以包括DL/UL数据以及DL/UL控制数据。用于NR的UL和DL子帧可以是如下文针对图6和图7更详细描述。可以支持波束成形以及可以动态地配置波束方向。还可以支持具有预编码的MIMO传输。DL中的MIMO配置可以支持高达8个发射天线,多层DL传输高达8个流以及每UE高达2个流。可以支持每个UE高达2个流的多层传输。可以支持对高达8个服务小区的多个小区的聚合。替代地, NR可以支持与基于OFDM不同的空中接口。

[0076] 在一些示例中,可以调度对空中接口的接入。例如,调度实体(例如,BS 110或UE 120)为其服务区域或小区内的一些或所有设备和装备之间的通信分配资源。在本公开内容内,如下文进一步讨论的,调度实体可以负责调度、指派、重新配置和释放针对一个或多个从属实体的资源。也就是说,对于被调度的通信,从属实体使用由调度实体分配的资源。BS不是唯一可以用作调度实体的实体。也就是说,在一些示例中,UE可以用作调度实体,为一个或多个从属实体(例如,一个或多个其它UE)调度资源。在该示例中,UE用作调度实体,以及其它UE使用由UE调度的资源用于无线通信。UE可以用作对等(P2P)网络和/或网状网络中

的调度实体。在网状网络示例中,除了与调度实体通信之外,UE可以可选地直接与彼此通信。

[0077] 因此,在具有被调度的时频资源接入以及具有蜂窝配置、P2P配置以及网状配置的无线通信网络中,调度实体和一个或多个从属实体可以使用被调度的资源来进行通信。

[0078] NR无线接入网(RAN)可以包括一个或多个中央单元(CU)和分布式单元(DU)。NR BS(例如,gNB、5G NB、NB、5G NB、TRP、AP)可以与一个或多个BS相对应。NR小区可以被配置作为接入小区(ACells)或仅数据小区(DCells)。DCell可以是用于载波聚合或双连接的小区,但不用于初始接入、小区选择/重选或切换。

[0079] 图2示出了可以在图1所示的无线通信系统100中实现的分布式RAN 200的示例逻辑架构。5G接入节点(AN)206可以包括接入节点控制器(ANC)202。ANC 202可以是分布式RAN 200的CU。到下一代核心网(NG-CN)204的回程接口可以终止于ANC 202。到相邻下一代接入节点(NG-AN)的回程接口可以终止于ANC 202。ANC 202可以包括一个或多个TRP 208。

[0080] TRP 208包括DU。TRP 208可以连接到一个ANC(ANC 202)或者多于一个的ANC(未示出)。例如,对于RAN共享,无线电即服务(RaaS)以及特定于服务的AND部署,TRP可以连接到多于一个的ANC 202。TRP 208可以包括一个或多个天线端口。TRP 208可以被配置为单独(例如,动态选择)或联合(例如,联合传输)地向UE(例如,UE 120)提供业务。

[0081] 分布式RAN 200的示例逻辑架构可以用于说明前传定义。逻辑架构可以支持跨越不同部署类型的前传解决方案。例如,逻辑架构可以基于发送网络能力(例如,带宽、时延和/或抖动)。逻辑架构可以与LTE共享特征和/或组件。NG-AN 210可以支持与NR的双重连接。NG-AN 210可以共享用于LTE和NR的公共前传。逻辑架构可以实现两个或更多个TRP 208之间的协作。例如,可以经由ANC 202在TRP 208内和/或跨越TRP 208来预先配置协作。可以没有TRP间接口。

[0082] 针对分布式RAN 200的逻辑架构可以包括拆分逻辑功能的动态配置。如将参考图5更详细描述,无线资源控制(RRC)层、分组数据汇聚协议(PDCP)层、无线链路控制(RLC)层、介质访问控制(MAC)层以及物理(PHY)层可以位于DU(例如,TRP 208)或CU(例如,ANC 202)处。

[0083] 图3根据本公开内容的方面示出了分布式RAN 300的示例物理架构。如图3所示,分布式RAN 300包括集中式核心网单元(C-CU)302、集中式RAN单元(C-RU)304和DU 306。

[0084] C-CU 302可以托管核心网功能。C-CU 302可以是集中式部署的。为了处理峰值容量,C-CU 302功能可以被卸载(例如,到改进的无线服务(AWS))。C-RU 304可以托管一个或多个ANC功能。可选地,C-RU 304可以在本地托管核心网功能。C-RU 304可以具有分布式部署。C-RU 304可以位于网络边缘附近。DU 306可以托管一个或多个TRP(边缘节点(EN)、边缘单元(EU)、无线电头端(RH)、智能无线电头端(SRH)等)。DU 306可以位于具有射频(RF)功能的网络边缘。

[0085] 图4示出了图1中示出的BS 110和UE 120的示例组件,其可以用于实现用于高性能、灵活并且紧凑的LDPC编码的本公开内容的方面。图4中示出的BS 110和UE 120的组件中的一个或多个组件可以用于实施本公开内容的方面。例如,UE 120的天线452a-454r、解调器/调制器454a-454r、TX MIMO处理器466、接收处理器458、发送处理器464、和/或控制器/处理器480,和/或BS 110的天线434a-434t、解调器/调制器432a-434t、TX MIMO处理器430、

发送处理器420、接收处理器438和/或控制器/处理器440,可以用于执行本文中描述的并且分别参考图13-15、图24和图25示出的操作1300-1500、2400和2500。

[0086] 对于受限关联的情况来说,BS 110可以是图1中的宏BS 110c,以及UE 120可以是UE 120y。BS 110还可以是某种其它类型的BS。BS 110可以配备有天线434a至434t,以及UE 120可以配备有天线452a至452r。

[0087] 在BS 110处,发送处理器420可以从数据源412接收数据以及从控制器/处理器440接收控制信息。控制信息可以针对物理广播信道(PBCH)、物理控制格式指示符信道(PCFICH)、物理混合ARQ指示符信道(PHICH)、物理下行链路控制信道(PDCCH)或者其它控制信道或信号。数据可以用于物理下行链路共享信道(PDSCH)或者其它数据信道或信号。发送处理器420可以处理(例如,编码和符号映射)数据和控制信息以分别获得数据符号和控制符号。例如,发射处理器420可以使用下文更详细讨论的LPDC码设计来对信息比特进行编码。发送处理器420还可以生成参考符号(例如,针对主同步信号(PSS)、辅同步信号(SSS)和特定于小区的参考信号(CRS))。如果适用,发送(TX)多输入多输出(MIMO)处理器430可以在数据符号、控制符号和/或参考符号上执行空间处理(例如,预编码),以及可以向调制器(MOD) 432a至432t提供输出符号流。每个调制器432可以对各自的输出符号流进行处理(例如,用于OFDM等)以获得输出采样流。每个调制器432可以进一步处理(例如,变换到模拟、放大、滤波以及上变频)输出采样流以获得下行链路信号。来自调制器432a到432t的下行链路信号可以分别经由天线434a到434t来发射。

[0088] 在UE 120处,天线452a至452r可以从BS 110接收下行链路信号以及可以分别向解调器(DEMOD) 454a至454r提供接收到的信号。每个解调器454可以对各自接收的信号进行调节(例如,滤波、放大、下变频以及数字化)以获得输入采样。每个解调器454可以对输入采样进行进一步处理(例如,用于OFDM等)以获得接收符号。MIMO检测器456可以从所有解调器454a至454r获得接收的符号,如果适用,则在接收的符号上执行MIMO检测,以及提供经检测的符号。接收处理器458可以对经检测的符号进行处理(例如,解调、解交织和解码),向数据宿460提供针对UE 120的经解码的数据,以及向控制器/处理器480提供经解码的控制信息。

[0089] 在上行链路上,在UE 120处,发送处理器464可以接收以及处理来自数据源462的数据(例如,针对物理上行链路共享信道(PUSCH)或者其它数据信道或信号)和来自控制器/处理器480的控制信息(例如,针对物理上行链路控制信道(PUCCH)或者其它控制信道或信号)。发送处理器464还可以生成针对参考信号的参考符号。如果适用,来自发送处理器464的符号可以由TX MIMO处理器466预编码,由解调器454a至454r进一步处理(例如,用于SC-FDM等),以及被发送给BS 110。在BS 110处,来自UE 120的上行链路信号可以由天线434接收,由调制器432处理,如果适用,由MIMO检测器436检测,以及由接收处理器438进一步地处理以获得经解码的由UE 120发送的数据和控制信息。接收处理器438可以向数据宿439提供经解码的数据以及向控制器/处理器440提供经解码的控制信息。

[0090] 存储器442可以存储针对BS 110的数据和程序代码,以及存储器482可以存储针对UE 120的数据和程序代码。调度器444可以针对在下行链路和/或上行链路上的数据传输来调度UE。

[0091] 图5根据本公开内容的方面图示了示出用于实现通信协议栈的示例的图500。所示出的通信协议栈可以由在5G系统中操作的设备(例如,支持基于上行链路的移动性的系统)

来实现。图500示出了包括RRC层510、PDCP层515、RLC层520、MAC层525和PHY层530的通信协议栈。在示例中，协议栈的层可以实现为软件的分别模块、处理器或ASIC的部分、通过通信链路连接的非共置设备的部分，或者它们的各种组合。例如，共置和非共置实现方式可以在例如针对网络接入设备（例如，AN、CU和/或DU）或UE的协议栈中使用。

[0092] 第一选项505-a示出了协议栈的分割实现方式，其中，协议栈的实现方式在集中式网络接入设备（例如，ANC 202）和分布式网络接入设备（例如，DU 208）之间分割。在第一选项505-a中，RRC层510和PDCP层515可以由CU实现，以及RLC层520、MAC层525以及PHY层530可以由DU实现。在各个示例中，CU和DU可以是共置或者非共置的。第一选项505-a在宏小区、微小区、或微微小区部署中可以是有益的。

[0093] 第二选项505-b示出了协议栈的统一实现方式，其中，协议栈在单个网络接入设备（例如，接入节点（AN）、NR BS、NR NB、网络节点（NN）、TRP、gNB等）中实现。在第二选项中，RRC层510、PDCP层515、RLC层520、MAC层525和PHY层530均可以由AN来实现。第二选项505-b在毫微微小区部署中可以是有益的。

[0094] 不管网络接入设备是实现协议栈的部分还是全部，UE可以实现整个协议栈（例如，RRC层510、PDCP层515、RLC层520、MAC层525和PHY层530）。

[0095] 图6是示出了以DL为中心的子帧600的示例的图。以DL为中心的子帧600可以包括控制部分602。控制部分602可以存在于以DL为中心的子帧600的初始或开始部分中。控制部分602可以包括与以DL为中心的子帧600的各个部分相对应的各种调度信息和/或控制信息。在一些配置中，如图6所示，控制部分602可以是物理DL控制信道（PDCCH）。以DL为中心的子帧600还可以包括DL数据部分604。DL数据部分604可以被称为以DL为中心的子帧600的有效载荷。DL数据部分604可以包括用于从调度实体202（例如，UE或BS）向从属实体（例如，UE）传送DL数据的通信资源。在一些配置中，DL数据部分604可以是物理DL共享信道（PDSCH）。

[0096] 以DL为中心的子帧600还可以包括公共UL部分606。公共UL部分606可以被称为UL突发、公共UL突发和/或各种其它合适的术语。公共UL部分606可以包括与以DL为中心的子帧600的各个其它部分相对应的反馈信息。例如，公共UL部分606可以包括与控制部分602相对应的反馈信息。反馈信息的非限制性示例可以包括确认（ACK）信号、否定确认（NACK）信号、HARQ指示符和/或各种其它合适类型的信息。公共UL部分606可以额外地或替代地包括信息，比如与随机接入信道（RACH）过程、调度请求（SR）有关的信息以及各种其它合适类型的信息。如图6所示，DL数据部分604的结尾可以在时间上与公共UL部分606的开始分隔开。该时间分隔可以被称为间隙、保护时段、保护间隔和/或各种其它合适的术语。该分隔为从DL通信（例如，由从属实体（例如，UE）进行的接收操作）向UL通信（例如，由从属实体（例如，UE）进行的发送）的切换提供时间。以上仅仅是以DL为中心的子帧的一个例子，并且在不一定偏离本文中描述的方面的情况下可以存在具有类似特征的替代结构。

[0097] 图7是示出了以UL为中心的子帧700的示例的图。以UL为中心的子帧700可以包括控制部分702。控制部分702可以存在于以UL为中心的子帧700的初始或开始部分中。图7中的控制部分702可以与上文参考图6描述的控制部分602类似。以UL为中心的子帧700还可以包括UL数据部分704。UL数据部分704可以被称为以UL为中心的子帧700的有效载荷。UL数据部分704可以指用于从从属实体（例如，UE）向调度实体（例如，UE或BS）传送UL数据的通信资源。在一些配置中，控制部分702可以是PDCCH。

[0098] 如图7所示,控制部分702的结尾可以在时间上与UL数据部分704的开始分隔开。该时间分隔可以被称为间隙、保护时段、保护间隔和/或各种其它合适的术语。该分隔为从DL通信(例如,由调度实体进行的接收操作)向UL通信(例如,由调度实体进行的发送)的切换提供时间。以UL为中心的子帧700还可以包括公共UL部分706。图7中的公共UL部分706可以与上文参考图6描述的公共UL部分706类似。公共UL部分706可以额外地或替代地包括与信道质量指示符(CQI)、探测参考信号(SRS)以及各种其它合适类型的信息有关的信息。前文仅仅是以UL为中心的子帧的一个例子,并且在不一定偏离本文中描述的方面的情况下可以存在具有类似特征的替代结构。

[0099] 在一些情况下,两个或更多个从属实体(例如,UE)可以使用副链路信号来彼此通信。这种副链路通信的实际应用可以包括:公共安全、近距离服务、UE到网络中继、交通工具到交通工具(V2V)通信、万物互联(IoE)通信、IoT通信、关键任务网格和/或各种其它合适的应用。通常,副链路信号可以指在不通过调度实体(例如,UE或BS)对该通信进行中继的情况下(即使调度实体可以用于调度和/或控制的目的)从一个从属实体(例如,UE1)传送给另一个从属实体(例如,UE2)的信号。在一些示例中,可以使用许可频谱(与通常使用未许可频谱的无线局域网(WLAN)不同)来传送副链路信号。

[0100] UE可以在各种无线资源配置中操作,包括与使用专用资源集合(例如,无线资源控制(RRC)专用状态等)来发送导频相关联的配置,或者与使用公共资源集合(例如,RRC公共状态等)来发送导频相关联的配置。当在RRC专用状态下操作时,UE可以选择用于向网络发送导频信号的专用资源集合。当在RRC公共状态下操作时,UE可以选择用于向网络发送导频信号的公共资源集合。在任一情况下,由UE发送的导频信号可以由一个或多个网络接入设备(比如AN或DU,或者它们的部分)接收。每个接收网络接入设备可以被配置为:接收并测量在公共资源集合上发送的导频信号,以及还接收并测量在分配给UE的专用资源集合上发送的导频信号,针对所述专用资源集合,网络接入设备是针对UE进行监测的网络接入设备集合的成员。接收网络接入设备中的一个或多个接收网络接入设备,或者接收网络接入设备向其发送导频信号的测量的CU可以使用测量来识别UE的服务小区或者发起针对UE中的一个或多个UE的服务小区的改变。

[0101] 示例纠错编码

[0102] 许多通信系统实用纠错码。具体而言,纠错码通过在数据流中引入冗余来补偿这些系统中信息传输的固有不可靠性。低密度奇偶校验(LDPC)码是使用迭代编码系统的特定类型的纠错码。具体而言,Gallager码是“规则(regular)”LDPC码的早期示例。规则LDPC码是线性分组码,其中,其奇偶校验矩阵H的大多数元素是'0'。

[0103] LDPC码可以通过二分图(通常称为“Tanner图”)来表示。在二分图中,变量节点的集合与码字的比特(例如,信息比特或系统比特)相对应,以及校验节点的集合与定义该码的奇偶校验约束集合相对应。图中的边将变量节点连接到校验节点。因此,图的节点被分成两个不同的集合,以及边连接两种不同类型(变量和校验)的节点。

[0104] 通过数次(Z次)复制(在本文中被称为提升、提升大小或提升大小值)二分基本图(G)来创建提升图,所述二分基本图还可以被称为原模图(photograph)。如果变量节点和校验节点通过图中的“边”(即,连接变量节点和校验节点的线)来连接,则它们被认为是“邻居”。另外,对于二分基本图(G)的每个边(e),将置换(通常与边置换相关联的整数值由k表

示并且被称为提升值)应用于边(e)的Z个副本,以便对G的Z个副本进行互连。当且仅当对于每个校验节点,与所有相邻变量节点相关联的比特的总和为零取模二(即,它们包括偶数个1),则具有与变量节点序列的一对一关联的比特序列是有效码字。如果使用的置换(提升值)是循环的,则得到的LDPC码可以是准循环(QC)的。

[0105] 图8-图8A根据本公开内容的某些方面分别示出了示例LDPC码的图形和矩阵表示。例如,图8示出了表示LDPC码的二分图800。二分图800包括连接到四个校验节点820(由正方形表示)的五个变量节点810(由圆圈表示)的集合。二分图800中的边将变量节点810连接到校验节点820(边由用于将变量节点810连接到校验节点820的线表示)。二分图800由被 $|E|=12$ 条边连接的 $|V|=5$ 个变量节点和 $|C|=4$ 个校验节点组成。

[0106] 二分图800可以由简化的相邻矩阵表示,所述相邻矩阵还可以被称为奇偶校验矩阵(PCM)。图8A示出了二分图800的矩阵表示800A。矩阵表示800A包括奇偶校验矩阵H和码字向量x,其中 $x_1-x_5$ 表示码字x的比特。H用于确定接收信号是否被正常解码。H具有与j个校验节点相对应的C个行和与i个变量节点(即,经解调的符号)相对应的V个列,其中,行表示方程(equation),以及列表示码字的比特。在图8A中,矩阵H具有分别与4个校验节点和5个变量节点相对应的4行和5列。如果第j个校验节点通过边来连接到第i个变量节点(即,这两个节点是邻居),则在奇偶校验矩阵H的第i列中并且在第j行中存在“1”。也就是说,第i行和第j列的交点在边将相应顶点连接的情况下包含“1”,以及在没有边的情况下包含“0”。当且仅当 $Hx=0$ 时,码字向量x表示有效码字,例如,如果对于每个约束节点,与约束(经由它们与变量节点的关联)相邻的比特总和为零取模二( $0 \bmod 2$ ),即,它们包括偶数个1。因此,如果正确接收了码字,则 $Hx=0 \pmod{2}$ 。当经编码的接收信号和PCM H的乘积变为“0”时,这表示没有发生错误。

[0107] 解调符号或变量节点的数量是LDPC码长度。行(列)中的非零元素的数量被定义为行(列)权重 $d(c)$   $d(v)$ 。

[0108] 节点的度是指连接到该节点的边的数量。该特征在图8A所示的矩阵H中示出,其中,入射到变量节点810的边的数量等于相应列中的“1”的数量,并且被称为变量节点度 $d(v)$ 。类似地,与校验节点820相连的边的数量等于相应行中的一的数量,并且被称为校验节点度 $d(c)$ 。

[0109] 规则图或码是一种所有变量节点具有相同的度j并且所有约束节点具有相同的度k的图或码。另一方面,不规则码包括具有不同度的约束节点和/或变量节点。例如,一些变量节点可以具有4度,其它节点具有3度,另外的其它节点具有2度。

[0110] “提升”使得LDPC码能够使用并行编码和/或解码实现方式来实现,同时还降低了通常与大LDPC码相关联的复杂度。提升有助于实现对LDPC解码器的高效并行化,同时仍具有相对紧凑的描述。更具体地说,提升是一种用于从较小基本码的多个副本来生成相对较大的LDPC码的技术。例如,可以通过以下操作来生成经提升的LDPC码:产生基本图(例如,原模图)的Z数量个并行副本,并且然后通过对基本图的每个副本的边束(edge bundle)的置换来将并行副本互连。基本图定义了码的(宏)结构,并且由数个(K个)信息比特列和数个(N个)的码比特列组成。将基本图提升数个提升Z导致最终的为KZ的块长度。因此,可以通过“复制和置换”操作来获得较大的图,所述“复制和置换”操作中制作了基本图的多个副本并对其进行连接以形成单个提升图。对于多个副本,作为单个基本边的副本集合的相似边被

置换和连接以形成比基本图大Z倍的连接图。

[0111] 图9是示出对图8的二分图800的三个副本的提升的二分图900。可以通过在副本之间对相似边进行置换来将三个副本互连。如果置换被限制为循环置换,则得到的二分图900与具有提升 $Z=3$ 的准循环LDPC相对应。从其制作三个副本的原始图在本文中被称为基本图。为了获得不同大小的图,可以将“复制和置换”操作应用于基本图。

[0112] 通过利用 $Z \times Z$ 矩阵替换基本奇偶校验矩阵中的每个条目,可以从基本图的奇偶校验矩阵来构造提升图的相应奇偶校验矩阵。利用0矩阵来替换“0”条目(那些没有基本边的条目),并且用 $Z \times Z$ 置换矩阵来替换1条目(指示基本边)。在循环提升的情况下,置换是循环置换。

[0113] 经循环提升的LDPC码还可以被解释为对二元多项式取模 $x^z+1$ 的环上的码。在该解释中,二元多项式 $(x) = b_0 + b_1x + b_2x^2 + \dots + b_{z-1}x^{z-1}$ 可以与基本图中的每个变量节点相关联。二进制向量 $(b_0, b_1, b_2, \dots, b_{z-1})$ 与关联到提升图中的Z个相应变量节点(即,单个基本变量节点的Z个副本)的比特相对应。通过将相应二元多项式乘以 $x^k$ ,其中对乘法取模 $x^z+1$ ,来实现对二进制向量的循环置换k(其被称为与图中的边相关联的提升值)。基本图中的d度奇偶校验节点(parity check)可以被解释为相邻二元多项式 $B_1(x), \dots, B_d(x)$ 上的线性约束,写作 $x^{k_1}B_1(x) + x^{k_2}B_2(x) + \dots + x^{k_d}B_d(x) = 0$ ,值 $k_1, \dots, k_d$ 是与相应边相关联的循环提升值。

[0114] 得到的等式与经循环提升的Tanner图中的Z个奇偶校验节点等效,所述奇偶校验节点与基本图中的单个相关联奇偶校验节点相对应。因此,可以使用针对基本图的矩阵来表示针对提升图的奇偶校验矩阵,其中,利用具有形式 $x^k$ 的单项式来替换1条目,以及0条目被提升为0,但现在0被解释为0二元多项式取模 $x^z+1$ 。可以通过给出值k代替 $x^k$ 来写出这样的矩阵。在这种情况下,0多项式有时被表示为“-1”,以及有时被表示为另一个字符,以便将其与 $x^0$ 区分开。

[0115] 通常,奇偶校验矩阵的正方形子矩阵表示码的奇偶校验比特。互补列与信息比特相对应,所述信息比特在编码时被设置为等于要编码的信息比特。可以通过对前述正方形子矩阵中的变量进行求解以便满足奇偶校验方程来实现编码。奇偶校验矩阵H可以被划分为M和N两部分,其中M是正方形部分。因此,编码简化为求解 $M_c = s = N_d$ ,其中c和d包括x。在准循环码或经循环提升的码的情况下,上述代数可以被解释为在二元多项式取模 $x^z+1$ 的环上。在准循环的802.11LDPC码的情况下,编码子矩阵M具有如图10所示的整数表示。

[0116] 可以对所接收的LDPC码字进行解码以产生原始码字的重构版本。在没有错误的情况下,或者在可纠正错误的情况下,可以使用解码来恢复被编码的原始数据单元。解码器可以使用冗余比特来检测并纠正比特错误。LDPC解码器通常通过以下各项来进行操作:迭代地执行本地计算,以及通过在二分图800内沿着边交换消息来传递这些结果,以及通过基于传入消息在节点处执行运算来更新这些消息。这些步骤通常可以重复若干次,并且可以被称为消息传递步骤。例如,图800中的每个变量节点810最初可以被提供有“软比特”(例如,表示码字的接收比特),所述“软比特”指示如通过来自通信信道的观察所确定的对关联比特的值的估计。使用这些软比特,LDPC解码器可以:通过从存储器迭代地读取消息或其某些部分来更新消息,以及将经更新的消息或其某些部分写回存储器。更新操作通常基于相应LDPC码的奇偶校验约束。在针对经提升的LDPC码的实现方式中,通常并行地处理相似边上

的消息。

[0117] 被设计用于高速应用的LDPC码通常使用具有较大提升因数和相对较小的基本图的准循环结构,以支持编码和解码操作的高并行性。具有较高码率(例如,消息长度与码字长度的比率)的LDPC码趋于具有相对较少的奇偶校验节点。如果基本奇偶校验节点的数量小于变量节点的度(例如,连接到变量节点的边数),则在基本图中,该变量节点通过两个或更多个边连接到基本奇偶校验节点中的至少一个基本奇偶校验(例如,变量节点可以具有“双边”)。如果基本奇偶校验节点的数量小于变量节点的度(例如,连接到变量节点的边数),则在基本图中,该变量节点通过两个或更多个边连接到基本奇偶校验节点中的至少一个基本奇偶校验。对于并行硬件实现方式目的来说,通常不希望具有通过两个或更多个边连接的基本变量节点和基本校验节点。例如,这样的双边可能导致对相同存储器位置的多个并发读取和写入操作,这转而可能产生数据一致性问题。基本LDPC码中的双边可能触发:在单个并行奇偶校验节点更新期间,两次对相同的软比特值存储器位置的并行读取。因此,通常需要额外电路来对写回存储器的软比特值进行组合,以便适当地并入这两个更新。消除LDPC码中的双边有助于避免这种额外的复杂度。

[0118] 基于循环提升的LDPC码设计可以被解释为多项式环上的码,其可以是二元多项式取模 $x^Z+1$ ,其中 $Z$ 是提升大小(例如,准循环码中的循环的大小)。因此,对这样的码进行编码通常可以被解释为该环中的代数操作。

[0119] 在标准不规则LDPC码集合(度分布)的定义中,Tanner图表示中的所有边可以是统计上可互换的。换句话说,存在单个统计等价类的边。例如,可以在2008年3月17日出版的、由Tom Richardson和Ruediger Urbanke的题为“Modern Coding Theory”的书中找到对提升的LDPC码的更详细的讨论。对于多边LDPC码,多个等价类的边可以是可能的。虽然在标准的不规则LDPC集合定义中,图中的节点(变量节点和约束节点)由它们的度数(即,它们连接到的边的数量,在多边类型设置中,边度是向量)指定,但其独立指定了从每个边等价类(类型)连接到节点的边的数量。多边类型集合由有限数量的边类型组成。约束节点的度类型是(非负)整数的向量;该向量的第 $i$ 个条目记录了连接到这样的节点的第 $i$ 类型的槽(socket)的数量。该向量可以被称为边度。变量节点的度类型具有两个部分,尽管它可以被视为(非负)整数的向量。第一部分涉及接收到的分布并且将被称为接收度,以及第二部分指定了边度。边度与约束节点起到相同作用。边随着它们对相同类型的槽进行配对来分类。关于槽必须与具有类似类型的槽配对的约束表征了多边类型概念。在多边类型描述中,不同的节点类型可以具有不同的接收分布(例如,相关联的比特可以通过不同的信道)。

[0120] 打孔是从码字中移除比特以产生较短码字的行为。因此,经打孔的变量节点与实际上未发送的码字比特相对应。对LDPC码中的变量节点进行打孔创建了缩短的码(例如,由于对比特的移除),同时还有效地移除了校验节点。具体而言,对于LDPC码的矩阵表示(包括要被打孔的比特),在要被打孔的变量节点具有为一的度(如果码是适当的,则这种表示通过行组合可以是可能的)的情况下,对变量节点进行打孔从码中移除了相关联的比特,以及从图中有效地移除了所述变量节点的单个相邻的校验节点。结果,图中的校验节点的数量减小了一。

[0121] 图11是根据本公开内容的某些方面示出编码器的简化框图。图11是示出射频(RF)调制解调器1150的一部分的简化框图1100,所述RF调制解调器1150可以被配置为提供包括

用于无线传输的经编码消息的信号。在一个示例中,BS 110中的卷积编码器1102(或反向路径上的UE 120)接收到用于传输的消息1120。消息1120可以包含指向接收设备的数据和/或经编码语音或其它内容。编码器1102使用合适的调制和编码方案(MCS)对消息进行编码,所述MCS通常是基于由BS 110或另一个网络实体定义的配置来选择的。然后,由编码器1102产生的经编码比特流1122可以被打孔模块1104选择性地打孔,所述打孔模块1104可以是分别的设备或组件,或者其可以与编码器1102整合在一起。打孔模块1104可以确定:比特流应该在传输之前被打孔或者在没有打孔的情况下被发送。可以基于网络状况、网络配置、RAN定义的偏好和/或出于其它原因来做出对比特流1122进行打孔的决定。可以根据打孔模式1112来对比特流1122进行打孔,以及将比特流1122用于对消息1120进行编码。打孔模式1112可以基于如下文更详细描述LDPC码设计。打孔模块1104向映射器1106提供输出1124,所述映射器1106生成由Tx链1108调制、放大和以其它方式处理的Tx符号序列1126,以产生用于通过天线1110传输的RF信号1128。

[0122] 根据调制解调器部分1150是否被配置为对比特流1122进行打孔,打孔模块1104的输出1124可以是未经打孔的比特流1122或者经打孔版本的比特流1122。在一个示例中,奇偶校验和/或其它纠错比特可以在编码器1102的输出1124中被打孔,以便在RF信道的有限带宽内发送消息1120。在另一个示例中,可以对比特流1122进行打孔以减小用于发送消息1120需要的功率,以避免干扰,或者出于其它网络相关的原因。不发送这些经打孔的码字比特。

[0123] 用于对LDPC码字进行解码的解码器和解码算法通过以下各项来进行操作:在图内沿着边交换消息,以及通过基于传入消息在节点处执行计算来更新这些消息。图中的每个变量节点最初可以被提供有“软比特”(其被称为接收值),其指示如通过来自例如通信信道的观察所确定的对关联比特的值的估计。理想情况下,针对分别的比特的估计在统计上是独立的。实际上可能违反了这种理想情况。接收到的字由一组接收值合组成。

[0124] 图12是根据本公开内容的某些方面示出解码器的简化框图。图12是示出RF调制解调器1250的一部分的简化示意图1200,所述RF调制解调器1250可以被配置为对无线发送的包括经打孔的经编码消息的信号进行接收和解码。可以将经打孔的码字比特视为被擦除。例如,可以在初始化时将经打孔节点的LLR设置为“0”。去打孔还可以包括对缩短比特的去缩短。这些缩短的比特不包括在传输中,并且在接收机处,缩短的比特被视为已知比特,其通常被设置为“0”,以允许将LLR幅度设置为可能的最大值。在各种示例中,用于接收信号的调制解调器1250可以驻留在接入终端(例如,UE 120)处、在基站(BS 110)处,或者在用于执行所描述的功能的任何其它合适的装置或单元处。天线1202向接收机提供RF信号1220。RF链1204对RF信号1220进行处理和解调,以及可以向解映射器1206提供符号序列1222,所述解映射器1206产生表示经编码消息(例如,消息1120)的比特流1224。

[0125] 解映射器1206可以提供去打孔的比特流1224。在一个示例中,解映射器1206可以包括去打孔模块,所述去打孔模块可以被配置为在比特流中由发射机移除了被打孔比特的位置处插入空值。当已知用于在发射机处产生经打孔比特流的打孔模式1210时,可以使用去打孔模块。打孔模式1210可以用于标识在卷积解码器1208对比特流1224进行解码期间可以被忽略的LLR 1228。LLR可以与比特流1224中的经去打孔的比特位置的集合相关联。相应地,解码器1208可以通过忽略识别出的LLR 1228来产生具有减小的处理开销的经解码消息

1226。LDPC解码器可以包括多个处理元件以并行地执行奇偶校验或变量节点操作。例如,当对具有提升大小 $Z$ 的码字进行处理时,LDPC解码器可以利用数个( $Z$ 个)处理元件来并发地对提升图的所有边执行奇偶校验操作。

[0126] 通过将解码器1208配置为忽略与在经打孔比特流1222中发送的消息中的经打孔比特相对应的LLR 1228,可以改善解码器1208的处理效率。根据定义了要从经编码消息中移除的某些比特的打孔方案,可能对经打孔比特流1222进行了打孔。在一个示例中,可以移除某些奇偶校验比特或其它纠错比特。可以在用于标识每个消息中要被打孔的比特的位置的打孔矩阵或表中表达打孔模式。可以选择打孔方案以减小用于对消息1226进行解码的处理开销,同时保持与通信信道上的数据速率的兼容和/或与由网络设置的传输功率限制的兼容。得到的经打孔比特流通常表现出高速率纠错码的纠错特性,但具有较小的冗余性。相应地,当信道状况产生相对较高信噪比(SNR)时,可以有效地采用打孔来减小接收机中解码器1208处的处理开销。

[0127] 在接收机处,不论多少比特已经被打孔,用于对非打孔的比特流进行解码的相同解码器通常可以用于对经打孔的比特流进行解码。在传统接收机中,通常在尝试解码之前,通过用零来填充针对经打孔状态或位置的LLR(经去打孔的LLR),来对LLR信息进行去打孔。解码器可以部分地基于什么比特被打孔,来忽略实际上不携带信息的经去打孔的LLR。解码器可以将经缩短的比特看作已知比特(例如,设置为“0”)。

[0128] 示例高性能、灵活并且紧凑的低密度奇偶校验(LDPC)码

[0129] 本公开内容的某些方面提供了低密度奇偶校验(LDPC)码设计,所述LDPC码设计提供了高性能并且是灵活并且紧凑的。如下文将更详细描述,LDPC码可以用于大范围的码率、块长度和粒度,同时能够实现精细的增量冗余混合自动重传请求(IR-HARQ)扩展,并且保持良好的错误平层性能、高水平的并行性用于较高整体性能,以及低描述复杂度。

[0130] 用于高效提升LDPC码的示例独立群聚方案

[0131] 在无线通信系统(例如,无线通信系统100)中,例如,针对要使用的各种范围的块长度和/或码率,可以使用纠错码(例如,LDPC码)的集合。为了在描述的实现方式和紧凑性方面增加效率,期望码的集合是相关的。

[0132] 如上文参考图9所描述的,可以复制基本图或奇偶校验矩阵(PCM)(具有 $K$ 个信息比特列和 $N$ 个总发送比特列),并且可以对每个边束进行随机置换来将副本互连,以提供经提升的LDPC码。实际码使用循环置换或循环置换矩阵来将经提升的基本图的副本互连,以产生准循环码,这可以在硬件中更容易地实现。在示例中,对于提升值 $Z$ ,基本PCM中的每个边与范围 $[0, Z-1]$ 中的整数提升值 $k$ 相关联。相关联的整数表示将单位矩阵循环移位了该整数。表可以用于基本PCM,所述表示出了针对比特列和校验节点的条目。每个条目与循环矩阵相对应,所述循环矩阵是被循环移位了与变量节点和校验节点之间的边相关联的整数值的单位矩阵。当基本变量节点和基本校验节点之间不存在边时,可以使用条目‘.’。

[0133] 当基本图在没有改变的情况下被重复使用时,针对所有提升 $Z$ (与基本图的提升或副本的数量相对应)的码率(由 $K/N$ 给出)是相同的。使用不同的提升值可以提供码集合(例如,码族)以实现一系列块长度(由 $KZ$ 给出)。因此,使用针对未改变的基本图的不同提升值可以实现具有相似码率但是针对不同块长度的码集合。对于不同的码率,可以使用不同的基本图。

[0134] 为了针对一系列码率和/或块长度来生成/描述码集合(例如,码族),设计码族的一种方式是针对每个码率和每个提升值设计不同的基本PCM。例如,在802.11n中,存在四种码率(1/2、2/3、3/4、5/6)和与为(27、54、81)的提升值相对应的三种块长度(648、1296、1944)。对于每个“元组”(即,每对码率和提升值),存在具有大小24比特的唯一基本PCM,这产生十二个基本PCM(例如,针对码率和提升值的组合:(1/2, 27), (1/2, 54), (1/2, 81), …… , (5/6, 81))。因此,对于较大的Z,提升Z和提升值k的集合可以导致较大描述复杂度。

[0135] 期望用于高效地描述/生成提升集合的技术。

[0136] 针对单个奇偶校验矩阵的提升的集合可以被高效地描述为:递增的在值上彼此紧密间隔的一系列提升。这允许在具有公共比特集合的较窄范围中指定提升,以允许紧凑的描述和良好的性能。

[0137] 图13是根据本公开内容的方面示出用于使用基本图结构来对码字进行编码和发送的示例操作1300的流程图。操作1300可以例如由发射机/编码器设备(例如,诸如BS 110或UE 120)来执行。在1302处,操作1300开始于确定基本矩阵。基本矩阵与提升大小值的集群相关联。在1304处,发射机设备选择提升大小值Z,用于通过对基本矩阵中的边的置换来生成经提升的LDPC码。提升大小值集群中的提升大小值在彼此的定义范围内。在1306处,发射机设备至少部分地基于基本矩阵和所选择的提升大小值来生成经提升矩阵。在1308处,发射机设备使用所生成的经提升矩阵来生成经提升的LDPC码。在1310处,发射机设备基于经提升的LDPC码来对信息比特集合进行编码以产生码字。在1312处,发射机设备通过无线介质发送码字。

[0138] 根据本公开内容的方面,可以使用用于紧凑描述的、在值上彼此接近的提升值,来描述(例如,确定/生成)用于获得LDPC码族的、针对单个基本图或PCM的集合提升Z。

[0139] 使用基本图与递增的具有提升值 $Z_1, Z_2, \dots, Z_n$ 的一系列提升(其在本文中可以被称为提升的“塔(tower)”)一起,可以获得LDPC码族。集群包括在彼此的定义范围内的成员。例如,集群的成员可以在彼此的某个比率内。在一些情况下,集群的成员的可以在彼此的两者的比率内。

[0140] 集群的一个示例是具有为7/4的最大比率的提升值{4, 5, 6, 7}的集合。可以通过将指数幂应用于整数(例如2的幂)来获得塔。因此,集群化提升的塔可以由对于 $j=1, \dots, 7$ 的整数 $2^j \{4, 5, 6, 7\}$ 组成。这给出了针对Z的大致呈指数间隔的28个值的集合。换句话说,这给出了塔 $Z_1, Z_2, \dots, Z_{28} = 8(2^1 * 4), 10, 12, 14, \dots, 896(2^7 * 7)$ 。对于固定的j,四个提升值在彼此的7/4的因数内,并且可以形成提升值的集群。对于 $j=1, \dots, 7$ ,集群化提升的塔可以表示为 $2^j \{4, 5, 6, 7\}$ 。虽然本示例包括为2的因数内的提升集合作为集群,但是可以使用其它因数(例如,3, 4, …… , 等)。这些因数不需要是连续的,但是在数字上应该在彼此的定义范围内。

[0141] 根据某些方面,对于集群化提升的集合中的任何提升大小Z,用于边置换的相关联整数提升值k可以用于集群化提升的集合中的任何其它提升。例如,可以针对 $Z=2^j 4$ 设计提升值,所述提升值对于 $2^j \{5, 6, 7\}$ 也是有用的。因此,描述(例如,确定/生成/指示/存储)LDPC码族可以通过下文来执行:识别彼此接近(比如在彼此的因数(例如,因数2或3)内)的集群化提升值的集合(与基本图中的边相关联)。在上文的示例中,这与识别在彼此为2的因

数之内的提升值的集合 {4, 5, 6, 7} 以及提升的塔中的其它集合 {16, 20, 24, 28}, {32, 40, 48, 56}, …… , {512, 640, 768, 896} 相对应。对于每个集群化的提升集合, 可以针对集群中的最小提升值 (例如,  $Z=8$ ) 的基本PCM进行优化。该经优化的基本PCM可以用于该集群中的其它提升值 (例如,  $Z=10, Z=12, Z=14$ )。类似地, 可以针对集群化提升的其它集合来确定经优化的基本PCM。

[0142] 因此, 可以使用公共的比特集合来指定 (例如, 存储/指示) 在彼此定义的范围内的提升。例如, 每提升值  $j+2$  比特可以用于指定针对集群  $2^j\{4, 5, 6, 7\}$  中的四个所述提升的所有提升。

[0143] 通过具有额外比特可以进一步改善这些提升。例如, 使用  $j+3$  比特来表示边上的提升值  $k$ , 以及通过针对  $2^j\{4, 5, 6, 7\}$  中的  $Z$  将  $j+3$  比特值取模  $Z$  来定义提升, 导致了由  $j+2$  个较低位 (order) 比特给出的针对  $Z=2^j*4$  的提升, 以及较高位比特仅影响其它3个提升。可以类似地使用较高位的比特。示例呈现了彼此的为2的因数内的范围的提升, 并且所有提升都使用  $j+2$  (或稍大) 比特来指定。然而, 可以使用其它因数, 只要因数在数字上在彼此的定义范围内。

[0144] 通常, 对提升和图的优化目标是减小LDPC码的Tanner图中的小型循环的数量。通过将循环投影到基本图上, 经提升的Tanner图中的循环与基本图中的循环相对应。额外的优化可以考虑循环中节点的度。在匹配的提升图 (例如, 经循环提升的图) 的情况下, 当在循环中遍历的提升值减小到单位置换 (identity permutation) 时, 基本图中的循环也确切地是经提升的Tanner图中的循环。

[0145] 根据某些方面, 使用  $j+3$  比特来表示提升, 以及通过针对  $2^j\{4, 5, 6, 7\}$  中的  $Z$  将  $j+3$  比特值取模  $Z$  来定义提升, 导致了由  $j+2$  个较低位比特给出的针对  $Z=2^j*4$  的提升, 以及较高位比特仅影响其它3个提升。

[0146] 为了对针对集群化提升的集合的基本图的优化, 可以在  $[0, (2^j*4)-1]$  范围内选择提升值。换句话说, 提升值可以从比集群化提升的集合中的最小提升大小要小的范围中选择。因此, 在本文所述的示例中, 对于  $j=1$  的集群化提升的塔, 可以从范围  $[0:7]$  中选择提升大小值。

[0147] 对于经循环提升的图, 基本图中的每个边具有相关联的整数作为提升值。当在可变到校验方向上遍历边时, 值取正, 以及当在校验到可变方向上遍历边时, 值取负。给定基本图中的循环和提升大小  $Z$ , 如果相应整数的循环总和为0或具有  $Z$  作为因数, 则基本循环也将是经提升的循环。因此, 当针对提升值来在  $[0, 2^j*4]$  范围中选择整数值时,  $Z=2^j*4$  的目标是避免求和为0或在循环总和中具有为  $2^j*4$  的因数。对于小型循环, 总和通常不会较大, 因此通常, 与具有幅度  $2*2^j*4$  或  $3*2^j*4$  的总和的循环相比, 存在更多具有幅度  $2^j*4$  的总和的这样的循环。类似地, 平均而言, 幅度  $2^j\{5, 6, 7\}$  及其倍数的总和较不频繁。因此, 对于这些密切相关的值, 小型循环避免设计问题是类似的, 其中范围  $[0:2^j*4]$  中的提升值使用了多于可用于  $Z=2^j\{5, 6, 7\}$  的范围的一半。对于大得多的  $Z$ , 使用的部分会更小并且在可用于较大的  $Z$  的最佳性能与通过将提升限制为较小的  $Z$  可实现的最佳性能之间存在较大的差距。因此, 在相对较小范围的  $Z$  值 (例如, 在为2的因数之内) 上应用该方式是谨慎的。因此, 可能找到针对四个值同时给予良好性能的提升值。

[0148] 通过利用数字上在定义范围内的一系列提升连同针对每个  $j$  ( $j=1, \dots, 7$ ) 的独

立比特集合,要求的比特数量为每边 $3+4+5+6+7+8+9=42$ 比特以指定所有提升。通过在 $j$ 的不同值之间创建依赖性,可以进一步较小该要求。另外,结构化LDPC图通常具有特殊边,所述特殊边的提升值可以直接确定。例如,用于连接一度的变量节点的边可以总是具有提升值0。编码结构中的累积链上的边通常也设置为0。这种固定的提升结构可以不随着提升的变化而变化,并且可以被称为具有特殊的不变结构。可以更紧凑地表示针对这种边的提升值。然而,具有这种特殊不变结构的边的数量是图中边的总数的一小部分,并且不会显著减低上述方法对于不具有特殊不变结构的那些边的益处。

[0149] 用于高效提升LDPC码的示例嵌套方案

[0150] 如上所述,在提升的集群化集合(例如,“提升的塔”)中的提升可以使用相同的提升值(与边置换相关联的整数),并且因此,用于指定所有提升和提升值的比特数可以减小。该大小减小可以允许减小用于存储对所有LDPC码的描述的存储器的量。

[0151] 根据本公开内容的方面,可以使用进一步减小了基本PCM中每边的比特数的、用于高效提升LPDC码的嵌套方案。

[0152] 由于所有提升,即使对于不同的 $j$ 值(例如,不同集群化集合中的提升),都基于相同的基本图,因此可以对所找到的适用于较小 $j$ 值(即,针对相应的集群化提升的集合中的提升)的结构进行缩放以及将其重新用于较大的 $j$ 值(即,针对另一个集合中较大的提升)。例如,可以保留针对较小 $j$ 优化的结构以及针对较大的 $j$ 进行缩放,以便重用针对较小的 $j$ 找到的优化比特。

[0153] 图14是根据本公开内容的方面示出用于使用基本图结构来对码字进行编码和发送的示例操作1400的流程图。操作1400可以例如,由发射机/编码器设备(例如,诸如BS 110或UE 120)来执行。在1402处,操作1400开始于确定基本矩阵。基本矩阵与提升大小值的集群相关联。在1404处,发送设备从提升大小值的集群中选择第一提升大小值,以用于通过对基本矩阵中的边的置换来生成经提升的低密度奇偶校验(LDPC)码。提升大小值集群中的提升大小值在彼此的定义范围内。在1406处,发送设备至少部分地基于基本矩阵和所选择的第一提升大小值来生成第一经提升矩阵。在1408处,发送设备选择与所选择的第一提升大小值相关联的比特集合。在1410处,发送设备从提升大小值的集群中选择第二提升大小值。在1412处,发送设备至少部分地基于基本矩阵、第二选择的提升大小值以及比特集合来生成第二经提升矩阵。在1414处,发送设备使用所生成的第二经提升矩阵来生成经提升的LDPC码。在1416处,发送设备基于经提升的LDPC码来对信息比特集合进行编码以产生码字。在1418处,发送设备发送码字。在上述示例中,对于 $j=1$ ,可以使用范围 $[0, 1, 2, \dots, 7]$ 中的提升值来设计集群化提升的集合 $Z = \{8, 10, 12, 14\}$ 。根据某些方面,针对 $j=1$ 图选择的提升值可以乘以2并且用于 $j=2$ 图,其中集群化提升的集合是 $Z = \{16, 20, 24, 28\}$ 。在这种情况下,较大的经提升图(对于 $j=2$ )继承并且改进了较小图的循环结构,因为针对提升 $2Z$ 的较大图由具有提升 $Z$ 的原始较小图的两个平行副本组成。因为较小的图被设计成避免循环求和到为 $Z$ 的因数,所以其还避免了循环求和到为 $2Z$ 的因数。 $j=1$ 和 $j=2$ 仅是示例性的。在方面中,用于任何集群化提升的集合的提升值可以用于另一个较大的集群化提升的集合,以及提升值可以乘以两个提升集合的提升大小的差异倍。

[0154] 通过改变提升中的最低位比特,可以实现对较大图的进一步优化。例如,在乘以2后,所有提升都将其最低位比特设置为0。更一般地,为了实现最佳可能性能,可以不只是改

变最低位比特。例如,可以改变两个或三个最低有效比特。通常,优化三个最低有效比特导致几乎最优的性能。这保留了提升(最高有效)比特的大规模的属性,相应地按比例放大(通过乘以2)并且然后细化细节(较低位比特)以找到用于下一个集群化提升的集合的针对基本图的最佳解决方案。

[0155] 在一个示例中,可以重新优化三个最低位比特。对于集群化提升的集合 $j=1$ ,可以获得每边3比特的优化的提升。如果基本图中针对边的提升值(例如,对于集合 $j=1$ 中的最小提升)是基数2中的 $a$ 、 $y$ 和 $z$ (即,3比特)(即,其中 $a$ 、 $y$ 和 $z$ 中的每一者是为0或1的整数值),则对于集群化提升的集合 $j=2$ 的基本图,相同的边将具有为 $a$ 、 $b$ 、 $w$ 、 $x$ 的提升值(即,4个比特,其中一个比特是从 $j=1$ 族复制的),以及在针对集群化提升的集合 $j=3$ 的基本图中,边将具有为 $a$ 、 $b$ 、 $c$ 、 $u$ 、 $v$ 的提升值(5个比特,其中2个比特是从 $j=2$ 族复制的),等等。因此,对于集群化提升的集合 $j=7$ 的基本图,边将具有提升值 $a$ 、 $b$ 、 $c$ 、 $d$ 、 $e$ 、 $f$ 、 $g$ 、 $r$ 、 $s$ (即,9个比特,其中7个比特是从 $j=6$ 族复制的),以及比特 $a$ 、 $b$ 、 $c$ 、 $d$ 、 $e$ 、 $f$ 、 $g$ 重新用于较小的集群化提升的集合 $j$ ,而比特 $r$ 和 $s$ 是 $j=7$ 独有的。针对集群化提升的集合的基本图使用 $j$ 个公共比特和2个独特比特。因此,对于所有族 $j=1\dots 7$ ,总共有七个公共比特和十四个独特比特(即,对于每个 $j$ 有2个独特比特),总共21个比特用于描述所有七个码族。这被称为用于描述LDPC码族的“嵌套”方案。如果仅重新优化两个最低位比特,那么将仅将需要总共14个比特。在一些示例中,最高有效比特(MSB)或连续比特的任何子集(而不是LSB)可以用作公共比特。这两种情况都在42比特独立情况下提供了实质性的改进。

[0156] 如上文所讨论的,某些结构化LDPC图可以具有特殊的不变结构,例如,一些特殊边可以具有不变的提升。例如,802.11编码结构使用具有值0和1的提升。如果保留该结构,则仅当较低位比特中至少两个比特被优化时,该结构与对较低位比特的上述优化一致。这是因为 $2 \times 1 = 2$ ;因此,如果仅优化最低位比特,则不能达到值1,因为只有2和3是可能的值。在这种情况下,可以优选保持为1的提升值。可以使用类似的技术,其中跨不同的 $j$ 保持较低位比特,并且对较高位比特进行重新优化。通常,来自较小 $j$ 的一些比特可以被重用于定义针对较大 $j$ 的值,同时留下足够的比特用于优化以便实现良好的性能。

[0157] 示例紧凑地描述的LDPC码族

[0158] 如上所述,可以紧凑地描述(例如,表示/生成/确定/存储)针对集群化LDPC码的集合的提升值和提升的较大集合。对于给定的基本图,这提供了用于获得大范围的块长度的紧凑方式。然而,可能期望还支持许多不同的码率,这可能要求许多不同的基本图。另外,块长度的粒度是呈指数的。实际上,可能期望更精细的块长度的粒度。通过打孔和缩短可以实现更精细的粒度,因此可能期望对打孔和/或缩短作出解释的适当码设计以确保编码系统的高性能。LDPC码可以设计有HARQ扩展(例如,IR-HARQ扩展)。因此,基本图结构可以支持范围从最高速率的码率(其可以用于HARQ序列中的第一传输)下至某个最低支持的速率。

[0159] 本公开内容的方面提供了基本图结构,以与提升 $Z$ 的集合(例如,与集群化提升值的集合提升族)组合,用于在宽范围的块大小上的块长度的单比特粒度。

[0160] 图15是根据本公开内容的方面示出用于使用基本图结构来对码字进行编码和发送的示例操作1500的流程图。操作可以由无线设备,例如,发送设备(例如,BS 110或UE 120)来执行。在1502处,操作1500开始于获得 $K$ 个信息比特和期望的码块长度 $N$ 。在1504处,无线设备从与基本图集合相关联的提升大小的塔中选择提升大小 $Z_i$ 。基本图集合中的至少

一个基本图具有最小数量 $k_{b,\min}$ 个信息比特列和最大数量 $k_{b,\max}$ 个信息比特列,以及选择 $Z_i$ 使得 $k_{b,\min}$ 小于或等于 $K/Z_i$ ,并且 $K/Z_i$ 小于或等于 $k_{b,\max}$ 。在1506处,无线设备从基本图集合中选择基本图,所选择的基本图具有 $k_b$ 个信息比特列。 $k_b$ 与大于或等于 $K/Z_i$ 的最小整数相等。在1508处,无线设备基于 $K$ 个信息比特生成 $N-K$ 个奇偶校验比特,以及使用所选择的基本图来对 $K$ 个信息比特和 $N-K$ 个奇偶校验比特进行编码以生成码字。在1510处,无线设备经由无线介质来发送码字。

[0161] 图16根据本公开内容的某些方面示出了示例基本PCM 1600的结构。如图16所示,示例基本PCM 1600具有信息(系统)比特列1602(即,变量节点),所述信息比特列1602包括:具有一些数量的3度或更高度的变量节点的“核心”结构1606,连同具有较高的度的一些状态(被打孔)节点1602,它们一起形成信息比特列1602的集合。为了简化描述,除了高度的经打孔的状态节点之外,所有系统比特列都是3度,但是所公开的技术不限于此。

[0162] 如图16所示,基本PCM 1600结构包括奇偶校验结构1610。奇偶校验结构1610包括由3度节点终止的累积链(例如,类似于IEEE 802.11n标准LDPC码)。可以使用替代编码结构,例如以支持较深的错误平层,并且所公开的技术可以应用于编码结构上的这种变型。如图16所示,基本PCM 1600结构还可以包括一个或多个一度奇偶校验比特1608。一度奇偶校验比特1608经由校验节点仅连接到状态节点。

[0163] 比特列1602和奇偶校验结构1610可以被称为“核心图”或“核心PCM”。如图16所示,可以使用额外的奇偶校验比特来对核心图进行扩展,以用于进一步的IR-HARQ传输(IR-HARQ扩展1612),以定义具有比与核心图相关联的速率更低的码率的码。完整图或核心图之外的某个部分可以被称为“扩展图”。核心图具有由其参数(即,可变节点、校验节点、边、打孔等)确定的相关联码率。可以对核心图中的一些奇偶校验比特进行打孔以支持高于核心图的码率的码率。通过利用奇偶校验比特来扩展核心图可以获得较低的编码速率。

[0164] 本公开的方面关注三度的核心变量节点,但是即使涉及的变量节点中的一些变量节点具有不同的核心度,也可以应用方面。例如,核心度可以高于三。基本图设计可以与合适的提升值集合进行组合以实现块长度的精细粒度(单比特粒度)。

[0165] 根据某些方面,可以使用对基本图和提升的图的缩短来实现块长度的更细粒度。核心图可以具有最大数量的信息列,由 $k_{b,\max}$ 表示。当缩短基本码时,一个或多个信息比特被声明为已知的(例如,通过将比特设置为0)并且所述一个或多个信息比特在所发送的码中使用。当基本图中的比特已知时,经提升的图中的 $Z$ 个比特的整个相应列被声明为已知。接收机可以先验地知道固定为0的比特并且可以在解码过程中利用该知识。在并行解码架构中,在解码过程中可以跳过整个已知列,使得已知列在接收机处不引起操作,因此编码系统可以像基本图实际上更小那样来进行操作。这通常不适用于小于整列的缩短。

[0166] 根据本公开内容的方面,提供了在某个范围上给出非常好的用于缩短的性能的基本图结构。对基本图的缩短会产生范围从最小值的 $k_{b,\min}$ 到最大值的 $k_{b,\max}$ 的支持的信息列。缩短的结构保证了经提升的图的信息比特的至多一个经提升的列将被部分缩短。可以完全使用或完全缩短(例如,在基本图级别缩短)所有其它信息比特列。

[0167] 根据本公开内容的方面,提供了一种基本图结构,所述基本图结构当与精心选择的提升值组合时,提供了紧凑的编码解决方案以及允许在良好性能的情况下使用任意速率和块长度的传输。

[0168] 提升的塔是离散的集合  $\{Z_1, Z_2, \dots, Z_m\}$ , 其中  $Z_1$  表示最小提升大小, 以及  $Z_m$  表示最大提升大小。根据某些方面, 可以选择  $k_{b, \min}$  和  $k_{b, \max}$ , 使得对于所有  $i$  的值, 比率  $k_{b, \max}/k_{b, \min}$  至少与  $Z_{i+1}/Z_i$  的最大值一样大。这可以为信息块长度的精细粒度提供基础。

[0169] 除了基本图中的信息比特之外, 基本图结构还可以支持在范围从为  $C_{b, \min}$  的最小值为  $C_{b, \max}$  的最大值中的多个奇偶校验比特。最小值可以小于核心图中的奇偶校验比特的数量 (例如, 一些奇偶校验比特可以被打孔) 以支持较高的传输速率。奇偶校验比特的最大数量  $C_{b, \max}$  与扩展图中的奇偶校验比特的最大数量相对应, 并且可以显著大于核心图中的奇偶校验比特的数量。

[0170] 根据本公开内容的方面, 可以通过连续优化的过程来设计基本图, 以确保用于所有支持的缩短的基本图产生良好的性能。关于图17讨论了用于设计优化的基本图1700的示例性技术。为了获得优化的基本图1700, 可以优化具有  $k_{b, \min}$  个信息比特列1706 (用于核心和扩展基本图二者) 的基本图, 包括状态节点1702和核心1704。奇偶校验比特的总数等于  $C_{b, \max} - C_{b, \min}$ , 并且可以通过在核心图中对两度的奇偶校验比特列进行打孔来获得, 使得基本图产生期望的最高可能编码速率。在获得具有  $k_{b, \min}$  个信息比特列的基本图时, 列1710以针对在  $k_{b, \min} + 1$  个信息比特列上的性能来优化基本图。在迭代过程中重复对比特列1710到基本图的添加, 直到获得  $k_{b, \max}$  个信息比特列1708上的优化基本图。

[0171] 可以支持块长度范围 ( $k_{b, \min}$  到  $k_{b, \max}$ ) 内所有块长度的最大速率和最小速率由  $r_{\max} = k_{b, \min} / (k_{b, \min} - p_b + C_{b, \min})$  和  $r_{\min} = k_{b, \max} / (k_{b, \max} - p_b + C_{b, \max})$  给出, 其中  $p_b$  表示经打孔的信息列的数量。通常,  $C_{b, \min}$  可以小于核心中的奇偶校验比特的数量, 因为设计可以支持对核心奇偶校验比特的打孔。 $C_{b, \text{core}}$  可以用于表示核心中的奇偶校验比特的数量。核心的码率可以由  $r_{\text{core}} = k_{b, \min} / (k_{b, \min} - p_b + C_{b, \text{core}})$  给出, 作为可以在不对核心比特进行打孔的情况下由所有  $k_{b, \min} \leq k_b \leq k_{b, \max}$  支持的最高速率。原则上, 总是可以取  $k_{b, \min}$  非常小, 但是最高速率  $r_{\max}$  处的码的性能可能降低。 $k_{b, \min}$  应该足够大到以最高速率提供期望的性能。

[0172] 上述嵌套基本图构造的技术确保了对于任何  $k_{b, \min} \cdot Z_1 \leq K \leq k_{b, \max} \cdot Z_m$  以及使得  $r_{\min} \leq K/N \leq r_{\max}$  的任意  $N$ , 可以获得来自基本图的具有期望性能的码。对于任何一对提升  $Z_i$  和  $Z_{i+1}$ , 构造  $k_{b, \min} \cdot Z_{i+1} \leq k_{b, \max} \cdot Z_i$ 。因此, 只要期望的信息块长度大小  $K$  在  $k_{b, \min} \cdot Z_1 \leq K \leq k_{b, \max} \cdot Z_m$  的范围内, 则存在  $k_{b, \min} \leq k_b \leq k_{b, \max}$  中的  $k_b$  以及  $Z_1 \leq Z_i \leq Z_m$  中的  $Z_i$ , 使得  $k_b \cdot Z_j \leq K \leq (k_b + 1) \cdot Z_i$ 。因此, 可以通过使用具有  $k_b$  个信息比特列的基本图, 接着通过对最多  $Z_i$  个信息比特的缩短来获得期望的信息块长度  $K$ 。然后可以通过从末尾对最多  $Z_i$  个奇偶校验比特进行打孔来获得奇偶校验比特。在基本奇偶校验比特的数量少于基本核心奇偶校验比特的数量的情况下, 可能发生这种情况的例外。在该情况下, 可能期望在码的描述中保持所有核心奇偶校验比特, 以及根据需要进行打孔以实现期望的码率。由于基本图是使用上述嵌套过程构造的, 因此缩短和打孔最多  $Z_i$  仍然可以具有期望的性能。

[0173] 上述优化的基本图结构可以被称为族, 其可以支持范围  $[r_{\min}, r_{\max}]$  中的速率以及范围  $k_{b, \min} \cdot Z_1 \leq K \leq k_{b, \max} \cdot Z_m$  中的块长度。通常, 如前所述, 族中的提升的集合是集群化提升的塔。

[0174] 因此, 为了构造具有期望的块长度  $N$  ( $K$  个信息比特) 的码, 可以选择满足  $k_{b, \min} \leq K/Z_i \leq k_{b, \max}$  的  $Z_i$ , 这总是可能的, 因为  $\gamma \geq k_{b, \max}/k_{b, \min}$ 。可以将基本图设置为  $k_b = K/Z_i$ 。概括地说,  $k_b \cdot Z_1 \leq K \leq (k_b + 1) Z_i$ , 因此最多可以缩短一列。可以将  $[C_{b, \min} \cdot Z_i : C_{b, \max} \cdot Z_i]$  范围内的

奇偶校验比特N-K添加到基本图。

[0175] 在示例中,基本图可以具有信息比特列 $[k_{b,\min}:k_{b,\max}] = [24:30]$ ,具有两个经打孔比特 $p_b=2$ ,以及对于每个 $k_b$ 的奇偶校验比特列, $[C_{b,\min}:C_{b,\max}] = [5:152]$ ,并且 $C_{b,\text{core}}=7$ 。针对该示例基本图的PCM的核心1800在图18中示出。

[0176] 图18是根据本公开内容的某些方面示出针对高速率码的三度校验节点和打孔的表。图18A是根据本公开内容的某些方面,示出用于获得图18所示的表的、针对图17的优化基本图的PCM的核心部分的表。

[0177] 在范围内支持针对其的所有块长度的最大速率和最小速率是 $r_{\max}=8/9=24/27$  (如果两个额外的核心奇偶校验比特被打孔) 以及 $r_{\min}=1/6$ 。对于由 $Z=2^j\{4,5,6,7\}$ 给出的提升大小(例如,如上文部分中描述的集群化提升的集合),其中 $2\leq j\leq 7$ , $Z_1,Z_2,\dots,Z_{\max}=8,10,12,14,16,20,24,28,32,\dots,512,640,768,896$ 。如果定义 $\gamma=\max_i[Z_{i+1}/Z_i]=5/4$ ,那么其遵循 $k_{b,\max}/k_{b,\min}\geq\gamma$ 。因此,该族的基本图可以生成支持所有 $(K,N)$ 的码,其中 $192\leq K\leq 26,880$ 并且 $1/6\leq K/N\leq 8/9$ 。因此,提供了一个码族,所述码族支持从 $8/9$ 到 $1/6$ 的所有速率以及从192的最小值到26,880的最大值的所有块长度,具有针对任何速率和块长度对的期望性能。

[0178] 示例紧凑描述的使用规则校验度的LDPC码族

[0179] 上文描述了用于紧凑地表示经提升的LDPC码中较大的提升集合以及对具有提升值的集合的基本图进行缩短以提供块长度的精细粒度的技术。

[0180] 本文提供了用于针对跨缩短的序列的性能来设计基本图的技术。本公开内容的方面描述了针对在使用缩短的基本图中提供高性能的族的基本图的属性和结构。例如,本公开内容的方面描述了在基本图中可以如何连接缩短的信息节点的示例。

[0181] 密度演化分析(其揭示了LDPC结构的渐近性能)指示:当核心的3度部分的子矩阵是行规则的时,可以实现期望的性能。行规则意味着每行中的边数相同。精确的行规则性不总是可实现的,因为边数可能不是行数的因数。但是,始终可能确保行度最多相差一。鉴于此,期望对于通过缩短引入的所有子矩阵,核心的3度部分近似是行规则的。具有 $k_{b,\min}$ 个信息列的子矩阵可以具有核心的3度部分是近似行规则的属性。更具体地说,针对 $i=0,1,\dots,k_{b,\max}-k_{b,\min}$ ,具有信息列 $k_{b,\min}+i$ 的子矩阵可以是行规则的(或者基本上行规则的)。这可以提供缩短的基本图的期望性能。

[0182] 在一些情况下,出于一般性能或错误平层原因,可以期望在核心的3度部分中具有某种校验不规则性。例如,可能期望将连接到单个经打孔变量节点的校验节点中的一个或多个校验节点具有为3度的最大数量的核心边。在不规则的情况下,嵌套序列中的额外的核心3度的节点可以放置它们的边以便保持所期望的不规则性。这通常可以通过下文来实现:如规则情况那样使额外的3度节点相连接,即,使得跨序列保留了嵌套序列的第一成员中存在的度的差异。这可以通过以与针对一些起始值的规则情况一致的方式来连接额外的3度节点来实现。

[0183] 图19-图21A根据本公开内容的某些方面示出了示例码族。示例码族基于通过 $Z=2^j\{4,5,6,7\}$ 给出的示例集群化提升的塔,其中, $Z_{i+1}/Z_i$ 的最大值是 $5/4=1.25$ 。图19、图20和图21中的示例码族分别使用具有 $(k_{b,\min},k_{b,\max})=(24,30)$ 、 $(16,20)$ 和 $(8,10)$ 的PCM。

[0184] 图19中示出的该示例码族具有 $(k_{b,\min},k_{b,\max})=(24,30)$ 。图1900中的底部行是针

对经打孔节点的奇偶校验比特的,并且不是被期望为行规则的3度子矩阵的一部分。图19A中的表1900A中所示的示例码族的相关子矩阵由来自图1900的前六行和3至30列组成。如果码族缩短为 $k_b=24$ ,则连续移除30至25列。如表1900A所示,子矩阵中的每行具有至多相差一的条目,因此对于所有缩短的基本图实现了近似规则性。

[0185] 图20是示出另一个示例码族的核心图2000。该码族具有 $(k_{b,\min}, k_{b,\max}) = (16, 20)$ ,并且相关行是前八行。在图20A中示出了度的相应缩短的表。如表2000A所示,保持了近似行规则性。

[0186] 图21是示出了另一个示例码族的核心。该码族具有 $(k_{b,\min}, k_{b,\max}) = (8, 10)$ 。在该情况下,码族包括三个HARQ扩展比特。前十行是在其中期望度部分(列3至10)的近似行规则性的行。行度的相应表如图21A所示。如表2100A所示,保持了近似行规则性。

[0187] 在基本PCM中,可以存在两个经打孔的节点。核心编码奇偶校验节点,例如,除了连接到两个经打孔节点和1度变量节点(例如,还被称为奇偶校验比特)的一个核心校验节点之外的所有核心校验节点,具有连接到高度的经打孔节点的一个边或两个这样的边。当来自具有连接到高度经打孔变量节点的单个边的校验节点的核心3度边的数量通常高于来自具有连接到高度经打孔变量节点的两个边的校验节点的核心三度边的数量时,可以实现最佳性能。这可以是嵌套的基本矩阵的集合中所有基本矩阵的情况。

[0188] 嵌套基本矩阵的集合的连接性应该是这样的:对于嵌套序列中的每个基本矩阵,在具有连接到经打孔变量节点的单个边的核心校验节点上找到来自任何核心校验节点的三度核心边的最大数量。针对校验节点的集合的平均3度核心可以定义为它们的3度核心度的平均值。用于表征通过密度演变来指示的优选不规则性的另一种方式是:具有到高度的经打孔节点的单个边的校验节点的平均3度核心度应该高于具有到高度的经打孔节点的两个边的校验节点的平均3度核心度。

[0189] 分别在图18、图22和图23中示出的表1800、2200和2300分别示出了针对高速率情况、中速率情况和低速率情况的示例。图18A、图22A和图23A分别是图1800A、2200A和2300A,其示出了具有为8的提升大小值的PCM的核心部分,它们分别与表1800、2200和2300相对应。

[0190] 用于基于期望传输速率的编码的示例LDPC码族选择

[0191] 如上面部分所述,可以通过对经提升的基本奇偶校验矩阵(PCM)(还被称为基本图或基本矩阵)的缩短来实现精细粒度的块长度。通过将混合自动重传请求(HARQ)扩展比特(例如,IR-HARQ扩展)添加到基本图,可以将较高速率的基本图扩展到较低速率。可以在所有的HARQ扩展水平上实现性能。因此,有可能通过从单个高速率基本矩阵开始并且添加较大HARQ扩展来设计用于覆盖许多码率和块长度的LDPC码。可以将基本图结构生成的LDPC码称为码族,所述LDPC码包括HARQ扩展,其可以支持范围 $[r_{\min}, r_{\max}]$ 中的码率以及范围 $k_{b,\min} \cdot Z_1 \leq K \leq k_{b,\max} \cdot Z_m$ 中的块长度。如上所述,码族中的提升的集合可以是集群化提升的塔。

[0192] 可以期望使用多于一个的LDPC码族来对要发送的信息进行编码。基本PCM的经优化HARQ扩展可以具有比核心PCM更高的度。因此,从具有HARQ扩展的较高速率码形成的较低速率码可能比针对那些较低速率的核心设计更复杂。为了避免基本图中的双边,针对高速率码的基本图可能不希望具有很少的变量节点,因为校验节点的数量不是很少。对于出于较高速率的很少的变量节点,校验节点的数量很少。为了实现低码率,可以要求相对大量的

扩展比特,从可以优选较高的并行性(即,较大的 $Z$ )和较小的基本图的实现方式的观点来看,这可能是不希望的。

[0193] 相应地,期望用于使用多于一个的LDPC码族的技术。

[0194] 本文提供了用于基于期望的用于传输的速率来选择LDPC码族,用于对要发送的信息进行编码的技术。

[0195] 图24是根据本公开内容的某些方面,示出用于选择LDPC码族以用于对信息进行编码的示例操作2400的流程图。操作2400可以由发送设备(例如,BS 110或UE 120)执行。可以将传输划分为用于传输的码率范围的集合(例如,码率区域)。在2402处,发送设备从基本矩阵的嵌套集合中选择基本矩阵,每个基本矩阵用于生成低密度奇偶校验(LDPC)码族,该选择基于对LDPC码族所支持的码率范围与用于传输的码率范围的比较。基本矩阵可以与不同的第一传输速率相对应,以及在完全HARQ扩展上具有近似相等数量的基本变量或者实现近似相等的最低码率。可以针对用于传输的不同码率范围来选择不同的基本矩阵。基本矩阵可以是与码率族中的最高码率相对应的核心基本矩阵。每个LDPC码族可以与用于从基本矩阵来生成族的成员的提升值 $k$ 的集合相关联。可以选择与支持具有最低码率的码范围的LDPC码族相关联的基本矩阵,在码率范围内所述最低码率具有大于用于传输的码率范围的最大码率。在2404处,发送设备基于所选择的LDPC码族来对信息比特集合进行编码以产生码字。例如,所选择的基本矩阵可以用于生成具有与码率范围相对应的码率的LDPC码族的成员。在2406处,发送设备通过无线介质发送码字。

[0196] 根据某些方面,族的集合可以用于编码。如上文部分所述,每个族可以包括集群化提升的塔和支持缩短的基本图设计。

[0197] 根据某些方面,可以使用基本图的集合(与族的集合相对应)。不同基本图的核心可以具有不同的起始速率。如上所述,族包括具有为 $k_{b,min}$ 的最小数量的信息列和为 $k_{b,max}$ 的最大数量的信息列及其对HARQ的扩展的基本图。核心是指该码族中的最高速率图。

[0198] 返回参考前面部分中描述的针对三个示例码族的三个示例基本图1800、2200和2300,这三个基本图在信息比特缩短的情况下在校验节点度中具有近似规则性。在这些示例码族中,核心具有分别等于7、9和11的奇偶校验节点的数量,以及具有分别为24(30)、16(20)和8(10)的 $k_{b,min}$ ( $k_{b,max}$ )值。每个基本图都具有两个高度的经打孔节点。因此,针对三个码族的起始速率分别为 $24/29$ ( $(k_{b,min}=24)/(24\text{个信息比特}+7\text{个奇偶校验比特}-2\text{个经打孔比特}=29)$ )、 $16/23$ ( $(k_{b,min}=16)/(16\text{个信息比特}+9\text{个奇偶校验比特}-2\text{个经打孔比特}=23)$ )、以及 $8/19$ ( $(k_{b,min}=8)/(8\text{个信息比特}+11\text{个奇偶校验比特}-2\text{个经打孔比特}=19)$ )。通过对核心变量比特进行打孔可以实现较高的码率。例如,通过对两个基本2度变量节点进行打孔,可以利用第一示例码族实现码率 $8/9$ ,以从 $24/29$ 码率实现 $24/27$ 码率(即, $8/9$ 码率)。

[0199] 如上面部分所述,核心速率被定义为由所有 $k_{b,min} \leq k_b \leq k_{b,max}$ 可以支持的最高速率,并且通过 $r_{max} = k_{b,min} / (k_{b,min} - p_b + c_{b,min})$ 给出。可以使用HARQ扩展奇偶校验比特来扩展基本图中的每个基本图。例如,可以将上面段落中提到的三个示例基本图扩展到122个变量列。在这种情况下,图18中所示的示例码族可以支持范围 $[1/4, 8/9]$ 内的最高码率,图22中所示的示例码族可以支持范围 $[1/6, 16/23]$ 内的第二高码率,以及图23中所示的示例码族可以支持范围 $[1/12, 8/19]$ 内的最低码率。这些速率区域重叠,使得对于某些块长度和码率,将存在多种解决方案。有时甚至单个码族可以有多种解决方案。

[0200] 由于较低速率核心可能具有比较高核心速率码族中的相应码更好的性能,因此针对在该码族的核心码率以下开始的码率,可以希望使用最低速率码族。即使性能对于较低速率核心来说不是更好,但由于基本变量节点的数量较小,因此对于给定的块大小,提升大小 $Z$ 将更大。因此,更多的并行性可用于较低速率核心。此外,对于较低速核心,如通过Tanner图中的边密度测量的复杂度可以较低。

[0201] 图25是根据本公开内容的某些方面示出用于无线通信的示例操作2500的流程图。操作2500可以由发送设备(例如,BS 110或UE 120)执行。在2502处,发送设备确定了与用于发送信息比特的传输速率相关联的多个传输速率区域。在2504处,发送设备选择了经提升的LDPC码族的集合中的经提升的LDPC码族,用于针对传输速率区域中的每个传输速率区域中的传输来对信息比特进行编码。在2506处,发送设备使用来自所选择的经提升的LDPC码族 $t$ 的至少一个经提升的LDPC码,来对信息比特进行编码以用于在每个相应的传输速率区域中传输以产生一个或多个码字。在2508处,发送设备通过(例如,无线)介质发送一个或多个码字。

[0202] 根据某些方面,期望的传输速率范围(例如,对于第一传输)可以被划分为多个部分或速率范围。例如, $[1/12, 8/9]$ 的期望速率范围可以划分为以下四个部分或范围: $[1/12, 1/5]$ ;  $[1/5, 2/5]$ ;  $[2/5, 2/3]$ ;  $[2/3, 8/9]$ 。对于与最大速率相对应的期望传输速率范围(在该示例中为 $[2/3, 8/9]$ )的部分,可以选择最高速率码族(在该示例中是支持范围 $[1/4, 8/9]$ 的第一码族)的扩展图来获得针对范围 $[2/3, 8/9]$ 中的所有第一传输速率的码。对于示例期望传输范围 $[2/5, 2/3]$ ,可以选择与第二大速率(在该示例中为 $[1/6, 16/23]$ )相对应的第二示例码族以获得码。如果第一传输速率低于速率 $2/5$ ,则将使用最低核心速率码族。因此,对于示例期望传输范围 $[1/12, 1/5]$ 和 $[1/5, 2/5]$ ,可以选择与最低速率(在该示例中为 $[1/12, 8/19]$ )相对应的第三示例代码族以获得码。

[0203] 针对期望的传输速率从LDPC码族中对LDPC码的示例选择

[0204] 如以上部分中所描述的,可以使用利用两个或更多个LDPC族的编码方案(即,具有缩短和打孔的多个经提升的基本图),其中可以取决于期望(起始)传输速率(和其它因素)使用不同的LDPC族来对要发送的信息进行编码。

[0205] 对于期望的 $K$ (信息比特数)和 $N$ (码比特列的数量),通过改变所使用的基本图列的数量、提升的值以及经缩短/经打孔比特的数量,可以存在多种解决方案。如上面部分所述,对于给定的 $K$ 、 $N$ ,可以选择具有通过 $k_{b,max}$ 和 $k_{b,max}$ 表示的最小和最大数量的信息列的LDPC码族。所支持的提升大小形成了通过 $\{Z_1, Z_2, \dots, Z_m\}$ 给出的塔。因此,对于期望的 $K$ 、 $N$ ,可以存在多种方式来通过选择 $k_{b,min} \leq K \leq k_{b,max}$ 和使用缩短来构造码。

[0206] 相应地,期望用于针对期望的传输速率从用于对信息进行编码的码族中选择特定码的技术。

[0207] 根据某些方面,在可能的解决方案中,可以选择使用最小基本信息列的LDPC。换句话说,可以选择在所选择的提升族中使用最大提升大小的LDPC码。这可以允许针对期望的 $K$ 、 $N$ 的较高的并行性,以导致较大的吞吐量。替代地,可以预先确定(已知)多个码的性能,以及可以选择具有最佳性能的码以供使用。

[0208] 针对在累积链中在3度奇偶校验比特上使用不同循环置换的针对低错误平层的紧凑描述的LDPC码的示例编码结构

[0209] 如上所述,可以通过对详述码的宏结构的基本图(即,基本图中的变量节点和校验节点的数量及其连接)进行提升来构造经准循环提升的LDPC码,以获得最终图或最终的PCM。可以通过复制基本图Z次(即,提升大小)以及通过随机置换来将副本互连来提升基本图。使用的置换来自对整数取模提升值的循环组。

[0210] LDPC码字可以被认为是对多项式取模 $x^z-1$ 的代数的子组。编码问题可以减小为求解线性系统:

$$[0211] \quad D(x) = M(x) C(x),$$

[0212] 其中 $M(x)$ 是 $m \times n$  PCM(H)的平方 $m \times m$ 子矩阵, $C(x)$ 是与奇偶校验比特相对应的码字的一部分,以及 $D(x)$ 是使用系统比特获得的校验子(syndrome)。例如,在802.11n中,存在使用3度奇偶校验比特终止的2度奇偶校验比特的累积链。这通过下面所示的多项式矩阵表示。

$$[0213] \quad M(x) = \begin{bmatrix} x & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0214] 对于 $M(x)$ 中的条目,全零矩阵由0表示,单位矩阵由1表示,以及 $x$ 表示循环移位了 $x$ 的单位矩阵。

[0215] 编码可以通过以下操作来执行:将 $M(x)$ 与向量 $[1 \ 1 \ 1 \ 1 \ 1 \ 1]$ 相乘以获得 $C_1(x) = [1 \ 1 \ 1 \ 1 \ 1 \ 1]D(x)$ 。然后可以求解第一奇偶校验,接着使用回代(back substitution)来求解剩余的奇偶校验。只要 $|a-b|=1$ ,可用通过利用任何序列 $x_a, x_b, x_a$ 替换第一列中的 $x, 1, x$ 序列来获得等效结构。可以利用该等效来获得从该编码方案到上面概述的与先前描述的对集群化提升的塔的嵌套表示一致的编码方案的转换。

[0216] 上述编码结构使用一个3度校验节点来创建具有2度和大小 $m$ 的循环。在某些情况下,这种编码结构会导致高错误平层。因此,希望修改该结构,使得可以实现较深的错误平层。在如上所述的LDPC族的情况下,提供支持对多个提升的优化的解决方案可能不是直接的。因此,本公开内容的方面提供了允许同时对多个提升的优化的技术。这可以涉及在编码矩阵中的3度奇偶校验比特的边上引入不同的置换。

[0217] 使用以下形式的编码子矩阵可以避免经提升编码结构中的小循环:

$$[0218] \quad M(x) = \begin{bmatrix} x^{Z/4} & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ x & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0219] 该结构不是具有大小为6的Z个循环,而是具有大小为 $4*6=24$ 的Z/4个循环。

[0220] 如果将 $M(x)$ 乘以向量 $[1 \ 1 \ 1 \ 1 \ 1 \ 1]$ ,则获得编码方程 $Q(x) C_1(x) = [1 \ 1 \ 1 \ 1 \ 1 \ 1]D(x)$ ,其中 $Q(x) = 1+x+x^{Z/4}$ 。如可以看出,为了求解 $C_1(x)$ ,需要对 $Q(x)$ 求逆。二元多项式 $P(x)$ 的一般性质是 $(P(x))^2 = P(x^2)$ 。因此, $Q(x^4) = x^4 = Q(x^2) Q(x) Q(x)$ ,并且 $Q(x)$ 的逆通过 $x^{Z-4} Q(x^2) Q(x)$ 给出。不幸的是,这种方法不能直接用于多个提升,因为 $x^{Z/4}$ 的指数取决于Z。挑战

在于找到适用于多个Z的类似解决方案。

[0221] 为了模仿上述构造,解可以采用多项式 $Q(x) = 1+x^a+x^b$ 的形式,其中可以假设 $b>a$ ,使得对于2的某个幂,通过h给出, $Q(x^h)$ 是针对若干Z的对单项式取模 $x^Z+1$ 。在特定情况下,本公开内容的方面可以集中于集群化值的特定塔,其示例已经在上文描述,通过 $2^j\{4,5,6,7\}$ 给出。

[0222] 为了将 $Q(x^h) = 1+x^{ha}+x^{hb}$ 缩减为对单项式取模 $x^Z+1$ ,Z必须是‘ha’、‘hb’或‘hb-ha’的因数。这三个项的必须具有3的因数,5的因数以及7的因数。由于‘h’是2的幂,这些素数是‘a’、‘b’或‘b-a’的因数。‘a’和‘b’可以小于 $2^j4$ 。因为,在特定方案中,可以使用小于 $2^j4$ 的提升来优化所有图,如果编码矩阵也满足该条件,则在优化中是有帮助的。在某些情况下,当j至少为2时,可以找到期望的解。例如,一个解是 $a=5, b=12$ ,因为12具有3作为因数并且 $b-a=7$ 。然后对于 $h=4, Q(x^4) = 1+x^{20}+x^{48}$ ,其针对 $\{16, 20, 24, 28\}$ 中的Z来对单项式取模 $x^Z+1$ 。因为12是4的因数,所以 $h=4$ 覆盖了 $Z=16$ 的情况。基本上等效的解是 $a=7$ 并且 $b=12$ 。 $h=4$ 的另一个解是 $(a, b) = (7, 15)$ 。可以证实这些是对于 $h=4$ 的仅有的解。当 $h=8$ 时,出现其它解,比如 $(a, b) = (9, 14)$ 以及 $(a, b) = (7, 10)$ 以及 $(a, b) = (7, 15)$ 。

[0223] 根据某些方面,对于Z的一些选择,较小的‘h’可能足够。例如,当 $(a, b) = (7, 15)$ 时,在 $Z=16$ 时, $h=2$ 可能是可接受的。另外,应该注意的是,如果 $x^0+x^a+x^b$ 是解,那么对于任何1,在 $b+1<16$ 的情况下,则 $x^1+x^{a+1}+x^{b+1}$ 也是解。一般来说,理念是使用多项式 $x^1(1+x^a+x^b)$ ,其中,对于‘h’是2的某个幂,ha、hb或hb-ha中的至少一者具有Z作为针对 $\{16, 20, 24, 28\}$ 中的Z的因数并且,‘b’小于16。

[0224] 给定在具有给定‘h’的情况下针对 $\{16, 20, 24, 28\}$ 中的Z的解 $(a, b)$ ,其也是在 $2^j$  h条件下针对 $2^j\{16, 20, 24, 28\}$ 中的Z的解。更一般地说,对于k,最多j,  $(2^k a, 2^k b)$ 是 $2^{j-k}h$ 条件下的解。对于族 $Z=2^j\{4, 5, 6, 7\}$ ,对于 $j>1$ ,的便利解是 $(2^{j-2}a, 2^{j-2}b)$ ,其中 $(a, b)$ 是对于 $j=2$ 的情况的解。例如,选择 $(a, b) = (5, 12)$ 的解,可以获得使得 $Q(x^4)$ 对于塔中的所有Z是单项式。

[0225] 在上述选择的情况下,针对通过 $\{16, 20, 24, 28\}$ 给出的Z的集合的编码矩阵是:

$$[0226] \quad M(x) = \begin{bmatrix} x^5 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^{12} & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0227] 并且对于 $j=3, \{32, 40, 48, 56\}$ :

$$[0228] \quad M(x) = \begin{bmatrix} x^{10} & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^{24} & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0229] 乘以2与前文描述的对集群化提升的塔的嵌套表示一致。相应地,遵循上述编码过程可以允许同时对多个提升的优化。

[0230] 概括地说,对于 $j>1$ 以及 $h=2^{j-2}$ ,针对第j个集群的对应解的第一列中的非零项是1

$=x^0, x^{5h}$ 以及 $x^{12h}$ 。该解与先前提到的嵌套策略一致。然而,该解可能不延伸到情况 $j=1$ ,因此解不会以与和集群化提升大小的塔相关联的提升值的压缩表示一致的方式来延伸到集群的全部塔。

[0231] 编码结构的上述变化旨在降低错误平层效应,并且对于集群中较大的提升大小最有价值。对于较小的提升值,已经发现802.11编码结构是足够的。因此,具有针对 $j=1$ 使用802.11编码结构的解将是有利的,所述解以与提升大小的塔的嵌套表示一致的方式来转变到针对 $j>1$ 的上述解。如果适当地设置第一列中的项的顺序并且对于 $j=1$ 使用等效但不等于802.11编码结构的编码结构,则这种解是可能的。在每集群具有2个独立比特的压缩提升的情况下,解如下。首先,对于 $j=2$ ,项 $x^0, x^5$ ,和 $x^{12}$ 应该以不同的顺序放置,其中, $x^{12}$ 占据中间位置。在4比特二进制表示中,序列0、12、5是0000、1100、0101,所以 $j=1$ 解为了与每集群具有两个独立比特的嵌套提升策略一致,应该采用0xx、1xx、0xx的形式,其中x指示了任意比特。

[0232] 与802.11编码方案等效(上至对经提升节点的重新标记)的解是形式为a、b、a的任何序列,其中 $|b-a|=1$ 。在3比特二进制表示中的上述约束下的一个等效解是011、100、011,其作为整数序列是3、4、3。因此针对 $j=1$ 的解采取了以下形式:

$$[0233] \quad M(x) = \begin{bmatrix} x^3 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ x^4 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^3 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0234] 并且对于 $j>1$ ,解为:

$$[0235] \quad M(x) = \begin{bmatrix} x^{5h} & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ x^{12h} & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0236] 其中, $h=2^{j-2}$ 。该解与集群化提升值的塔的嵌套表示一致。

[0237] 针对使用3度奇偶校验比特的针对低错误平层的紧凑描述的LDPC码的示例编码结构

[0238] 如前所述,累积链中的3度奇偶校验比特上的不同循环置换(即,不同的提升值k)可以用于获得较深错误平层。在某些情况下,可能期望实现甚至比累积链可达到的更深的错误平层行为。例如,可以通过向变量节点添加额外边来通过以下操作缩短累积链:将累积链中的变量节点中的一个或多个变量节点提升到3度节点。可以以促进简单编码的方式来添加额外边。

[0239] 如上所述,用于减小循环对解码性能的影响的一种方式是:通过将2度奇偶校验比特中的一个比特转换为3度奇偶校验比特,来在编码结构中添加额外的边。2度循环可以更快地收敛到正确的值,并且因此消除了错误平层。可能希望确保针对PCM的 $M(x)$ 子矩阵的编码的容易性(例如,简单、较不复杂的实现方式)。

[0240] 本公开内容的方面提供了 $M(x)$ 子矩阵设计,所述 $M(x)$ 子矩阵设计提供了编码的容

易性。 $M(x)$  子矩阵可以具有以下形式：

$$[0241] \quad M(x) = \begin{bmatrix} x^a & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & x^{\frac{Z}{4}} & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^b & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0242]  $M(x)$  可以乘以向量  $[1, 1, 1, 1+x^{Z/4}, 1+x^{Z/4}, 1+x^{Z/4}]$  以获得  $Q(x)C(x)$ ，其中， $Q(x) = x^a + (1+x^{Z/4})(1+x^b)$ 。 $Q(x^4) = x^{4a}$ ；因此，将  $Q(x)$  与  $Q(x^2)Q(x)$  相乘  $= Q(x^2)(Q(x))^2 = Q(x^4) = x^{4a}$ （例如，通过利用基域 (ground field) 的特性<sup>2</sup>) 因此，可以高效地对  $Q(x)$  求逆。

[0243] 然而，当使用多个集群化提升（例如，集群化提升的塔）时，这些技术可能不是的。相应地，本公开内容的方面提供了用于扩展构造（即，在基本图中添加额外边）以应用于集群化提升的塔的技术。例如，提供了用于集群化提升的塔的相应解决方案（例如，其不取决于提升大小  $Z$ ）。

[0244] 如上所述，集群化提升的示例塔通过  $2^j \{4, 5, 6, 7\}$  给出。示例子矩阵  $M(x)$  可以具有以下形式：

$$[0245] \quad M(x) = \begin{bmatrix} x^a & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & x^c & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^b & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0246]  $M(x)$  可以左乘以向量  $[1, 1, 1, 1+x^c, 1+x^c, 1+x^c]$  以获得  $Q(x)C(x)$ ，其中， $Q(x) = x^a + (1+x^c)(1+x^b)$ 。对于 2 的幂的 ‘ $h$ ’， $Q(x^h)$  应该是针对集群化提升的塔  $2^j \{4, 5, 6, 7\}$  中的提升  $Z$  的对单项式取模  $x^Z+1$ 。例如，对于  $j=2$ （即， $Z = \{16, 20, 24, 28\}$ ），只有当  $(1+x^{hc})(1+x^{hb})$  减小到对 0 取模  $x^Z+1$  时， $Q(x^h)$  才减小为单项式。因此，对 ‘ $a$ ’ 的选择（即，在  $x^a$  中）是任意的。仅当  $Z$  是  $hc$  或  $hb$  的因数，或者  $Z$  是  $hb-hc$  的因数并且还是  $hb+hc$  的因数时，才发生减小为单项式。

[0247] 上述解中的一些解可以用于多个提升的情况。为了确定解是否合适，可以针对  $Z$  是  $hb-hc$  和  $hb+hc$  因数的条件来校验解。例如，解 (5, 12) 不会继续存在，因为尽管  $12-5$  是 7 的因数（其用于覆盖  $Z=28$  的情况），但  $12+5$  不是 7 的因数。解 (7, 15) 会继续存在，因为差值  $15-7=8$  仅用于覆盖  $Z=16$  的情况。如果  $(c, b) = (7, 15)$ ，则  $Q(x) = x^{8a} + (1+x^{56})(1+x^{120})$ ，其针对  $j=2$  中的所有  $Z$ （即， $\{Z=16, 20, 24, 28\}$ ）是对单项式取模  $x^Z+1$ 。如上所述，解决方案可以被一般化用于集群化  $Z$  的塔。例如，对于  $j=3$  集群（即， $Z = \{32, 40, 48, 56\}$ ），可以引入不确定的  $x$  度中为二的因数。因此，得到的子矩阵编码结构是：

$$[0248] \quad M(x) = \begin{bmatrix} x^a & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & x^{2c} & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^{2b} & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0249] 对于每个连续的  $j$  个集群化提升的塔，中间  $x$  的指数增加 2 的因数。

[0250] 在另一个例子中,对于 $j>1$ ,具有额外边的编码结构可以是:

$$[0251] \quad M(x) = \begin{bmatrix} x^a & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & x^{15h} & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^{7h} & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0252] 可以选择针对“a”的值与嵌套的提升值表示一致。对于 $j=1$ 个提升的集群,子矩阵可以是:

$$[0253] \quad M(x) = \begin{bmatrix} x^3 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & x^7 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ x^3 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0254] 该 $M(x)$ 支持上述编码技术。例如, $M(x)$ 可以左乘以向量 $[1, 1, 1, 1+x^3, 1+x^3, 1+x^3]$ ,这导致除了第一列之外针对所有列都为0。这给出了 $Q(x) = x^3 + (1+x^3)(1+x^7) = 1+x^7+x^{10}$ 。 $Q(x^4)$ 针对 $j=1$ (即, $Z = \{8, 10, 12, 14\}$ )是对单项式取模 $x^Z-1$ 。只要针对 $j=2$ 的情况选择了 $a < 8$ ,这与每集群具有两个独立比特的提升的嵌套表示一致。

[0255] 根据某些方面,接着上述编码技术,通过引入额外边以及将中间‘x’的指数幂提高二,可以提供较低的错误平层,同时保持编码过程的容易性。

[0256] 示例高速率码设计

[0257] 为了在保持基本图相对较小的同时实现非常高速率的码,并且支持HARQ扩展以降低速率,可以通过对编码结构中的2度节点中的一些2度节点进行打孔来实现最高传输速率。如果下面的矩阵表示802.11n类型编码子矩阵,则除第一列之外的奇偶校验比特是用于打孔的良好候选。

$$[0258] \quad M(x) = \begin{bmatrix} 1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 0 & 0 \\ x & 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

[0259] 在图26和27所示的示例性设计中,速率30/35的核心码允许对编码结构中的2个最右边的奇偶校验比特进行打孔以实现30/33的速率。示例性设计还是基本图的嵌套序列,其旨在用于从24到30的一系列信息列。对于这些基本图中的每个图,可以对最右边的编码奇偶校验比特中的一个或两个比特进行打孔以实现高速率码。

[0260] 图26是根据本公开内容的某些方面的、具有 $Z=8$ 的提升大小值的经提升的PCM的示例核心2600。在图26和图27中,第一行提供了针对列的索引,第二行指示了系统比特(1)或奇偶校验比特(0),以及第三行指示了发送的比特(1)或经打孔的比特(0)。如图26所示,前两列是具有5度和6度(不计算奇偶校验比特边)的经打孔变量节点。前六个奇偶校验节点(行)(奇偶校验节点)是编码行。第一奇偶校验节点具有到经打孔变量节点的单个边,以及所有其它奇偶校验节点具有到经打孔变量节点的两个边。与图26中所示的经提升PCM相对

应的码是速率30/35码。

[0261] 图27是根据本公开内容的某些方面的、在移除单边情况下的图26中所示的核心2600的示例。如图27所示,已经移除了单个边,使得经打孔的度现在是5和5(例如,而不是图26中的5和6)。选择第五个校验节点用于边移除,因为它是按从右到左顺序的被打孔的最后两个2度变量节点(即,最右边的两个列),以便获得较高度的码,如上面第三行所指示的。与图27中所示的核心2700相对应的码是速率30/33码。对2度变量节点进行打孔有效地合并了相邻的奇偶校验节点。因此,对2度变量节点进行打孔有效地加入了两个奇偶校验节点以创建更加高度的单奇偶校验节点。

[0262] 对于最高速率的示例性设计,其在核心中具有六个校验节点(不计算针对经打孔信息变量节点的奇偶校验的校验节点),可以使用6度的经打孔节点(不计算用于形成两个经打孔节点的奇偶校验的边),以及连接到5度(连接到5个核心奇偶校验节点的)节点中的一者,来实现最佳渐近性能,所述6度的经打孔节点连接到每个基本奇偶校验节点。具有连接到6度经打孔节点的单个边的一个奇偶校验节点是依赖于发起对经打孔节点的正确解码的那个奇偶校验节点。

[0263] 在HARQ扩展中,为了在较小的提升图中的良好性能,可以期望具有这样两个校验节点:其仅具有到经打孔节点的单个边。因此,可以将6度经打孔节点较小为5度经打孔节点,以创建一个仅具有到经打孔节点的单个边的额外校验节点,如图27所示。发现针对非打孔情况的渐近性能的影响非常小。但是,如果2度奇偶校验比特被打孔,则损失可能会严重得多。增加的损失可能是由于校验节点度的有效变化。假设有5度和6度的经打孔节点,使得只有一个核心校验节点具有到打孔的单个边,其它(5个)具有到经打孔节点的两个边,则经打孔的2度变量节点有效地合并两个校验节点,合并的校验节点具有到经打孔节点的4个边。

[0264] 将具有单个边的校验节点合并到经打孔节点可以将具有多于一个边的所有校验节点留在经打孔节点中。在这种情况下,解码可能失败。通过将经打孔节点从6度减小到5度,被减小的边是否连接到其它节点中的一者的合并校验节点中的一个合并校验节点可能存在显著差异。如果其是其它中的一者,那么在合并之后,存在具有到经打孔节点的四个边的一个校验节点,具有两个边的一个校验节点,以及具有一个边的两个校验节点。另一方面,如果其是从其移除边的合并的校验节点中的一个校验节点,则在合并之后,存在具有到经打孔节点的三个边的一个校验节点,具有两个边的两个校验节点,以及具有一个边的一个校验节点。从解码的角度来看,后一种情况更类似于在对边的移除以减小经打孔节点的度之前的情况,并且导致了好得多的性能。

[0265] 因此,对于属于编码结构的两个校验节点具有到经打孔节点的单个边的高速率情况,可以通过合并这些校验节点中的一个校验节点来实现较高的速率,来实现非常好的解决方案。换句话说,具有单个边的校验节点中的一个校验节点连接到将首先将被打孔以实现较高速率的二度变量节点。在示例性码中,可以对多达两个2度变量节点进行打孔。可以优选的是,两个经打孔的2度变量节点在编码累积链中相邻。在对两个2度变量节点进行打孔之后,存在三个有效合并的校验节点。其中一个校验节点应该是具有到经打孔节点的单个边的一个校验节点。对于所有打孔,具有到经打孔节点的一个边的其它校验节点应该保持未合并。

[0266] 因此,本发明的一个方面是对具有到经打孔变量节点的单个边的校验节点的放置,使得一个校验是在对二度变量节点进行打孔时那些合并的以实现更高的码率的一个节点,以及其它校验未被合并。

[0267] 针对错误平层性能的示例HARQ扩展布置

[0268] 可以使用密度演变来设计针对核心图的HARQ扩展形成的奇偶校验比特,以选择用于形成奇偶校验的比特的放置数量。密度演变做出选择,使得优化结构的渐近性能。具体而言,密度演变可以起到好像它在没有循环的无限大图上操作的作用。有限LDPC图可能有循环。这些循环可能以多种方式降低性能。LDPC图中的小结构(被称为陷阱集(trapping set)或近似码字)可能导致错误平层失败事件。由密度演变执行的优化可能不考虑陷阱集,因为陷阱集来自有限图中的循环。因此,对HARQ奇偶校验比特的密度演变优化可使解决方案易受错误平层的影响。

[0269] 具有HARQ扩展的PCM具有通过密度演变来优化的结构,其中提升 $Z=8$ 。这个例子来自高速率族。密度演变优化可以产生不规则的HARQ扩展,因为在某种程度上三个核心参与比其它核心更多的HARQ扩展奇偶校验,并且对于在HARQ扩展中的一些参与,直到已经添加了许多奇偶校验为止,可能不会发生奇偶校验;而其它则参与了前几个HARQ扩展校验。例如,示例PCM的某些列(例如,列17和18)中的3度核心节点针对大量第一HARQ奇偶校验可能没有参与HARQ奇偶校验。类似地,示例PCM中的某些其它列(例如,列26)可能不参与某些HARQ奇偶校验,尽管它可能具有早期HARQ奇偶校验参与。对于许多早期奇偶校验,示例PCM中的某些2度奇偶校验列(例如,列35和36)可以不参与HARQ奇偶校验方程。

[0270] 对变量节点的该组合可能导致大量前50个奇偶校验扩展的不良的错误平层性能。例如,这些变量节点都连接到相同的三个校验节点(例如,示例PCM中的行3、4和5)。因此,这些变量节点与校验节点一起形成子图,所述子图针对扩展中的许多比特不受HARQ扩展比特的影响。随着HARQ扩展比特被添加到码,码率降低,因此针对码的操作信噪比(SNR)变得较低。因此,子图中的任何陷阱集可能变得更成问题,因为陷阱集上的失败概率随着降低SNR来增加。

[0271] 密度演变优化可以导致对具有少量HARQ扩展比特的某些节点的选择,同时某些其它节点具有许多HARQ扩展比特。在3度核心中,可以选择与校验节点具有完全相同连接的节点作为具有最少早期HARQ比特的节点。然而,从错误平层的角度来看,具有相同连接的节点的子图可能具有相对小的陷阱集,这可能导致较差的错误平层性能。

[0272] 这个问题可以被纠正。尽管HARQ的密度演进优化涉及节点连接的详细知识,但是对在何处放置HARQ边的选择中的许多选择可以几乎是任意的。虽然优化造成了对特定节点的选择,但是在其位置对另一个节点的选择可以造成很小的差异。在已经放置了一些HARQ边时,额外的边决策可能会受到先前边所创建的不规则性的影响,并且不应该被改变以保持性能。因此,可以预期在它们的整个HARQ扩展序列的3度节点之间的交换,以对密度演变预测的渐近性能具有非常小的有害影响,同时潜在地显著改善错误平层。类似地,可以在不显著影响密度演变预测的渐近性能的情况下交换2度奇偶校验节点的HARQ边序列。

[0273] 如上所述交换HARQ序列可以通过以下考虑来指导。可以选择某些核心3度变量节点以参与相对较少的HARQ扩展奇偶校验。理想情况下,这些变量节点在校验节点中几乎没有重叠,使得包括它们的陷阱集将相对较大,包括确实大量参与了HARQ扩展比特的一些2度

变量节点和其它3度核心变量节点。在上文给出的高速率示例的特定情况下,可以对最后两个2度核心奇偶校验比特进行打孔以实现高速率码。因此,可以对码进行优化,使得涉及那些2度变量节点的核心陷阱集可以相对较大。因此,对于那些2度节点,可能优选作为具有较少参与HARQ扩展比特的节点。

[0274] 在交换HARQ序列之后,可以重新优化HARQ提升值。例如,可以交换某些节点(例如,节点15和17,节点18和19以及节点35和37)的HARQ奇偶校验序列。这种安排可以导致好得多的错误平层性能。

[0275] 因此,在可以在其中对某些2度奇偶校验变量节点进行打孔的图中,首先被打孔的节点可以是最后参与HARQ奇偶校验序列的节点。具有较长初始时段(在所述初始周期期间它们不参与HARQ奇偶校验序列)的3度码节点不应该连接到相同校验节点集合。每个节点应该具有至少一个这样的边:其连接到未连接到其它节点的校验节点,并且它们不应该仅连接到那些连接到2度奇偶校验节点的校验节点,所述2度奇偶校验节点很少早期参与HARQ奇偶校验序列。上述交换可以实现这些条件并且造成好得多的错误平层性能,同时将先前的良好性能保持高于错误平层区域。

[0276] 结论

[0277] 本文中描述的用于高性能、灵活并且紧凑的LDPC码的编码技术可以造成改善的处理性能。例如,技术可以允许处理器使用良好的码(例如,具有很少的循环)对具有各种块长度和码率的信息进行高效编码。例如,与设备根据先前已知的方面来对码字进行编码和/或解码相比,设备(比如图1中所示的BS 110或UE 120中的处理系统)可以根据本公开内容的方面更快速或更高效地(例如,消耗更少的功率)来对码字进行编码和/或解码。

[0278] 本文中公开的方法包括用于实现所描述的方法的一个或多个步骤或动作。在不背离权利要求的范围的前提下,方法步骤和/或动作可以彼此互换。换句话说,除非规定了步骤或动作的具体顺序,否则,在不背离权利要求的范围的前提下,可以对具体步骤和/或动作的顺序和/或使用进行修改。

[0279] 如本文中所使用的,术语“确定”包括各种动作。例如,“确定”可以包括计算、运算、处理、推导、调查、查找(例如,在表、数据库或其它数据结构中进行查找)、断言等等。此外,“确定”可以包括接收(例如,接收信息)、存取(例如,在存储器中存取数据)等等。此外,“确定”可以包括解决、挑选、选择、建立等。

[0280] 在一些情况下,设备可以具有接口来输出帧以进行传输,而不是实际发送帧。例如,处理器可以经由总线接口将帧输出到RF前端以进行传输。类似地,设备可以具有接口以获得从另一个设备接收的帧,而不是实际接收帧。例如,处理器可经由总线接口从RF前端获得(或接收)帧以进行传输。

[0281] 上述方法的各种操作可以由能够执行相应功能的任何合适单元来执行。单元可以包括各种硬件和/或软件组件和/或模块,包括但不限于电路、专用集成电路(ASIC)、或处理器。通常,在存在附图中所示操作的情况下,那些操作可以具有带相似附图标记的相应的对应功能模块组件。

[0282] 例如,用于编码的单元可以包括一个或多个处理器,例如图4中所示的BS 110的TX MIMO处理器430、发送处理器420和/或控制器/处理器440;图4中所示的UE 120的TX MIMO处理器466、发送处理器464和/或控制器/处理器480;和/或图11中所示的编码器1100的编码

器1102。用于打孔的单元可以包括处理系统,所述处理系统可以包括图4的处理器中的一个或多个处理器,和/或图11中所示的编码器1100的打孔模块1104。用于发送的单元包括发射机,其可以包括图4中所示的BS 110的发送处理器420、TX MIMO处理器430、调制器432a-432t和/或天线434a-434t;图4中所示的UE 120的发送处理器464、TX MIMO处理器466、调制器454a-454r和/或天线452a-452r;和/或图11中所示的编码器1100的TX链1108和天线1110。

[0283] 可以利用被设计为执行本文所述功能的通用处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其它可编程逻辑器件(PLD)、分立门或晶体管逻辑、分立硬件组件、或者它们的任何组合,来实现或执行结合本公开内容所描述的各种说明性的逻辑块、模块和电路。通用处理器可以是微处理器,但在替代方式中,处理器可以是商业可得的处理器、控制器、微控制器或状态机。处理器还可以实现为计算设备的组合,例如,DSP和微处理器的组合、多个微处理器、一个或多个微处理器与DSP内核的结合、或者任何其它这种配置。

[0284] 如果以硬件来实现,则示例硬件配置可以包括无线节点中的处理系统。可以利用总线架构来实现处理系统。总线可以包括任意数量的互联总线和桥接器,这取决于处理系统的具体应用和总体设计约束。总线可以将各种电路链接在一起,所述电路包括处理器、机器可读介质和总线接口。除了其它事项以外,总线接口可以用于经由总线将网络适配器连接到处理系统。网络适配器可以用于实现PHY层的信号处理功能。在无线节点的情况下(参见图1),用户接口(例如,键盘、显示器、鼠标、操纵杆等)也可以连接到总线。总线还可以链接各种其它电路,例如时序源、外围设备、电压调节器、功率管理电路等,所述电路是本领域中公知的,并且因此,将不再进一步描述。可以使用一个或多个通用处理器和/或专用处理器来实现处理器。示例包括微处理器、微控制器、DSP处理器以及可以执行软件的其它电路。本领域的技术人员将认识到,如何取决于特定的应用和施加在整体系统上的整体设计约束,最佳地实现所描述的针对处理系统的功能。

[0285] 如果以软件实现,则可以将功能作为一条或多条指令或代码存储在计算机可读介质上或者在计算机可读介质上发送。软件应当被宽泛地解释为指令、数据或其任意组合,无论其被称为软件、固件、中间件、微代码、硬件描述语言或其它。计算机可读介质包括计算机存储介质和通信介质二者,所述通信介质包括促进将计算机程序从一个地点传输到另一个地点的任意介质。处理器可以负责管理总线和一般处理,包括对存储在机器可读存储介质上的软件模块的执行。可以将计算机可读存储介质耦合到处理器以使得处理器可以从存储介质读取信息,并且向存储介质写入信息。在替代方式中,存储介质可以整合到处理器。通过举例的方式,机器可读介质可以包括传输线、由数据调制的载波和/或与无线节点分开的具有存储在其上的指令的计算机可读存储介质,所有这些可以由处理器通过总线接口来访问。替换地,或此外,机器可读介质或其任何部分可以整合到处理器中,例如可以是与高速缓存和/或通用寄存器文件一起的情况。机器可读存储介质的示例可以包括,通过举例的方式,RAM(随机存取存储器)、闪存存储器、ROM(只读存储器)、PROM(可编程只读存储器)、EPROM(可擦除可编程只读存储器)、EEPROM(电可擦除可编程只读存储器)、寄存器、磁盘、光盘、硬盘驱动器或任何其它适当的存储介质或其任何组合。机器可读介质可以体现在计算机程序产品中。

[0286] 软件模块可以包括单个指令、或许多指令,以及可以分布在若干不同的代码段上、在不同程序之间、以及跨越多个存储介质。计算机可读介质可以包括多个软件模块。软件模块包括当由诸如处理器等之类的装置执行时,使处理系统执行各种功能的指令。软件模块可以包括发送模块和接收模块。每个软件模块可以驻留在单个存储设备中或可以跨越多个存储设备来分布。通过举例的方式,当触发事件发生时,可以将软件模块从硬盘驱动器加载到RAM中。在对软件模块的执行期间,处理器可以将指令中的一些指令加载到高速缓存中,以增加存取速度。然后,可以将一个或多个高速缓存线加载到通用寄存器文件中,用于处理器执行。当提到下面的软件模块的功能时,应当理解的是:这样的功能是由处理器在执行来自该软件模块的指令时实现的。

[0287] 此外,任何连接被适当地称为计算机可读介质。例如,如果从网站、服务器、或其它远程源使用同轴电缆、光纤光缆、双绞线、数字用户线(DSL)、或者无线技术(例如,红外线(IR)、无线电、以及微波)来发送软件,则介质的定义中包括同轴电缆、光纤光缆、双绞线、DSL、或无线技术(例如,红外线、无线电、以及微波)。如本文中所使用的,磁盘和光盘包括压缩光盘(CD)、激光光盘、光盘、数字多功能光盘(DVD)、软盘和蓝光®光盘,其中磁盘通常磁性地复制数据,而光碟则利用激光来光学地复制数据。因此,在某些方面中,计算机可读介质可以包括非暂时性计算机可读介质(例如,有形介质)。此外,对于其它方面,计算机可读介质可以包括暂时性计算机可读介质(例如,信号)。上文的组合也应该包括在计算机可读介质的范围之内。

[0288] 因此,某些方面可以包括用于执行本文中给出的操作的计算机程序产品。例如,这样的计算机程序产品可以包括其上存储(和/或编码)有指令的计算机可读介质,指令可由一个或多个处理器执行以执行本文所描述的操作。

[0289] 此外,应当明白:在适当的时候,无线节点和/或基站能够下载和/或以其它方式获得用于执行本文所描述的方法和技术的模块和/或其它适当的单元。例如,可以将这种设备耦合到服务器来促进用于执行本文所描述的方法的单元的传输。替换地,可以经由存储单元(例如,RAM、ROM、诸如压缩光碟(CD)或者软盘的物理存储介质等)来提供本文所描述的各种方法,以使得当耦合到设备或者向设备提供存储单元时,无线节点和/或基站能够获得各种方法。此外,可以使用用于向设备提供本文所描述的方法和技术的任何其它合适的技术。

[0290] 应当理解的是:权利要求不限于上面说明的精确的配置和组件。在不背离本权利要求的范围的前提下,可以在上述方法和装置的布置、操作和细节上进行各种修改、改变和变型。

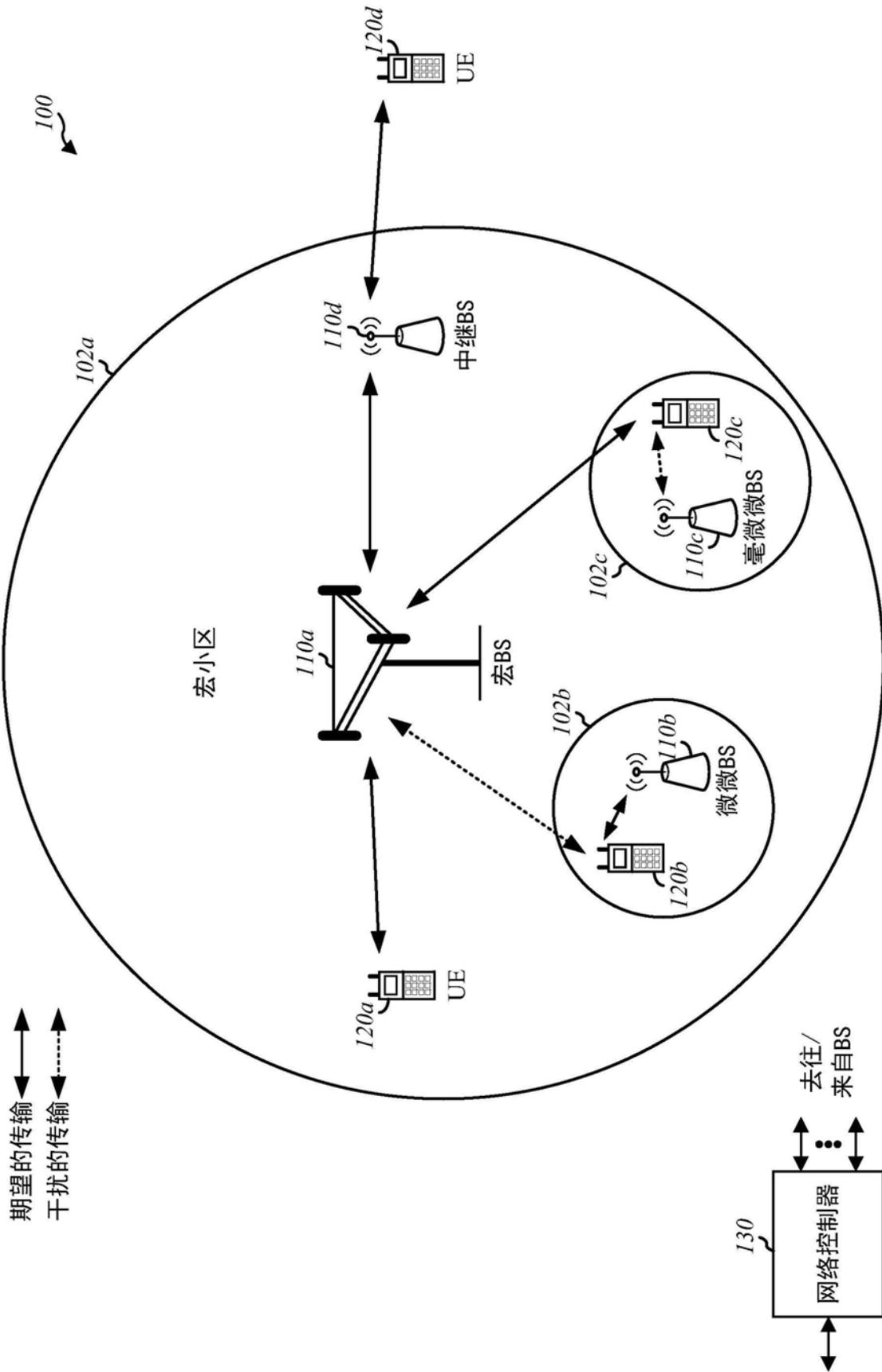


图1

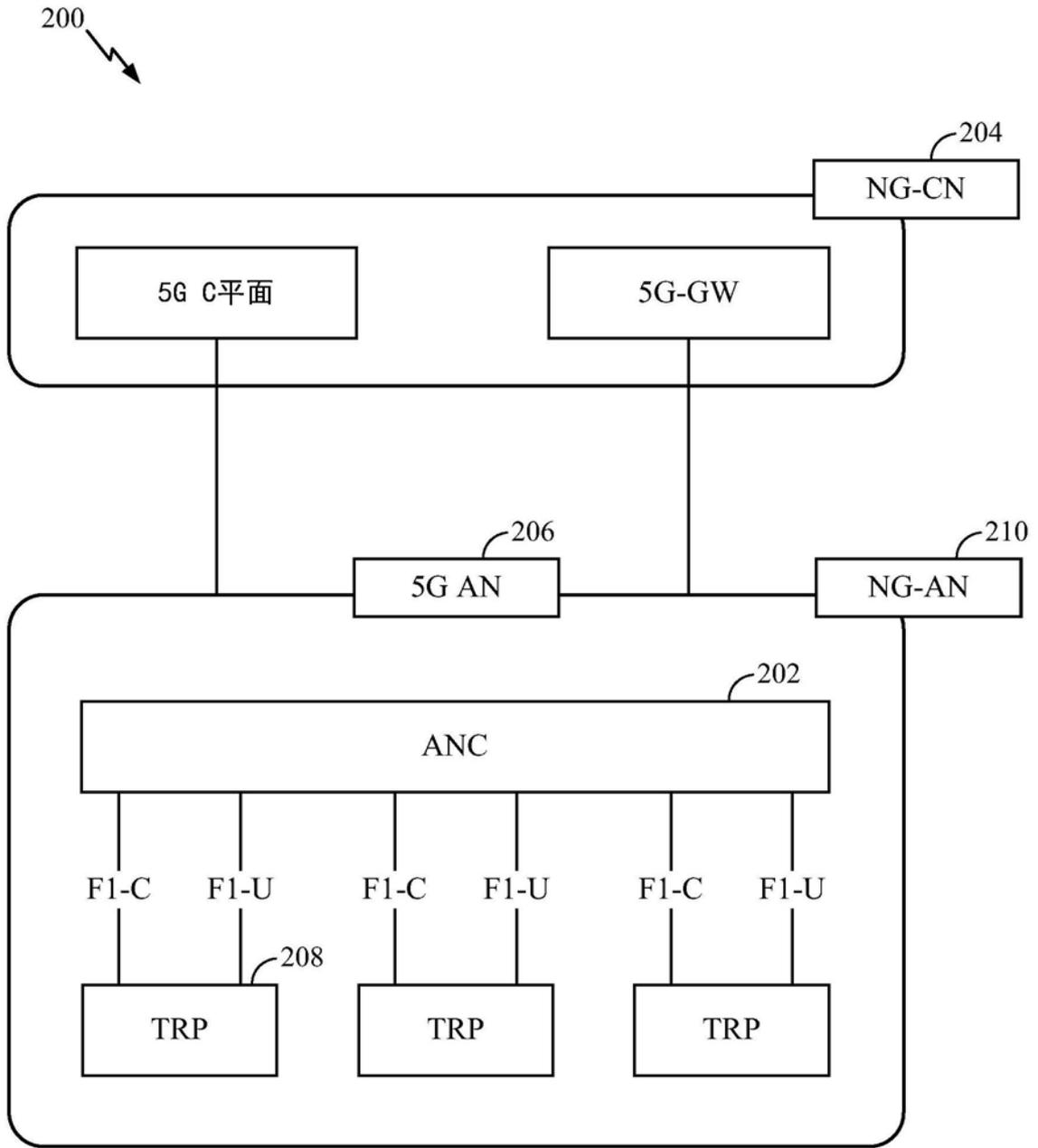


图2

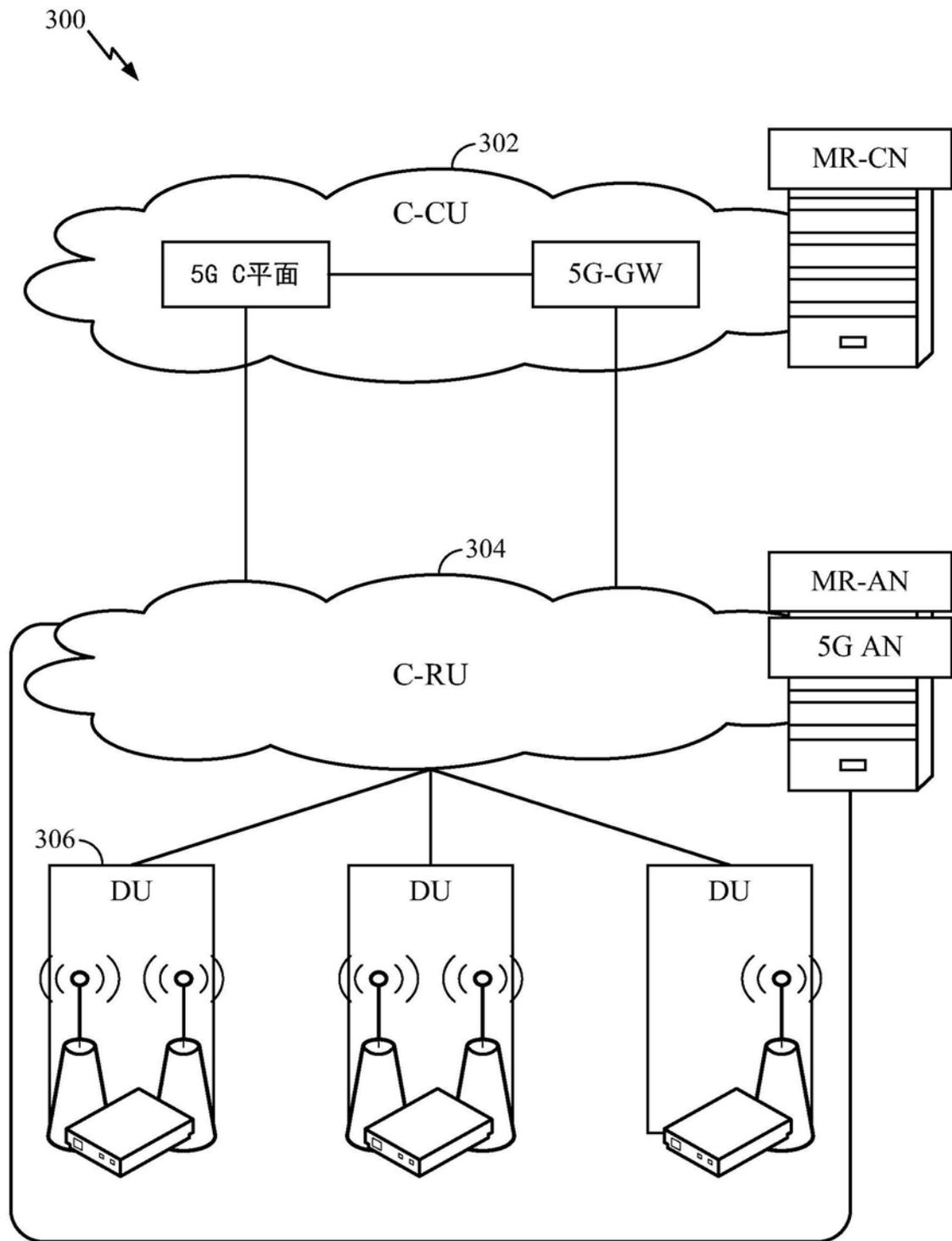


图3

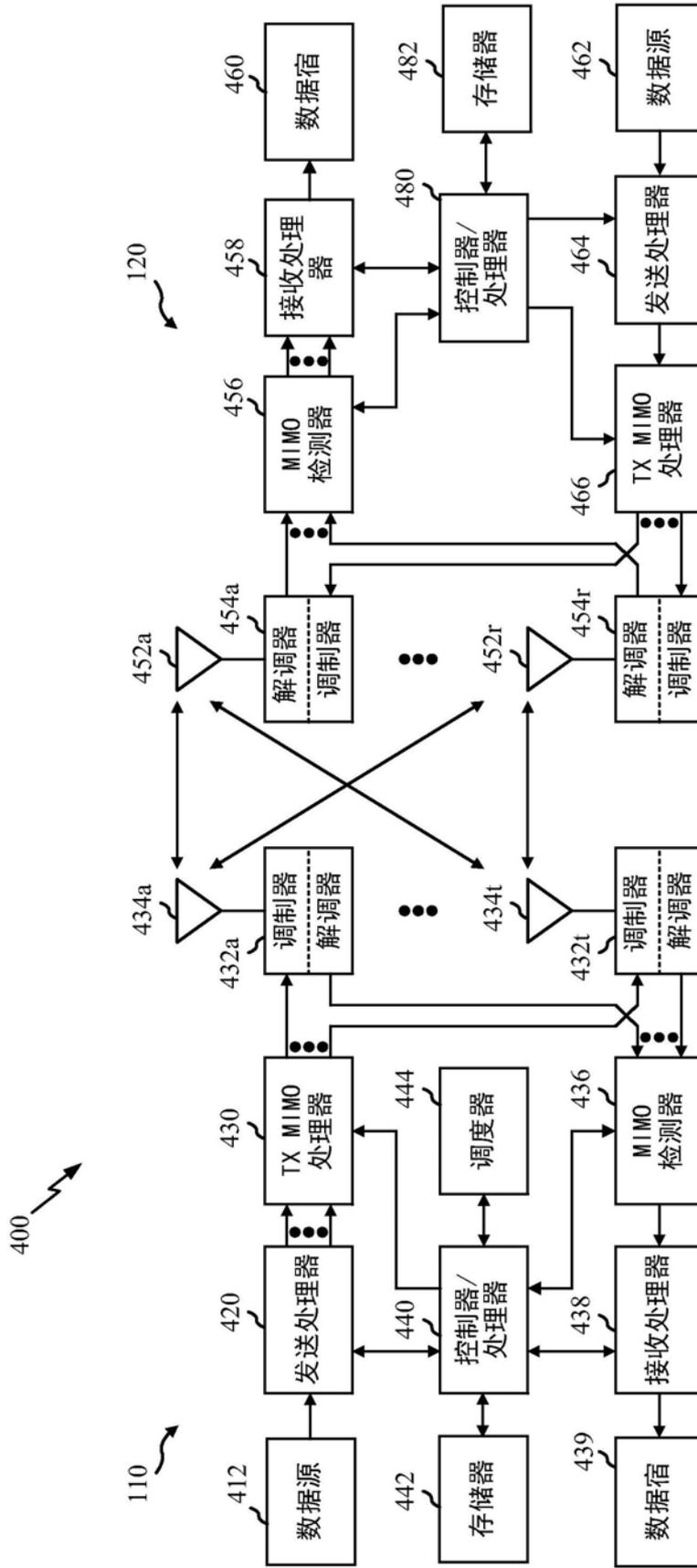


图4

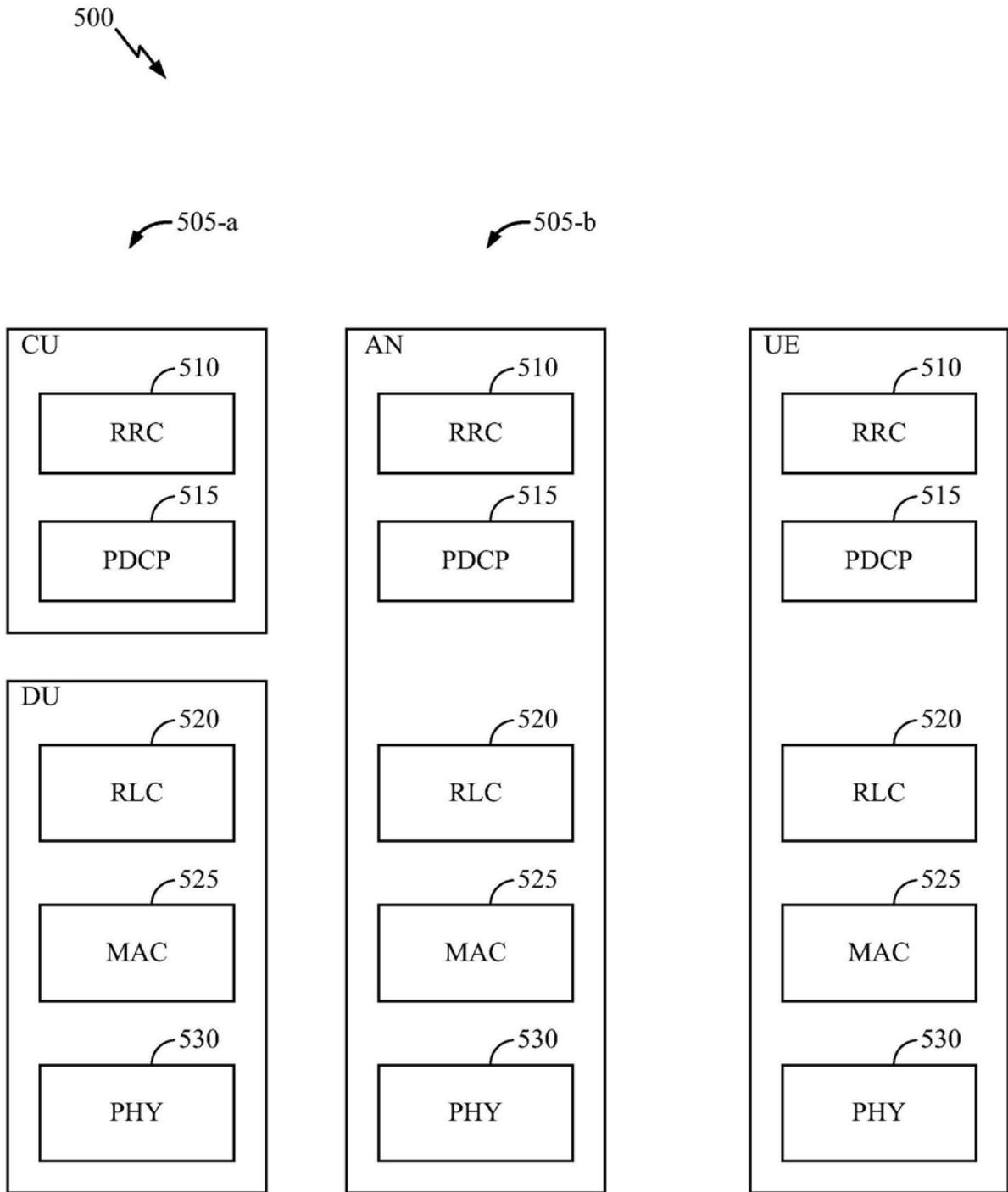


图5

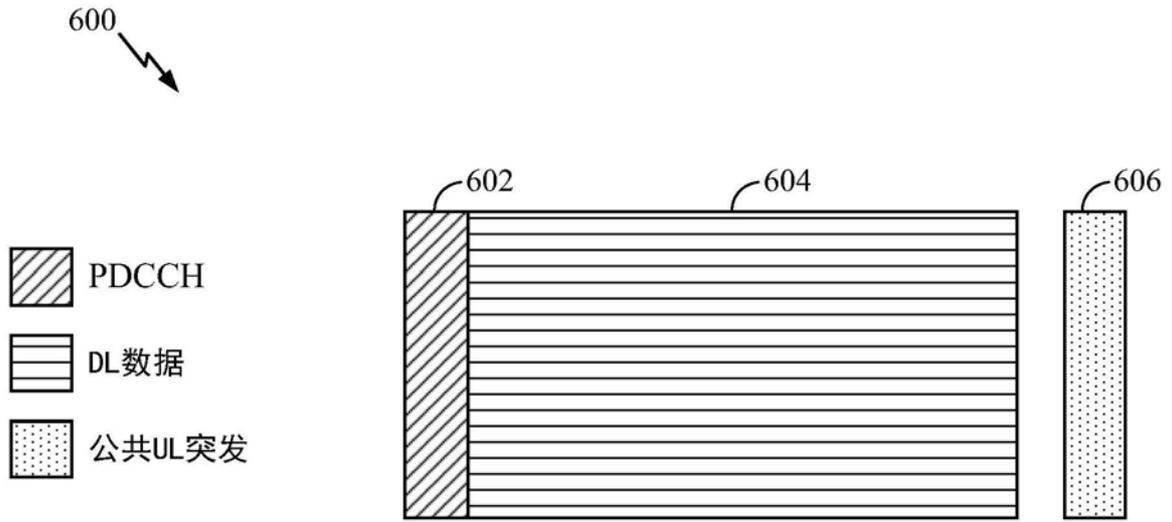


图6

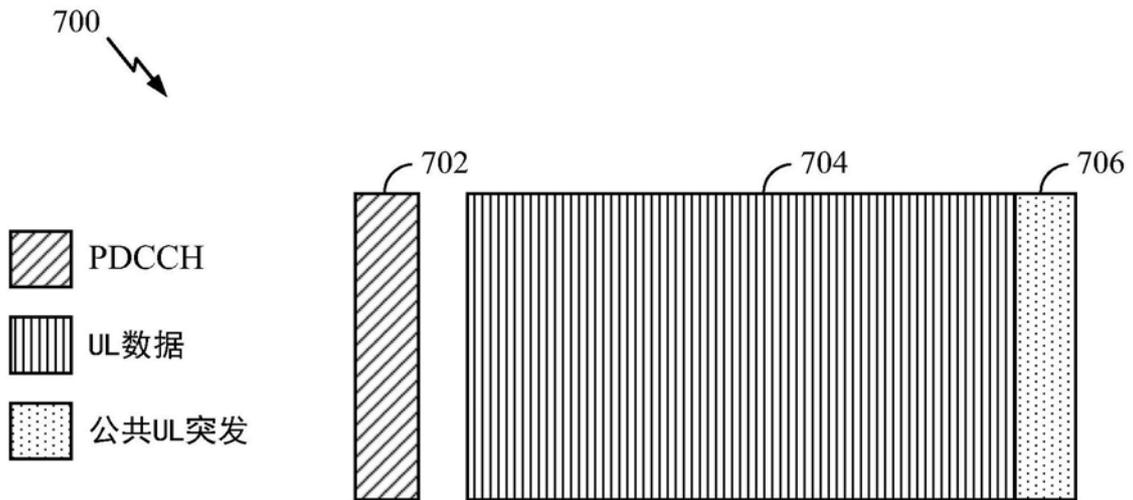


图7

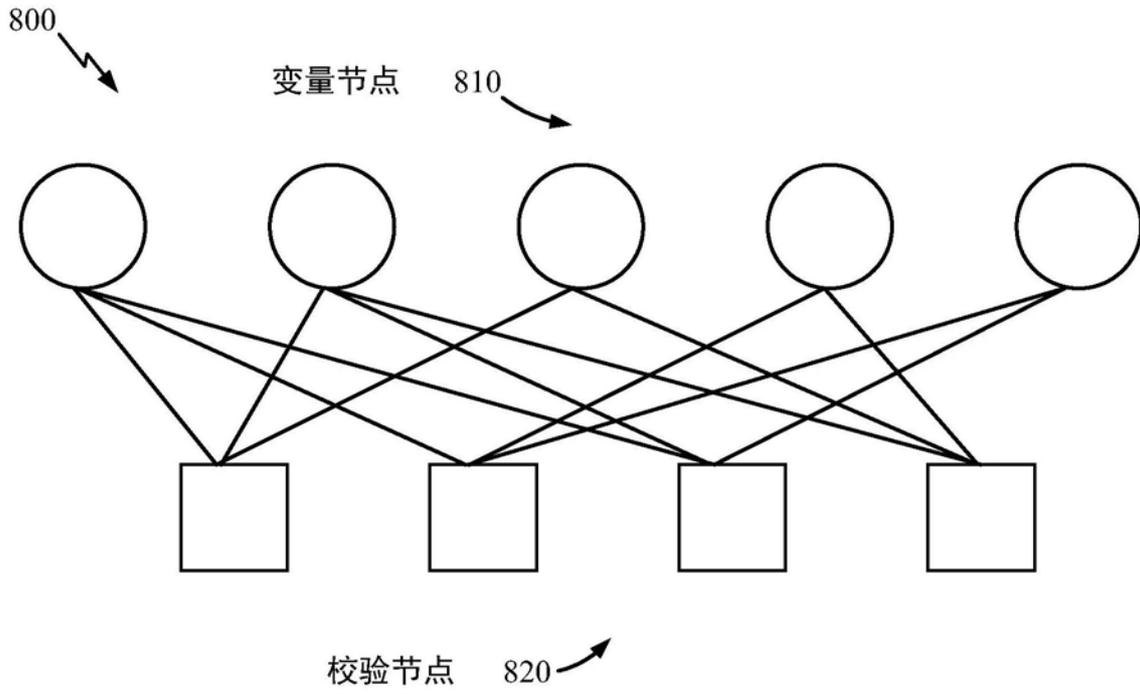


图8

800A

$$H = \begin{bmatrix} 1 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 \\ 1 & 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 1 & 0 \end{bmatrix} \quad x = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{bmatrix}$$

图8A

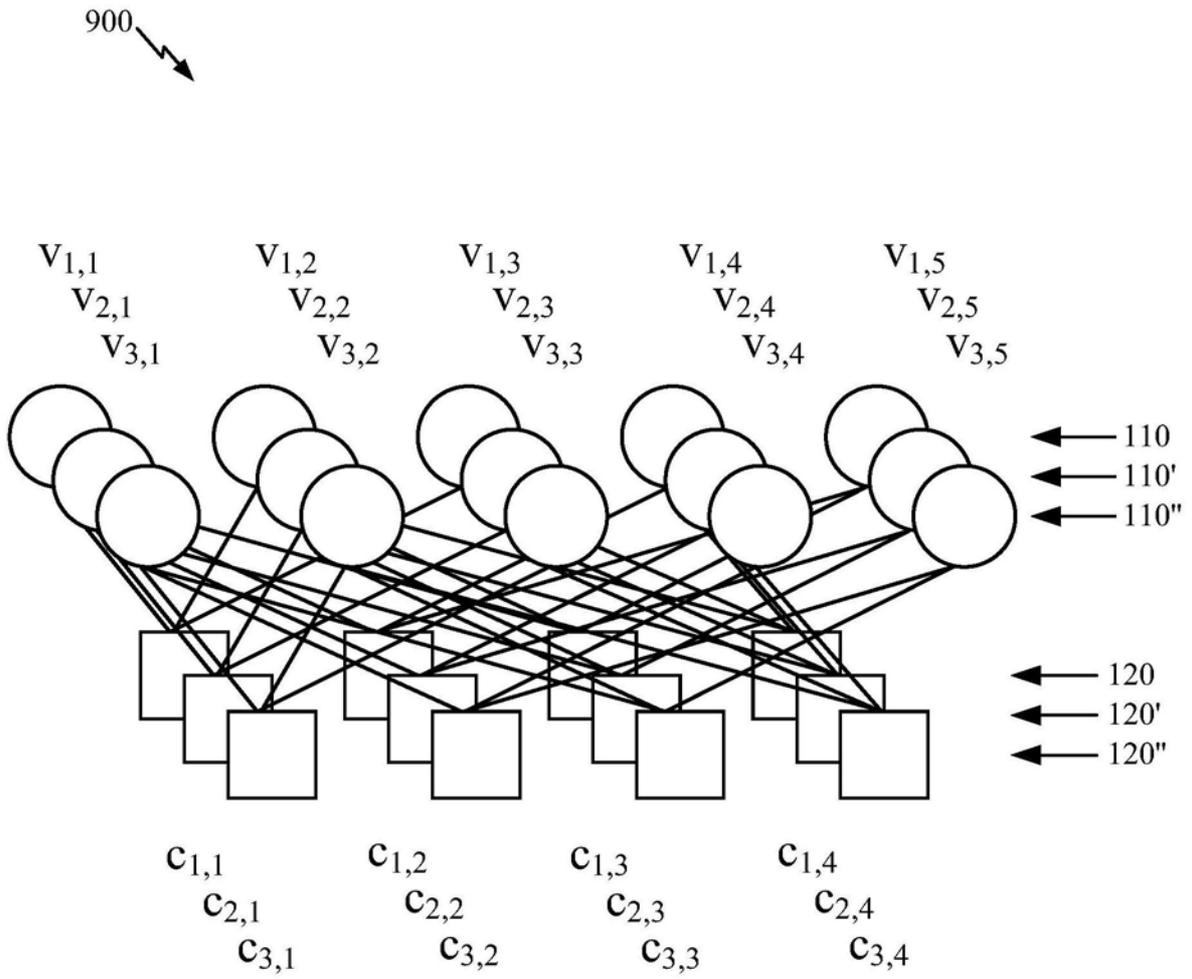


图9

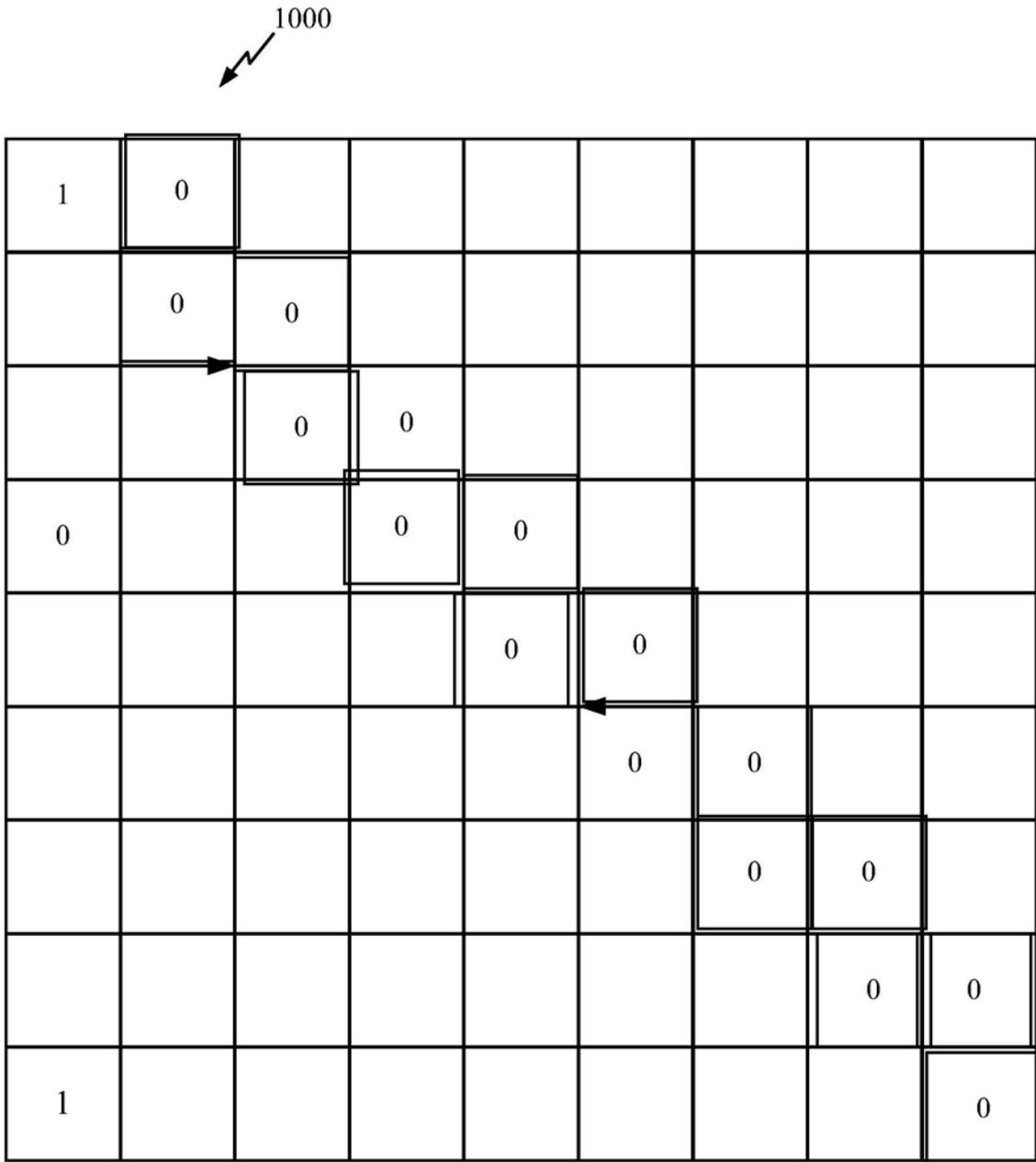


图10

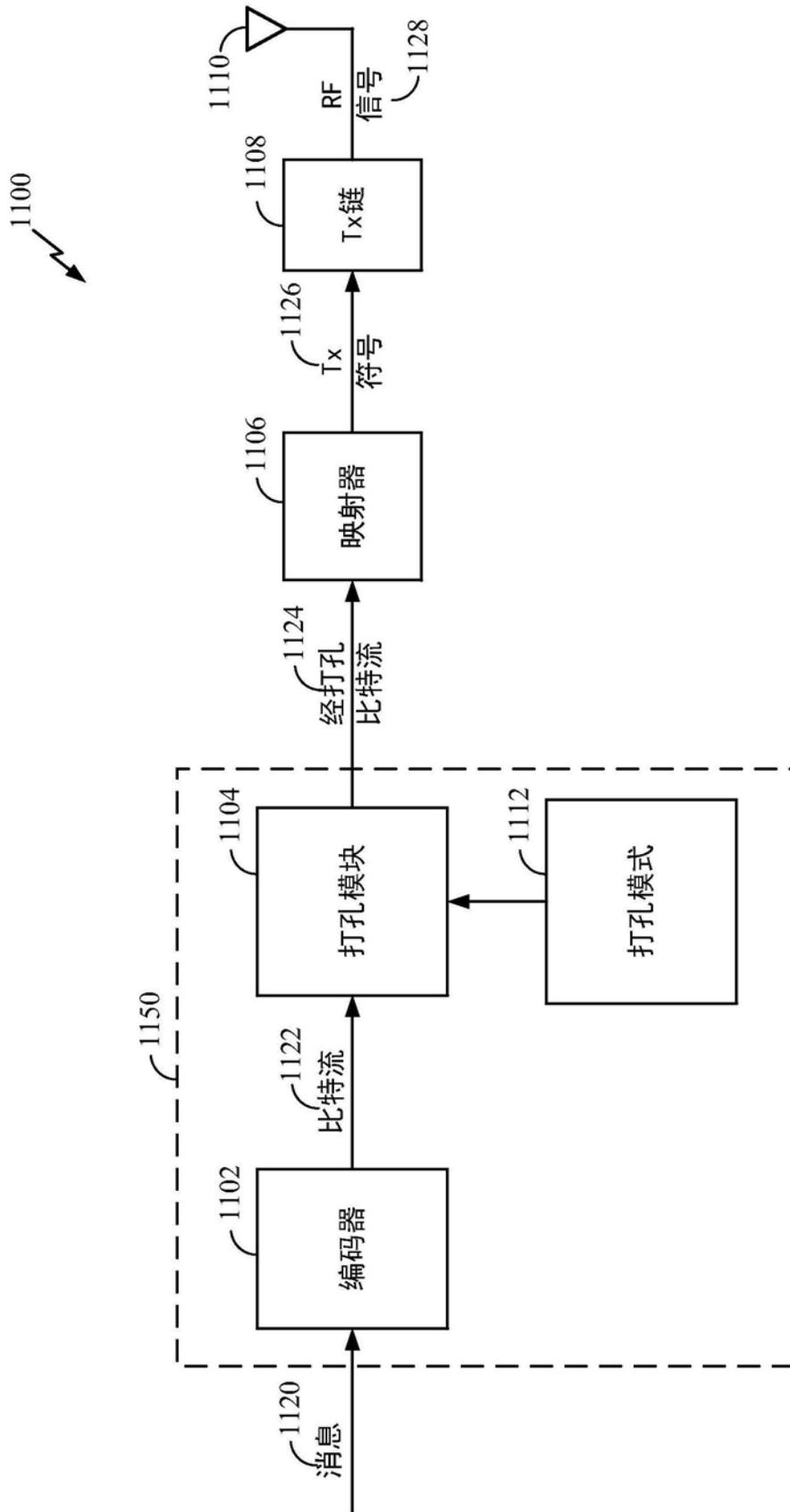


图11

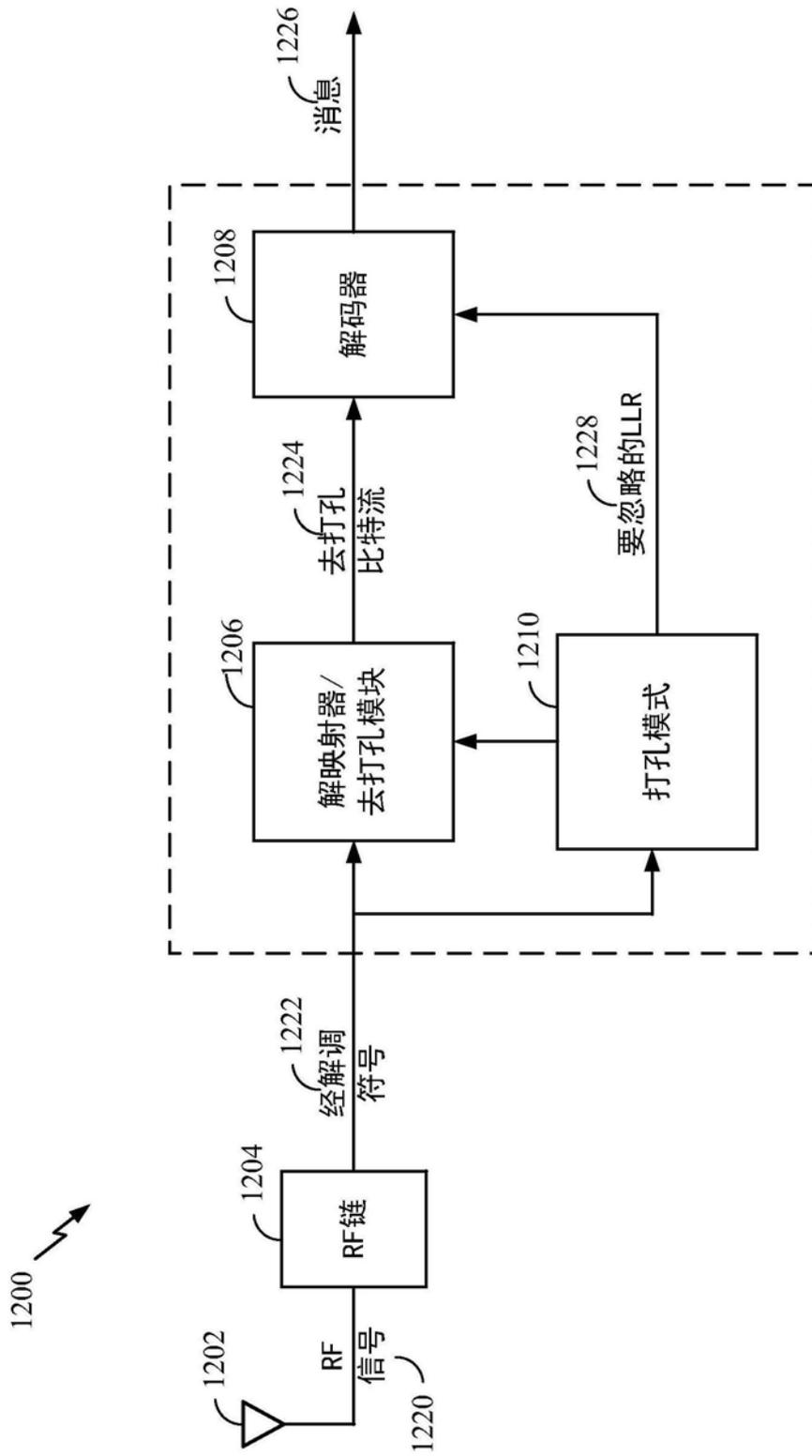


图12

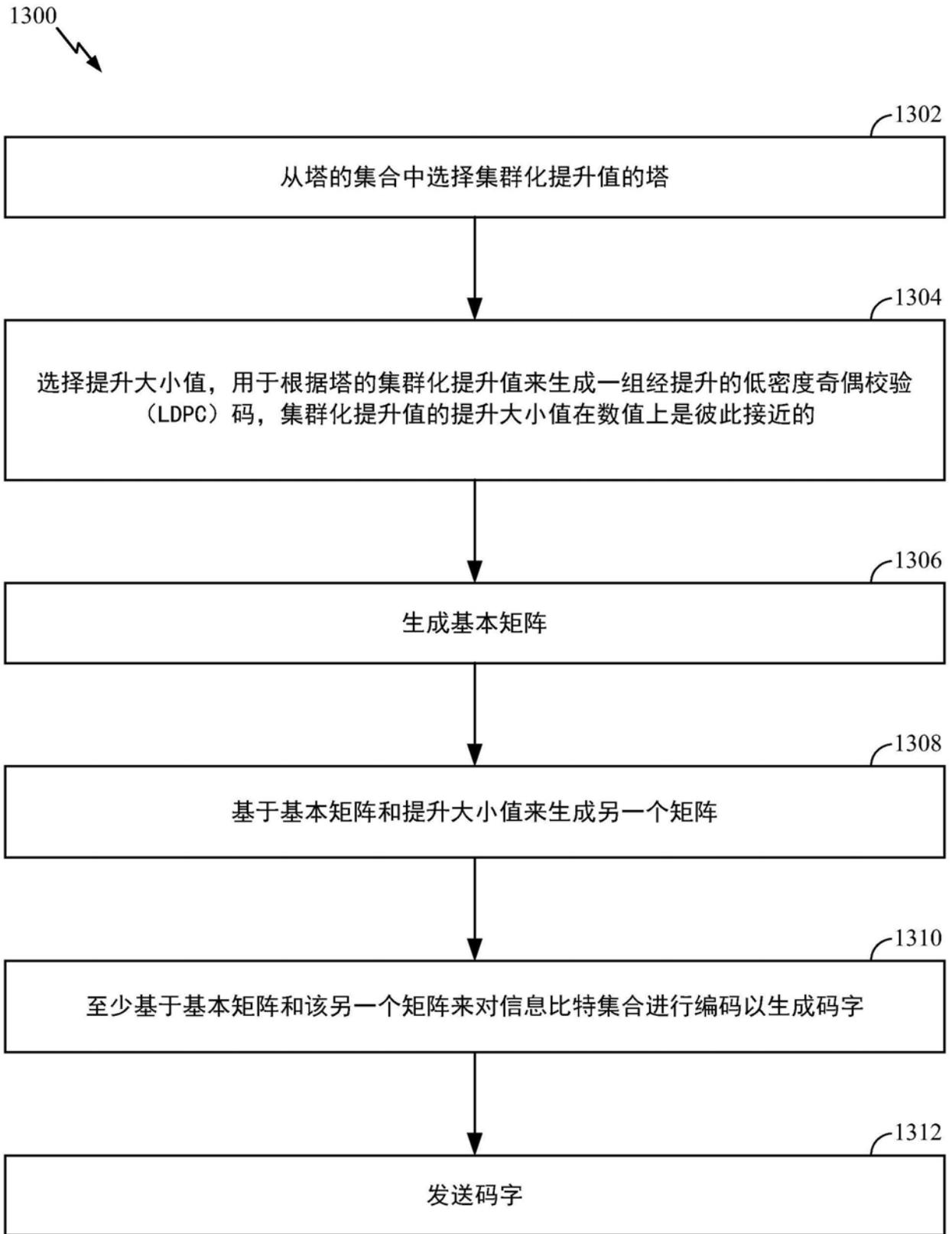


图13

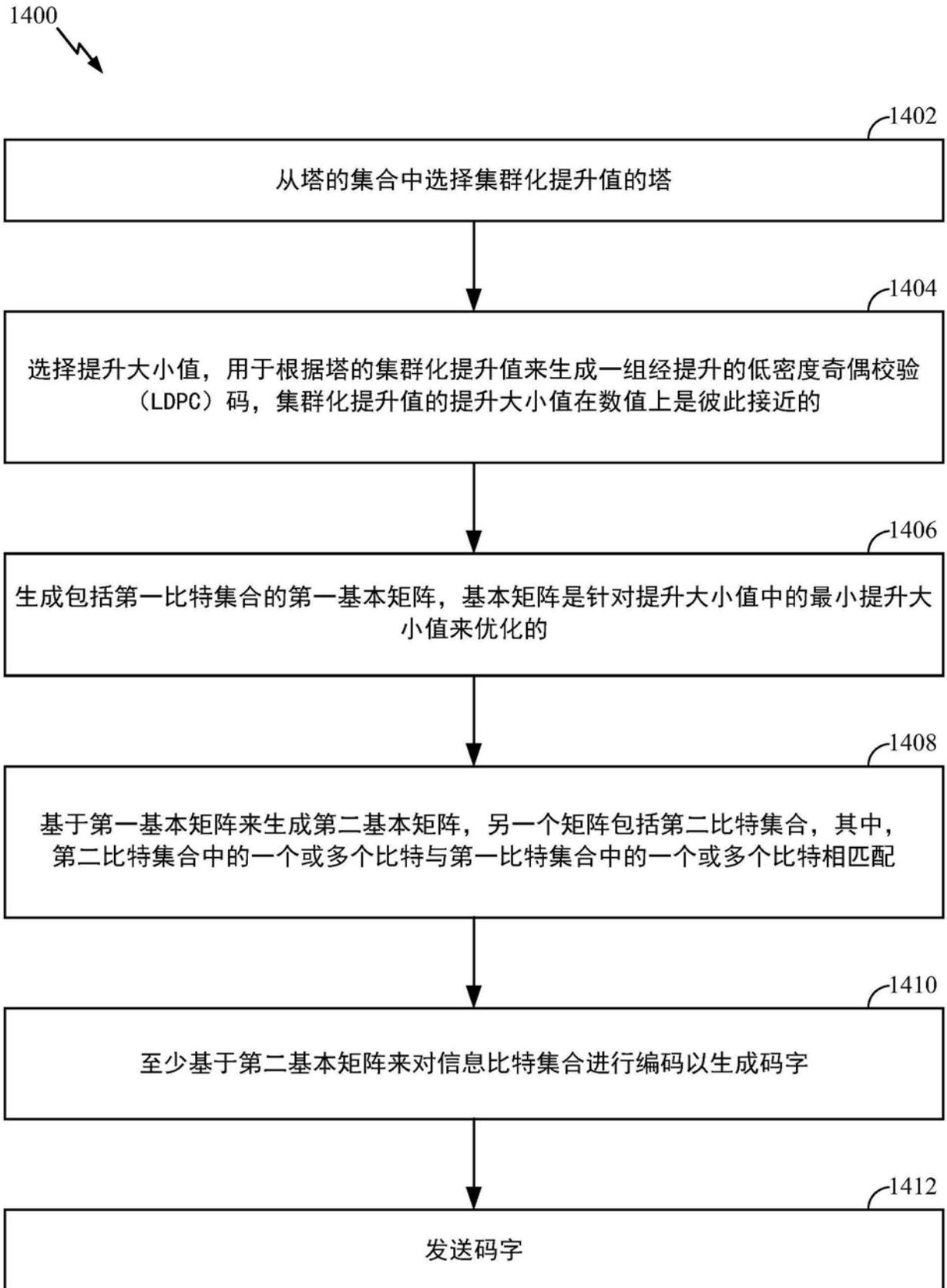


图14

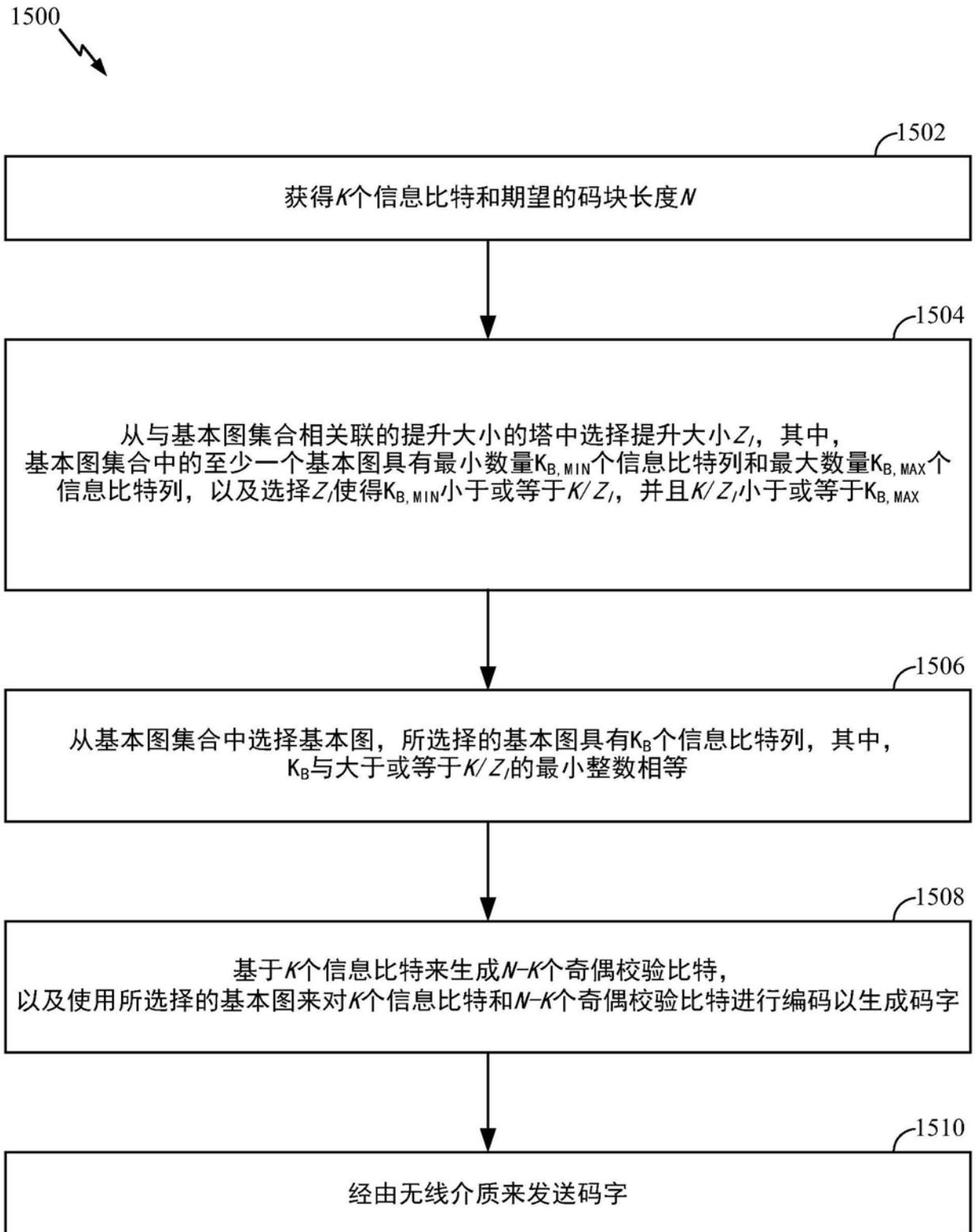


图15

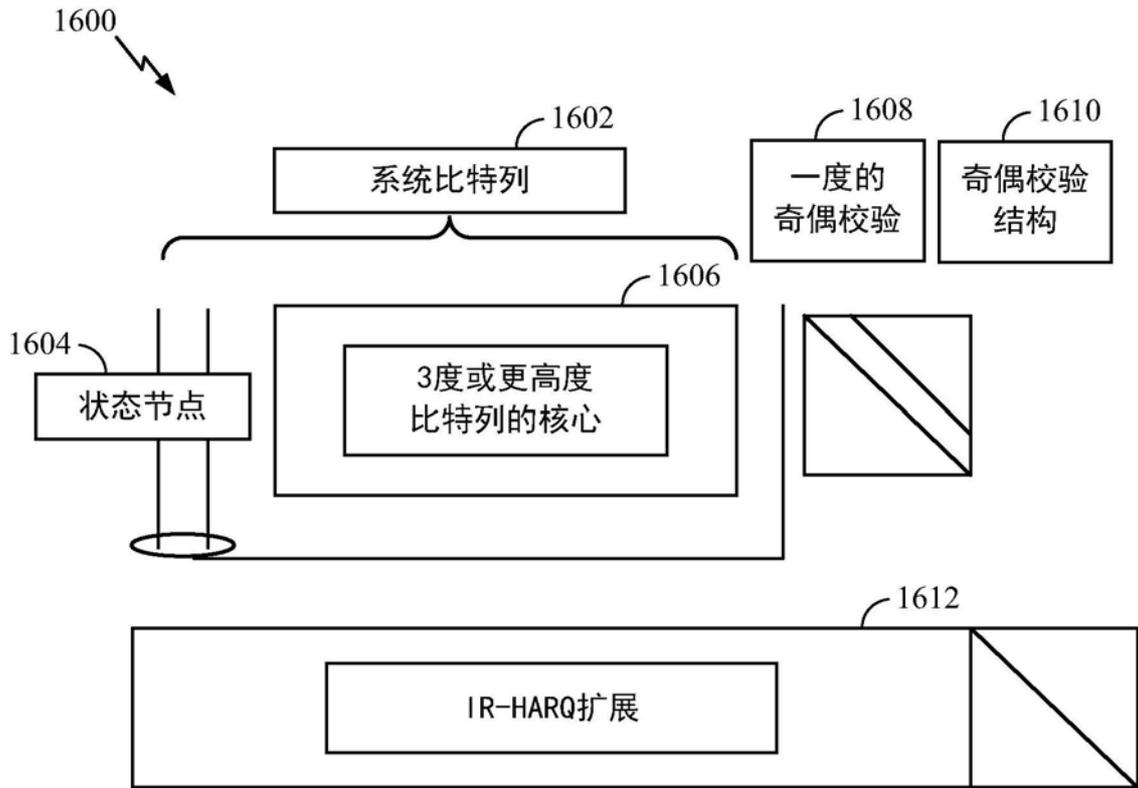


图16

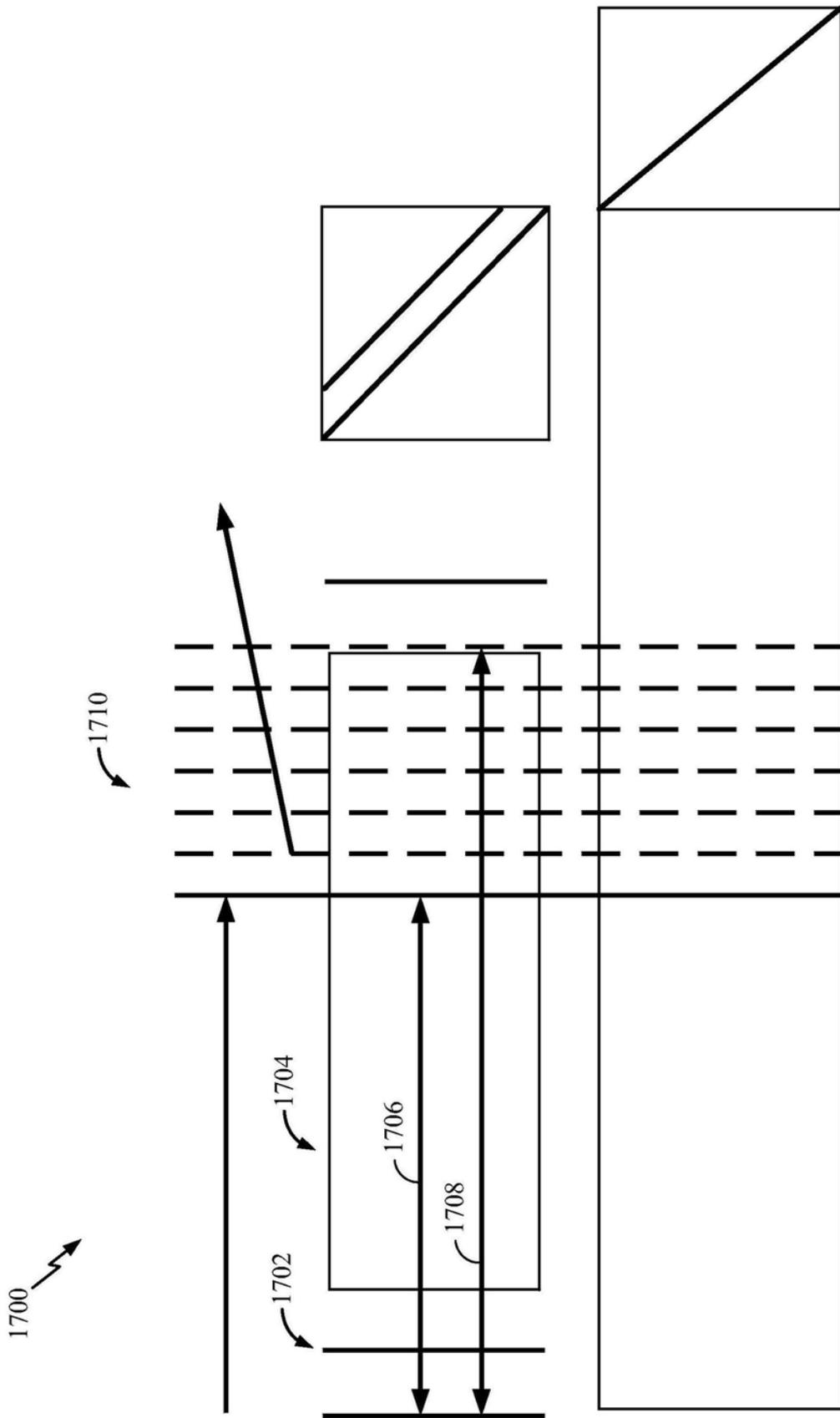


图17

1800 

$k_b$	24	25	26	27	28	29	30
3度的校验节点1	14	15	16	16	16	17	17
3度的校验节点2	9	9	9	9	10	11	12
3度的校验节点3	13	13	14	15	16	16	17
3度的校验节点4	10	10	10	11	12	12	12
3度的校验节点5	10	11	11	12	12	13	14
3度的校验节点6	10	12	12	12	13	13	13
具有一个经打孔边的平均3度	12	13	13.5	14	14	15	15.5
具有两个经打孔边的平均3度	10.5	11	11.25	11.75	12.75	13	13.5
最大的3度	14	15	16	16	16	17	17

图18



	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
7	.	.	.	.	.	.	1	.	0	2	1	2	1	0	.	2	1	0	.	2	1	0	.	0	.	1	.	8	.	7	.	1	0	.	.	.	.	
65	.	1	0	2	2	.	.	.	.	1	.	.	.	2	2	1	0	.	2	.	.	.	.	2	.	0	.	0	.	0	0	.	.	0	0	.	.	.
832	0	1	.	.	.	.	2	.	.	.	.	.	.	.	.	.	.	.	1	1	1	0	1	.	0	0	.	3	.	0	.	0	0	.	.	.	.	
481	.	.	0	.	0	0	.	1	0	.	1	0	.	2	2	1	.	.	.	0	.	1	.	2	.	0	.	0	.	3	.	.	.	.	0	0	.	
17	.	1	.	1	1	2	0	.	0	.	1	.	0	.	1	.	1	.	2	.	2	0	3	.	2	.	2	.	9	.	.	.	.	.	0	0	.	
212	1	.	2	.	2	.	.	.	.	.	1	.	0	.	0	.	2	0	1	.	2	.	.	.	9	.	2	.	8	.	1	.	.	.	.	.	0	
75	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.

1900 ↗

图19

1900A →

$k_b$	行1度	行2度	行3度	行4度	行5度	行6度
30	14	14	14	14	14	14
29	13	14	14	13	14	13
28	13	13	13	13	13	13
27	13	12	13	12	13	12
26	12	12	12	12	12	12
25	12	11	11	12	12	11
24	11	11	11	11	11	11

图19A

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	
1	18	.	.	.	.	.	18	.	25	.	7	.	.	.	.	5	.	1	.	2	.	1	0	.	.	.	.	.	.	
.	15	.	6	.	.	.	8	.	.	22	.	14	.	.	11	.	.	16	23	.	.	.	0	0	.	.	.	.	.	
22	30	15	.	1	.	2	.	.	.	.	8	.	.	12	.	3	.	.	.	.	.	.	.	0	0	.	.	.	.	
4	25	.	17	.	.	.	26	.	.	18	.	16	.	.	2	9	.	.	0	.	.	.	.	.	0	0	.	.	.	
25	10	.	.	.	19	11	.	7	.	.	0	.	.	9	.	.	23	.	.	18	.	0	.	.	.	0	0	.	.	
13	23	.	.	.	21	.	.	3	31	.	.	.	14	.	14	.	.	23	8	.	.	.	.	.	.	.	0	0	.	
2	7	9	.	.	14	.	.	.	22	.	.	2	4	.	.	.	2	.	.	.	.	.	.	.	.	.	0	0	.	
0	2	.	4	1	.	.	.	.	.	17	.	.	22	2	.	.	6	.	.	.	23	.	1	.	.	.	.	.	0	
18	13	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.

2000 →

图20

2000A ↗

$k_b$	行1	行2	行3	行4	行5	行6	行7	行8
20	7	7	6	7	7	7	6	7
19	6	7	6	7	6	7	6	6
18	6	6	6	6	6	6	6	6
17	5	5	6	6	6	5	6	6
16	5	5	6	6	5	5	5	5

图20A



2100A →

$k_b$	行1	行2	行3	行4	行5	行6	行7	行8	行9	行10
10	2	2	3	3	3	2	2	3	2	2
9	2	2	2	3	2	2	2	2	2	2
8	2	2	2	2	2	2	2	1	1	2

图21A

2200  


$k_b$	16	17	18	19	20
3度的校验节点1	7	7	7	8	8
3度的校验节点2	7	8	8	8	8
3度的校验节点3	4	4	4	5	6
3度的校验节点4	5	6	7	7	7
3度的校验节点5	6	6	6	6	7
3度的校验节点6	4	4	5	6	6
3度的校验节点7	4	5	5	5	5
3度的校验节点8	5	5	6	6	7
具有一个经打孔边的平均3度	7	7.5	7.5	8	8
具有两个经打孔边的平均3度	4.67	5	5.5	5.83	6.3
最大的3度	7	8	8	8	8

图22

2200A →

1	2	3	4	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
.	1	5	3	6	5	1	4	5	.	.	.	.	.	.	.	.	.	.	4	.	.	1	0	.	.	.	.	.	.	.
2	.	.	.	.	.	.	.	.	1	4	2	.	2	1	3	6	4	.	.	.	.	.	0	0	.	.	.	.	.	.
5	6	7	.	.	6	.	.	.	.	.	.	7	.	.	2	.	7	7	7	3	.	.	.	0	0	.	.	.	.	.
7	5	2	.	.	.	.	0	3	2	6	.	.	.	.	.	.	7	7	.	.	.	0	.	.	0	0	.	.	.	.
3	0	.	4	.	7	4	.	.	.	0	7	.	.	1	.	.	.	.	6	.	.	.	.	.	0	0	.	.	.	.
4	3	.	1	.	.	.	.	2	.	.	.	5	2	.	.	.	2	3	.	.	.	.	.	.	.	0	0	.	.	.
0	4	.	.	7	3	.	0	.	0	.	0	.	.	.	.	1	.	.	.	.	.	.	.	.	.	.	0	0	.	.
2	2	.	.	5	.	.	2	.	.	.	.	.	.	3	7	1	.	4	.	1	.	.	.	.	.	.	.	.	.	.
7	2	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	0	.	.	.	.	.	.	.	.	.

图22A

2300  
↘

$k_b$	8	9	10
3度的校验节点1	3	3	3
3度的校验节点2	3	3	4
3度的校验节点3	3	4	4
3度的校验节点4	3	3	3
3度的校验节点5	1	1	1
3度的校验节点6	1	1	1
3度的校验节点7	1	1	1
3度的校验节点8	1	1	2
3度的校验节点9	1	2	3
3度的校验节点10	1	2	3
具有一个经打孔边的平均3度	3	3.25	3.5
具有两个经打孔边的平均3度	1	1.33	1.83
最大的3度	3	4	4

图23



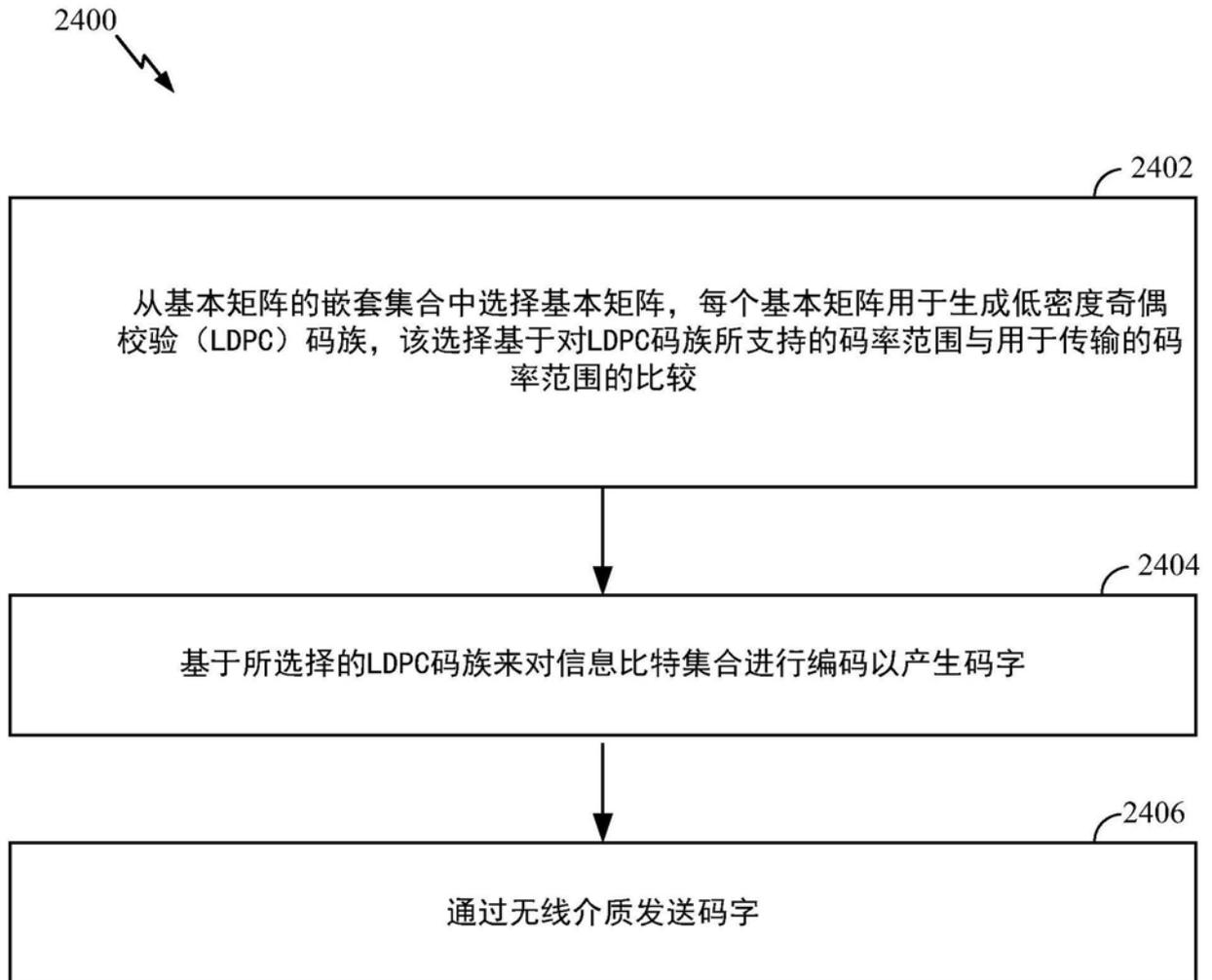


图24

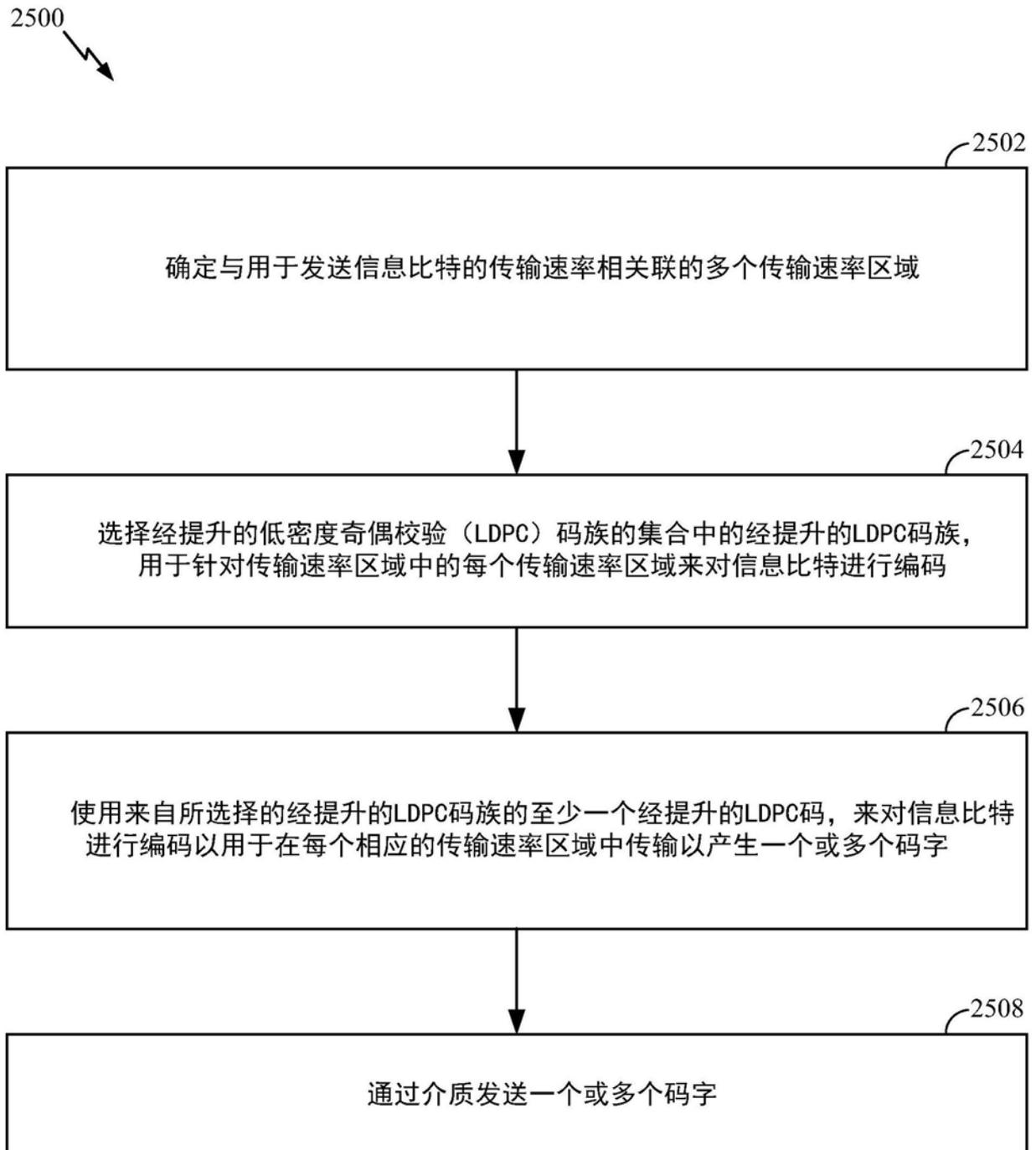


图25

2600 ↗

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
.	3	5	4	0	5	5	3	4	7	5	4	1	4	7	0	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
5	2	.	2	1	3	.	.	.	.	.	.	5	4	.	.	1	6	7	4	3	4	6	3	.	.	3	3	1	.	5	.	0	.	0	0	.	
7	3	.	.	.	5	0	5	2	5	.	.	.	.	.	1	6	7	4	3	4	6	3	.	.	.	3	3	1	.	5	.	0	.	0	0	.	
3	5	6	6	4	.	1	3	.	.	.	4	.	.	.	0	4	.	5	.	.	.	.	.	.	.	.	0	6	.	.	.	.	.	.	0	0	.
1	6	.	.	.	.	.	.	.	.	0	1	7	3	7	1	2	1	1	.	.	.	.	.	.	.	.	6	6	2	.	.	.	.	.	.	0	0
0	2	4	7	2	7	.	.	.	.	5	.	.	.	.	5	.	.	.	5	7	4	0	0	2	.	.	5	.	.	.	.	.	.	.	.	0	
2	2	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.

图26

2700 ↗

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37			
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	
.	3	5	4	0	5	5	3	4	7	5	4	1	4	7	0	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
5	2	.	2	1	3	.	.	.	.	.	.	5	4	.	.	1	6	7	4	3	4	6	3	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	
7	3	.	.	.	5	0	5	2	5	.	.	.	.	.	1	6	7	4	3	4	6	3	.	3	3	1	.	5	.	0	.	0	0	.	.	.	.		
3	5	6	6	4	.	1	3	.	.	.	4	.	.	.	0	4	.	5	.	.	.	0	.	.	.	0	6	.	.	.	.	.	.	.	.	.	.		
1	.	.	.	.	.	.	.	.	.	0	1	7	3	7	1	2	1	1	.	.	.	.	2	5	.	6	.	6	2	.	.	.	.	.	.	.	.		
0	2	4	7	2	7	.	.	.	.	5	.	.	.	.	5	.	.	.	.	5	7	4	0	0	2	.	.	5	.	.	.	.	.	.	.	.			
2	2	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	

图27