

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年2月16日(16.02.2023)



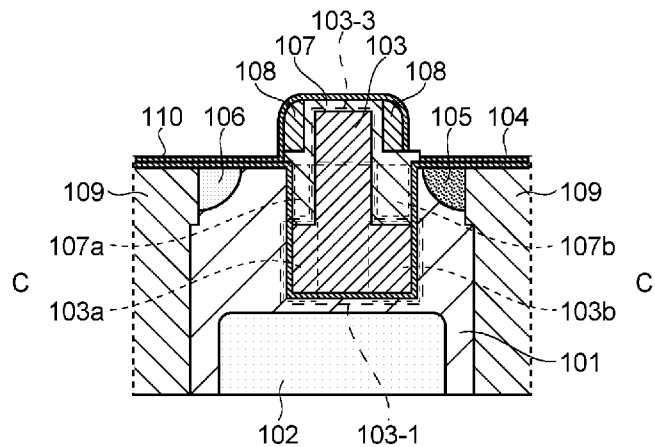
(10) 国際公開番号

WO 2023/017640 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 5/374* (2011.01)
H01L 29/417 (2006.01)
- (21) 国際出願番号: PCT/JP2022/012067
- (22) 国際出願日: 2022年3月16日(16.03.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2021-131982 2021年8月13日(13.08.2021) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 西田 慶次(NISHIDA, Keiji); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 中村 祐介(NAKAMURA, Yusuke); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 杉本 匡隆(SUGIMOTO, Masataka); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 弁理士法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(54) Title: IMAGING DEVICE, AND ELECTRONIC APPARATUS

(54) 発明の名称: 撮像装置及び電子機器



(57) Abstract: The present invention suppresses a deterioration in image quality while suppressing a deterioration in transfer efficiency. An imaging device according to an embodiment is provided with a plurality of pixels arranged in a two-dimensional grid formation, wherein each pixel comprises a photoelectric conversion unit which is provided on a first surface side of a semiconductor substrate and which performs photoelectric conversion of incident light, a vertical gate electrode provided in the semiconductor substrate so as to be in close proximity to the photoelectric conversion unit from a second surface side on the opposite side to the first surface, a gate insulating film provided between the vertical gate electrode and the semiconductor substrate, a transfer gate electrode connected to the vertical gate electrode on the second surface of the semiconductor substrate, and a first diffusion region provided on the second surface side of the semiconductor substrate, and wherein the vertical gate electrode has a structure in which a bottom portion on the photoelectric conversion unit side thereof is more diffused than an upper portion on the transfer gate electrode side thereof.

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 転送効率の低下を抑制しつつ、画質の低下を抑制する。実施形態に係る撮像装置は、2次元格子状に配列する複数の画素を備え、前記画素それぞれは、半導体基板の第1面側に設けられ、入射光を光電変換する光電変換部と、前記第1面と反対側の第2面側から前記光電変換部に近接するように前記半導体基板に設けられた縦型ゲート電極と、前記縦型ゲート電極と前記半導体基板との間に設けられたゲート絶縁膜と、前記半導体基板の前記第2面上で前記縦型ゲート電極に接続する転送ゲート電極と、前記半導体基板の第2面側に設けられた第1の拡散領域と、を備え、前記縦型ゲート電極は、前記光電変換部側の底部が前記転送ゲート電極側の上部よりも拡径された構造を備える。

明 細 書

発明の名称：撮像装置及び電子機器

技術分野

[0001] 本開示は、撮像装置及び電子機器に関する。

背景技術

[0002] 従来、CMOS (Complementary Metal-Oxide-Semiconductor) 型固体撮像素子 (CMOS イメージセンサ) では、画素部の光電変換を行うフォトダイオードに蓄積できる電荷量を増加させるために、深い領域までに電荷を蓄積できるようなポテンシャルを形成することがある。このような場合、通常の転送ゲートではなく、シリコン中に差し込まれた縦型ゲート電極を用いることにより、深い領域まで変調し、電界をつけて読出しを行う。また、その変調力を増加させるために、複数の縦型ゲート電極を採用する構造も提案されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2018-190797号公報

発明の概要

発明が解決しようとする課題

[0004] ここで、従来の素子構造では、フォトダイオードに蓄積されている電荷を引き抜く際の転送効率の低下を抑制するために、転送ゲート電極のチャネル長方向の幅を縦型ゲート電極の径よりも広くする必要があった。しかしながら、転送ゲート電極の幅を広くすると、転送ゲート電極と浮遊拡散領域とが接近することで形成された強電界により電子雪崩が生じ得、それにより、画素信号の振幅が飽和することで生じる白点などの画質劣化が発生してしまうという課題が存在した。

[0005] そこで本開示では、転送効率の低下を抑制しつつ、画質の低下を抑制することが可能な撮像装置及び電子機器を提案する。

課題を解決するための手段

[0006] 上記の課題を解決するために、本開示に係る一形態の撮像装置は、2次元格子状に配列する複数の画素を備え、前記画素それぞれは、半導体基板の第1面側に設けられ、入射光を光電変換する光電変換部と、前記第1面と反対側の第2面側から前記光電変換部に近接するように前記半導体基板に設けられた縦型ゲート電極と、前記縦型ゲート電極と前記半導体基板との間に設けられたゲート絶縁膜と、前記半導体基板の前記第2面上で前記縦型ゲート電極に接続する転送ゲート電極と、前記半導体基板の第2面側に設けられた第1の拡散領域と、を備え、前記縦型ゲート電極は、前記光電変換部側の底部が前記転送ゲート電極側の上部よりも拡径された構造を備える。

図面の簡単な説明

[0007] [図1]本開示の各実施形態に適用される撮像装置の概略構成例を示すブロック図である。

[図2]本開示の各実施形態に適用される撮像装置の席項構造例を説明するための図である。

[図3]図2に示す画素および読み出し回路の一例を示す回路図である。

[図4]本開示の各実施形態に適用される電子機器に搭載される撮像装置の構成例を示すブロック図である。

[図5]第1の実施形態に係る画素の概略構成例を示す上視図である。

[図6]図5におけるA-A'断面の構造例を示す垂直断面図である。

[図7]図5におけるB-B'断面の構造例を示す垂直断面図である。

[図8]図5におけるC-C'断面の構造例を示す垂直断面図である。

[図9]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その1）。

[図10]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その2）。

[図11]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その3）。

[図12]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その4）。

[図13]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その5）。

[図14]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その6）。

[図15]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その7）。

[図16]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その8）。

[図17]第1の実施形態に係る画素の製造工程例を示すプロセス断面図である（その9）。

[図18]第2の実施形態に係る画素の概略構成例を示す上視図である。

[図19]図18におけるA-A'断面の構造例を示す垂直断面図である。

[図20]第3の実施形態に係る画素の概略構成例を示す垂直断面図である。

[図21]第4の実施形態に係る画素の概略構成例を示す垂直断面図である。

[図22]第5の実施形態に係る画素の概略構成例を示す垂直断面図である。

[図23]第6の実施形態に係る画素の概略構成例を示す垂直断面図である。

[図24]第7の実施形態に係る画素の概略構成例を示す上視図である。

[図25]第8の実施形態に係る画素の概略構成例を示す上視図である。

[図26]第9の実施形態に係る画素の概略構成例を示す上視図である。

[図27]第10の実施形態に係る画素の構造例を示す一部断面図である。

[図28]第11の実施形態に係る画素の構造例を示す一部断面図である。

[図29]車両制御システムの概略的な構成の一例を示すブロック図である。

[図30]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図31]内視鏡手術システムの概略的な構成の一例を示す図である。

[図32]カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

発明を実施するための形態

[0008] 以下に、本開示の一実施形態について図面に基づいて詳細に説明する。なお、以下の実施形態において、同一の部位には同一の符号を付することにより重複する説明を省略する。

[0009] また、以下に示す項目順序に従って本開示を説明する。

1. 共通構成

1. 1 撮像装置の概略構成例

1. 2 撮像装置の積層構造例

1. 3 電子機器の概略構成例

2. 第1の実施形態

2. 1 画素構成例

2. 2 製造工程例

2. 3 まとめ

3. 第2の実施形態

4. 第3の実施形態

5. 第4の実施形態

6. 第5の実施形態

7. 第6の実施形態

8. 第7の実施形態

9. 第8の実施形態

10. 第9の実施形態

11. 第10の実施形態

12. 第11の実施形態

13. 移動体への応用例

14. 内視鏡手術システムへの応用例

[0010] 1. 共通構成

まず、以下の実施形態で共通の撮像装置及び電子機器の構成について、図面を参照して詳細に説明する。

[0011] 1. 1 撮像装置の概略構成例

図 1 は、本開示の各実施形態に適用される撮像装置の概略構成例を示すブロック図である。図 1 に示すように、撮像装置 1 は、半導体基板 S T（例えばシリコン基板）に複数の光電変換素子を含む画素 2 が規則的に 2 次元的に配列された画素アレイ部（いわゆる撮像領域） 3 と、周辺回路部とを有して構成される。画素 2 は、光電変換素子となる例えばフォトダイオードと、複数の画素トランジスタ（いわゆる MOS トランジスタ）を有して成る。複数の画素トランジスタは、例えば転送トランジスタ、リセットトランジスタ及び増幅トランジスタの 3 つのトランジスタで構成することができる。その他、選択トランジスタ追加して 4 つのトランジスタで構成することもできる。単位画素の等価回路は通常と同様であるので、詳細説明は省略する。画素 2 は、共有画素構造とすることもできる。この画素共有構造は、複数のフォトダイオードと、複数の転送トランジスタと、共有する 1 つのフローティングディフュージョンと、共有する 1 つずつの他の画素トランジスタとから構成される。

[0012] 周辺回路部は、垂直駆動回路 4 と、カラム信号処理回路 5 と、水平駆動回路 6 と、出力回路 7 と、制御回路 8 などとを有して構成される。

[0013] 制御回路 8 は、入力クロックと、動作モードなどを指令するデータを受け取り、また撮像装置の内部情報などのデータを出力する。すなわち、制御回路 8 では、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路 4、カラム信号処理回路 5 及び水平駆動回路 6 などの動作の基準となるクロック信号や制御信号を生成する。そして、これらの信号を垂直駆動回路 4、カラム信号処理回路 5 及び水平駆動回路 6 等に入力する。

[0014] 垂直駆動回路 4 は、例えばシフトレジスタによって構成され、画素駆動配線を選択し、選択された画素駆動配線に画素を駆動するためのパルスを供給し、行単位で画素を駆動する。すなわち、垂直駆動回路 4 は、画素アレイ部 3 の各画素 2 を行単位で順次垂直方向に選択走査し、垂直信号線 24 を通して各画素 2 の光電変換素子となる例えばフォトダイオードにおいて受光量に応じて生成した信号電荷に基づく画素信号をカラム信号処理回路 5 に供給す

る。

[0015] カラム信号処理回路5は、画素2の例えば列ごとに配置されており、1行分の画素2から出力される信号を画素列ごとにノイズ除去などの信号処理を行う。すなわちカラム信号処理回路5は、画素2固有の固定パターンノイズを除去するための相関二重サンプリング（Correlated Double Sampling：CDS）や、信号増幅、AD変換等の信号処理を行う。カラム信号処理回路5の出力段には水平選択スイッチ（図示せず）が水平信号線HLとの間に接続されて設けられる。

[0016] 水平駆動回路6は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路5の各々を順番に選択し、カラム信号処理回路5の各々から画素信号を水平信号線HLに出力させる。

[0017] 出力回路7は、カラム信号処理回路5の各々から水平信号線HLを通して順次 to 供給される信号に対し、信号処理を行って出力する。例えば、バッファリンHLグだけする場合もあるし、黒レベル調整、列ばらつき補正、各種デジタル信号処理などが行われる場合もある。入出力端子I/Oは、外部と信号のやりとりをする。

[0018] 1. 2 撮像装置の積層構造例

次に、本開示の各実施形態に適用される撮像装置1の積層構造例について説明する。図2は、本開示の各実施形態に適用される撮像装置の席項構造例を説明するための図である。図2に示すように、撮像装置1は、3つの基板（第1基板10、第2基板20、第3基板30）を貼り合わせて構成された3次元構造とすることができる。第1基板10、第2基板20および第3基板30は、この順に積層されている。

[0019] 第1基板10は、半導体基板11に、光電変換を行う複数の画素2を有している。複数の画素2は、第1基板10における画素アレイ部3内に行列状に設けられている。第2基板20は、半導体基板21に、画素2から出力された電荷に基づく画素信号を出力する読み出し回路22を4つの画素2ごと

に1つずつ有している。第2基板20は、行方向に延在する複数の画素駆動線23と、列方向に延在する複数の垂直信号線24とを有している。第3基板30は、半導体基板31に、画素信号を処理するロジック回路32を有している。ロジック回路32は、例えば、垂直駆動回路4、カラム信号処理回路5、水平駆動回路6および制御回路8を有している。ロジック回路32（具体的には水平駆動回路6）は、画素2ごとの出力電圧 V_{out} を外部に出力する。ロジック回路32では、例えば、ソース電極およびドレイン電極と接する不純物拡散領域の表面に、 $CoSi_2$ や $NiSi$ などのサリサイド（Self-Aligned Silicide）プロセスを用いて形成されたシリサイドからなる低抵抗領域が形成されていてもよい。

[0020] 垂直駆動回路4は、例えば、複数の画素2を行単位で順に選択する。カラム信号処理回路5は、例えば、垂直駆動回路4によって選択された行の各画素2から出力される画素信号に対して、CDS処理を施す。カラム信号処理回路5は、例えば、CDS処理を施すことにより、画素信号の信号レベルを抽出し、各画素2の受光量に応じた画素データを保持する。水平駆動回路6は、例えば、カラム信号処理回路5に保持されている画素データを順次、外部に出力する。制御回路8は、例えば、ロジック回路32内の各ブロック（垂直駆動回路4、カラム信号処理回路5および水平駆動回路6）の駆動を制御する。

[0021] 図3は、画素2および読み出し回路22の一例を表したものである。以下では、図3に示したように、4つの画素2が1つの読み出し回路22を共有している場合について説明する。ここで、「共有」とは、4つの画素2の出力が共通の読み出し回路22に入力されることを指している。

[0022] 各画素2は、互いに共通の構成要素を有している。図3には、各画素2の構成要素を互いに区別するために、各画素2の構成要素の符号の末尾に識別番号（1，2，3，4）が付与されている。以下では、各画素2の構成要素を互いに区別する必要がある場合には、各画素2の構成要素の符号の末尾に識別番号を付与するが、各画素2の構成要素を互いに区別する必要のない場

合には、各画素2の構成要素の符号の末尾の識別番号を省略するものとする。

[0023] 各画素2は、例えば、フォトダイオードPDと、フォトダイオードPDと電氣的に接続された転送トランジスタTRと、転送トランジスタTRを介してフォトダイオードPDから出力された電荷を一時的に保持する浮遊拡散領域FDとを有している。フォトダイオードPDは、本開示の「光電変換部」の一具体例に相当する。フォトダイオードPDは、光電変換を行って受光量に応じた電荷を発生する。フォトダイオードPDのカソードが転送トランジスタTRのソースに電氣的に接続されており、フォトダイオードPDのアノードが基準電位線（例えばグラウンド）に電氣的に接続されている。転送トランジスタTRのドレインが浮遊拡散領域FDに電氣的に接続され、転送トランジスタTRのゲートは画素駆動線23に電氣的に接続されている。転送トランジスタTRは、例えば、CMOSTランジスタである。

[0024] 1つの読み出し回路22を共有する各画素2の浮遊拡散領域FDは、互いに電氣的に接続されるとともに、共通の読み出し回路22の入力端に電氣的に接続されている。読み出し回路22は、例えば、リセットトランジスタRSTと、選択トランジスタSELと、増幅トランジスタAMPとを有している。なお、選択トランジスタSELは、必要に応じて省略してもよい。リセットトランジスタRSTのソース（読み出し回路22の入力端）が浮遊拡散領域FDに電氣的に接続されており、リセットトランジスタRSTのドレインが電源線VDDおよび増幅トランジスタAMPのドレインに電氣的に接続されている。リセットトランジスタRSTのゲートは画素駆動線23（図2参照）に電氣的に接続されている。増幅トランジスタAMPのソースが選択トランジスタSELのドレインに電氣的に接続されており、増幅トランジスタAMPのゲートがリセットトランジスタRSTのソースに電氣的に接続されている。選択トランジスタSELのソース（読み出し回路22の出力端）が垂直信号線24に電氣的に接続されており、選択トランジスタSELのゲートが画素駆動線23（図2参照）に電氣的に接続されている。

[0025] 1. 3 電子機器の概略構成例

また、上述したような撮像装置 1 は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0026] 図 4 は、電子機器に搭載される撮像装置の構成例を示すブロック図である。

[0027] 図 4 に示すように、電子機器 2001 は、光学系 2002、撮像装置 2003、DSP (Digital Signal Processor) 2004 を備えており、バス 2007 を介して、DSP 2004、表示装置 2005、操作系 2006、メモリ 2008、記録装置 2009、および電源系 2010 が接続されて構成され、静止画像および動画像を撮像可能である。

[0028] 光学系 2002 は、1 枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を撮像装置 2003 に導き、撮像装置 2003 の受光面（センサ部）に結像させる。

[0029] 撮像装置 2003 としては、上述したいずれかの構成例の撮像装置 1 が適用される。撮像装置 2003 には、光学系 2002 を介して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、撮像装置 2003 に蓄積された電子に応じた信号が DSP 2004 に供給される。

[0030] DSP 2004 は、撮像装置 2003 からの信号に対して各種の信号処理を施して画像を取得し、その画像のデータを、メモリ 2008 に一時的に記憶させる。メモリ 2008 に記憶された画像のデータは、記録装置 2009 に記録されたり、表示装置 2005 に供給されて画像が表示されたりする。また、操作系 2006 は、ユーザによる各種の操作を受け付けて電子機器 2001 の各ブロックに操作信号を供給し、電源系 2010 は、電子機器 2001 の各ブロックの駆動に必要な電力を供給する。

[0031] このように構成されている電子機器 2001 では、撮像装置 2003 として、上述したような撮像装置 1 を適用することにより、メタル層 58 の層数

の削減をより有効に行うことができ、コストダウンを図ることができる。

[0032] 2. 第1の実施形態

まず、第1の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素100は、上述した共通構成例における第1基板10に設けられた画素2に対応する構成であってよい。

[0033] 2. 1 画素構成例

図5は、本実施形態に係る画素の概略構成例を示す上視図である。図6は、図5におけるA-A'断面の構造例を示す垂直断面図である。図7は、図5におけるB-B'断面の構造例を示す垂直断面図である。図8は、図5におけるC-C'断面の構造例を示す垂直断面図である。

[0034] 図5～図8に示すように、本実施形態では、半導体基板101を区画する画素分離部109によって2次元格子状に区切られた各画素領域に、1つの画素100が設けられている。

[0035] 画素100は、半導体基板101の例えば裏面側（図面中、下面側）に片寄って設けられた光電変換部102と、光電変換部102に蓄積されている電荷を半導体基板101の表面側（図面中、上面側）に引き抜くための転送ゲート103と、転送ゲート103と半導体基板101との間に設けられたゲート絶縁膜104と、半導体基板101の上層における画素領域の4隅のうちの1つに設けられた浮遊拡散領域105と、半導体基板101の上層における画素領域の4隅のうちの浮遊拡散領域105が設けられた隅と対角に位置する隅に設けられたグランドコンタクト106と、少なくとも転送ゲート103と浮遊拡散領域105及び／又はグランドコンタクト106との間に設けられた絶縁膜107と、を備える。

[0036] 上記構成において、転送ゲート103は、先端（底面に相当）が光電変換部102に近接するように半導体基板101の表面側から基板厚方向に突出する複数の縦型ゲート電極103-1及び103-2と、複数の縦型ゲート電極103-1及び103-2を半導体基板101の表面上で接続する転送

ゲート電極 103-3 とから構成される。なお、本例では、縦型ゲート電極の本数を 2 本とし、転送ゲート 103 が全体として π 字状の形状を有する場合を例示するが、これに限定されず、縦型ゲート電極の本数は 1 本又は 3 本以上であってもよい。また、本例では、転送ゲート 103 を含む画素 100 の画素構造が、浮遊拡散領域 105 とグランドコンタクト 106 とを結ぶ線を中心線として線対称の構造を有する場合を例示するが、これに限定されず、非対称であってもよい。

[0037] 縦型ゲート電極 103-1 及び 103-2 それぞれは、上部側（転送ゲート電極 103-3 側）が転送ゲート電極 103-3 の幅と同程度の径を有し、底面側（光電変換部 102 側）が上部側よりも拡径された構造を備える。すなわち、本例では、半導体基板 101 を上方向から見た場合、縦型ゲート電極 103-1 及び 103-2 それぞれにおける底面側の拡径部 103a 及び 103b が、半導体基板 101 上の転送ゲート電極 103-3 からはみ出している。

[0038] 拡径部 103a 及び 103b は、基板厚方向における浮遊拡散領域 105 及び／又はグランドコンタクト 106 の深さ位置よりも深い位置に設けられてもよい。ただし、これに限定されず、転送ゲート 103 から浮遊拡散領域 105 及び／又はグランドコンタクト 106 までの距離を確保できる位置であれば、種々変形されてよい。

[0039] このように、縦型ゲート電極 103-1 及び 103-2 それぞれにおける底面側が上部側よりも拡径された構造とすることで、転送ゲート電極 103-3 から浮遊拡散領域 105 及び／又はグランドコンタクト 106 までの距離を確保しつつ、転送ゲート 103 における光電変換部 102 に対向する面（底面）の面積を大きくすることが可能となるため、強電界の形成による画質の低下を抑制しつつ、転送効率の低下を抑制すること可能となる。

[0040] なお、図 8 に示すように、縦型ゲート電極 103-1 及び 103-2 それぞれにおける拡径部 103a 及び 103b のチャンネル長方向の幅は、同じであってもよいし、異なってもよい。幅が異なる場合では、例えば、浮遊

拡散領域 105 側の拡径部 103 b の幅は、グランドコンタクト 106 側の拡径部 103 a の幅よりも広くてもよい。そうすることで、転送ゲート 103 と浮遊拡散領域 105 との間に強電界が形成されることをより抑制することが可能となる。なお、チャンネル長方向とは、浮遊拡散領域 105 と転送ゲート 103（例えば、延長線上にあるグランドコンタクト 106）とを結ぶ方向であってよい。

[0041] また、本例では、縦型ゲート電極 103-1 及び 103-2 それぞれの上部分には、絶縁膜 107 が設けられている。以下の説明では、絶縁膜 107 のうち、縦型ゲート電極 103-1 及び 103-2 それぞれの側面に配置された部分を埋め込みサイドウォール 107 a 及び 107 b ともいう。

[0042] このように、転送ゲート 103 と浮遊拡散領域 105 及び／又はグランドコンタクト 106 との間の誘電率を低くすることが可能となるため、転送ゲート 103 と浮遊拡散領域 105 及び／又はグランドコンタクト 106 との間に形成される電界の強度をより低減することが可能となる。

[0043] なお、埋め込みサイドウォール 107 a 及び 107 b のチャンネル長方向の幅は、直下の拡径部 103 a 及び 103 b それぞれの幅に応じて調整されてもよい。

[0044] また、本例において、絶縁膜 107 は、縦型ゲート電極 103-1 及び 103-2 それぞれの側面から転送ゲート電極 103-3 の側面及び上面を覆うように設けられてもよい。絶縁膜 107 で覆われた転送ゲート電極 103-3 が構成するメサ構造の側面には、絶縁膜によるサイドウォール 108 が設けられていてもよい。さらに、転送ゲート電極 103-3 等が形成された半導体基板 101 の表面上は、絶縁膜であるパッシベーション 110 で覆われていてもよい。

[0045] 2. 2 製造工程例

次に、本実施形態に係る画素 100 の製造工程の例について、図面を参照して詳細に説明する。図 9～図 17 は、本実施形態に係る画素の製造工程例を示すプロセス断面図である。なお、図 9 は、画素 100 が作り込まれる半

導体基板 101 を上側から見た平面図であり、図 10、図 12、図 14 及び図 16 は、図 5 及び図 9 における A-A' 断面に対応するプロセス断面図を示し、図 11、図 13、図 15 及び図 17 は、図 5 及び図 9 における C-C' 断面に対応するプロセス断面図を示す。

- [0046] 本製造工程例では、まず、図 9～図 11 に示すように、シリコン基板などの半導体基板 101 に対し、上面側から N 型のドーパントを所定の注入エネルギーでイオン注入し、これにより注入されたドーパントを熱拡散することで、半導体基板 101 の裏面側に片寄った領域に、N 型の拡散領域である光電変換部 102 を形成する。半導体基板 101 には、例えば、P 型の半導体基板が用いられてもよいし、P 型のドーパントが薄く拡散されてもよい。なお、本説明において、N 型とは、自由電子の量が少ない N 型をいい、N+ 型とは、自由電子の量が多い N 型をいう。同様に、P 型とは、ホールの量が少ない P 型をいい、P+ 型とはホールの量が多い P 型をいう。
- [0047] つづいて、半導体基板 101 を個々の画素領域に区画するための画素分離部 109 を形成する領域に、上面側から裏面側まで達するトレンチを形成し、これにより形成されたトレンチ内を例えば酸化シリコン (SiO_2) や窒化シリコン (SiN) などの絶縁体で埋めることで、半導体基板 101 を個々の画素領域に区画する画素分離部 109 を形成する。
- [0048] なお、本例では、画素分離部 109 として、半導体基板 101 の上面から裏面まで達する、いわゆる FFI (Front Full Trench Isolation) 型の画素分離部を例示するが、これに限定されず、半導体基板 101 を裏面側から貫通する FTI (Full Trench Isolation) 型や、半導体基板 101 の表面又は裏面から中腹にかけて形成された DTI (Deep Trench Isolation) 型又は RDTI (Reverse Deep Trench Isolation) 型の画素分離部を採用することも可能である。
- [0049] また、画素分離部 109 に光の閉じ込め効果を持たせる場合、半導体基板 101 に形成したトレンチ内には、タングステン (W) などの反射性材料が埋め込まれてもよい。その際、導電性の反射性材料を埋め込む場合には、半

導体基板 101 との間に絶縁膜を設けるとよい。

[0050] さらに、本例において、画素分離部 109 は、トレンチ構造を有する画素分離構造に限定されず、例えば、拡散領域による画素分離構造を有してもよい。その場合、画素分離部 109 は、例えば、チャネルの極性と反対の極性を有するドーパントがチャネルストッパとして所定の深さまで注入された拡散領域であってもよい。

[0051] さらにまた、半導体基板 101 には、後述する転送ゲート 103（転送トランジスタ TR）だけでなく、読み出し回路 22 を構成する他のトランジスタが形成されてもよい。すなわち、本実施形態に係る撮像装置 1 は、上述において図 2 を用いて説明した 3 層の積層構造に限定されず、単層構造であってもよいし、2 層や 4 層以上の積層構造であってもよい。

[0052] つづいて、半導体基板 101 の上面上にシリコン酸化膜（ SiO_2 ）など絶縁膜を形成し、この絶縁膜をフォトリソグラフィ及びエッチングによりパターンニングすることで、転送ゲート 103 が形成されるトレンチ A1 を形成するためのハードマスク M1 を形成する。このハードマスクの開口形状は、例えば、縦型ゲート電極 103-1 及び 103-2 と転送ゲート電極 103-3 とからなる転送ゲート 103 を基板厚方向から見た場合の輪郭形状と同じ形状であってよい。

[0053] そして、上記のように形成したハードマスク M1 の開口から半導体基板 101 をエッチングすることで、転送ゲート 103 を形成するためのトレンチ A1 を形成する。半導体基板 101 のエッチングには、例えば、RIE（Reactive Ion Etching）などの異方性ドライエッチングを用いることができる。ただし、これに限定されず、種々の方法でトレンチ A1 が形成されてよい。

[0054] その後、ハードマスク M1 を除去した後、図 12 及び図 13 に示すように、半導体基板 101 の上面及びトレンチ A1 内の半導体基板 101 表面にゲート絶縁膜 104 を形成する。ゲート絶縁膜 104 の形成には、酸素リッチ条件下でのアニーリングなどを用いることができる。ただし、これに限定さ

れず、スパッタ法やCVD (Chemical Vapor Deposition) 法などを用いてゲート絶縁膜が形成されてもよい。また、トレンチA1の内部以外であって半導体基板101の上面上に形成された絶縁膜は、CMP (Chemical Mechanical Polishing) やウェットエッチングなどで除去されてよい。

[0055] つづいて、ゲート絶縁膜104が形成された半導体基板101の上面上及びトレンチA1内に転送ゲート103に加工される導電体層103Aを形成する。導電体層103Aの材料には、不純物を含むことで導電性を有するポリシリコンやアモルファスシリコンなどが用いられてよい。ただし、これに限定されず、金属や合金などの他の導電性材料が用いられてもよい。また、導電体層103Aの形成には、例えば、スパッタ法やCVD法などの種々の成膜技術が用いられてよい。さらに、半導体基板101上に形成された導電体層103Aの表面は、例えば、CMPなどにより平坦化されてもよい。

[0056] 次に、図14及び図15に示すように、例えば、スパッタ法やCVD法などによる成膜工程と、フォトリソグラフィ及びエッチングによるパターニング工程とを実行することで、導電体層103A上にハードマスクM2を形成する。ハードマスクM2の開口形状は、例えば、転送ゲート103における転送ゲート電極103-3を基板厚方向から見た場合の輪郭形状と同じ形状であってよい。なお、ハードマスクM2の材料には、例えばシリコン窒化膜(SiN)等、ゲート絶縁膜104又は半導体基板101とのエッチング選択比を確保することができる絶縁材料が用いられてもよい。

[0057] つづいて、ハードマスクM2の開口から導電体層103Aをエッチングすることで、半導体基板101上の導電体層103Aを転送ゲート電極103-3に加工しつつ、トレンチA1内の導電体層103Aを上部側が縮径された縦型ゲート電極103-1及び103-2に加工する。例えば、トレンチA1内の導電体層103Aがある程度の深さまで除去されるようにオーバエッチングすることで、トレンチA1内の導電体層103Aの一部を除去して下部に拡径部103a及び103bを備える縦型ゲート電極103-1及び103-2を形成することが可能である。なお、導電体層103Aのパター

ニングには、例えば、R I Eの異方性ドライエッチングが用いられてもよい。

[0058] 次に、図16及び図17に示すように、転送ゲート103が形成された半導体基板101上に、トレンチA1内の空隙が埋まるように絶縁膜を形成し、これをフォトリソグラフィ及びエッチングによるパターニングすることで、縦型ゲート電極103-1及び103-2の側面に埋め込みサイドウォール107a及び107bを有する絶縁膜107を形成する。なお、絶縁膜107の材料には、例えば、ゲート絶縁膜104とのエッチング選択比を確保できる絶縁材料用いられてよい。例えば、ゲート絶縁膜104をシリコン酸化膜(SiO_2)とした場合には、絶縁膜107には、シリコン窒化膜(SiN)などが用いられてよい。

[0059] 次に、絶縁膜107で覆われた転送ゲート電極103-3の側面に例えば窒化シリコン(SiN)などの絶縁膜よりなるサイドウォール108を形成する。つづいて、半導体基板101の上層部分における画素領域の四隅の1つにN+型の拡散領域である浮遊拡散領域105を例えばイオン注入法にて形成し、この隅と対角に位置する隅にP+型の拡散領域であるランドコンタクト106を例えばイオン注入法にて形成する。なお、イオン注入されたドーパントは、半導体基板101の上面にアニーリングを施すことで安定化されてもよい。その後、転送ゲート103が形成された半導体基板101の上面上に絶縁膜よりなるパッシベーション110を形成することで、図5～図8に示す構造を備える画素100が形成される。

[0060] 2. 3 まとめ

以上のように、本実施形態によれば、縦型ゲート電極103-1及び103-2それぞれにおける光電変換部102側が転送ゲート電極103-3からはみ出すように拡径されている(拡径部103a及び103b)。それにより、転送ゲート電極103-3から浮遊拡散領域105及び／又はランドコンタクト106までの距離を確保しつつ、転送ゲート103における光電変換部102に対向する面の面積を大きくすることが可能となるため、強

電界の形成による画質の低下を抑制しつつ、転送効率の低下を抑制することが可能となる。

[0061] また、拡径部 103a 及び 103b を基板厚方向における浮遊拡散領域 105 及び／又はグラウンドコンタクト 106 の深さよりも深い位置に設けることで、縦型ゲート電極 103-1 及び 103-2 から浮遊拡散領域 105 及び／又はグラウンドコンタクト 106 までの距離を確保することが可能となるため、縦型ゲート電極 103-1 及び 103-2 と浮遊拡散領域 105 及び／又はグラウンドコンタクト 106 との間で強電界が形成されることを抑制することが可能となる。

[0062] さらに、縦型ゲート電極 103-1 及び 103-2 それぞれの上部分（拡径されていない部分）に絶縁膜 107 を設けることで、転送ゲート 103 と浮遊拡散領域 105 及び／又はグラウンドコンタクト 106 との間の誘電率を低くすることが可能となるため、転送ゲート 103 と浮遊拡散領域 105 及び／又はグラウンドコンタクト 106 との間に形成される電界の強度をより低減することが可能となる。

[0063] 3. 第2の実施形態

つぎに、第2の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素 200 は、上述した共通構成例における第1基板 10 に設けられた画素 2 に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0064] 図18は、本実施形態に係る画素の概略構成例を示す上視図である。図19は、図18におけるA-A'断面の構造例を示す垂直断面図である。

[0065] 図18及び図19に示すように、本実施形態に係る画素 200 は、第1の実施形態において図5～図8を用いて説明した画素 100 と同様の構成において、転送ゲート 103 及び絶縁膜 107 が転送ゲート 203 及び絶縁膜 207 に置き換えられた構造を備える。

[0066] 転送ゲート 203 は、第1の実施形態と同様の転送ゲート電極 103-3

と、複数の縦型ゲート電極 203-1 及び 203-2 とから構成されている。

[0067] 縦型ゲート電極 203-1 及び 203-2 は、第 1 の実施形態に係る縦型ゲート電極 103-1 及び 103-2 と同様の構造において、A-A' 断面方向において画素分離部 109 と接する程度に拡径されている。

[0068] このように、縦型ゲート電極 203-1 及び 203-2 を画素分離部 109 と接する程度に拡径することで、転送ゲート 203 と半導体基板 101 とがゲート絶縁膜 104 を介して対向する面積を縮小することが可能となるため、転送ゲート 203 と半導体基板 101 と間の寄生容量を低減して転送効率を高めることが可能となる。

[0069] また、縦型ゲート電極 203-1 及び 203-2 を画素分離部 109 と接する程度に拡径することで、縦型ゲート電極 203-1 又は 203-2 と画素分離部 109 との間で電荷が回り込むことを抑制することが可能となるため、電荷の転送経路を制限して転送効率を高めることが可能となる。

[0070] なお、上述では、縦型ゲート電極 203-1 及び 203-2 を拡径すると表現したが、これには、画素分離部 109 で区画された個々の画素領域が縮小されることも含まれ得る。その場合、画素 200 の微細化時のレイアウト設計自由度を高めることが可能となる。

[0071] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよいので、ここでは詳細な説明を省略する。

[0072] 4. 第 3 の実施形態

つぎに、第 3 の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素 300 は、上述した共通構成例における第 1 基板 10 に設けられた画素 2 に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0073] 図 20 は、本実施形態に係る画素の概略構成例を示す垂直断面図である。なお、図 20 における A-A' 断面は、図 5 における A-A' に対応してい

てよい。

[0074] 図20に示すように、本実施形態に係る画素300は、第1の実施形態において図5～図8を用いて説明した画素100と同様の構成において、ゲート絶縁膜104がゲート絶縁膜304に置き換えられた構造を備える。

[0075] A-A'断面方向において、ゲート絶縁膜304における縦型ゲート電極103-1/103-2と画素分離部109との間の部分の膜厚は、他の部分の膜厚よりも厚くなっている。例えば、縦型ゲート電極103-1/103-2の側面であって、縦型ゲート電極103-1/103-2と画素分離部109との間に設けられたゲート絶縁膜304の膜厚は、縦型ゲート電極103-1/103-2の底面に設けられたゲート絶縁膜304の膜厚よりも厚くなっている。

[0076] このように、縦型ゲート電極103-1/103-2と画素分離部109との間のゲート絶縁膜304を厚くすることで、転送ゲート203と半導体基板101と間の寄生容量を低減することが可能となるため、光電変換部102に蓄積された電荷の転送効率を高めることが可能となる。

[0077] なお、図20において、縦型ゲート電極103-1と画素分離部109との間のゲート絶縁膜304-1のように、縦型ゲート電極103-1及び/又は103-2と画素分離部109との間のゲート絶縁膜304は、画素分離部109と接する程度に厚膜化されてもよい。ただし、これに限定されず、縦型ゲート電極103-2と画素分離部109との間のゲート絶縁膜304-2のように、縦型ゲート電極103-1及び/又は103-2と画素分離部109との間のゲート絶縁膜304は、画素分離部109と接しない程度に厚膜化されてもよい。

[0078] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよいので、ここでは詳細な説明を省略する。

[0079] 5. 第4の実施形態

つぎに、第4の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素400は、上述し

た共通構成例における第1基板10に設けられた画素2に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0080] 図21は、本実施形態に係る画素の概略構成例を示す垂直断面図である。なお、図21におけるA-A'断面は、図5におけるA-A'に対応している。

[0081] 図21に示すように、本実施形態に係る画素400は、第1の実施形態において図5～図8を用いて説明した画素100と同様の構成において、転送ゲート103が転送ゲート403に置き換えられた構造を備える。

[0082] 転送ゲート403は、第1の実施形態と同様の転送ゲート電極103-3と、複数の縦型ゲート電極203-1及び203-2とから構成されている。

[0083] 縦型ゲート電極403-1及び403-2それぞれは、縦型ゲート電極403-1及び403-2の配列方向と平行な垂直断面において、底面に近づくにつれて縮径するテーパ形状を有している。なお、縦型ゲート電極403-1及び403-2の配列方向と平行な垂直断面とは、言い換えれば、浮遊拡散領域105とグランドコンタクト106とを結ぶ直線と垂直な平面であり、また、転送ゲート103と浮遊拡散領域105との間に形成されるチャネルのチャネル長方向と垂直な平面である。

[0084] このように、縦型ゲート電極403-1及び403-2をテーパ形状とすることで、底部側では低変調、上部側では高変調となる電位プロファイルを形成することが可能となるため、光電変換部102に蓄積された電荷の転送効率を高めることが可能となる。

[0085] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよいので、ここでは詳細な説明を省略する。

[0086] 6. 第5の実施形態

つぎに、第5の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素500は、上述し

た共通構成例における第1基板10に設けられた画素2に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0087] 図22は、本実施形態に係る画素の概略構成例を示す垂直断面図である。なお、図22におけるC-C'断面は、図5におけるC-C'に対応している。

[0088] 図22に示すように、本実施形態に係る画素500は、第1の実施形態において図5～図8を用いて説明した画素100と同様の構成において、転送ゲート103及び絶縁膜107が転送ゲート503及び絶縁膜507に置き換えられた構造を備える。

[0089] 転送ゲート503は、第1の実施形態と同様の転送ゲート電極103-3と、複数の縦型ゲート電極503-1及び503-2（ただし、図22では、縦型ゲート電極503-1のみ図示）とから構成されている。

[0090] 縦型ゲート電極503-1及び503-2は、第1の実施形態に係る縦型ゲート電極103-1及び103-2と同様の構造において、浮遊拡散領域105側とランドコンタクト106側とで拡径部503a及び503bの基板厚方向（深さ方向）の深さが異なっている。本例では、浮遊拡散領域105側の拡径部503bの方が、ランドコンタクト106側の拡径部503aよりも、上面の深さ方向の位置が深い位置に設定されている。ただし、これに限定されず、ランドコンタクト106側の拡径部503aの方が、浮遊拡散領域105側の拡径部503bよりも、上面の深さ方向の位置が深い位置に設定されてもよい。

[0091] また、絶縁膜507は、第1の実施形態に係る絶縁膜107と同様の構造において、拡径部503a及び503bの深さ方向の差に応じてトレンチA1（例えば、図15参照）内を埋めるように構成されている。

[0092] このように、浮遊拡散領域105側とランドコンタクト106側とで拡径部503a及び503bの基板厚方向（深さ方向）の深さが異なる構成とすることで、製造時のプロセスマージンを拡大することが可能となる。たと

えば、第1の実施形態において図15を用いて説明した工程では、ハードマスクM2を挟んで浮遊拡散領域105側とグランドコンタクト106側とは、トレンチA1の側面からの距離（チャンネル方向の幅）がより広い浮遊拡散領域105側の方が、より深く導電体層103Aが彫り込まれる傾向にあるが、このような場合でも、掘り込み後の深さに差が生じることで歩留まりが低下するという不具合を抑制することが可能となる。

[0093] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよい。ここでは詳細な説明を省略する。

[0094] 7. 第6の実施形態

つぎに、第6の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素600は、上述した共通構成例における第1基板10に設けられた画素2に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0095] 図23は、本実施形態に係る画素の概略構成例を示す垂直断面図である。なお、図23におけるC-C'断面は、図5におけるC-C'に対応している。

[0096] 図23に示すように、本実施形態に係る画素600は、第1の実施形態において図5～図8を用いて説明した画素100と同様の構成において、転送ゲート103及び絶縁膜107が転送ゲート603及び絶縁膜607に置き換えられた構造を備える。

[0097] 転送ゲート603は、第1の実施形態と同様の転送ゲート電極103-3と、複数の縦型ゲート電極603-1及び603-2（ただし、図23では、縦型ゲート電極603-1のみ図示）とから構成されている。

[0098] 縦型ゲート電極603-1及び603-2は、第1の実施形態に係る縦型ゲート電極103-1及び103-2と同様の構造において、拡径部103a及び103bが省略された構造を備える。

[0099] 絶縁膜607は、省略された拡径部103a及び103bの代わりに、ト

レンチA1（例えば、図15参照）内を埋めるように構成されている。

[0100] このように、各縦型ゲート電極603-1及び603-2の底部側側面に拡径部103a及び103bの代わりに絶縁膜607を配置することで、転送ゲート603と半導体基板101と間の寄生容量を低減することが可能となるため、光電変換部102に蓄積された電荷の転送効率を高めることが可能となる。

[0101] また、トレンチA1内の縦型ゲート電極603-1及び603-2の構造を簡略化することが可能となるため、製造工程時のプロセスマージンを拡大することも可能となる。

[0102] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよいので、ここでは詳細な説明を省略する。

[0103] 8. 第7の実施形態

つぎに、第7の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素700-1及び700-2は、上述した共通構成例における第1基板10に設けられた画素2に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0104] 上述した実施形態では、1つの画素100、200、300、400、500又は600が1つの浮遊拡散領域105を備える場合を例示したが、本開示における画素2は、複数の画素2間で1つの浮遊拡散領域を共有する構造であってもよい。そこで、第7の実施形態では、2つの画素2で1つの浮遊拡散領域を共有する場合を例示する。

[0105] 図24は、本実施形態に係る画素の概略構成例を示す平面図である。図24に示すように、本実施形態では、行方向（図面中横方向）に隣接する2つの画素700-1及び700-2が、1つの浮遊拡散領域705を共有している。また、画素700-1及び700-2それぞれは、行方向において反対側に隣接する画素とグランドコンタクト706を共有していてもよい。以

下の説明において、画素 700-1 及び 700-2 を区別しない場合、その符号を '700' とする。

- [0106] 各画素 700 は、画素分離部 109 で区画された半導体基板 101 の画素領域に、光電変換部 102 と、転送ゲート 703 と、絶縁膜 707 とが設けられた構成を備える。なお、各画素 700 は、不図示のゲート絶縁膜 104 と、サイドウォール 108 と、パッシベーション 110 とを備えてよい。
- [0107] 転送ゲート 703 は、画素領域を列方向（図面中縦方向）に縦断する転送ゲート電極 703-3 と、転送ゲート電極 703-3 に沿って列方向に配列する複数（本例では 2 つ）の縦型ゲート電極 703-1 及び 703-2 とから構成され、全体として π 字型の形状を備える。各縦型ゲート電極 703-1 及び 703-2 の底部側には、拡径部 703a 及び 703b が設けられている。
- [0108] 絶縁膜 707 は、縦型ゲート電極 703-1 及び 703-2 とグランドコンタクト 706 との間に介在するように設けられた埋め込みサイドウォール 707a と、縦型ゲート電極 703-1 及び 703-2 と浮遊拡散領域 705 との間に介在するように設けられた埋め込みサイドウォール 707b とを備え、例えば、転送ゲート 703 を覆うように構成されている。
- [0109] このような構成において、2 つの画素 700-1 及び 700-2 で共有される浮遊拡散領域 705 は、2 つの画素 700-1 及び 700-2 間を区画する画素分離部 109 をまたがるように構成される。例えば、浮遊拡散領域 705 は、2 つの画素 700-1 及び 700-2 の画素領域それぞれの対向する辺付近に形成された拡散領域と、この拡散領域を半導体基板 101 上でつなぐように構成された導電体膜とから構成される。
- [0110] 同様に、2 つの画素 700 で共有されるグランドコンタクト 706 は、例えば、2 つの画素 700 の画素領域それぞれの対向する辺付近に形成された拡散領域と、この拡散領域を半導体基板 101 上でつなぐように構成された導電体膜とから構成される。
- [0111] 以上のように、1 つの浮遊拡散領域 705 を 2 つの画素 700 で共有する

場合でも、縦型ゲート電極 703-1 及び 703-2 それぞれにおける光電変換部 102 側を転送ゲート電極 703-3 からはみ出すように拡径することで、転送ゲート電極 703-3 から浮遊拡散領域 705 及び／又はグランドコンタクト 706 までの距離を確保しつつ、転送ゲート 703 における光電変換部 102 に対向する面の面積を大きくすることが可能となるため、強電界の形成による画質の低下を抑制しつつ、転送効率の低下を抑制することが可能となる。

[0112] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよい。ここでは詳細な説明を省略する。

[0113] 9. 第 8 の実施形態

つぎに、第 8 の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素 800-1～800-4 は、上述した共通構成例における第 1 基板 10 に設けられた画素 2 に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

[0114] 上述した第 7 の実施形態では、2つの画素 700 で 1つの浮遊拡散領域 705 を共有する場合を例示したのに対し、本実施形態では、4つの画素 800-1～800-4 で 1つの浮遊拡散領域を共有する場合を例示する。

[0115] 図 25 は、本実施形態に係る画素の概略構成例を示す平面図である。図 25 に示すように、本実施形態では、2×2 に配列する 4つの画素 800-1～800-4 が、1つの浮遊拡散領域 805 を共有している。また、画素 800-1～800-4 それぞれは、斜め方向（対角方向ともいおう）において反対側に隣接する画素とグランドコンタクト 806 を共有していてもよい。以下の説明において、画素 800-1～800-4 を区別しない場合、その符号を「800」とする。

[0116] 各画素 800 は、例えば、上述の第 1～第 6 の実施形態において例示した画素 100、200、300、400、500 及び 600 のうちのいずれか

と同様の構造を備えてよい。その際、画素800-1~800-4は、浮遊拡散領域105が2×2配列の中央に集合するように、その向きが変更されてよい。

[0117] このような構成において、4つの画素800-1~800-4で共有される浮遊拡散領域805は、中央に集合された浮遊拡散領域105と、これらを半導体基板101上でつなぐように構成された導電体膜とから構成される。

[0118] 同様に、4つの画素800で共有されるグランドコンタクト806は、例えば、2×2配列の中央に集合されたグランドコンタクト106と、これらを半導体基板101上でつなぐように構成された導電体膜とから構成される。

[0119] 以上のように、1つの浮遊拡散領域805を4つの画素800で共有する場合でも、縦型ゲート電極103-1及び103-2それぞれにおける光電変換部102側を転送ゲート電極103-3からはみ出すように拡径することで、転送ゲート電極103-3から浮遊拡散領域805及び／又はグランドコンタクト806までの距離を確保しつつ、転送ゲート103における光電変換部102に対向する面の面積を大きくすることが可能となるため、強電界の形成による画質の低下を抑制しつつ、転送効率の低下を抑制することが可能となる。

[0120] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよい。ため、ここでは詳細な説明を省略する。

[0121] 10. 第9の実施形態

つぎに、第9の実施形態に係る撮像装置及び電子機器について、図面を参照して詳細に説明する。なお、本実施形態において、画素900-1及び900-2は、上述した共通構成例における第1基板10に設けられた画素2に対応する構成であってよい。また、上述した実施形態と同様の構成、動作、製造工程及び効果については、それらを引用することで、重複する説明を省略する。

- [0122] 上述した実施形態では、各画素100、200、300、400、500、600、700又は800が画素分離部109により略正方形に区切られた画素領域に設けられた場合を例示したが、画素領域の形状は、略正方形に限定されず、長方形や台形やひし形や正六角形や円形や楕円形など、種々変形可能である。そこで、第9の実施形態では、各画素領域が列方向に長い長方形に区切られた場合を例示する。
- [0123] 図26は、本実施形態に係る画素の概略構成例を示す平面図である。図26に示すように、本実施形態では、画素分離部109で区画された各画素領域が列方向に長い長方形を有している。
- [0124] 各画素領域には、長方形の長手方向における一方の側に片寄って、画素900-1又は900-2を構成する素子構造が設けられている。以下の説明において、画素900-1及び900-2を区別しない場合、その符号を‘900’とする。
- [0125] 画素900それぞれの素子構造は、上述した実施形態に係る画素100、200、300、400、500又は600のいずれの素子構造であってもよい。ただし、光電変換部102は、画素領域の全体に広がる光電変換部902に置き換えられる。
- [0126] また、本例では、行方向に隣接する2つの画素900-1及び900-2で、1つの浮遊拡散領域905と、1つのグランドコンタクト906とを共有する場合を例示する。浮遊拡散領域905は、例えば、素子構造が近接配置された辺と、浮遊拡散領域905を共有する他方の画素900に対向する辺とが交わる角に形成された拡散領域と、これらの拡散領域を画素分離部109を跨いで接続する導電体膜とから構成されてよい。
- [0127] 同様に、グランドコンタクト906は、例えば、素子構造が近接配置された辺と反対側の辺と、浮遊拡散領域905を共有する他方の画素900に対向する辺とが交わる角に形成された拡散領域と、これらの拡散領域を画素分離部109を跨いで接続する導電体膜とから構成されてよい。
- [0128] 以上のように、各画素領域が正方形以外の形状を有する場合でも、縦型ゲ

ート電極 103-1 及び 103-2 それぞれにおける光電変換部 102 側を転送ゲート電極 103-3 からはみ出すように拡径することで、転送ゲート電極 103-3 から浮遊拡散領域 905 及び／又はグランドコンタクト 906 までの距離を確保しつつ、転送ゲート 103 における光電変換部 102 に対向する面の面積を大きくすることが可能となるため、強電界の形成による画質の低下を抑制しつつ、転送効率の低下を抑制すること可能となる。

[0129] その他の構成、動作、製造工程及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0130] 11. 第10の実施形態

つぎに、第10の実施形態として、上述した実施形態に係る画素構造の変形例について説明する。なお、以下の説明では、明確化のため、第1の実施形態に係る画素構造をベースとするが、これに限定されず、他の実施形態に対しても本実施形態を適用することが可能である。

[0131] 上述した第1の実施形態（及び他の実施形態）では、縦型ゲート電極 103-1 及び 103-2 それぞれにおける底面側が上部側よりも拡径された構造とすることで、転送ゲート電極 103-3 から浮遊拡散領域 105 及び／又はグランドコンタクト 106 までの距離を確保しつつ、転送ゲート 103 における光電変換部 102 に対向する面（底面）の面積を大きくしていた。その際、縦型ゲート電極 103-1 における拡径部 107a 及び 107b 以外の側面に半導体基板 101 よりも誘電率の高い絶縁膜 107（埋め込みサイドウォール 107a 及び 107b）を設けることで、転送ゲート 103 から浮遊拡散領域 105 及び／又はグランドコンタクト 106 までの電気的な距離を確保することが可能となるため、転送効率の低下を抑制しつつ、転送ゲート 103 と浮遊拡散領域 105 及び／又はグランドコンタクト 106 との間で強電界が形成されることによる画質の低下を抑制していた。

[0132] これに対し、本実施形態では、転送ゲート 103 から浮遊拡散領域 105 及び／又はグランドコンタクト 106 までの電気的な距離をより確保することが可能な構造を例示する。本実施形態に係る構造によれば、転送ゲート 1

１０３と浮遊拡散領域１０５及び／又はグランドコンタクト１０６との間で強電界が形成されることによる画質の低下をより抑制することが可能である。

[0133] 図２７は、本実施形態に係る画素の構造例を示す一部断面図である。なお、図２７には、第１の実施形態において図８に示したＣ－Ｃ’断面に相当する面の断面構造から転送ゲート電極１００３の周囲の構造が抜粋して示されている。

[0134] 図２７に示すように、本実施形態では、転送ゲートを設けるためのトレンチＡ１（図１１参照）が半導体基板１０１の表面（素子形成面）に近づくにつれて拡径した構造を備え、このトレンチＡ１内に拡径部１０３ａ及び１０３ｂを備える縦型ゲート電極１００３－１及び埋め込みサイドウォール１００７ａ及び１００７ｂを含む絶縁膜１００７が設けられている。したがって、本実施形態では、埋め込みサイドウォール１００７ａ及び１００７ｂが半導体基板１０１の表面（素子形成面）に近づくにつれて拡径した構造を備える。

[0135] このような構造を備えることで、転送ゲート１００３から浮遊拡散領域１０５及び／又はグランドコンタクト１０６までの電気的な距離をより確保することが可能となるため、転送ゲート１００３と浮遊拡散領域１０５及び／又はグランドコンタクト１０６との間で形成される電界の強度をより抑制することが可能となる。

[0136] また、本実施形態では、トレンチＡ１の内側面に段差Ａ１００７が設けられることで、半導体基板１０１の表面（素子形成面）側の埋め込みサイドウォール１００７ａ及び１００７ｂがより拡径されるように構成されている。それにより、転送ゲート１００３から浮遊拡散領域１０５及び／又はグランドコンタクト１０６までの電気的な距離をさらに確保することが可能となるため、転送ゲート１００３と浮遊拡散領域１０５及び／又はグランドコンタクト１０６との間で形成される電界の強度をさらに抑制することが可能となる。

[0137] その他の構成、動作及び効果は、上述した実施形態と同様であってよい。

め、ここでは詳細な説明を省略する。

[0138] 12. 第11の実施形態

つぎに、第11の実施形態として、上述した実施形態に係る画素構造の他の変形例について説明する。なお、以下の説明では、明確化のため、第10の実施形態に係る画素構造をベースとするが、これに限定されず、他の実施形態に対しても本実施形態を適用することが可能である。

[0139] 上述した第10の実施形態（及び他の実施形態）に係る拡径部103a及び103bの構造は、縦型ゲート電極1003-1／1003-2の底部において半導体基板101の素子形成面と並行な方向に突出する構造に限定されるものではない。

[0140] 図28は、本実施形態に係る画素の構造例を示す一部断面図である。なお、図28には、第10の実施形態と同様に、第1の実施形態において図8に示したC-C'断面に相当する面の断面構造から転送ゲート電極1103の周囲の構造が抜粋して示されている。

[0141] 図28に示すように、本実施形態では、拡径部1103a及び1103bがトレンチA1の内側面に沿って反り上がる構造を備える。すなわち、本実施形態では、拡径部1103a及び1103bの上面が外側になるにつれて反れ上がり、それにより、拡径部1103a及び1103bの上面が外側になるにつれて拡径した構造を備える。

[0142] このような構造を備えることで、縦型ゲート電極1103-1における半導体基板101と対向する面の面積を拡大することが可能となるため、縦型ゲート電極1103-1及び1103-2による変調効率を向上させることが可能となる。

[0143] また、半導体基板101のより浅い位置（すなわち、素子形成面に近い位置）まで拡径部1103a及び1103bが延在するため、光電変換部102を半導体基板101のより浅い位置まで設けることが可能となる。それにより、光電変換領域を拡大することが可能となるため、画素2の光感度をより高めることが可能となる。

[0144] その他の構成、動作及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0145] 13. 移動体への応用例

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0146] 図29は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0147] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図29に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（interface）12053が図示されている。

[0148] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0149] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウ

インカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0150] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0151] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0152] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0153] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例

例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0154] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0155] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0156] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図29の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0157] 図30は、撮像部12031の設置位置の例を示す図である。

[0158] 図30では、車両12100は、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0159] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、

バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 1 2 1 0 1 及び車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として車両 1 2 1 0 0 の前方の画像を取得する。サイドミラーに備えられる撮像部 1 2 1 0 2, 1 2 1 0 3 は、主として車両 1 2 1 0 0 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 1 2 1 0 4 は、主として車両 1 2 1 0 0 の後方の画像を取得する。撮像部 1 2 1 0 1 及び 1 2 1 0 5 で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0160] なお、図 30 には、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮影範囲の一例が示されている。撮像範囲 1 2 1 1 1 は、フロントノーズに設けられた撮像部 1 2 1 0 1 の撮像範囲を示し、撮像範囲 1 2 1 1 2, 1 2 1 1 3 は、それぞれサイドミラーに設けられた撮像部 1 2 1 0 2, 1 2 1 0 3 の撮像範囲を示し、撮像範囲 1 2 1 1 4 は、リアバンパ又はバックドアに設けられた撮像部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

[0161] 撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0162] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を基に、撮像範囲 1 2 1 1 1 ないし 1 2 1 1 4 内における各立体物までの距離と、この距離の時間的变化（車両 1 2 1 0 0 に対する相対速度）を求めることにより、特に車両 1 2 1 0 0 の進行路上にある最も近い立体物で、車両 1 2 1 0 0 と略同じ方向に所定の速度（例えば、0 k m / h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 1 2 0 5 1 は、先行車の手前に予め確保

すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0163] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0164] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0165] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１２０３１に適用され得る。撮像部１２０３１に本開示に係る技術を適用することにより、画質の良好な画像を取得することが可能となるため、各種検出処理の精度を高めることが可能になるなど、種々の効果を奏することが可能となる。

[0166] １４．内視鏡手術システムへの応用例

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0167] 図３１は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0168] 図３１では、術者（医師）１１１３１が、内視鏡手術システム１１０００を用いて、患者ベッド１１１３３上の患者１１１３２に手術を行っている様子が図示されている。図示するように、内視鏡手術システム１１０００は、内視鏡１１１００と、気腹チューブ１１１１１やエネルギー処置具１１１１２等の、その他の術具１１１１０と、内視鏡１１１００を支持する支持アーム装置１１１２０と、内視鏡下手術のための各種の装置が搭載されたカート１１２００と、から構成される。

[0169] 内視鏡１１１００は、先端から所定の長さの領域が患者１１１３２の体腔内に挿入される鏡筒１１１０１と、鏡筒１１１０１の基端に接続されるカメラヘッド１１１０２と、から構成される。図示する例では、硬性の鏡筒１１１０１を有するいわゆる硬性鏡として構成される内視鏡１１１００を図示しているが、内視鏡１１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0170] 鏡筒１１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１１００には光源装置１１２０３が接続されており、当該光源装置１１２０３によって生成された光が、鏡筒１１１０１の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介

して患者 1 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0171] カメラヘッド 1 1 1 0 2 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU： Camera Control Unit）1 1 2 0 1 に送信される。

[0172] CCU 1 1 2 0 1 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0173] 表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

[0174] 光源装置 1 1 2 0 3 は、例えばLED（Light Emitting Diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1 1 1 0 0 に供給する。

[0175] 入力装置 1 1 2 0 4 は、内視鏡手術システム 1 1 0 0 0 に対する入力インタフェースである。ユーザは、入力装置 1 1 2 0 4 を介して、内視鏡手術システム 1 1 0 0 0 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 1 1 1 0 0 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0176] 処置具制御装置 1 1 2 0 5 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、

内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0177] なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えば L E D、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。R G B レーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、R G B レーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、R G B それぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0178] また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0179] また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（N a r r o w B a n d I m a g i n g）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行

われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 11203 は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0180] 図32は、図31に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

[0181] カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

[0182] レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0183] 撮像部11402は、撮像素子で構成される。撮像部11402を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部11402が多板式で構成される場合には、例えば各撮像素子によってRGBそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部11402は、3D（Dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者11131は術部における生体組織の奥行きをより正確に把握することが可能になる。

なお、撮像部 1 1 4 0 2 が多板式で構成される場合には、各撮像素子に対応して、レンズユニット 1 1 4 0 1 も複数系統設けられ得る。

[0184] また、撮像部 1 1 4 0 2 は、必ずしもカメラヘッド 1 1 1 0 2 に設けられなくてもよい。例えば、撮像部 1 1 4 0 2 は、鏡筒 1 1 1 0 1 の内部に、対物レンズの直後に設けられてもよい。

[0185] 駆動部 1 1 4 0 3 は、アクチュエータによって構成され、カメラヘッド制御部 1 1 4 0 5 からの制御により、レンズユニット 1 1 4 0 1 のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部 1 1 4 0 2 による撮像画像の倍率及び焦点が適宜調整され得る。

[0186] 通信部 1 1 4 0 4 は、CCU 1 1 2 0 1 との間で各種の情報を送受信するための通信装置によって構成される。通信部 1 1 4 0 4 は、撮像部 1 1 4 0 2 から得た画像信号をRAWデータとして伝送ケーブル 1 1 4 0 0 を介してCCU 1 1 2 0 1 に送信する。

[0187] また、通信部 1 1 4 0 4 は、CCU 1 1 2 0 1 から、カメラヘッド 1 1 1 0 2 の駆動を制御するための制御信号を受信し、カメラヘッド制御部 1 1 4 0 5 に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0188] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU 1 1 2 0 1 の制御部 1 1 4 1 3 によって自動的に設定されてもよい。後者の場合には、いわゆるAE (Auto Exposure) 機能、AF (Auto Focus) 機能及びAWB (Auto White Balance) 機能が内視鏡 1 1 1 0 0 に搭載されていることになる。

[0189] カメラヘッド制御部 1 1 4 0 5 は、通信部 1 1 4 0 4 を介して受信したCCU 1 1 2 0 1 からの制御信号に基づいて、カメラヘッド 1 1 1 0 2 の駆動

を制御する。

[0190] 通信部 11411 は、カメラヘッド 11102 との間で各種の情報を送受信するための通信装置によって構成される。通信部 11411 は、カメラヘッド 11102 から、伝送ケーブル 11400 を介して送信される画像信号を受信する。

[0191] また、通信部 11411 は、カメラヘッド 11102 に対して、カメラヘッド 11102 の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0192] 画像処理部 11412 は、カメラヘッド 11102 から送信された RAW データである画像信号に対して各種の画像処理を施す。

[0193] 制御部 11413 は、内視鏡 11100 による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部 11413 は、カメラヘッド 11102 の駆動を制御するための制御信号を生成する。

[0194] また、制御部 11413 は、画像処理部 11412 によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置 11202 に表示させる。この際、制御部 11413 は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部 11413 は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具 11112 の使用時のミスト等を認識することができる。制御部 11413 は、表示装置 11202 に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者 11131 に提示されることにより、術者 11131 の負担を軽減することや、術者 11131 が確実に手術を進めることが可能になる。

[0195] カメラヘッド 11102 及び CCU 11201 を接続する伝送ケーブル 11400 は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0196] ここで、図示する例では、伝送ケーブル 11400 を用いて有線で通信が行われていたが、カメラヘッド 11102 と CCU 11201 との間の通信は無線で行われてもよい。

[0197] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、内視鏡 11100 や、カメラヘッド 11102（の撮像部 11402）、CCU 11201（の画像処理部 11412）等に適用され得る。これらの構成に本開示に係る技術を適用することにより、より鮮明な術部画像を得ることができるため、術者が術部を確実に確認することが可能になる。

[0198] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0199] 以上、本開示の実施形態について説明したが、本開示の技術的範囲は、上述の実施形態そのままに限定されるものではなく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。また、異なる実施形態及び変形例にわたる構成要素を適宜組み合わせてもよい。

[0200] また、本明細書に記載された各実施形態における効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

[0201] なお、本技術は以下のような構成も取ることができる。

(1)

2次元格子状に配列する複数の画素を備え、

前記画素それぞれは、

半導体基板の第1面側に設けられ、入射光を光電変換する光電変換部と

、

前記第1面と反対側の第2面側から前記光電変換部に近接するように前記半導体基板に設けられた縦型ゲート電極と、

前記縦型ゲート電極と前記半導体基板との間に設けられたゲート絶縁膜と、

前記半導体基板の前記第2面上で前記縦型ゲート電極に接続する転送ゲート電極と、

前記半導体基板の第2面側に設けられた第1の拡散領域と、
を備え、

前記縦型ゲート電極は、前記光電変換部側の底部が前記転送ゲート電極側の上部よりも拡径された構造を備える

撮像装置。

(2)

前記画素それぞれは、前記縦型ゲート電極における前記上部の側面であって、少なくとも前記縦型ゲート電極と前記第1の拡散領域との間に設けられた絶縁膜をさらに備える

前記(1)に記載の撮像装置。

(3)

前記半導体基板の前記第2面を複数の画素領域に区画する画素分離部をさらに備え、

前記画素それぞれは、前記画素領域それぞれに一对一に設けられている
前記(1)又は(2)に記載の撮像装置。

(4)

前記画素それぞれは、前記半導体基板の前記第2面側に設けられた第2の拡散領域をさらに備え、

前記第1の拡散領域は、前記画素領域の複数の角のうちの1つの角に配置され、

前記第2の拡散領域は、前記画素領域の前記複数の角のうち、前記第1の拡散領域が配置された角と対角に位置する角に配置されている

前記(3)に記載の撮像装置。

(5)

前記縦型ゲート電極は、第1の縦型ゲート電極と、第2の縦型ゲート電極とを含む複数の縦型ゲート電極より構成される

前記（４）に記載の撮像装置。

（６）

前記第１の縦型ゲート電極と前記第２の縦型ゲート電極とは、前記第１の拡散領域と前記第２の拡散領域とを結ぶ線を中心線として線対称に配置されている

前記（５）に記載の撮像装置。

（７）

前記縦型ゲート電極の側面における少なくとも一部は、前記ゲート絶縁膜を挟んで前記画素分離部に接している

前記（４）～（６）の何れか１つに記載の撮像装置。

（８）

前記縦型ゲート電極の側面であって前記画素分離部との間に設けられた前記ゲート絶縁膜の膜厚は、前記縦型ゲート電極の底面に設けられた前記ゲート絶縁膜の膜厚よりも厚い

前記（４）～（７）の何れか１つに記載の撮像装置。

（９）

前記第１の拡散領域と前記第２の拡散領域とを結ぶ直線と垂直な面における前記縦型ゲート電極の断面形状は、底面に近づくにつれて縮径するテーパ形状である

前記（４）～（８）の何れか１つに記載の撮像装置。

（１０）

前記縦型ゲート電極の前記底部は、前記第１の拡散領域側に突出する第１拡径部と、前記第２の拡散領域側に突出する第２拡径部とを備え、

前記第１拡径部の上面の前記第２面からの距離と、前記第２拡径部の上面の前記第２面からの距離とは、異なる

前記（４）～（９）の何れか１つに記載の撮像装置。

（１１）

前記第１面における前記画素領域の形状は、正方形、長方形、台形、ひし

形及び正六角形のうちのいずれかである

前記（３）～（１０）の何れか１つに記載の撮像装置。

（１２）

前記第１の拡散領域は、２以上の前記画素で共有されている

前記（１）～（１１）の何れか１つに記載の撮像装置。

（１３）

前記転送ゲート電極に接続された読み出し回路をさらに備え、

前記読み出し回路は、前記半導体基板に接合された第２の半導体基板に設けられている

前記（１）～（１２）の何れか１つに記載の撮像装置。

（１４）

前記絶縁膜は、前記半導体基板の前記第１面側よりも前記第２面側の方が拡径されている

前記（２）に記載の撮像装置。

（１５）

前記縦型ゲート電極の前記底部における前記拡径された構造は、外側程拡径されている

前記（１）～（１４）の何れか１つに記載の撮像装置。

（１６）

前記（１）～（１５）の何れか１つに記載の撮像装置を備える電子機器。

符号の説明

[0202] １ 撮像装置

２、１００、２００、３００、４００、５００、６００、７００－１～７００－２、８００－１～８００－４、９００－１～９００－２ 画素

３ 画素アレイ部

４ 垂直駆動回路

５ カラム信号処理回路

６ 水平駆動回路

7 出力回路

8 制御回路

10 第1基板

11、21、31、101、ST 半導体基板

20 第2基板

22 読み出し回路

23 画素駆動線

24 垂直信号線

30 第3基板

32 ロジック回路

102、902 光電変換部

103、203、403、503、603、703、1003、1103

転送ゲート

103a、103b、203a、203b、503a、503b、703

a、703b、1103a、1103b 拡径部

103-1、103-2、203-1、203-2、403-1、403

-2、503-1、503-2、603-1、603-2、703-1、7

03-2、1003-1、1003-2、1103-1、1103-2 縦

型ゲート電極

103-3 転送ゲート電極

104、304、304-1、304-2 ゲート絶縁膜

105、705、805、905、FD1~FD4 浮遊拡散領域

106、706、806、906 グランドコンタクト

107、207、507、607、707、1007 絶縁膜

107a、107b、207a、207b、507a、507b、607

a、607b、707a、707b、1007a、1007b 埋め込みサ

イドウォール

108 サイドウォール

109 画素分離部
110 パッシベーション
2001 電子機器
2002 光学系
2003 撮像装置
2004 DSP
2005 表示装置
2006 操作系
2007 バス
2008 メモリ
2009 記録装置
2010 電源系
A1007 段差
AMP 増幅トランジスタ
HL 水平信号線
I/O 入出力回路
PD1～PD4 フォトダイオード
RST リセットトランジスタ
SEL 選択トランジスタ
TR1～TR4 転送トランジスタ

請求の範囲

- [請求項1] 2次元格子状に配列する複数の画素を備え、
前記画素それぞれは、
半導体基板の第1面側に設けられ、入射光を光電変換する光電変換部と、
前記第1面と反対側の第2面側から前記光電変換部に近接するように前記半導体基板に設けられた縦型ゲート電極と、
前記縦型ゲート電極と前記半導体基板との間に設けられたゲート絶縁膜と、
前記半導体基板の前記第2面上で前記縦型ゲート電極に接続する転送ゲート電極と、
前記半導体基板の第2面側に設けられた第1の拡散領域と、
を備え、
前記縦型ゲート電極は、前記光電変換部側の底部が前記転送ゲート電極側の上部よりも拡径された構造を備える
撮像装置。
- [請求項2] 前記画素それぞれは、前記縦型ゲート電極における前記上部の側面であって、少なくとも前記縦型ゲート電極と前記第1の拡散領域との間に設けられた絶縁膜をさらに備える
請求項1に記載の撮像装置。
- [請求項3] 前記半導体基板の前記第2面を複数の画素領域に区画する画素分離部をさらに備え、
前記画素それぞれは、前記画素領域それぞれに一对一に設けられている
請求項1に記載の撮像装置。
- [請求項4] 前記画素それぞれは、前記半導体基板の前記第2面側に設けられた第2の拡散領域をさらに備え、
前記第1の拡散領域は、前記画素領域の複数の角のうちの1つの角

に配置され、

前記第 2 の拡散領域は、前記画素領域の前記複数の角のうち、前記第 1 の拡散領域が配置された角と対角に位置する角に配置されている請求項 3 に記載の撮像装置。

[請求項 5] 前記縦型ゲート電極は、第 1 の縦型ゲート電極と、第 2 の縦型ゲート電極とを含む複数の縦型ゲート電極より構成される請求項 4 に記載の撮像装置。

[請求項 6] 前記第 1 の縦型ゲート電極と前記第 2 の縦型ゲート電極とは、前記第 1 の拡散領域と前記第 2 の拡散領域とを結ぶ線を中心線として線対称に配置されている請求項 5 に記載の撮像装置。

[請求項 7] 前記縦型ゲート電極の側面における少なくとも一部は、前記ゲート絶縁膜を挟んで前記画素分離部に接している請求項 4 に記載の撮像装置。

[請求項 8] 前記縦型ゲート電極の側面であって前記画素分離部との間に設けられた前記ゲート絶縁膜の膜厚は、前記縦型ゲート電極の底面に設けられた前記ゲート絶縁膜の膜厚よりも厚い請求項 4 に記載の撮像装置。

[請求項 9] 前記第 1 の拡散領域と前記第 2 の拡散領域とを結ぶ直線と垂直な面における前記縦型ゲート電極の断面形状は、底面に近づくにつれて縮径するテーパ形状である請求項 4 に記載の撮像装置。

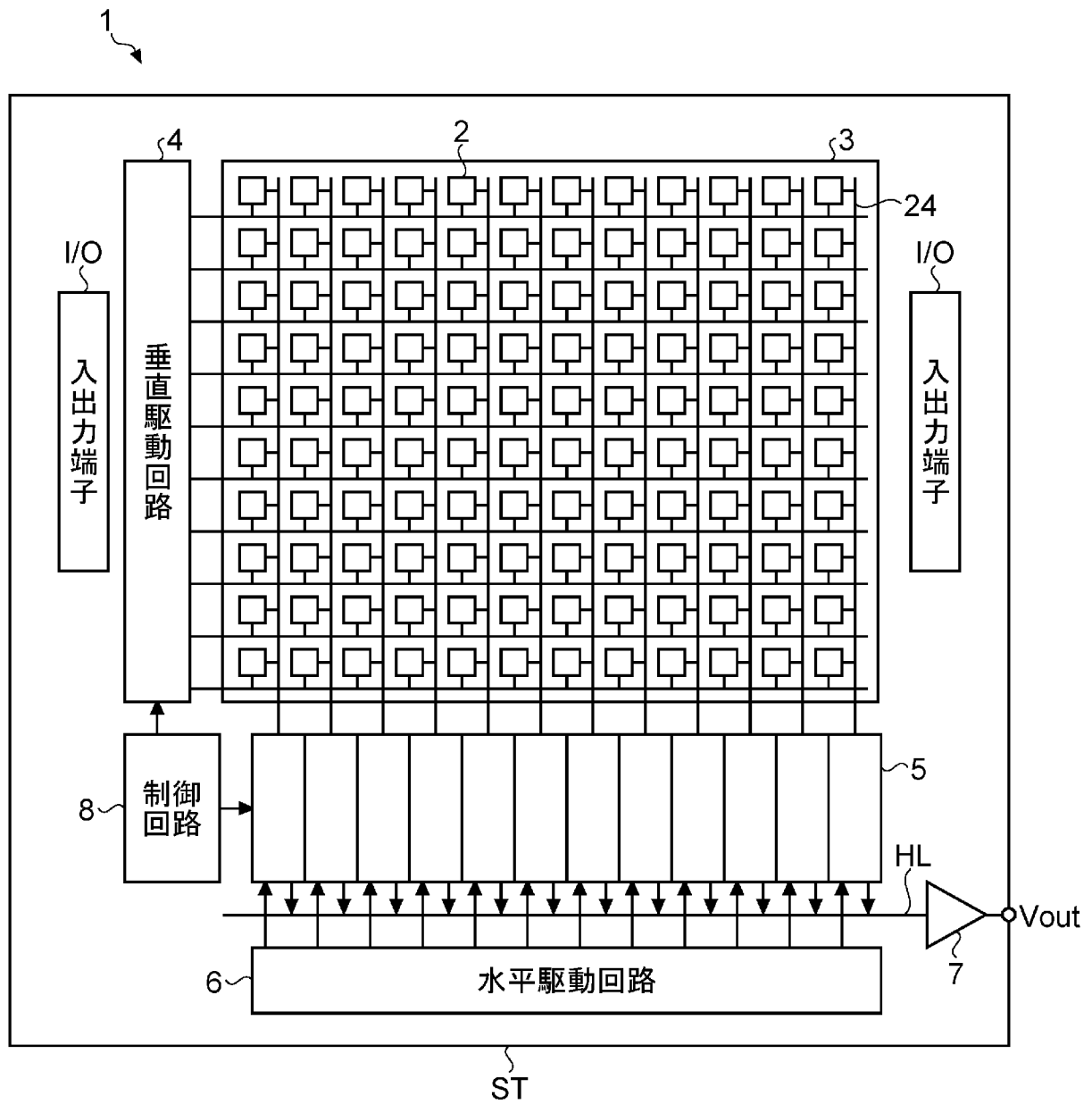
[請求項 10] 前記縦型ゲート電極の前記底部は、前記第 1 の拡散領域側に突出する第 1 拡径部と、前記第 2 の拡散領域側に突出する第 2 拡径部とを備え、

前記第 1 拡径部の上面の前記第 2 面からの距離と、前記第 2 拡径部の上面の前記第 2 面からの距離とは、異なる

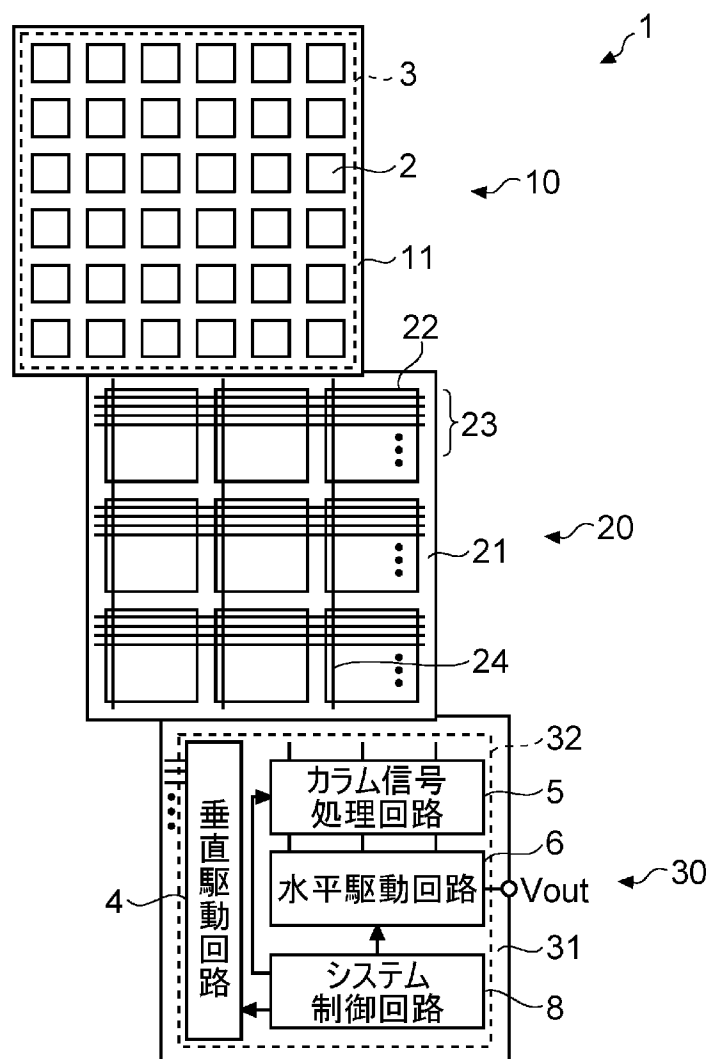
請求項 4 に記載の撮像装置。

- [請求項11] 前記第1面における前記画素領域の形状は、正方形、長方形、台形、ひし形及び正六角形のうちのいずれかである
請求項3に記載の撮像装置。
- [請求項12] 前記第1の拡散領域は、2以上の前記画素で共有されている
請求項1に記載の撮像装置。
- [請求項13] 前記転送ゲート電極に接続された読み出し回路をさらに備え、
前記読み出し回路は、前記半導体基板に接合された第2の半導体基板に設けられている
請求項1に記載の撮像装置。
- [請求項14] 前記絶縁膜は、前記半導体基板の前記第1面側よりも前記第2面側の方が拡径されている
請求項2に記載の撮像装置。
- [請求項15] 前記縦型ゲート電極の前記底部における前記拡径された構造は、外側程拡径されている
請求項1に記載の撮像装置。
- [請求項16] 請求項1に記載の撮像装置を備える電子機器。

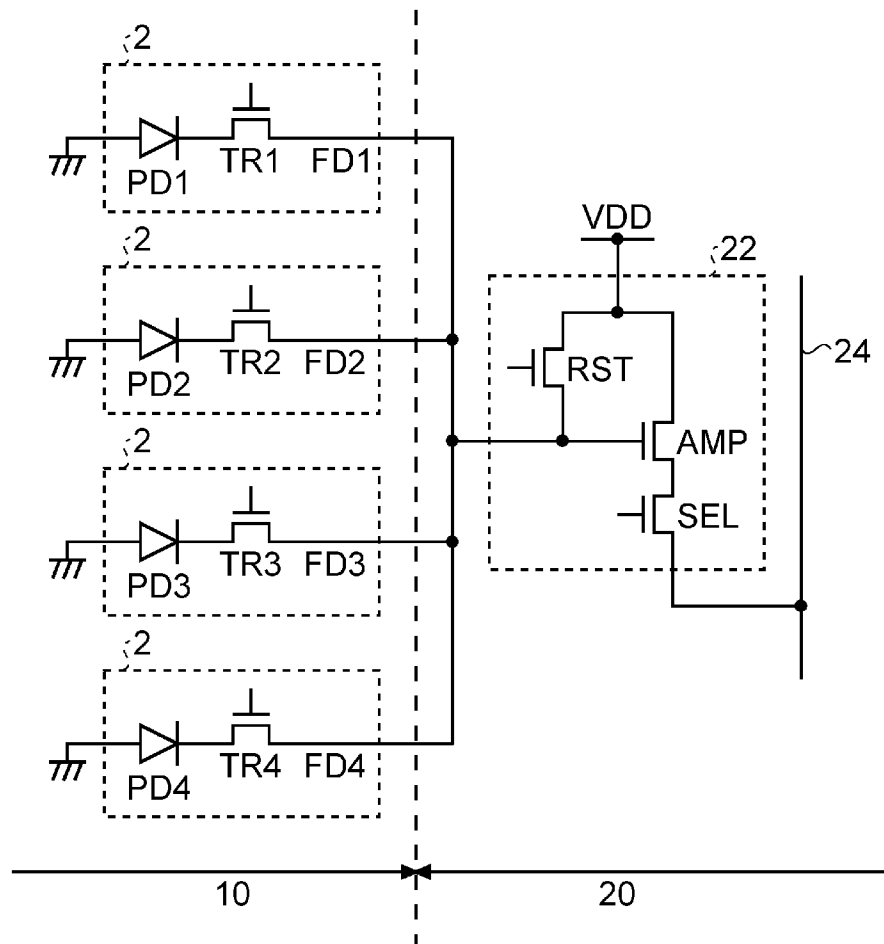
[図1]



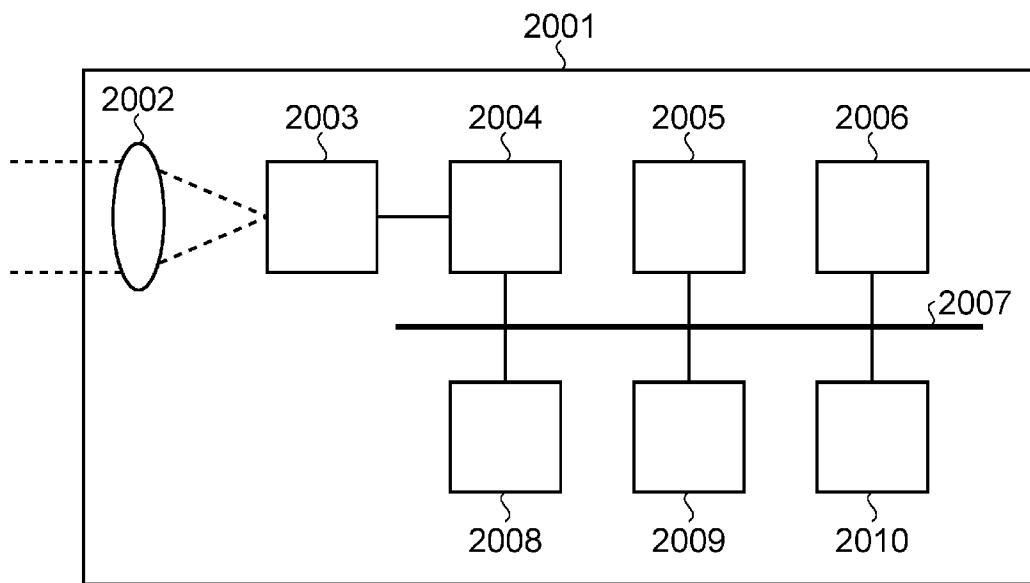
[図2]



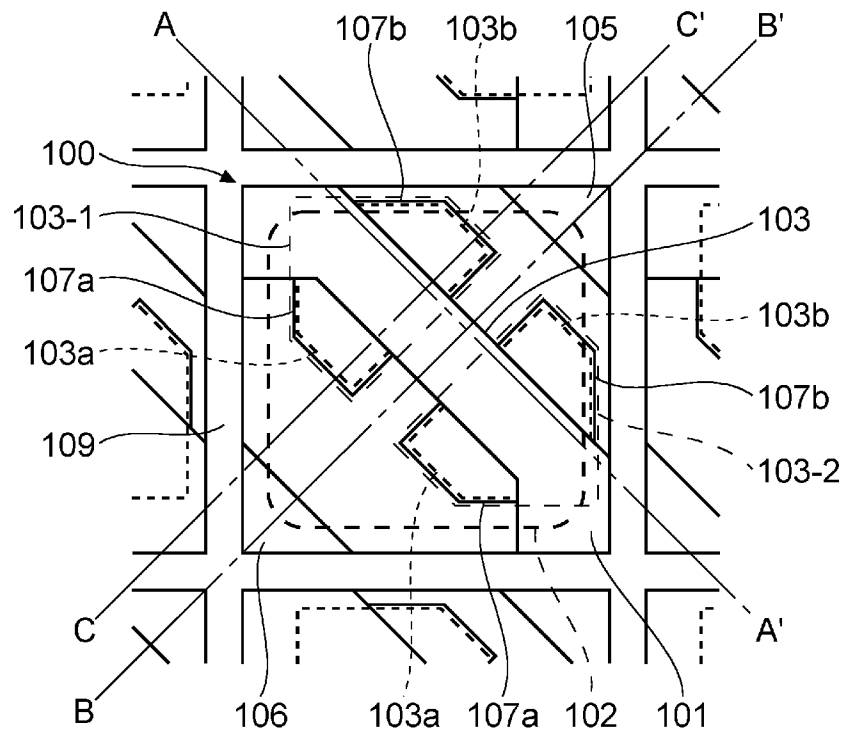
[図3]



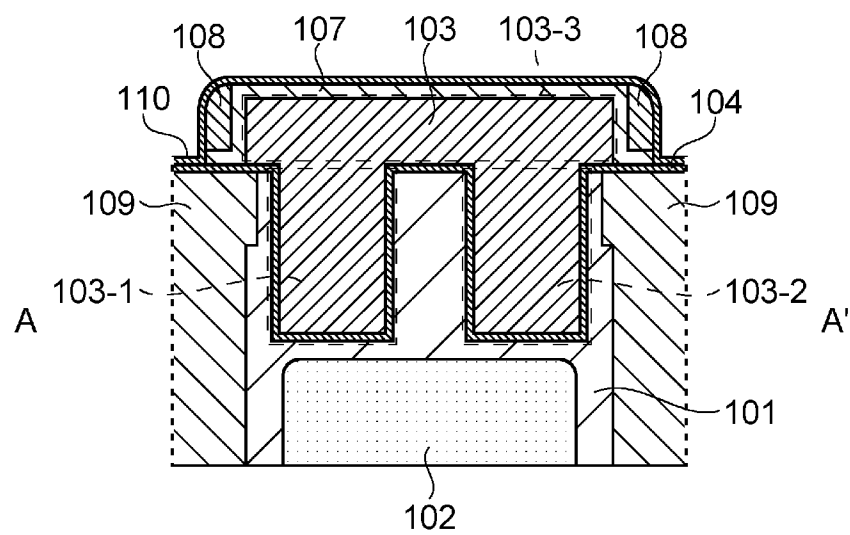
[図4]



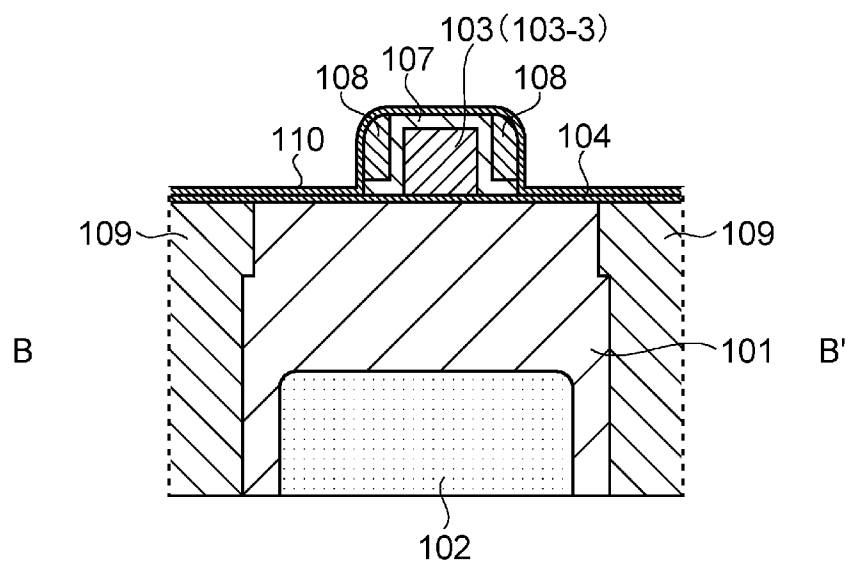
[図5]



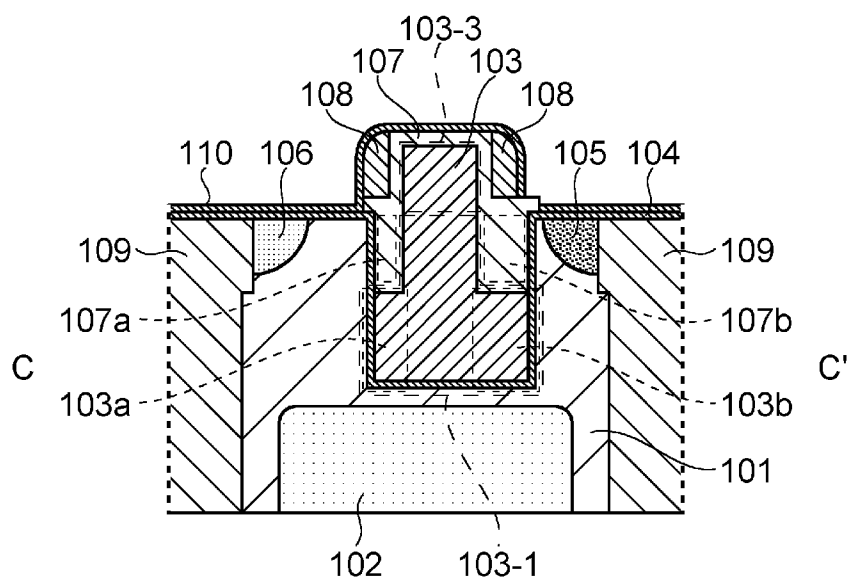
[図6]



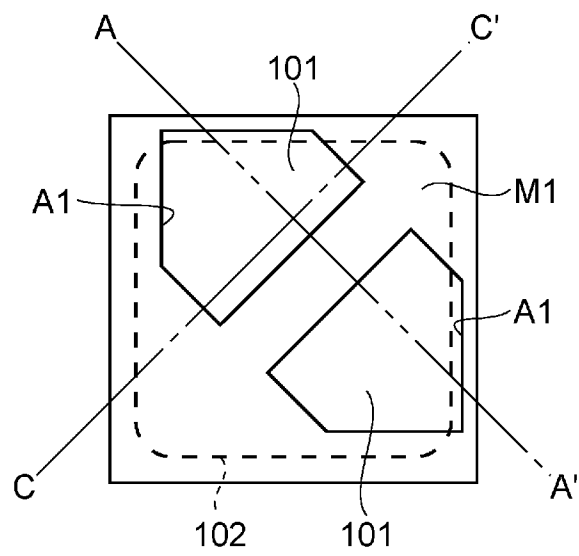
[図7]



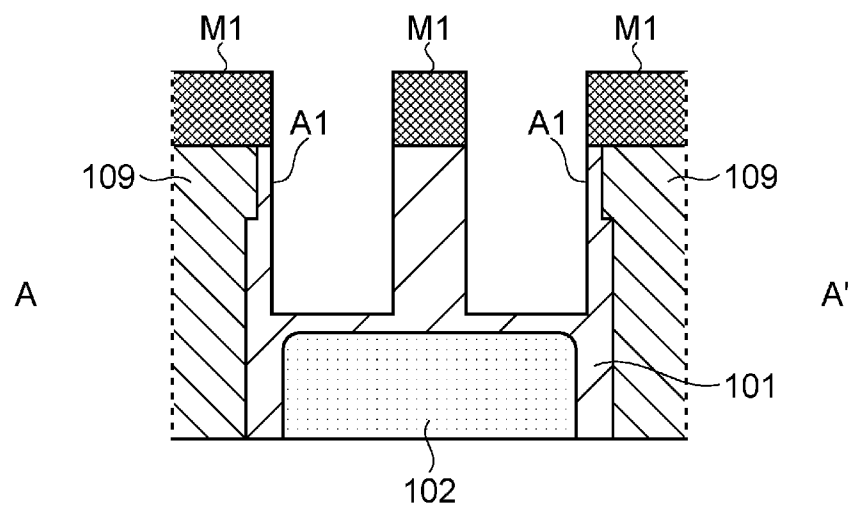
[図8]



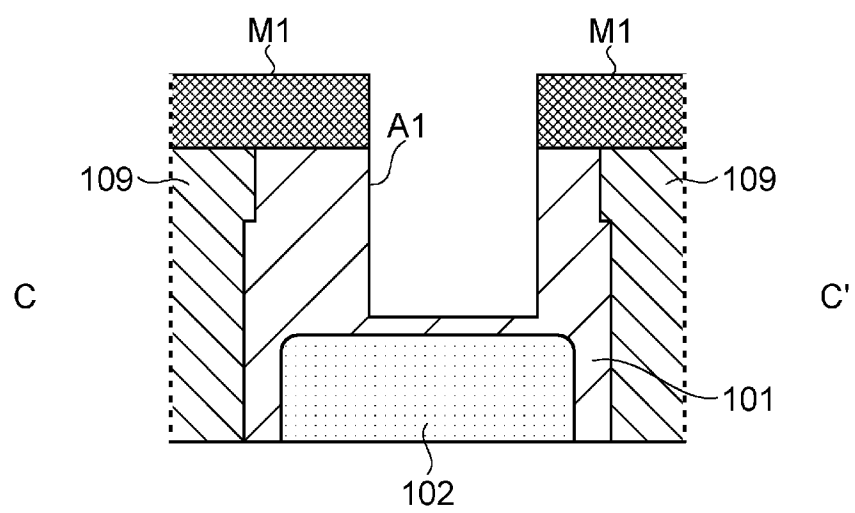
[図9]



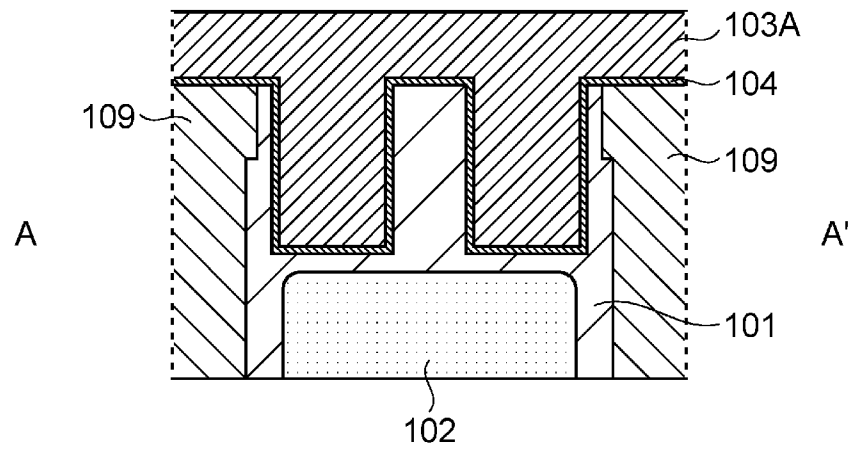
[図10]



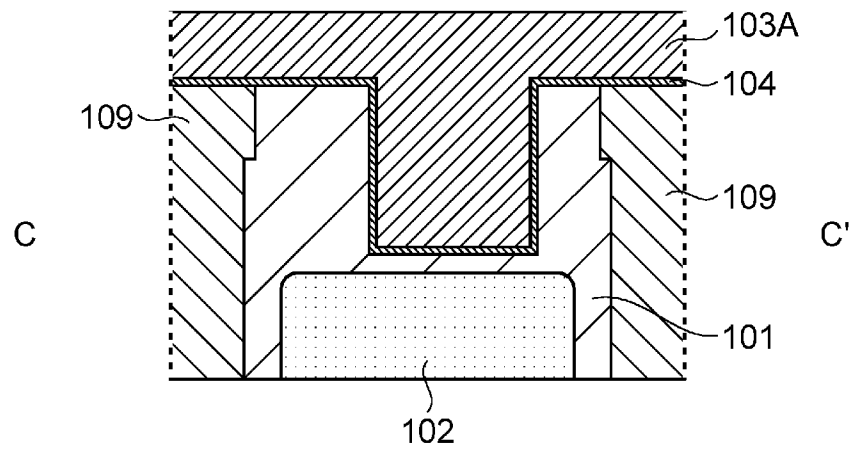
[図11]



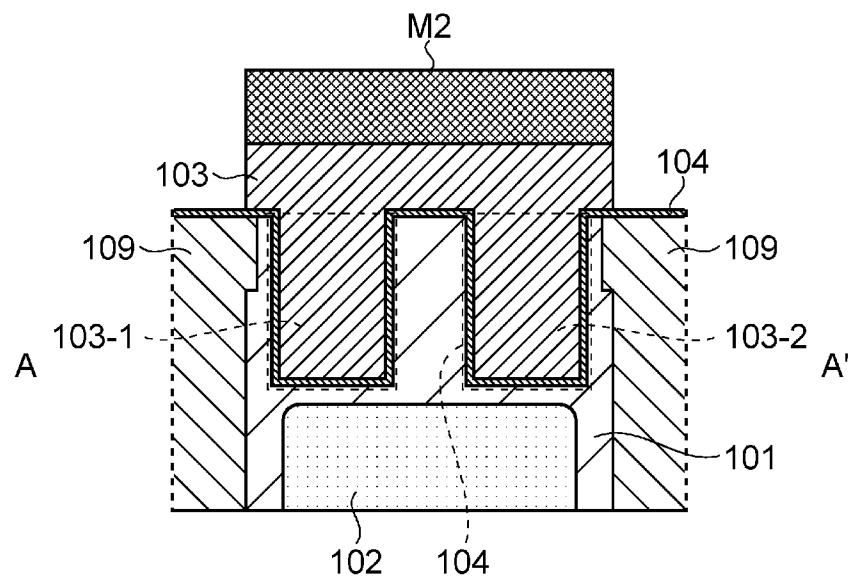
[図12]



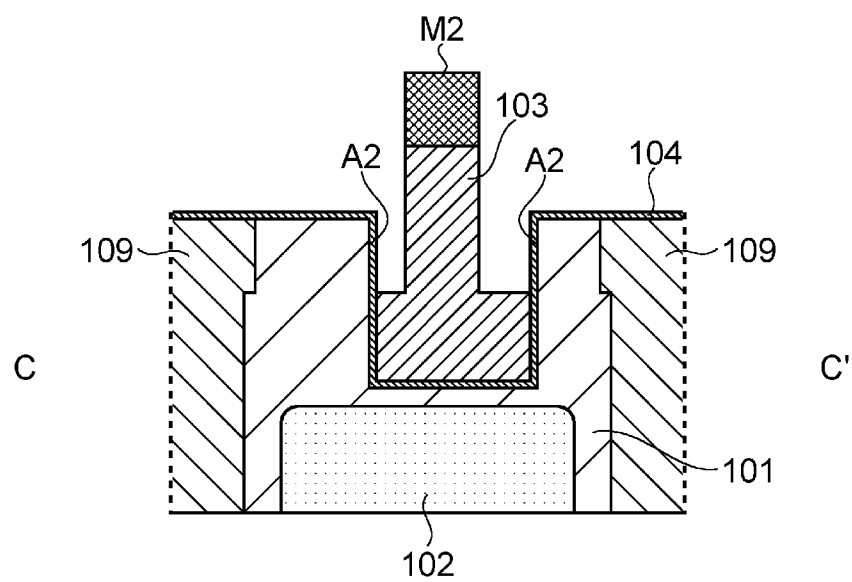
[図13]

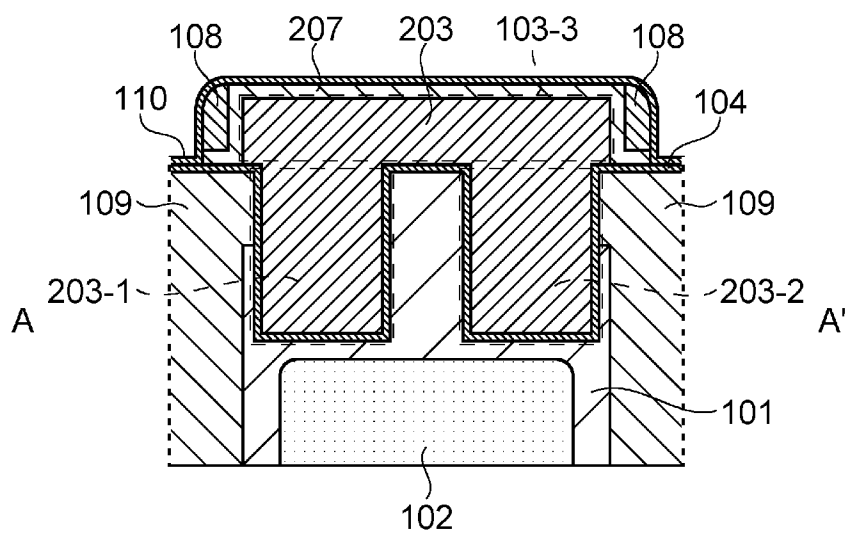
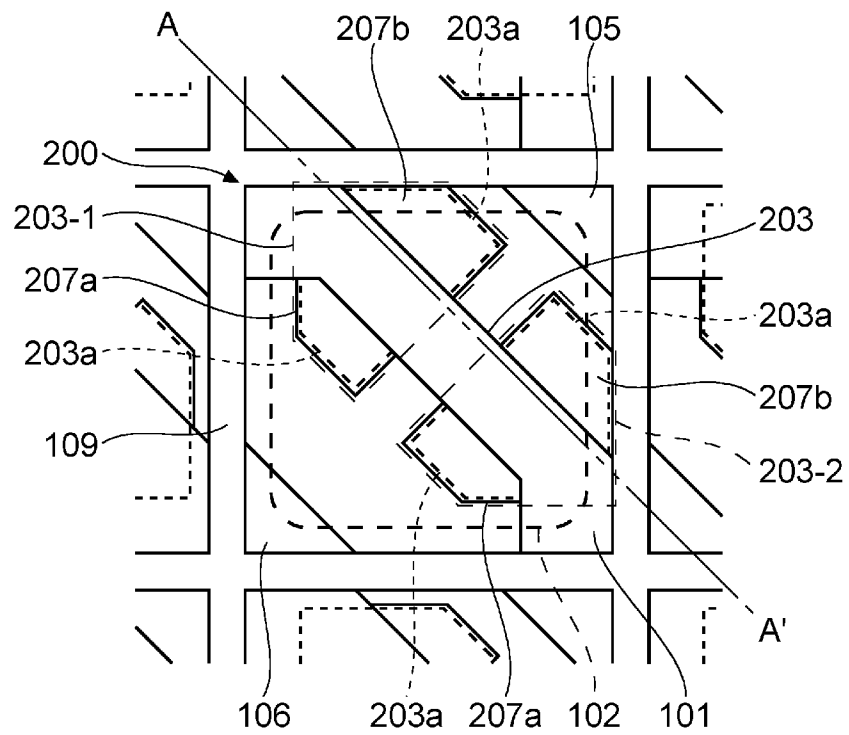


[図14]



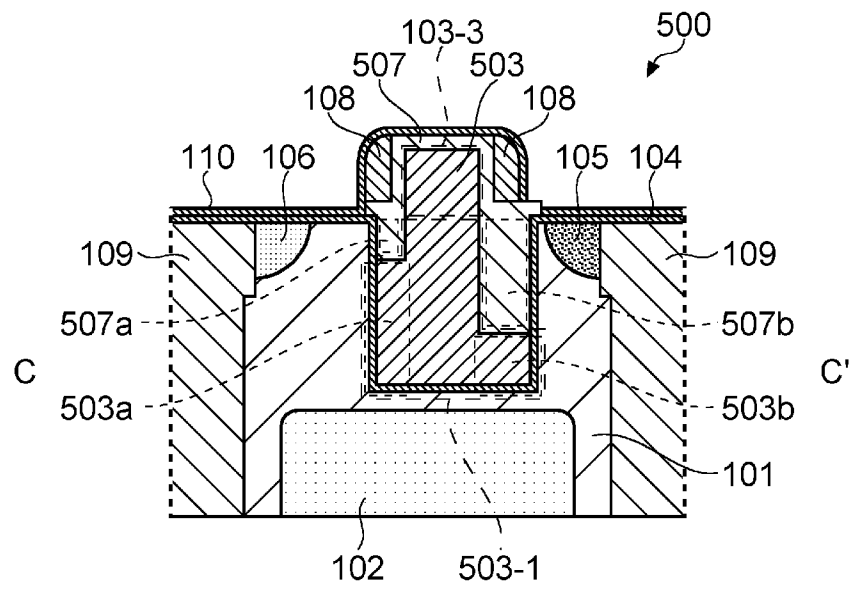
[図15]



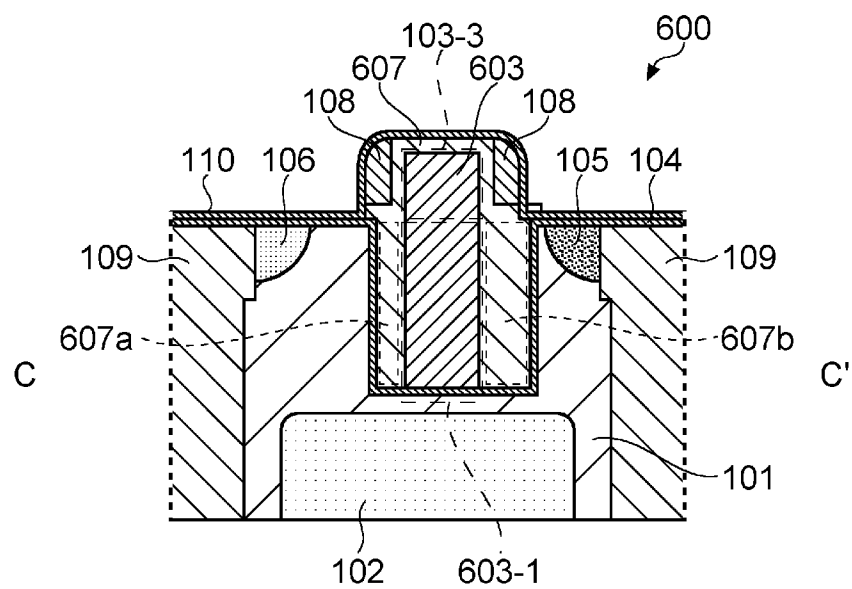


[illegible]

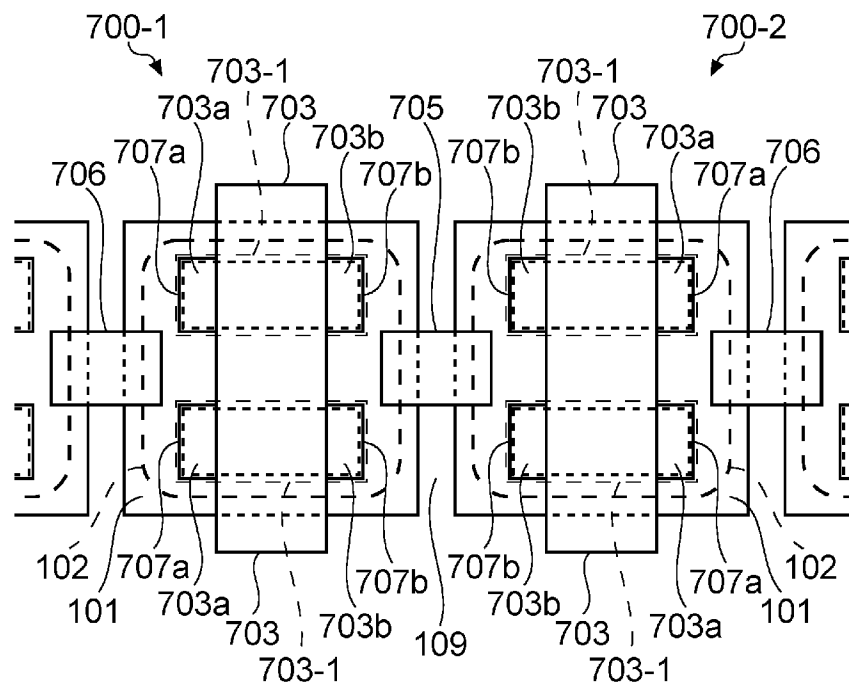
[図22]



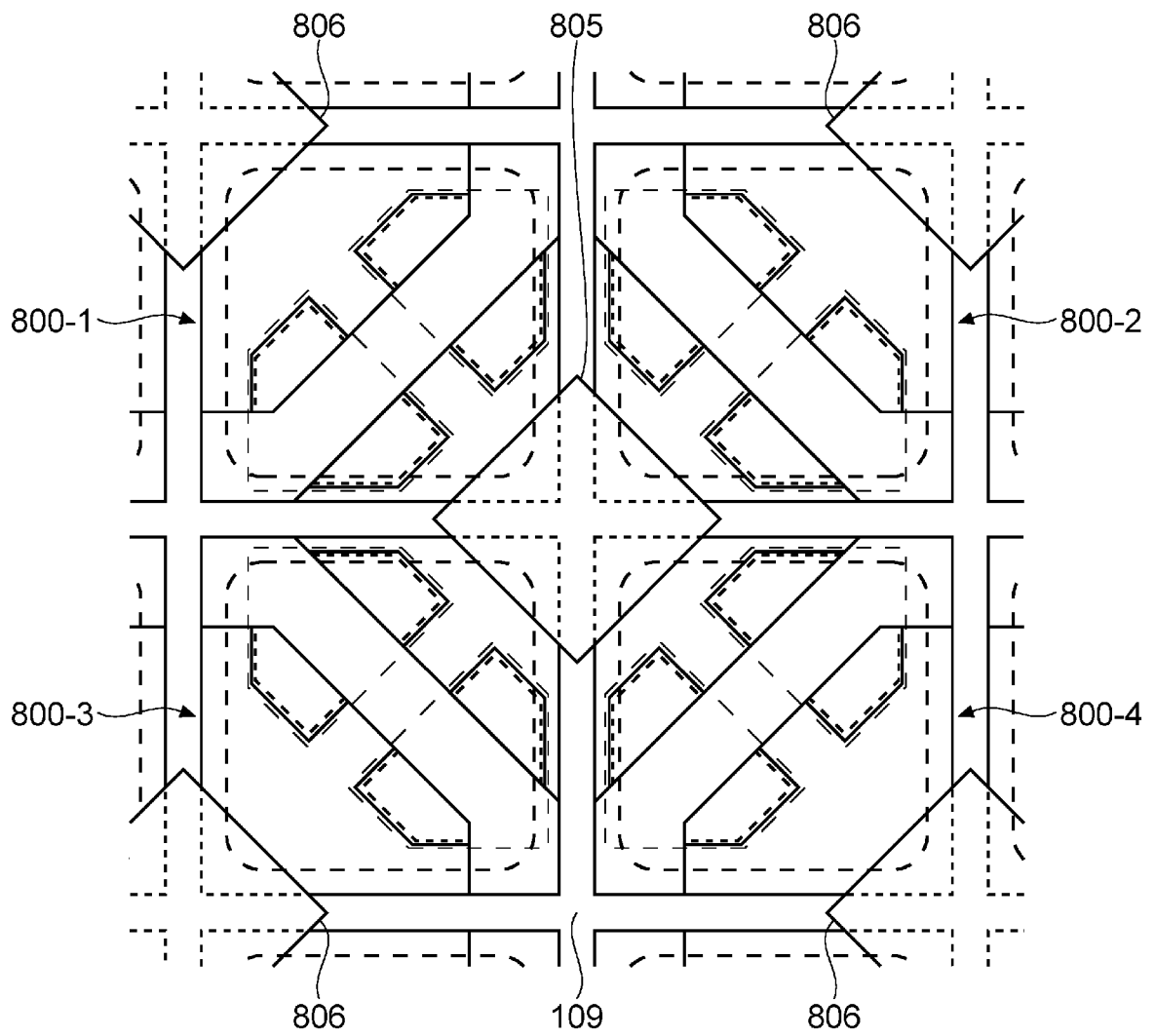
[図23]



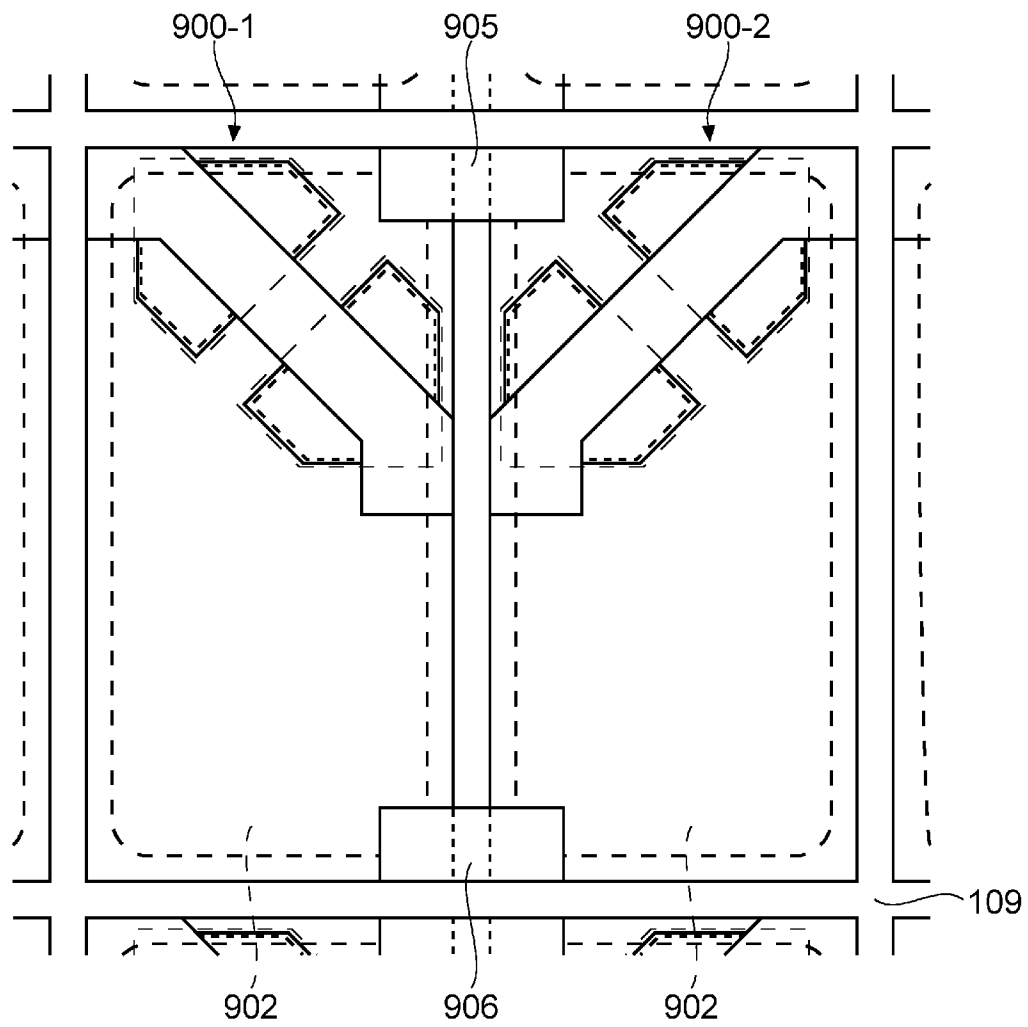
[図24]



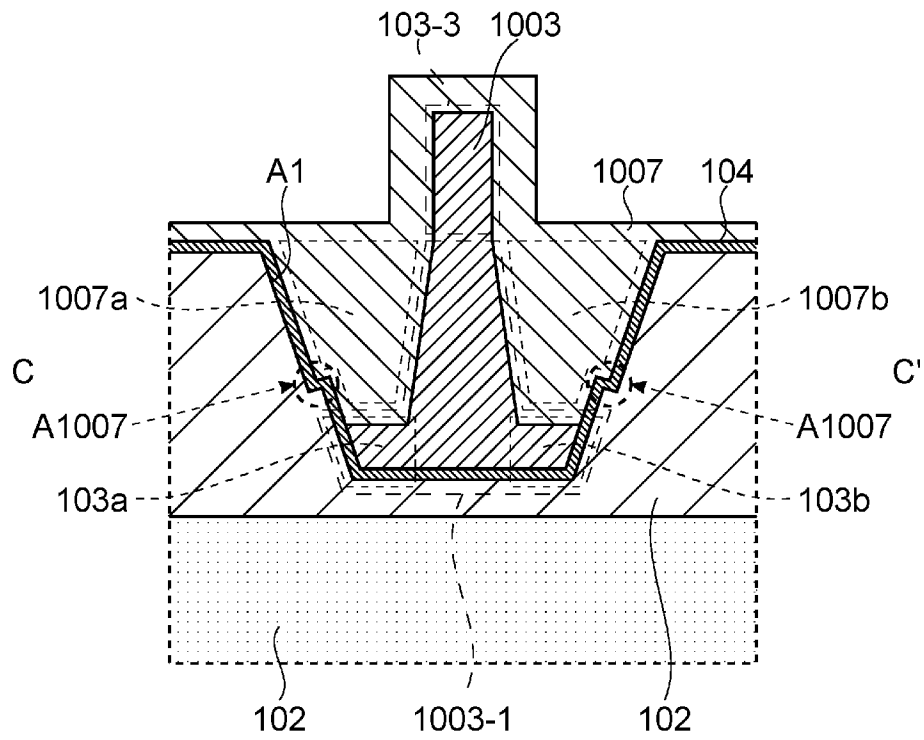
[図25]



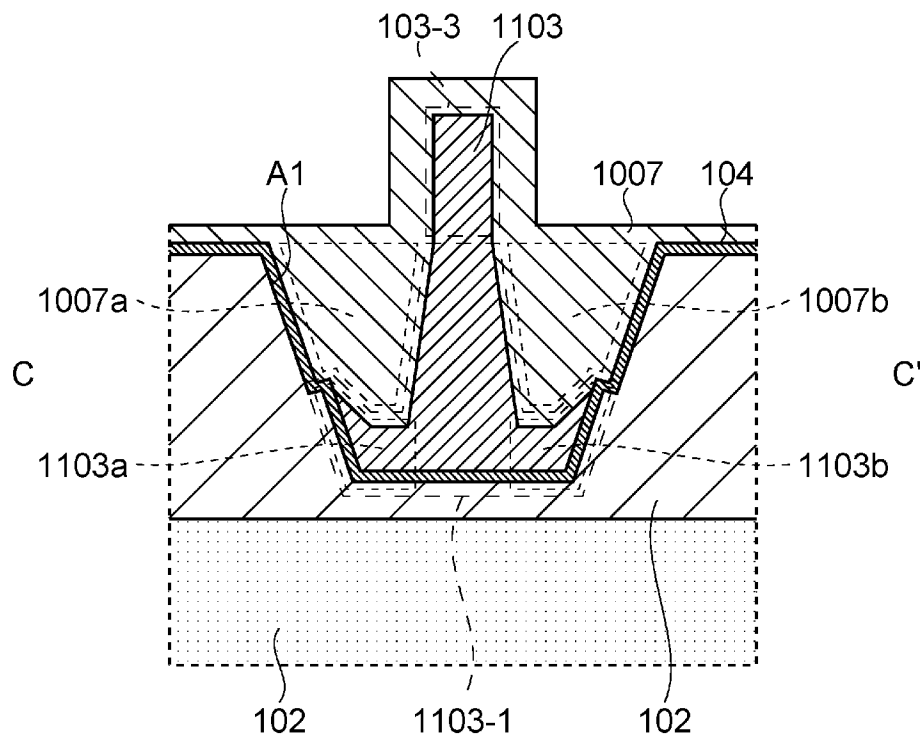
[図26]



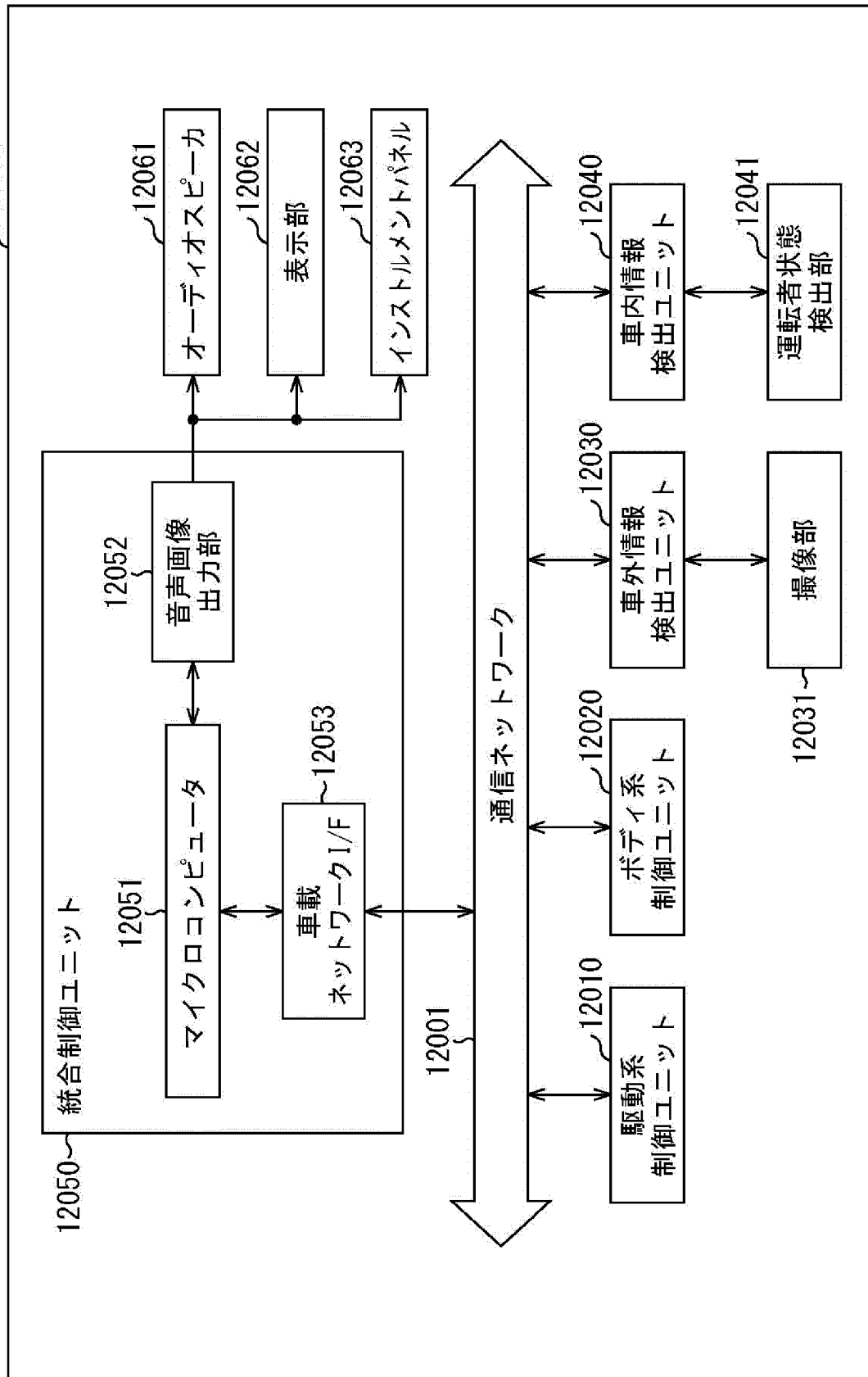
[図27]



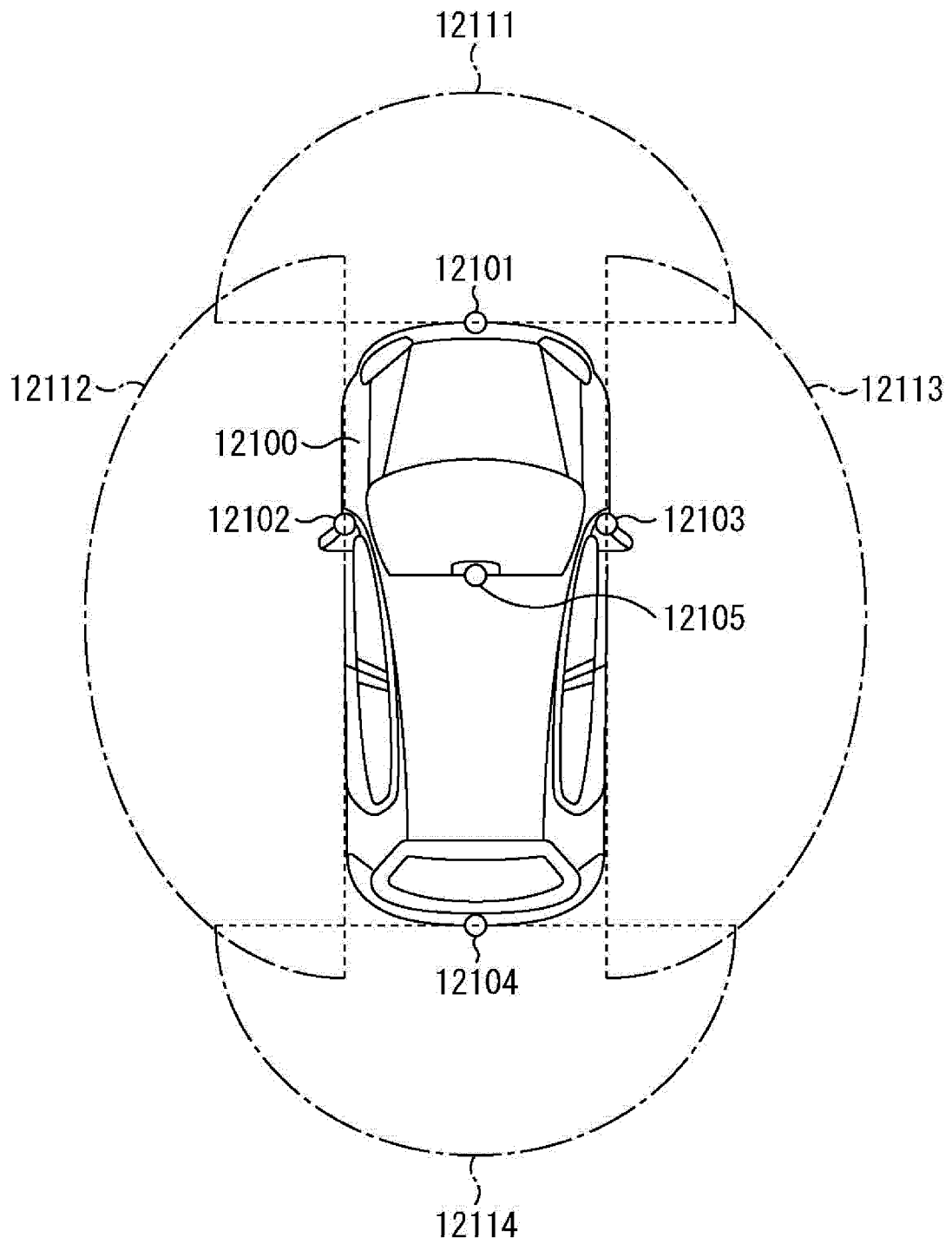
[図28]



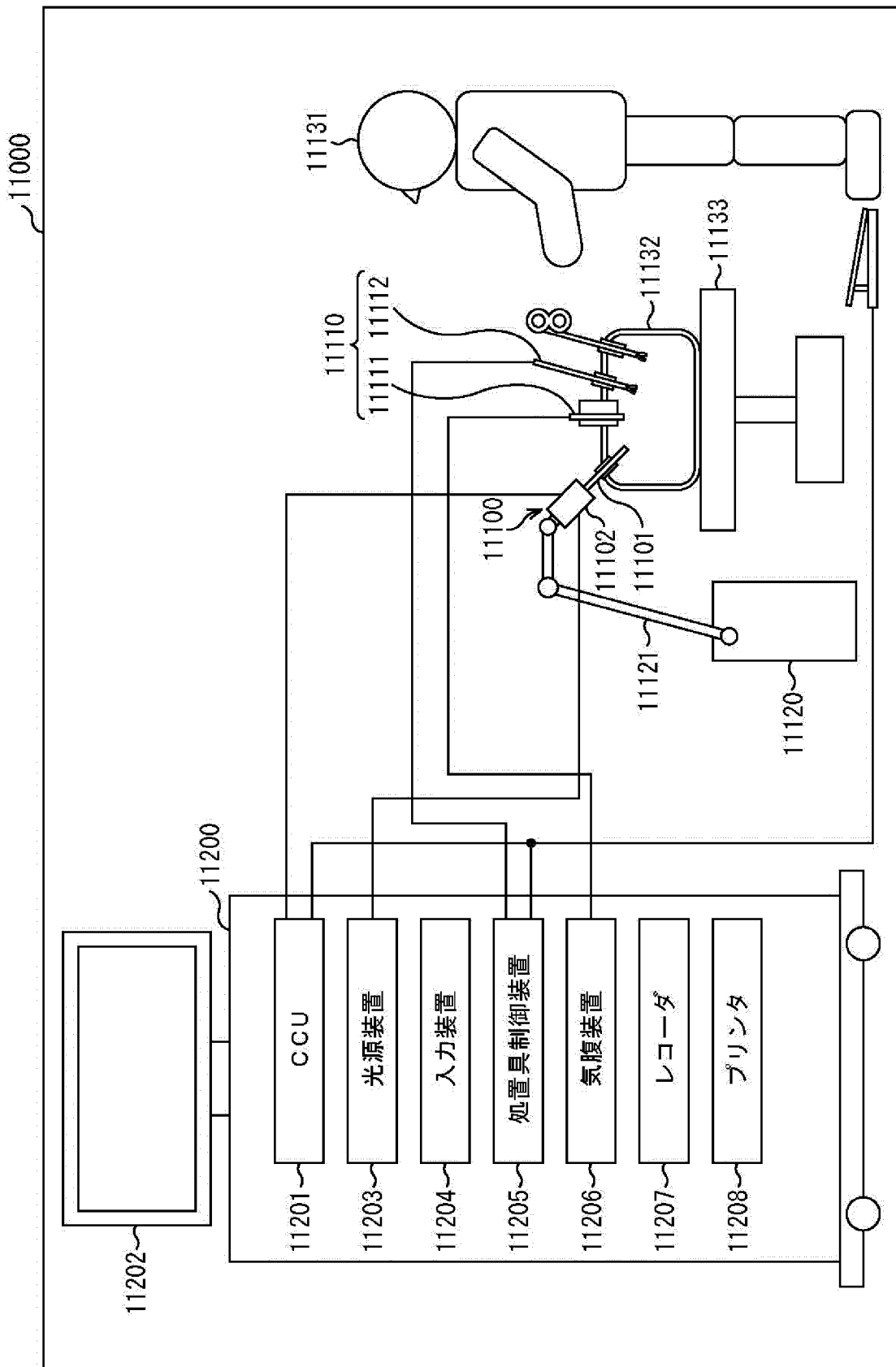
[図29]



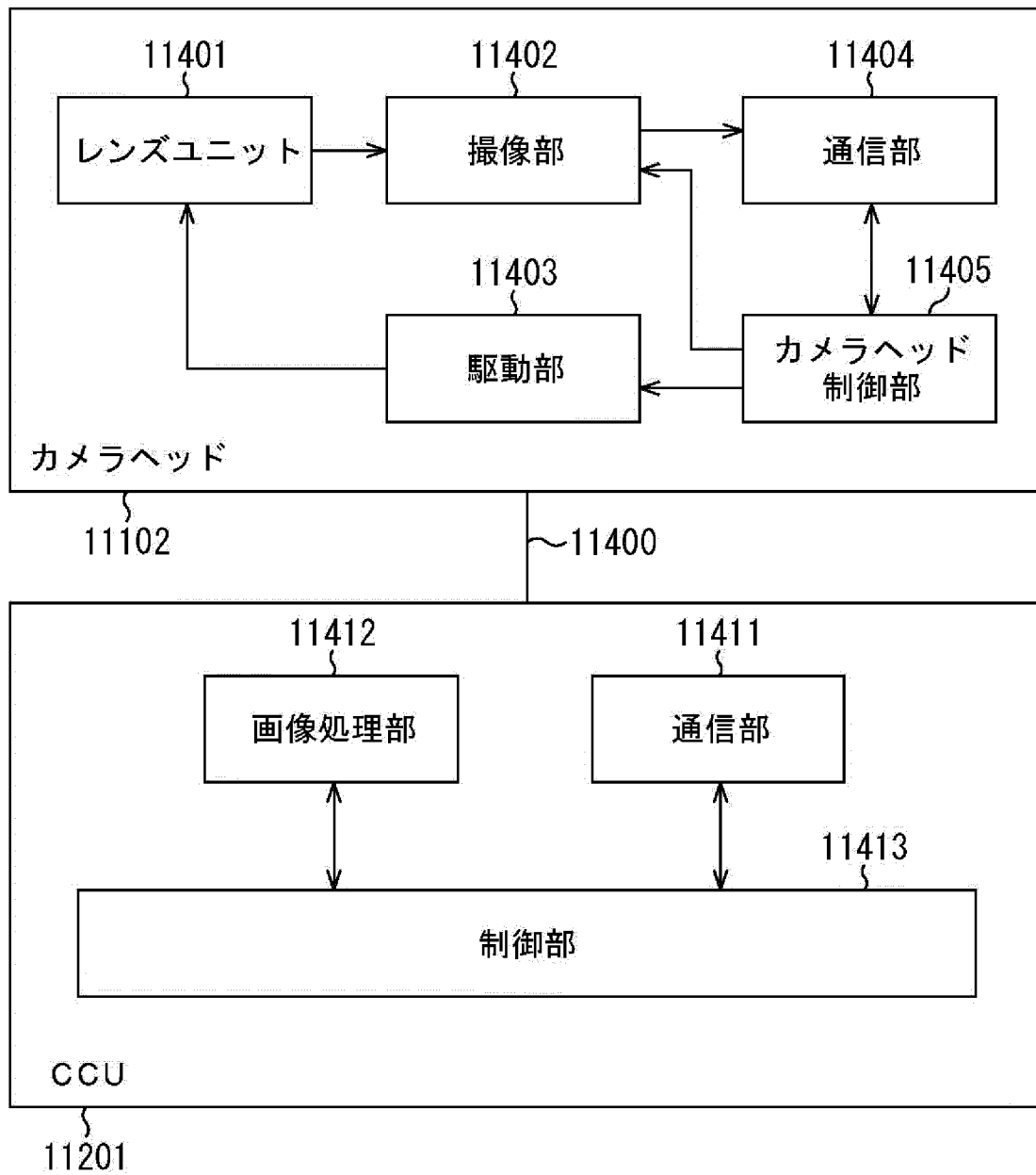
[図30]



[図31]



[図32]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/012067

A. CLASSIFICATION OF SUBJECT MATTER**H01L 27/146**(2006.01)i; **H01L 29/417**(2006.01)i; **H04N 5/374**(2011.01)i

FI: H01L27/146 A; H01L27/146 F; H01L29/50 M; H04N5/374

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146; H01L29/417; H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2015/0243693 A1 (SAMSUNG ELECTRONICS CO., LTD.) 27 August 2015 (2015-08-27) paragraphs [0006], [0030], [0031], [0039], [0074], fig. 1-12	1, 2, 14-16
Y		3-7, 9, 11-13
A		8, 10
Y	JP 2021-5619 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 14 January 2021 (2021-01-14) paragraphs [0028], [0046], [0048], [0050], [0169], fig. 1-52	3-7, 9, 11-13
Y	JP 2020-9883 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 16 January 2020 (2020-01-16) paragraph [0067], [0134], fig. 1-23	5, 6
Y	JP 2016-136584 A (TOSHIBA CORP) 28 July 2016 (2016-07-28) paragraph [0050], fig. 1-12	7

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

02 June 2022

Date of mailing of the international search report

14 June 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/012067

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2015/0243693	A1	27 August 2015	(Family: none)	
JP	2021-5619	A	14 January 2021	WO 2020/262501 A1	
				paragraphs [0028], [0046], [0048], [0050], [0183], fig. 1- 63	
JP	2020-9883	A	16 January 2020	US 2021/0255282 A1	
				paragraph [0108], [0181], fig. 1-23	
				WO 2020/008907 A1	
JP	2016-136584	A	28 July 2016	US 2016/0218138 A1	
				paragraph [0057], fig. 1-12	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i; H01L 29/417(2006.01)i; H04N 5/374(2011.01)i FI: H01L27/146 A; H01L27/146 F; H01L29/50 M; H04N5/374														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H01L27/146; H01L29/417; H04N5/374														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2022年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2022年	日本国実用新案登録公報	1996 - 2022年	日本国登録実用新案公報	1994 - 2022年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2022年													
日本国実用新案登録公報	1996 - 2022年													
日本国登録実用新案公報	1994 - 2022年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	US 2015/0243693 A1 (SAMSUNG ELECTRONICS CO., LTD.) 27.08.2015 (2015 - 08 - 27) 段落0006, 0030, 0031, 0039, 0074, 図1-12	1, 2, 14-16												
Y		3-7, 9, 11-13												
A		8, 10												
Y	JP 2021-5619 A (ソニーセミコンダクタソリューションズ株式会社) 14.01.2021 (2021 - 01 - 14) 段落0028, 0046, 0048, 0050, 0169, 図1-52	3-7, 9, 11-13												
Y	JP 2020-9883 A (ソニーセミコンダクタソリューションズ株式会社) 16.01.2020 (2020 - 01 - 16) 段落0067, 0134, 図1-23	5, 6												
Y	JP 2016-136584 A (株式会社東芝) 28.07.2016 (2016 - 07 - 28) 段落0050, 図1-12	7												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>"&" 同一パテントファミリー文献</td> </tr> <tr> <td>"O" 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献	"O" 口頭による開示、使用、展示等に言及する文献		"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献													
"O" 口頭による開示、使用、展示等に言及する文献														
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 02.06.2022	国際調査報告の発送日 14.06.2022													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 小山 満 5F 9458 電話番号 03-3581-1101 内線 3516													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/012067

引用文献			公表日	パテントファミリー文献	公表日
US	2015/0243693	A1	27.08.2015	(ファミリーなし)	
JP	2021-5619	A	14.01.2021	WO 2020/262501 A1	
				段落0028, 0046, 0048, 0050, 0183, 図1-63	
JP	2020-9883	A	16.01.2020	US 2021/0255282 A1	
				段落0108, 0181, 図1-23	
				WO 2020/008907 A1	
JP	2016-136584	A	28.07.2016	US 2016/0218138 A1	
				段落0057, 図1-12	