(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 118315254 A
(43)申请公布日 2024.07.09

(21)申请号 202410416649.5
(22)申请日 2020.01.21
(30)优先权数据
62/795,545 2019.01.22 US
(62)分案原申请数据
202080006279.8 2020.01.21
(71)申请人 应用材料公司
地址 美国加利福尼亚州
(72)发明人 L•多尔夫 E•卡米内茨基
J•罗杰斯 O•卢艾莱
R•丁德萨 V•普罗特尼科夫
(74)专利代理机构 上海专利商标事务所有限公司 31100
专利代理师 储思哲 侯颖媛
(51)Int.Cl.
H01J 37/32(2006.01)

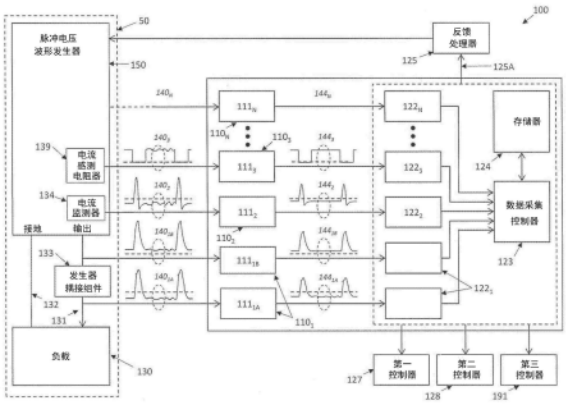
权利要求书8页 说明书24页 附图21页

(54)发明名称

用于控制脉冲电压波形的反馈回路

(57)摘要

本公开的实施例描述一种反馈回路,所述反馈回路可以用于维持几乎恒定的壳层电压,并且由此在基板的表面处产生单能IEDF。因此,本文描述的系统使得能够对IEDF的形状以及在基板表面中形成的特征的轮廓进行精确控制。



CN 118315254 A

1.一种用于控制脉冲电压波形的方法,包括以下步骤:

(a)通过第一输入信道从第一输入电压波形生成第一经调节的电压波形,其中

通过所述第一输入信道接收所述第一输入电压波形,所述第一输入信道电耦接到传输线,所述传输线将脉冲电压波形发生器电连接到设置在等离子体处理腔室内的偏压电极,

所接收到的所述第一输入电压波形是基于由所述脉冲电压波形发生器生成的脉冲电压波形,并且

所述第一输入信道具有耦接到快速数据采集模块的第一端和耦接到所述传输线的第二端;

(b)通过所述快速数据采集模块从所述第一经调节的电压波形生成第一数字化电压波形;

(c)通过分析所生成的所述第一数字化电压波形来确定所述第一经调节的电压波形的一个或多个波形特性;

(d)基于所确定的所述一个或多个波形特性来生成一个或多个控制参数;以及

(e)将所述一个或多个控制参数传输到所述脉冲电压波形发生器,其中所述脉冲电压波形发生器被配置成至少部分地由于接收到所传输的一个或多个控制参数而调整后续由所述脉冲电压波形发生器生成的多个脉冲电压波形的一个或多个波形特性。

2.一种用于控制脉冲电压波形的方法,包括以下步骤:

(a)在设置在基板支撑组件上的基板的表面之上产生等离子体;

(b)使用脉冲电压波形发生器对设置在所述基板支撑组件内的偏压电极进行偏压,其中所述脉冲电压波形发生器在所述偏压电极处建立脉冲电压波形,

其中所述脉冲电压波形具有一系列重复循环,使得:

每个循环内的波形具有在第一时间间隔期间发生的第一部分和在第二时间间隔期间发生的第二部分;

正电压脉冲仅在所述第一时间间隔期间存在;

所述脉冲电压波形在所述第二时间间隔的至少一部分期间基本上恒定;并且

所述第二时间间隔大于所述第一时间间隔;

(c)通过第一输入信道从第一输入电压波形生成第一经调节的电压波形,其中

所述第一输入电压波形从由所述脉冲电压波形发生器生成的产生了在所述偏压电极处建立的所述脉冲电压波形的相同脉冲电压波形形成,并且

所述第一输入信道具有耦接到快速数据采集模块的第一端和耦接到传输线的第二端,所述传输线将所述偏压电极电连接到所述脉冲电压波形发生器;

(d)确定所述第一经调节的电压波形的一个或多个波形特性;

(e)基于所确定的所述一个或多个波形特性来生成一个或多个控制参数;以及

(f)将所述一个或多个控制参数传输到所述脉冲电压波形发生器,其中所述脉冲电压波形发生器被配置成至少部分地由于接收到所传输的一个或多个控制参数而调整后续由所述脉冲电压波形发生器生成的多个脉冲电压波形的一个或多个波形特性。

3.如权利要求1或2所述的方法,其中所确定的所述一个或多个波形特性选自由以下各项组成的群组:脉冲幅度、脉冲电压偏移、脉冲的一循环的周期、脉冲的上升时间、脉冲的下降时间、以及脉冲重复频率。

4.如权利要求1所述的方法,其中确定所述第一经调节的电压波形的所述一个或多个波形特性的步骤进一步包括将所述第一数字化电压波形的属性与存储在存储器内的信息进行比较。

5.如权利要求2所述的方法,其中确定所述第一经调节的电压波形的所述一个或多个波形特性的步骤进一步包括:

通过所述快速数据采集模块从所述第一经调节的电压波形生成第一数字化电压波形;以及

将所述第一数字化电压波形的属性与存储在存储器内的信息进行比较。

6.如权利要求4或5所述的方法,其中存储在所述快速数据采集模块的所述存储器内的所述信息包括目标电压波形特性,所述目标电压波形特性选自由以下各项组成的群组:脉冲幅度、脉冲电压偏移、脉冲的一循环的周期、脉冲的上升时间、脉冲的下降时间、以及脉冲重复频率。

7.如权利要求1或2所述的方法,其中所述第一输入信道包括第一分压器,并且所生成的所述第一经调节的电压波形包括通过使用所述第一分压器来生成的经分压的波形。

8.如权利要求7所述的方法,其中所述第一分压器包括第一分压器级联和第二分压器级联,其中所述第一分压器级联的分压比在约10比1至约100比1的范围内,并且所述第二分压器级联的分压比在约20比1至约120比1的范围内。

9.如权利要求7所述的方法,其中所述第一输入信道进一步包括第一低通滤波器,并且所生成的所述第一经调节的电压波形进一步包括通过使用所述第一低通滤波器对所述经分压的波形进行滤波来形成的经滤波的波形。

10.如权利要求1所述的方法,其中所述第一输入信道进一步包括低通滤波器,所述低通滤波器具有包括平稳段(plateau)和截止频率的频率响应曲线,其中所述平稳段在1MHz与约7MHz之间,并且所述截止频率在约5MHz至约10MHz的范围内。

11.如权利要求2所述的方法,其中所述第一输入信道包括第一低通滤波器,所述第一低通滤波器用于生成所述第一经调节的电压波形并且具有包括平稳段和截止频率的频率响应曲线,其中所述平稳段在1MHz与约7MHz之间,并且所述截止频率在约5MHz至约10MHz的范围内。

12.如权利要求1所述的方法,其中所述偏压电极设置在基板支撑组件内,所述基板支撑组件设置在所述等离子体处理腔室内。

13.如权利要求1或2所述的方法,其中所述传输线包括阻塞电容器,所述阻塞电容器电耦接在所述脉冲电压波形发生器与所述偏压电极之间,并且所述第一输入信道的所述第二端耦接到所述传输线上位于所述阻塞电容器与所述偏压电极之间的位置。

14.如权利要求1或2所述的方法,其中所述传输线包括阻塞电容器,所述阻塞电容器电耦接在所述脉冲电压波形发生器与所述偏压电极之间,并且所述第一输入信道的所述第二端耦接到所述传输线上位于所述阻塞电容器与所述脉冲电压波形发生器之间的位置。

15.如权利要求1或2所述的方法,其中所述第一输入信道的所述第二端耦接到电流传感器的输出,所述电流传感器定位成测量在所述传输线中流动的电流。

16.如权利要求1所述的方法,进一步包括多次重复步骤(a)-(e),直到所述第一经调节的电压波形的所确定的所述一个或多个波形特性已经达到:

目标波形特性值或限制;

最大偏移电压;

最大脉冲功率限制;

最大脉冲宽度;或者

最小脉冲宽度。

17.如权利要求2所述的方法,进一步包括多次重复步骤(a)-(f),直到所述第一经调节的电压波形的所确定的所述一个或多个波形特性已经达到:

目标波形特性值或限制;

最大偏移电压;

最大脉冲功率限制;

最大脉冲宽度;或者

最小脉冲宽度。

18.如权利要求5所述的方法,进一步包括以下步骤:

通过第二输入信道从第二输入电压波形生成第二经调节的电压波形,其中

通过所述第二输入信道接收所述第二输入电压波形,所述第二输入信道电耦接到所述传输线上的第二位置,并且

所述第二输入信道具有耦接到所述快速数据采集模块的第一端和耦接到所述传输线上的所述第二位置的第二端;以及

通过所述快速数据采集模块从所述第二经调节的电压波形生成第二数字化电压波形,

其中所确定的所述一个或多个波形特性中的至少一者是从所述第一数字化电压波形中接收到的信息和所述第二数字化电压波形中接收到的信息确定的。

19.一种用于控制脉冲电压波形的方法,包括以下步骤:

(a)通过第一输入信道从第一输入电压波形生成第一经调节的电压波形,其中

通过所述第一输入信道接收所述第一输入电压波形,所述第一输入信道电耦接到传输线上的第一位置,所述传输线将脉冲电压波形发生器电连接到设置在等离子体处理腔室内的偏压电极,

所接收到的所述第一输入电压波形是基于由所述脉冲电压波形发生器生成的脉冲电压波形,并且

所述第一输入信道具有耦接到快速数据采集模块的第一端和耦接到所述传输线的所述第一位置的第二端;

(b)通过所述快速数据采集模块从所述第一经调节的电压波形生成第一数字化电压波形;

(c)通过第二输入信道从第二输入电压波形生成第二经调节的电压波形,其中

由所述第二输入信道接收所述第二输入电压波形,所述第二输入信道电耦接到所述传输线上的第二位置,并且

所述第二输入信道具有耦接到所述快速数据采集模块的第一端和耦接到所述传输线上的所述第二位置的第二端;

(d)通过所述快速数据采集模块从所述第二经调节的电压波形生成第二数字化电压波形;

(e)通过分析所述第一数字化电压波形和所述第二数字化电压波形来确定一个或多个波形特性;

(f)基于所确定的所述一个或多个波形特性来生成一个或多个控制参数;以及

(g)将所述一个或多个控制参数传输到所述脉冲电压波形发生器,其中所述脉冲电压波形发生器被配置成至少部分地由于接收到所传输的一个或多个控制参数而调整后续由所述脉冲电压波形发生器生成的多个脉冲电压波形的一个或多个波形特性。

20.一种用于控制脉冲电压波形的方法,包括以下步骤:

在设置在基板支撑组件上的基板的表面之上产生等离子体;

使用脉冲电压波形发生器对设置在所述基板支撑组件内的偏压电极进行偏压,其中所述脉冲电压波形发生器用于在所述偏压电极处建立脉冲电压波形,

其中所述脉冲电压波形具有一系列重复循环,使得:

每个循环内的波形具有在第一时间间隔期间发生的第一部分和在第二时间间隔期间发生的第二部分;

所述脉冲电压波形中的正电压跳变仅在所述第一时间间隔期间存在,其中所述正电压跳变使形成在所述基板的所述表面之上的壳层塌陷;

所述脉冲电压波形在所述第二时间间隔的至少一部分期间基本上恒定;并且

所述第二时间间隔大于所述第一时间间隔;

通过第一输入信道从第一输入电压波形生成第一经调节的电压波形,其中

通过所述第一输入信道接收所述第一输入电压波形,所述第一输入信道电耦接到传输线上的第一位置,所述传输线将脉冲电压波形发生器电连接到设置在等离子体处理腔室内的偏压电极,

所接收到的所述第一输入电压波形是基于由所述脉冲电压波形发生器生成的脉冲电压波形,并且

所述第一输入信道具有耦接到快速数据采集模块的第一端和耦接到所述传输线上的所述第一位置的第二端;

通过第二输入信道从第二输入电压波形生成第二经调节的电压波形,其中

通过所述第二输入信道接收所述第二输入电压波形,所述第二输入信道电耦接到所述传输线上的第二位置,并且

所述第二输入信道具有耦接到所述快速数据采集模块的第一端和耦接到所述传输线上的所述第二位置的第二端;

通过分析所述第一经调节的电压波形和所述第二经调节的电压波形中的信息来确定一个或多个波形特性;

基于所确定的所述一个或多个波形特性来生成一个或多个控制参数;以及

将所述一个或多个控制参数传输到所述脉冲电压波形发生器。

21.如权利要求19或20所述的方法,其中所确定的所述一个或多个波形特性选自由以下各项组成的群组:脉冲幅度、脉冲电压偏移、脉冲的一循环的周期、脉冲的上升时间、脉冲的下降时间、以及脉冲重复频率。

22.如权利要求20所述的方法,其中所确定的所述一个或多个波形特性包括所述正电压跳变的上升时间。

23.如权利要求19所述的方法,其中确定所述第一经调节的电压波形的所述一个或多个波形特性的步骤进一步包括将所述第一数字化电压波形和所述第二数字化电压波形的属性与存储在存储器内的信息进行比较。

24.如权利要求20所述的方法,其中确定所述一个或多个波形特性的步骤进一步包括将第一数字化电压波形和第二数字化电压波形的属性与存储在所述快速数据采集模块的存储器内的信息进行比较。

25.如权利要求19或20所述的方法,其中存储在所述快速数据采集模块的存储器内的所述信息包括目标电压波形特性,所述目标电压波形特性选自由以下各项组成的群组:脉冲幅度、脉冲电压偏移、脉冲的一循环的周期、脉冲的上升时间、脉冲的下降时间、以及脉冲重复频率。

26.如权利要求23所述的方法,其中所述第一输入信道包括第一分压器,并且所生成的所述第一经调节的电压波形包括通过使用所述第一分压器来生成的经分压的波形。

27.如权利要求20所述的方法,其中所述第一输入信道包括第一分压器,并且所生成的所述第一经调节的电压波形包括通过使用所述第一分压器来生成的经分压的波形。

28.如权利要求27或26所述的方法,其中所述第二输入信道包括第二分压器,并且所生成的所述第二经调节的电压波形包括通过使用所述第二分压器来生成的经分压的波形。

29.如权利要求28所述的方法,其中所述第一分压器和所述第二分压器各自包括第一分压器级联和第二分压器级联,其中

所述第一分压器级联的分压比在约10比1至约100比1的范围内,

所述第二分压器级联的分压比在约20比1至约120比1的范围内,并且

所述第一分压器和所述第二分压器各自具有不同的分压比。

30.如权利要求26或27所述的方法,其中所述第一输入信道进一步包括低通滤波器,并且所生成的所述第一经调节的电压波形进一步包括通过对所述经分压的波形进行滤波来形成的经滤波的波形。

31.如权利要求19或20所述的方法,其中所述第一输入信道和所述第二输入信道各自进一步包括低通滤波器,所述低通滤波器具有包括平稳段和截止频率的频率响应曲线,其中所述平稳段在1MHz与约7MHz之间,并且所述截止频率在约5MHz至约10MHz的范围内。

32.如权利要求19或20所述的方法,其中所述传输线包括阻塞电容器,所述阻塞电容器电耦接在所述脉冲电压波形发生器与所述偏压电极之间,并且其中所述传输线上的所述第一位置位于所述阻塞电容器与所述偏压电极之间。

33.如权利要求32所述的方法,其中所述传输线上的所述第二位置位于所述阻塞电容器与所述脉冲电压波形发生器之间。

34.如权利要求32所述的方法,其中所述第二输入信道的所述第二端耦接到电流传感器的输出,所述电流传感器定位成测量在所述传输线中流动的电流。

35.一种数据采集系统,包括:

第一输入信道,所述第一输入信道耦接到第一脉冲电压波形发生器的输出,所述第一脉冲电压波形发生器耦接到电极,其中

所述第一输入信道被配置成从所述第一脉冲电压波形发生器接收第一输入电压波形,并且

所述第一输入电压波形包括第一脉冲电压波形;以及

快速数据采集模块,所述快速数据采集模块包括:

第一采集信道,所述第一采集信道被配置成从所述第一输入电压波形生成第一数字化电压波形;以及

数据采集控制器,所述数据采集控制器被配置成通过分析所述第一数字化电压波形来确定所述第一输入电压波形的一个或多个波形特性,

其中所述数据采集控制器被进一步配置成生成与所确定的所述一个或多个波形特性相对应的信息以用于显示在显示设备上。

36.如权利要求35所述的数据采集系统,其中所述第一输入信道包括第一调节电路系统,并且其中生成所述第一数字化电压波形包括在生成所述第一数字化电压波形之前,通过使用所述第一调节电路系统来调节所述第一输入电压波形。

37.如权利要求35所述的数据采集系统,其中所述电极是设置在基板支撑组件内的偏压电极,所述基板支撑组件设置在等离子体处理腔室内。

38.如权利要求35所述的数据采集系统,其中所述一个或多个波形特性对应于从包括以下各项的群组中选择的至少一者:幅度、脉冲宽度、直流(DC)偏移、以及离子电流。

39.如权利要求35所述的数据采集系统,进一步包括:

第二输入信道,所述第二输入信道耦接到所述第一脉冲电压波形发生器的所述输出,其中

所述第一输入信道和所述第二输入信道耦接到电导体,所述电导体在一端处耦接到所述第一脉冲电压波形发生器的所述输出并且在相对端处耦接到所述电极,并且

所述第二输入信道被配置成接收从所述第一脉冲电压波形发生器提供的所述第一输入电压波形导出的第二输入电压波形;以及

所述快速数据采集模块进一步包括:

第二采集信道,所述第二采集信道被配置成从所述第二输入电压波形生成第二数字化电压波形;以及

数据采集控制器,所述数据采集控制器被配置成通过分析所述第二数字化电压波形来确定所述第二输入电压波形的一个或多个波形特性,

其中所述数据采集控制器被进一步配置成生成与所确定的所述第二输入电压波形的所述一个或多个波形特性相对应的信息以用于显示在所述显示设备上。

40.如权利要求39所述的数据采集系统,其中所述电导体包括以下各项中的至少一者:同轴传输线、绝缘高压耐电晕安装线、裸线、金属棒或电连接器。

41.如权利要求39所述的数据采集系统,其中发生器耦接组件将所述电导体耦接到所述电极。

42.如权利要求41所述的数据采集系统,其中所述第一输入信道的输入电耦接到所述发生器耦接组件的一端。

43.如权利要求35所述的数据采集系统,进一步包括:

第二输入信道,所述第二输入信道耦接到所述第一脉冲电压波形发生器的电流感测元件,

其中所述快速数据采集模块进一步包括:

第二采集信道,所述第二采集信道被配置成生成由从所述电流感测元件接收的波形信号生成的数字化波形;以及

所述数据采集控制器被配置成确定所述数字化波形的一个或多个特性,

其中所述数据采集控制器被进一步配置成生成与所确定的所述数字化波形的所述一个或多个特性相对应的信息以用于显示在所述显示设备上。

44.一种方法,包括以下步骤:

经由数据采集系统的第一输入信道从第一输入电压波形生成第一电压波形,其中所述第一输入电压波形对应于在负载上建立的脉冲电压波形;

经由所述数据采集系统的快速数据采集模块的数据采集控制器确定所述第一电压波形的一个或多个波形特性;以及

经由所述快速数据采集模块的所述数据采集控制器生成与所确定的所述一个或多个波形特性相对应的信息以用于显示在显示设备上。

45.如权利要求44所述的方法,其中所述第一输入信道包括第一调节电路系统,所述第一调节电路系统被配置成生成所述第一电压波形。

46.根据权利要求45所述的方法,进一步包括以下步骤:

经由所述快速数据采集模块的所述第一输入信道从所述第一电压波形生成第一数字电压波形;以及

分析所述第一数字电压波形以确定所述一个或多个波形特性。

47.根据权利要求46所述的方法,进一步包括以下步骤:

经由所述数据采集系统的第二输入信道从第二输入电压波形生成第二电压波形,其中所述第二输入电压波形对应于在所述负载上建立的所述脉冲电压波形;

经由所述快速数据采集模块的第二采集信道从所述第二电压波形生成第二数字电压波形;以及

基于所述第二数字电压波形生成所述一个或多个波形特性。

48.如权利要求44所述的方法,其中所述一个或多个波形特性对应于从包括以下各项的群组中选择的至少一者:幅度、脉冲宽度、直流(DC)偏移、以及离子电流。

49.如权利要求44所述的方法,其中所述脉冲电压波形由脉冲电压波形发生器建立在所述负载上,所述脉冲电压波形发生器使用发生器耦接组件通过电导体电耦接到所述负载。

50.如权利要求49所述的方法,其中所述第一输入信道的输入电耦接到所述发生器耦接组件的一端。

51.如权利要求50所述的方法,其中所述负载是设置在基板支撑组件内的偏压电极,所述基板支撑组件设置在处理腔室内。

52.一种处理腔室,包括:

基板支撑件,所述基板支撑件包括偏压电极;

脉冲电压波形发生器,所述脉冲电压波形发生器被配置成在所述偏压电极上建立脉冲电压波形;以及

数据采集系统,所述数据采集系统包括:

第一输入信道,所述第一输入信道被配置成从与所述脉冲电压波形相对应的第一输入

电压波形生成第一电压波形;以及

快速数据采集模块,所述快速数据采集模块包括数据采集控制器,所述数据采集控制器被配置成用于:

确定所述第一电压波形的一个或多个波形特性;以及

传达要显示在监视器上的与所述一个或多个波形特性相对应的信息。

53.如权利要求52所述的处理腔室,其中所述第一输入信道包括第一调节电路系统,所述第一调节电路系统被配置成生成所述第一电压波形,并且其中所述快速数据采集模块进一步包括第一采集信道,所述第一采集信道耦接到所述第一输入信道的输出并且被配置成从所述第一电压波形生成的第一数字电压波形,并且其中所述数据采集控制器被配置成分析所述第一数字电压波形以确定所述一个或多个波形特性。

54.如权利要求52所述的处理腔室,其中所述一个或多个波形特性对应于从包括以下各项的群组中选择的至少一者:幅度、脉冲宽度、直流(DC)偏移、以及离子电流。

用于控制脉冲电压波形的反馈回路

[0001] 本申请是申请日为2020年1月21日、申请号为202080006279.8、名称为“用于控制脉冲电压波形的反馈回路”的中国专利申请(PCT申请号为PCT/US2020/014453)的分案申请。

技术领域

[0002] 本文描述的实施例总体上涉及在半导体制造中使用的等离子体处理腔室,并且更具体地涉及控制向在等离子体处理腔室中形成的等离子体输送功率的设备和方法。

背景技术

[0003] 可靠地生产高深宽比特征是对于下一代超大规模集成电路(VLSI)和极大规模集成电路(ULSI)半导体器件的关键技术挑战之一。形成高深宽比特征的一种方法使用等离子体辅助蚀刻工艺(诸如反应离子蚀刻(RIE)等离子体工艺)以在基板的材料层(诸如介电层)中形成高深宽比开口。在典型的RIE等离子体工艺中,在RIE处理腔室中形成等离子体,并且来自等离子体的离子朝向基板的表面加速以在设置在掩模层下方的材料层中形成开口,掩模层形成在基板表面上。

[0004] 典型的反应离子蚀刻(RIE)等离子体处理腔室包括射频(RF)偏压发生器,所述射频(RF)偏压发生器将RF电压提供给“功率电极”(例如,偏压电极),诸如嵌入到“静电吸盘”(ESC)组件中的金属底板,更通常地被称为“阴极”。功率电极通过介电材料(例如,陶瓷材料)的厚层电容耦接到处理系统的等离子体,所述介电材料(例如,陶瓷材料)的厚层是ESC组件的一部分。向功率电极施加RF电压导致电子排斥(electron-repelling)等离子体壳层(sheath)(也称为“阴极壳层”)形成在在处理期间定位在ESC组件的基板支撑表面上的基板的处理表面之上。等离子体壳层的非线性、类似于二极管的性质导致对所施加的RF场整流,使得在基板与等离子体之间出现直流(DC)压降或“自偏压”,从而使得基板电势相对于等离子体电势为负。此压降确定朝着基板加速的等离子体离子的平均能量,并且因此确定蚀刻各向异性。更具体地,离子方向性、特征轮廓以及对掩模和停止层的蚀刻选择性是由离子能量分布函数(IEDF)控制。在具有RF偏压的等离子体中,IEDF通常具有两个峰值以及在两个峰值之间的一些离子群(ion population),一个峰值在低能量处并且一个峰值在高能量处。IEDF的两个峰值之间的离子群的存在反映了以下事实:基板与等离子体之间的压降以RF偏压频率振荡。当使用较低频率(例如,2MHz)的RF偏压发生器来实现较高的自偏压电压时,这两个峰值之间的能量差可能是显著的;并且因为由于低能量峰值处的离子引起的蚀刻轮廓更加各向同性,所以这可能潜在地导致蚀刻的特征壁的弯曲。与高能离子相比,低能离子在到达蚀刻特征的底部的拐角处的不太有效(例如,由于充电效应),但是使掩模材料的溅射较少。这在诸如硬掩模开口或介电模蚀刻(dielectric mold etch)之类的高深宽比蚀刻应用中是重要的。随着特征尺寸的持续减小和深宽比的增加,而特征轮廓控制的要求变得更加严格,对于在处理期间在基板表面处具有良好控制的IEDF变得更加期望。

[0005] 脉冲电压波形发生器(PVWG)可以用于在半导体等离子体腔室中的静电吸盘(ESC)

组件中嵌入的电极处产生脉冲电压波形,以便维持特定的基板电压波形,并且因此在等离子体处理期间控制基板处的壳层电压与IEDF。在使用半导体等离子体腔室作为负载(load)的情况下,控制所产生的波形的困难可能由负载中的实时变化(诸如等离子体密度、腔室壁条件、基板温度、化学分解程度和化学分解状态中的漂移)引起。因此,关于波形的实时信息可能非常有帮助,以便对PVWG控制参数(例如,直流电源的充电电压或由任意波形发生器控制的脉冲宽度)执行实时调整,并且因此即使负载发生变化,仍可维持预定的电压波形。与实时控制一起执行的此类实时测量和分析通常被称为"闭合反馈回路操作"。然而,由于脉冲电压波形的非常高的幅度(例如,如在等离子体处理中常见的数千至数万伏特)以及由于负载(诸如半导体等离子体腔室)的复杂性质,在脉冲电压波形的测量和分析中出现了某些困难。当PVWG连接到复合负载时,所产生的波形可能具有比理论上预测的(预期的)波形复杂得多的结构并且可能包括高频振荡,这可能影响可重复地控制等离子体工艺的能力,所述复合负载可包括离散电容、电感、电阻和非线性元件(例如,处理腔室中的基板表面处的等离子体壳层)以及分布式元件(例如,传输线的一部分)的串联和/或并联组合。

[0006] 因此,在本领域中需要新颖的偏压方法,所述新颖的偏压方法能够维持几乎恒定的壳层电压,并且因此在基板表面处产生期望的且可重复的单能IEDF,以使得能够精确控制IEDF的形状以及在基板表面中形成的特征的轮廓。

附图说明

[0007] 为了能够详细理解本公开的上述特征的方式,可参考实施例来获得以上简要概述的本公开的更具体的描述,所述实施例中的一些在附图中示出。然而,应注意,附图仅示出了示例性实施例,并且因此不视为对其范围的限制,并且可允许其他等效的实施例。

[0008] 图1A是根据一个实施例的配置为附接到等离子体处理腔室的反馈回路的示意图。

[0009] 图1B是示出根据一个实施例的图1A中所示的反馈回路的示例的示意图。

[0010] 图1C是示出根据一个实施例的图1A中所示的反馈回路的示例的示意图。

[0011] 图1D是示出根据一个实施例的图1A中所示的反馈回路的示例的示意图。

[0012] 图2是根据一个或多个实施例的可以设置在反馈回路内的分压器的示意图。

[0013] 图3是根据一个或多个实施例的可以设置在反馈回路内的低通滤波器的示意图。

[0014] 图4示出根据一个实施例的图3所示的低通滤波器的频率响应曲线。

[0015] 图5A、图5B、图5C和图5D示出根据一个或多个实施例的由反馈回路内的部件生成的经调节的电压波形的示例。

[0016] 图6A和图6B示出根据一个实施例的不同类型的测量电压波形的示例。

[0017] 图7A示出根据一个或多个实施例的一系列测量的电压波形的示例。

[0018] 图7B示出根据一个或多个实施例的一系列测量的电压波形脉冲串(burst)的示例。

[0019] 图8A是根据一个实施例的配置为实践本文描述的方法的处理腔室的示意性截面图。

[0020] 图8B是根据一个实施例的可以与图8A所示的处理腔室一起使用的脉冲电压偏压方案的功能等效的近似电路图。

[0021] 图9A示出根据一个实施例的在偏压电极处建立的脉冲电压波形的示例。

[0022] 图9B示出根据一个实施例的在基板处建立的脉冲电压波形的示例。

[0023] 图9C示出根据一个实施例的单峰IEDF的示例。

[0024] 图10是根据一个实施例的使用本文所述的脉冲偏压方案来处理基板的方法的流程图。

[0025] 图11是根据一个实施例的使用本文描述的脉冲偏压方案来处理基板的方法的流程图。

[0026] 为便于理解,在可能的情况下,使用相同的附图标记代表附图中相同的元件。可以预期的是,一个实施例中的元件与特征可有益地并入其他实施例中而无需进一步叙述。

发明内容

[0027] 本文所提供的本公开的实施例可包括用于控制脉冲电压波形的反馈回路,所述反馈回路包括数据采集系统,所述数据采集系统包括第一输入信道和快速数据采集模块,第一输入信道包括第一调节电路,所述第一调节电路配置为从第一输入电压波形生成第一经调节的电压波形。快速数据采集模块可包括第一采集信道和数据采集控制器,第一采集信道电耦接到第一输入信道的第一调节电路,并且第一采集信道配置为从第一经调节的电压波形生成第一数字化电压波形,数据采集控制器配置为通过分析第一数字化电压波形来确定第一经调节的电压波形的一个或多个一循环波形特性。反馈回路可进一步包括反馈处理器,所述反馈处理器配置为处理与由快速数据采集模块处理的第一经调节的电压波形有关的信息。在一些实施例中,由脉冲电压波形发生器建立脉冲电压波形,脉冲电压波形发生器电耦接至设置在基板支撑组件内的偏压电极,基板支撑组件设置在等离子体处理腔室内。

[0028] 本文所提供的本公开的实施例还可包括用于控制脉冲电压波形的反馈回路,所述反馈回路包括数据采集系统,所述数据采集系统包括:第一输入信道,所述第一输入信道包括第一调节电路,所述第一调节电路配置为从第一输入电压波形生成第一经调节的电压波形;第二输入信道,所述第二输入信道包括第二调节电路,所述第二调节电路配置为从第二输入电压波形生成第二经调节的电压波形;以及快速数据采集模块。快速数据采集模块可包括第一采集信道、第二采集信道与数据采集控制器,第一采集信道电耦接到第一输入信道的第一调节电路,并且第一采集信道配置为从第一经调节的电压波形生成第一数字化电压波形,第二采集信道电耦接到第二输入信道的第二调节电路,并且第二采集信道配置为从第二经调节的电压波形生成第二数字化电压波形,数据采集控制器配置为通过分析第一数字化电压波形与第二数字化电压波形中的至少一者来确定第一经调节的电压波形与第二经调节的电压波形中的至少一者的一个或多个一循环波形特性。在一些实施例中,由脉冲电压波形发生器建立脉冲电压波形,脉冲电压波形发生器电耦接至设置在基板支撑组件内的偏压电极,基板支撑组件设置在等离子体处理腔室内。在一些实施例中,还使用发生器耦接组件将脉冲电压波形发生器经由电导体电耦接到偏压电极,并且其中第一输入信道的输入端电耦接至发生器耦接组件的一端,并且第二输入信道的输入端电耦接到电流监测器的输出与电流感测电阻器的非接地端中的一者,其中电流监测器配置为感测电导体中流动的电流,并且电流感测电阻器放置在脉冲电压波形发生器内。

具体实施方式

[0029] 本文提供的本公开的实施例包括适合于与脉冲电压波形发生器一起操作以产生受控且可重复的脉冲电压波形的闭合反馈回路方案。因此,本文所述的实施例可在用于执行基板的等离子体辅助处理或等离子体增强处理的许多不同类型的等离子体辅助处理腔室或等离子体增强处理腔室中使用。尽管不旨在限制本文提供的公开内容的范围,但是在一些实施例中,在等离子体处理期间使用脉冲电压偏压方案以维持几乎恒定的壳层电压高达基板处理时间的约90%,这产生单(窄)峰IEDF,所述单(窄)峰IEDF可以进一步用于产生具有任意形状的IEDF。此外,在本文公开的一个或多个实施例中,等离子体处理方法包括脉冲电压波形,所述脉冲电压波形进一步包括多个循环,诸如例如,以周期Ts(例如,2.5微秒)重复的周期性的一系列的短正脉冲序列,其中每个脉冲的总周期Tp通常在数十纳秒(例如,10ns至100ns)的量级,并且多个循环中的每个循环对应于一个或多个脉冲。

[0030] 图1A示意性地示出反馈回路100,反馈回路100电耦接至在等离子体处理系统50中发现的一个或多个电气部件。一般而言,反馈回路100包括一个或多个输入信道110和快速数据采集模块120。一个或多个输入信道110电耦接到快速数据采集模块120。在一些实施例中,快速数据采集模块120配置为控制和维持生成的脉冲电压波形(诸如高电压纳秒基板电压波形),以在等离子体处理期间控制基板处的壳层电压和IEDF。此外,快速数据采集模块120包括一个或多个采集信道122。

[0031] 一个或多个输入信道110的输入端耦接到等离子体处理系统50内的连接点135。因此,随后可以由快速数据采集模块120中的部件和反馈处理器125内的部件来处理由一个或多个输入信道110接收并随后调节的输入脉冲电压波形140,使得可以向等离子体处理系统50内的脉冲波形发生器(例如,图1B的脉冲电压波形发生器(PVWG)150)提供控制参数,以控制在定位在等离子体处理系统50的处理腔室内的电极(例如,设置在基板支撑件内的偏压电极)处建立的脉冲电压波形的特性。一个或多个输入信道110接收输入脉冲电压波形140,并从输入脉冲电压波形140生成输出波形144。如将在下面的说明中更详细地描述的,输入脉冲电压波形140可由输入信道110处理以生成包括经调节的波形的输出波形144。例如,输入信道110可经由调节电路来调节接收到的输入脉冲电压波形140,以生成输出波形144。因此,例如,输出波形144的幅度和/或形状可与输入脉冲电压波形140的幅度和/或形状不同。将会注意到,由输入信道110接收到的脉冲电压波形(即,输入脉冲电压波形140)的特性可以具有不同的特性,这取决于连接点135相对于在耦接到等离子体处理系统50的复合负载130(图1B)的一个或多个电路内形成或定位的电感、电容或电阻元件的位置。在一些实施例中,由于在输入信道中的每一个内发现的部件类型(例如,分压部件或滤波部件)的差异,反馈回路100内的输入信道110可各自具有不同程度的输入信号衰减。因此,基于输入信道110的接收到的输入脉冲电压波形140的衰减程度或调节程度,输入信道110在本文中可以被称为具有高衰减、中衰减或低衰减、或者无衰减的信道。

[0032] 图1B示意性地示出图1A中所示的反馈回路100的示例,其包括多个输入信道110,多个输入信道110各自电耦接到快速数据采集模块120的相应的采集信道122。如图1B所示,输入信道110可以耦接到连接点,所述连接点耦接到定位在发生器耦接组件133的任一侧上的导电元件,这些全部组合使用以将PVWG 150的输出连接到复合负载130。一般而言,用于将PVWG 150的输出连接到复合负载130的导电元件和发生器耦接组件133在本文中通常被

称为传输线131内的元件。因此,PVWG 150经由传输线131和参考线132电连接到复合负载130。一般而言,本文使用的术语“电导体”或“导体”可包括:(a)同轴传输线,其可以包括与刚性同轴传输线串联的柔性同轴电缆,(b)绝缘高压耐电晕安装线(hookup wire),(c)裸线,(d)金属棒,(e)电连接器,或(f)(a)-(e)中的电气元件的任何组合。尽管图1B示意性地示出一种配置,在此配置中,多个输入信道110耦接至连接点,所述连接点耦接至一个或多个导电元件中的一个,所述一个或多个导电元件用于将PVWG 150的输出连接至复合负载130和/或PVWG 150内的一个或多个电路,但此配置并非旨在限制本文提供的本公开的范围,因为输入信道110的数量和/或各种输入信道110可以连接到的等离子体处理系统50内的不同位置的数量可以根据需要增加或减少以控制期望的腔室处理应用。

[0033] 如图1B所示,等离子体处理系统50包括脉冲电压波形发生器(PVWG),诸如图8A和图8B中示意性示出的处理腔室800的PVWG 150。此外,等离子体处理系统50包括复合负载130,复合负载130包括在等离子体处理期间在偏压电极(例如,图8A中的偏压电极804)处生成脉冲电压波形和/或通过在等离子体处理期间在偏压电极(例如,图8A中的偏压电极804)处生成脉冲电压波形来形成。反馈回路100通常配置为通过调整由PVWG 150生成的所生成的脉冲电压波形的一个或多个特性来控制脉冲电压波形。

[0034] 一个或多个输入信道110可以包括调节电路111,诸如例如,输入信道110_1中的调节电路111_1和输入信道110_2中的调节电路111_2。此外,一个或多个输入信道110配置为生成经调节的输出波形144。在一些实施例中,调节电路111可各自包括分压器(例如,图2的分压器112),低通滤波器114(例如,图3的低通滤波器),分压器和低通滤波器114两者,或者甚至在一些情况下既没有分压器也没有低通滤波器114,这在本文中被称为无衰减的调节电路。在一个示例中,反馈回路100包括至少三个调节电路111,其中一个调节电路包括高比率分压器,另一个调节电路包括中比率分压器,并且另一个调节电路仅包括滤波器并且因此不包含分压器。在输入信道110的调节电路111包括分压器并且还包括低通滤波器的实施例中,分压器112电耦接至低通滤波器114。此外,在此类实施例中,分压器从输入脉冲电压波形140生成分压的电压波形,并且低通滤波器从分压的电压波形生成经滤波的电压波形。在省略了低通滤波器的实施例中,分压器从输入脉冲电压波形140生成分压的电压波形,并且分压的电压波形被传达到快速数据采集模块120。在此类实施例中,分压的电压波形是经调节的电压波形,其是输出波形144。在从输入信道110中省略分压器和低通滤波器两者的实施例中,输入脉冲电压波形140也是输出波形144。在省略分压器并且在调节电路111中存在低通滤波器的实施例中,低通滤波器从输入脉冲电压波形140生成经滤波的电压波形,并且经滤波的波形被传达至快速数据采集模块120。

[0035] 图1B示出输入信道110_1-110_N,其中N通常是大于1的数字,诸如大于3的数字,如图1B所示。输入信道110_1-110_N中的每一者可连接到等离子体处理系统50内的不同点。例如,输入信道110_1可连接到定位在发生器耦接组件133的任一侧上的电导体,发生器耦接组件133可包括阻塞电容器(例如,图8B的电容器C_{hvm})。例如,输入信道110_1耦接在复合负载130与发生器耦接组件133之间,或者输入信道110_1耦接在PVWG 150的输出与发生器耦接组件133之间。在输入信道110_1耦接在PVWG 150的输出与发生器耦接组件133之间的实施例中,输入信道110_1接收输入脉冲电压波形140_{1A},并且调节电路111_1生成输出波形(例如,经调节的波形)144_{1A}。在一个示例中,接收到的或测量的输入脉冲电压波形140_{1A}包括电压脉冲,所述电

压脉冲包括电压脉冲中的每一个的不同阶段内的正电压电平和负电压电平(即,脉冲在虚线零伏特参考线的上方和下方),以及输入脉冲电压波形140_{1A}内的脉冲的各个阶段内的高频振荡(例如,参见突出显示脉冲区域的虚线圆圈),当由调节电路111_{1A}内的部件(诸如分压器)调节时形成输出波形144_{1A},由于使用分压器,至少以较低电压电平提供输出波形144_{1A}。在输入信道110_1耦接在复合负载130与发生器耦接组件133之间的实施例中,输入信道110_1接收输入脉冲电压波形140_{1B},并且调节电路111_1生成输出波形(例如,经调节的波形)144_{1B}。如图1B所示,由于输入脉冲电压波形140_{1A}与输入脉冲电压波形140_{1B}的各自连接点沿着等离子体处理系统50内的传输线131的位置,输入脉冲电压波形140_{1A}与输入脉冲电压波形140_{1B}具有不同的波形特性。替代地,在一个示例中,如图1B所示,接收到的或测量的输入脉冲电压波形140_{1B}包括正电压脉冲(即,脉冲在虚线零伏特参考线上方),所述正电压脉冲包括在输入脉冲电压波形140_{1B}内的脉冲的阶段内的高频振荡(例如,脉冲区域I_{1B}),当由诸如在调节电路111_{1B}内发现的分压器和低通滤波器之类的部件调节时,形成输出波形144_{1B},输出波形144_{1B}是处于降低的电压电平的经滤波的波形。

[0036] 进一步参考图1B,输入信道110_2连接到PVWG 150内的电流监测器134或附接到PVWG 150。因此,输入信道110_2接收输入脉冲电压波形140_2,并且调节电路111_2生成输出波形(经调节的波形)144_2。在一个示例中,如图1B所示,接收到的或测量的输入脉冲电压波形140_2包括电压脉冲,所述电压脉冲包括电压脉冲中的每一个的不同阶段内的正电压电平与负电压电平,以及输入脉冲波形140_2内的每个脉冲的阶段中至少一个内的高频振荡(例如,参见突出显示脉冲区域的虚线圆圈),当由调节电路111_2内的部件(诸如分压器和低通滤波器)调节时形成输出波形144_2,输出波形144_2是处于降低的电压电平的经滤波的波形。

[0037] 此外,输入信道110_3连接到PVWG 150的电流感测电阻器139。因此,输入信道110_3接收输入脉冲电压波形140_3,并且调节电路111_3生成输出波形(经调节的波形)144_3。在一个示例中,如图1B所示,接收到的或测量的输入脉冲电压波形140_3包括正电压脉冲以及在输入脉冲电压波形140_3内的每个脉冲的阶段中的至少一个内的高频振荡(例如,参见虚线圆圈),当由调节电路111_3内的部件(诸如低通滤波器)调节时形成输出波形144_3,输出波形144_3是经滤波的波形。

[0038] 在一些实施例中,附加的输入信道(诸如输入信道110_4-110_N)连接至等离子体处理系统50内的其他连接点,以接收关于所传送的脉冲电压波形和/或正在等离子体处理腔室中执行的等离子体工艺的状态的附加信息。此外,调节电路111_N配置为生成对应的输出波形144_N。输入信道110_N接收输入脉冲电压波形140_N,并且调节电路111_N生成输出波形(经调节的波形)144_N。因此,调节电路111中的任一者(诸如调节电路111_N)可包括分压器112(图2)和低通滤波器114(图3)的任何组合,或者既不包括分压器112也不包括低通滤波器114。

[0039] 如图1B所示,输入脉冲电压波形140_{1A}-140_3的彼此不同。因此,对应的输出波形144_{1A}-144_3彼此不同。因此,根据输入信道110的输入端连接到等离子体处理系统50的位置,输入脉冲电压波形和输出波形的特性将相应地变化,并且因此输入信道中的每一个的连接位置的选择将对由反馈回路100接收到的信息有影响,这可能影响反馈回路100控制脉冲电压波形的能力。

快速数据采集模块

[0040] 快速数据采集模块120通常配置为接收模拟电压波形(例如,经调节的波形144)并

传输数字化的电压波形。快速数据采集模块120包括一个或多个采集信道122,一个或多个采集信道122各自电耦接到第一输入信道110的相应调节电路111,并且快速数据采集模块120配置为从接收到的经调节的信号(例如,输出波形144)生成数字化的电压波形,其中快速数据采集模块120的数据采集控制器123配置为通过分析第一数字化的电压波形来确定经调节的电压波形(例如,输出波形144)的一个或多个波形特性。如图1B所示,快速数据采集模块120包括多个采集信道122_1-122_N、数据采集控制器123和存储器124(例如,非易失性存储器)。采集信道122中的每一个电耦接到输入信道110中相应的一个的输出,使得采集信道122从输入信道110中相应的一个接收输出波形144。例如,根据输入信道110_1的输入端的连接点的位置,采集信道122_1电耦接到输入信道110_1的输出端并且接收输出波形144_{1A}或输出波形144_{1B}。此外,采集信道122_2电耦接到输入信道110_2的输出端并接收输出波形144_2。附加地或替代地,采集信道122_3电耦接至输入信道110_3的输出端并接收输出波形144_3。采集信道122_N电耦接至输入信道110_N的输出端并接收输出波形144_N。

[0041] 在一些实施例中,快速数据采集模块120经由数据通信接口125A耦接到反馈处理器125,其中反馈处理器125配置为使用由一个或多个算法确定的一个或多个波形特性来生成一个或多个控制参数,所述一个或多个算法由数据采集控制器123内的处理器执行。存储在存储器124中的一个或多个算法包括指令,所述指令在由快速数据采集模块中的处理器121执行时使快速数据采集模块处理输出波形144(例如,(多个)经调节的电压波形),以确定接收到的输出波形144的一个或多个波形特性。如下面进一步讨论的,反馈处理器125包括存储器,所述存储器包括指令,所述指令在由反馈处理器125中的处理器(CPU)执行时使反馈处理器125使用从快速数据采集模块120提供的所确定的一个或多个波形特性来生成一个或多个控制参数。由反馈处理器执行的指令还可进一步配置为使反馈处理器将与所生成的一个或多个控制参数有关的信息传输至PVWG 150。PVWG 150还可包括存储器,所述存储器包括指令,所述指令在由PVWG 150中的处理器执行时使PVWG 150基于由反馈处理器125生成的一个或多个控制参数来建立调整后的脉冲电压波形。

[0042] 如上文讨论的,采集信道122中的每一个处理由相应的输入信道110输出的相应的输出波形144,以从输出波形生成数字化的电压波形。例如,采集信道122_1处理输出波形144_{1A}或输出波形144_{1B}以生成数字化的电压波形。此外,采集信道122_2处理输出波形144_2以生成数字化的电压波形,并且采集信道122_3处理输出波形144_3以生成数字化的电压波形。附加地或替代地,采集信道122_N处理输出波形144_N以生成数字化的电压波形。

[0043] 数据采集模块120进一步包括数据采集控制器123。数据采集控制器123电耦接到采集信道122中的每一个的输出并且配置为从采集信道122中的每一个接收数字化的电压波形。此外,存储在数据采集控制器123的存储器124中的算法适于通过分析数字化的电压波形中的每一个来确定经调节的波形(例如,输出波形144)中的每一个的一个或多个波形特性。分析可包括将在数字化的电压波形中接收到的信息和存储在存储器124中的与一个或多个存储的波形特性有关的信息进行比较,并且在下面进一步讨论。

[0044] 数据采集控制器123可包括模数转换器(ADC)(未示出)、处理器121(图1C)、通信接口(未示出)、时钟(未示出)和可选的驱动器(未示出)中的一个或多个。处理器可以是任何通用计算处理器。此外,处理器可以是现场可编程门阵列(FPGA)。ADC将输出波形144内的信号从模拟域转换到数字域并且将ADC的输出数字信号提供给处理器121用于处理。数据采集

控制器123的处理器121通过分析从ADC提供的输出数字信号来确定输出波形的一个或多个波形特性。

[0045] 在各种实施例中,数据采集模块120附加地包括存储器124。存储器124可以是任何非易失性存储器。此外,数据采集控制器123与存储器124电耦接,并且数据采集控制器123配置为使波形特性被存储在存储器124内。在各种实施例中,存储器124包括指令,所述指令可由数据采集控制器123执行以使数据采集控制器123分析接收到的输出波形144和/或基于对接收到的输出波形144的分析来传输与所确定的波形特性相对应的信息。

[0046] 在各种实施例中,存储器124包括数据记录器124A、波形分析器124B和可执行指令124C中的一个或多个。数据采集控制器123可配置为将与波形特性相对应的信息存储在存储器124的数据记录器124A内。例如,数据记录器124A可包括可由数据采集控制器123访问以存储与波形特性相对应的信息的数据库。波形分析器124B包括可由数据采集控制器123执行的指令,并且所述指令在被执行时使数据采集控制器123分析输出波形144以确定波形特性。可执行指令124C可由数据采集控制器123执行,并且所述指令在被执行时使数据采集控制器123将波形特性或与波形特性相对应的信息传输到反馈处理器125、控制器127、控制器128与控制器191中的一个或多个。在一个实施例中,可执行指令124C在由数据采集控制器123执行时使数据采集控制器123将波形特性存储在数据记录器124A内,并且分析关于一个或多个阈值的波形特性等。

[0047] 数据采集控制器123配置为并行地从对应的采集信道122中的每一个接收和/或分析数字化的电压波形。替代地,数据采集控制器123配置为串行地从对应的采集信道122中的每一个接收和/或分析数字化的电压波形。

[0048] 如上文讨论的,数据采集模块120可以与反馈处理器125电(有线或无线地)耦接。反馈处理器125可以是任何通用计算处理器。在一些实施例中,反馈处理器125通常是以下之一:经由数据通信接口连接到快速数据采集模块120的外部处理器;集成在快速数据采集模块120内的内部处理器;或用于经由数据通信接口连接到快速数据采集模块的基板处理腔室的控制器(例如,处理腔室控制器126)。数据采集模块120可将与接收到的输出波形144中的一个或多个相对应的信息传达给反馈处理器125。例如,数据采集模块120可将与一个或多个接收到的输出波形144中的一个或多个的检测到的和/或经处理的波形特性有关的信息传达到反馈处理器125。此外,反馈处理器125可与等离子体处理系统50通信地耦接。在各种实施例中,如上文讨论的,反馈处理器125包括存储器或耦接到存储器,并且存储器进一步包含用于指示反馈处理器125内的处理器执行本文所述方法的一个或多个部分的软件算法。

[0049] 在一个或多个实施例中,数据采集模块120可以与处理腔室(例如,图8A的处理腔室800)或包括处理腔室的处理系统的处理腔室控制器126电(有线或无线地)耦接。例如,数据采集模块120向处理腔室控制器126(图1D)传输数据和/或从处理腔室控制器126(图1D)接收数据。例如,数据采集模块120将与一个或多个波形特性有关的信息传达到处理腔室控制器126。此外,处理腔室控制器126可与等离子体处理系统50通信地耦接。在各种实施例中,省略了处理腔室控制器126。处理腔室控制器126可单独地包含控制器CPU(未示出)、非易失性存储器(未示出)、图形用户接口(GUI)(未示出)以及可以被编码并存储在存储器内以用于指示CPU的其他有用的硬件和软件部件。存储在处理腔室控制器126的存储器内的算

法可以包括指令,所述指令在由控制器CPU执行时基于与由数据采集控制器123确定的一个或多个波形特性有关的信息来调整各种处理腔室设定点,诸如吸附电源上的吸附电压设定点。

[0050] 在一个或多个实施例中,数据采集模块120与包括可移除存储器设备的控制器127电(有线或无线地)耦接。例如,数据采集模块120向控制器127传输数据和/或从控制器127接收数据。例如,数据采集模块120将与一个或多个波形特性有关的信息传送到控制器127的可移除存储器设备。

[0051] 在各种实施例中,数据采集模块120经由通信接口电(有线或无线地)耦接到外部计算设备。数据采集模块120向外部计算设备(例如,在快速数据采集模块120外部的计算设备)传输数据和/或从其接收数据。例如,数据采集模块120与计算设备的控制器(诸如控制器128(图1B至图1D))通信(例如,传输和/或接收数据)。数据采集模块120可将一个或多个检测到的和/或经处理的波形特性传达到控制器128。控制器128可以是个人计算机(PC)或移动计算设备等。此外,控制器128可与数据采集模块120和/或等离子体处理系统50通信地耦接(例如,经由以太网络连接)。在各种实施例中,省略了控制器128。

[0052] 如将在下面的描述和图5A至图5D的描述中更详细地描述的,确定一个或多个波形特性通常将包括但不限于确定以下各项中的一个或多个:脉冲的一循环的周期($T_{循环}$)、脉冲的上升时间($T_{上升}$)、脉冲的下降时间($T_{下降}$)、脉冲相对于参考电压(例如,零伏特)的偏移、脉冲幅度、脉冲宽度、直流(DC)电压偏移以及在脉冲电压波形的阶段中的一个或多个阶段(诸如离子电流阶段(在本文中也称为“离子电流”波形特性))期间产生的脉冲波形特性。附加地或替代地,确定一个或多个波形特性包括确定脉冲串的波形特性(例如,$T_{开启}$周期、$T_{关闭}$周期),如图7B所示。

[0053] 图1C示出根据一个或多个实施例的反馈回路100A的一部分。反馈回路100A配置为类似于图1B的反馈回路100。例如,反馈回路100A包括快速数据采集模块120,快速数据采集模块120包括采集信道122、数据采集控制器123A和存储器124。然而,与图1B的反馈回路100相比,反馈处理器125可集成在处理腔室控制器126内。在此情况下,集成反馈处理器125可包括处理器126B和存储器126A,存储器126A包括数据记录器和算法解算器(例如,用于确定控制参数的软件指令)。在图1C所示的配置中,反馈回路100可以不包括单独的反馈处理器125,因为反馈处理器125的功能由处理腔室控制器126内的部件来执行。

[0054] 图1D示出根据一个或多个实施例的反馈回路100B的一部分。反馈回路100B配置为类似于图1B的反馈回路100。例如,反馈回路100B包括快速数据采集模块120,快速数据采集模块120包括采集信道122和存储器124’。然而,与图1B的反馈回路100相比,反馈回路100B不包括反馈处理器125。例如,在图1D的实施例中,数据采集控制器123B包括图1B的数据采集控制器123和图1B的反馈处理器125的功能。在此类实施例中,数据采集控制器123B用于分析输出波形144以确定波形特性和用于确定控制参数并将控制参数传达给PVWG 150两者。

[0055] 在一个或多个实施例中,数据采集控制器123经由数字接口耦接到控制器191内的监视器129。例如,数据采集控制器123经由数字视频接口(DVI)、高清晰度多媒体接口(HDMI)或视频图形阵列(VGA)等耦接至控制器191和监视器129。数据采集控制器123将与一个或多个波形特性相对应的信息传达到监视器129,以在监视器129上显示以供用户观看。

[0056] 图2是根据一个或多个实施例的调节电路111的分压器(例如,分压器112)的示意图。如图2所示,分压器112可包括第一级联分压器210和第二分压器级联212。分压器112经由一个或多个电连接(诸如信号线221和接地参考线223)电耦接至低通滤波器114。第一级联分压器210包括电阻器R1、电阻器R2、电容器C1和电容器C2。第二级联分压器212包括电阻器R4、电阻器R5、电容器C3和电容器C4。选择电阻器R1的电阻、电阻器R2的电阻、电容器C1的电容和电容器C2的电容以生成第一分压比。例如,第一分压比可以在约20比1至约60比1的范围内。此外,电阻器R1的电阻大于电阻器R2的电阻,并且电容器C2的电容大于电容器C1的电容。例如,电阻器R1的电阻可以是约950千欧姆,并且电阻器R2的电阻可以是约20千欧姆。或者,电阻器R1的电阻可以小于或大于950千欧姆,并且电阻器R2的电阻可以小于或大于20千欧姆。另外,电容器C2的电容可以是约650pF,并且电容器C1的电容可以是约15pF。或者,电容器C2的电容可以小于或大于650pF,并且电容器C1的电容可以小于或大于15pF。

[0057] 选择电阻器R4的电阻、电阻器R5的电阻、电容器C3的电容和电容器C4的电容以生成第二分压器级联212的第二分压比。在一些实施例中,第二分压比大于第一分压比。例如,第二分压比可以在约80比1至约120比1的范围内。此外,电阻器R4的电阻大于电阻器R5的电阻,并且电容器C4的电容大于电容器C1的电容。例如,电阻器R4的电阻可以是约1000千欧姆,并且电阻器R5的电阻可以是约10千欧姆。或者,电阻器R4的电阻可以小于或大于1000千欧姆,并且电阻器R5的电阻可以小于或大于10千欧姆。另外,电容器C4的电容可以为约1.5nF,并且电容器C3的电容可以为约15pF。或者,电容器C4的电容可以小于或大于1.5nF,并且电容器C3的电容可以小于或大于15pF。

[0058] 在一些实施例中,第一级联分压器210经由电阻器R3耦接到第二级联分压器级联212。电阻器R3的电阻可以是例如约200千欧姆。或者,电阻器R3的电阻可以大于或小于约200千欧姆。电阻器R3可以从输入脉冲电压波形140中滤除高频。可通过改变电容器C1-C4和电阻器R1、R2、R4和R5的值来改变分压器112的分压比。例如,增大R1与R2和C1与C2之间的差异和/或增大R4与R5和C3与C4之间的差异会增加分压比,而减小R1与R2和C1与C2之间的差异和/或减小R4与R5和C3与C4之间的差异会降低分压比。在一些实施例中,第一分压器级联210的分压比在约10比1至约100比1的范围内,而第二分压器级联212的分压比在约20比1至约120比1的范围内。

[0059] 在输入信道110包括分压器112和低通滤波器114的实施例中,低通滤波器114的输入电耦接到分压器112的输出,使得低通滤波器114接收来自分压器112的分压的电压波形。此外,低通滤波器114具有包括平稳段(plateau)和截止频率的频率响应曲线。例如,低通滤波器114的滤波器响应在小于约-3dB的带宽频率的频率处具有平稳段。低通滤波器114的平稳段在DC至约7MHz的范围内,并且截止频率在约5MHz至约10MHz的范围内。图4示出低通滤波器114的频率响应曲线(例如,频率响应曲线400)的示例。如图所示,滤波器响应曲线在小于约7.3MHz的带宽(例如-3dB)频率的频率处具有平稳段。或者,带宽频率可以大于或小于约7.3MHz。

[0060] 图3是根据一个或多个实施例的调节电路111的低通滤波器(例如,低通滤波器114)的示意图。如图3所示,低通滤波器114包括滤波器级联222和滤波器级联224。滤波器级联222可以是2级切比雪夫滤波器(2-stage Chebyshev filter)。例如,滤波器级联222可以是具有约0.1dB的阻带衰减的2级切比雪夫滤波器。或者,可使用具有小于或大于0.1dB的阻

带衰减的2级切比雪夫滤波器。滤波器级联222包括电阻器R6、R7,电容器C6和C5以及运算放大器225。电阻器R6和R7的电阻可以相同。例如,电阻器R6和R7的电阻可以是约50欧姆。然而,可利用其他电阻值。此外,在一个示例中,电容器C6的电容可以是约360pF,并且电容器C5的电容可以是约147pF。然而,可利用其他电容值。另外,滤波器级联222可具有约15MHz的截止频率。或者,滤波器级联222可以具有小于或大于约15MHz的截止频率。

[0061] 滤波器级联224的输入电耦接到滤波器级联222的输出。滤波器级联224是LCL滤波器级联。此外,滤波器级联224可以是5阶巴特沃斯滤波器(5th order Butterworth filter)。另外,滤波器级联224可具有小于滤波器级联222的截止频率的截止频率。例如,滤波器级联224可具有约7.3MHz的截止频率。或者,滤波器级联224可具有小于或大于约7.3MHz的截止频率。滤波器级联224包括电阻器R8、R9,电感器L1、L3和L3以及电容器C10和C11。电阻器R8的电阻可以是约400千欧姆;然而,可利用其他电阻值。此外,电感器L1的电感可以为约5.4uH,电感器L2的电感可以为约17.5uH,并且电感器L3的电感可以为约5.4uH。然而,可利用其他电感值。另外,电感器L2的电感大于电感器L1和L2的电感。此外,电感器L1的电感可等于电感器L3的电感。电容器C10和C11的电容可以相同。例如,电容器C10和C11的电容可以是约88pF。然而,可利用其他电容值。此外,电阻器R8和R9的电阻可以是约400千欧姆。然而,可使用其他电阻值。

[0062] 在一些实施例中,滤波器级联222和滤波器级联224各自具有包括平稳段和截止频率的频率响应曲线,其中所述平稳段在1MHz与约7MHz之间,并且截止频率在约5MHz至约10MHz的范围内。

[0063] 图5A、图5B、图5C和图5D分别示出输出波形(即,经调节的波形)144_{1A}、144_{1B}、144_2和144_3。图5A、图5B、图5C和图5D所示的输出波形包括在电压偏移的顶部上以周期"$T_{循环}$"(例如2.5微秒)重复的周期性的一系列短脉冲。在一个等离子体处理示例中,如下文讨论的,短脉冲仅形成周期"$T_{循环}$"的约10%。

[0064] 如以上简要讨论并在图5A中所示,可通过采集信道122_1来分析输出波形144_{1A},以确定包括以下各项中的一个或多个的波形特性:脉冲的一个循环的周期($T_{循环}$)、脉冲的上升时间($T_{上升}$)、脉冲的下降时间($T_{下降}$)、以及脉冲相对于参考电压(例如零伏特)的DC电压偏移。在一个实施例中,耦接到发生器耦接组件133的偏压电极804(图8A)侧的输入信道110_1的调节电路111_{1A}仅包括分压器112,分压器112用于形成输出波形144_{1A}。在此配置中,由于不存在低通滤波器114,因此可以实现对脉冲定时特性(例如,周期、上升时间、下降时间等)的正确确定。而且,在一些实施例中,还可以通过测量偏压电极804(图8A)与基板803上的DC电压之间的差来确定通过使用偏压电极804(图8A)与HVM 816(图8B)的高DC电压电源V_{hvm}来施加到基板的吸附力。

[0065] 此外,如图5B所示,可通过采集信道122_1来分析输出波形144_{1B}以确定包括脉冲幅度"Ampl"、脉冲宽度"W"和DC电压偏移的波形特性。所确定的脉冲宽度"W"可以等于半峰全宽(full width at half maximum)。在一个实施例中,具有耦接到发生器耦接组件133的发生器侧的输入信道110_1的输入端的输入信道110_1的调节电路111_{1B}包括分压器112和低通滤波器114,分压器112和低通滤波器114用于形成输出波形144_{1B}。在此配置中,可以通过预先确定比例因子(α)来在等离子体处理期间实现壳层电压(V_{sh})(图9B)和离子能量(E_i)的确定,其中$E_i \approx V_{sh} \approx \alpha \cdot$"Ampl"。而且,在一些实施例中,可以通过测量偏压电极804(图8A)与

基板803上的DC电压之间的差来确定施加到基板的吸附力。而且,可以确定在脉冲波形的离子电流阶段内生成的离子电流($I_{离子}$)的特性,这将在下面进一步讨论。

[0066] 如图5C所示,可通过采集信道122_2来分析输出波形144_2,以确定包括离子电流偏移的波形特性。在一个实施例中,具有耦接到电流监测器134(图1B与图9B)的输入信道110_2的输入端的输入信道110_1的调节电路111_2包括分压器112和低通滤波器114,分压器112和低通滤波器114用于形成输出波形144_2。在此配置中,可以通过使用等式$I_{离子}$=(离子电流偏移)/因子,来在等离子体处理期间实现对与离子电流偏移有关的信息的确定,其中"$I_{离子}$"是离子电流,而"因子"是电流监测器134的伏特每安培(volts-per-amp)输出特性。

[0067] 附加地或替代地,可以通过采集信道122_3来分析输出波形144_3(图5D),以在等离子体处理期间确定包括最大离子电流的波形特性。在一个实施例中,具有耦接到PVWG 150内的电流感测电阻器139的输入信道110_3的输入端的输入信道110_3的调节电路111_3仅包括低通滤波器114,低通滤波器114用于形成输出波形144_3。在此配置中,由于不存在分压器112,因此可以实现对离子电流($I_{离子}$)的大小的正确确定。可以通过使用等式$I_{离子}$=(Max)/$R_{感测}$来在等离子体处理期间实现对最大离子电流"Max"的确定,其中"$R_{感测}$"是$R_{感测}$电阻器的值。

[0068] 反馈处理器125可以从快速数据采集模块120接收与波形特性中的一个或多个相关的信息,并生成相应的控制参数。反馈处理器125将控制参数传达到PVWG 150,并且PVWG 150基于接收到的控制参数来调整在复合负载130上建立的脉冲电压波形。例如,PVWG 150可基于接收到的控制参数来增加在复合负载130上建立的脉冲电压波形的幅度和/或宽度。调整用于生成脉冲电压波形的参数可以用于减轻在基板处理期间在处理腔室内的不期望的变化或工艺变量漂移。例如,调整用于生成脉冲电压波形的参数可以减轻在等离子体处理期间对基板处的壳层电压和离子能量分布函数的改变,这将在下面更详细地讨论。响应于负载的变化、等离子体密度的漂移、腔室壁状况的变化、基板温度、和/或化学解离的程度和状态,可能发生壳层电压(V_{sh})和离子能量分布函数的变化。

[0069] 进一步参考图1B,PVWG 150经由发生器耦接组件133在复合负载130上建立脉冲电压波形。PVWG 150可基于从由数据采集模块120确定的波形特性(例如,幅度、脉冲宽度、DC偏移和离子电流)导出的控制参数来建立脉冲电压波形。在最简单的情况下,可将由数据采集模块120确定的波形特性提供给用户(例如,显示在控制器127的监视器上),用户随后基于所确定的波形特性来调整由PVWG 150使用的控制参数以改善由PVWG 150生成的一个或多个脉冲波形的脉冲波形特性。可以替代地从反馈处理器125、控制器128或处理腔室控制器126接收控制参数。控制参数可包括由PVWG 150使用以形成后续生成的调整后的脉冲电压波形的信息,并且控制参数可包括但不限于以下各项中的一个或多个:第一经调节的电压波形的所确定的一个或多个波形特性已经达到其目标值或限制;达到DC充电电压的最大限制;达到最大功率限制;达到算法收敛的最大时间限制;达到脉冲宽度的最大限制;以及达到脉冲宽度的最小限制。可以以预定速率将控制参数传达到PVWG 150。预定速率可以是约每秒10次传输。或者,预定速率可以小于或大于每秒10次传输。

[0070] 附加地或替代地,处理腔室控制器126可从快速数据采集模块120接收一个或多个波形特性,然后生成相应的控制参数。处理腔室控制器126可以将控制参数传达到PVWG 150。或者,处理腔室控制器126可以将控制参数传达到反馈处理器125,并且反馈处理器125将控制参数传达到PVWG 150。PVWG 150基于确定的控制参数来调整由PVWG 150输出的输入

脉冲电压波形140。PVWG 150可以增加由PVWG 150输出的脉冲电压波形的幅度和/或宽度。此外,处理腔室控制器126可配置为每个工艺配方至少提供一次目标幅度和脉冲宽度以及控制参数的值。另外,快速数据采集模块120可以以传输速率传送以下各项中的一个或多个:输出波形144的幅度、脉冲宽度和DC偏移。例如,传输速率可以是约每秒10次传输。然而,可使用大于或小于每秒10次传输的传输速率。

[0071] 附加地或替代地,控制器128可从快速数据采集模块120接收幅度、脉冲宽度、DC偏移和离子电流中的一个或多个,然后生成相应的控制参数。或者,快速数据采集模块120可将经处理的波形传达到控制器128,并且控制器128可从波形确定一个或多个控制参数。控制器128将控制参数传达给PVWG 150,并且PVWG 150基于所确定的控制参数来调整由PVWG 150输出的脉冲电压波形。或者,控制器128将控制参数传达给反馈处理器125,反馈处理器125将控制参数传输到PVWG 150,并且PVWG 150基于所确定的控制参数来调整由PVWG 150输出的脉冲电压波形。

[0072] 图6A和图6B包括源自使用数据采集系统的实施例测量的信号源1B(发生器耦接组件的发生器端)的输入和经调节的(例如,经分压且经滤波的)电压波形的一个波形循环的一部分的示例,所述数据采集系统包括调节电路和快速数据采集模块。可以通过数据采集控制器123分析在此时间长度上记录的波形的一部分中包含的数字信息来确定电压波形特性,诸如幅度(Ampl)、半峰全宽(W)和偏移。具体地,图6A示出输入脉冲电压波形140_{1B}和经分压的波形610的一个波形循环的一部分。可通过对输入脉冲电压波形140_{1B}进行分压来生成经分压的波形。例如,参考图1B,调节电路111_{1B}的分压器对输入脉冲电压波形140_{1B}进行分压。图6B示出输入脉冲电压波形140_{1B}和输出波形144_{1B}的一个波形循环的一部分。可通过对经分压的波形610(图6A)进行低通滤波来生成输出波形144_{1B}。在各种实施例中,可通过数据采集控制器123分析输出波形144_{1B}以确定一个或多个波形特性。

[0073] 图7A示出输入脉冲电压波形140_{1B}的多个循环。更具体地,图7A包括源自使用数据采集系统的实施例测量的信号源1B(发生器耦接组件的发生器端)的输入电压波形的多个循环(脉冲)的示例,所述数据采集系统包括调节电路和快速数据采集模块。如关于图1B所描述的,输入脉冲电压波形140_{1B}可由输入信道110_{1B}接收并且由采集信道120_{1}分析以确定一个或多个波形特性。可以通过数据采集控制器123分析在此时间长度上记录的波形中包含的数字信息来确定诸如幅度(Ampl)、偏移(offset)、脉冲周期(T_P)以及脉冲重复频率($f_P=1/T_P$)之类的电压波形特性。

[0074] 图7B示出输入脉冲电压波形140_{1B}的多个脉冲串710。每个脉冲串710具有包括开启时间720和关闭时间732的脉冲串周期。此外,输入脉冲电压波形1401B的频率是基于脉冲串周期,并且脉冲串占空比是基于开启时间720和脉冲串周期。更具体地,图7B包括源自使用数据采集系统的实施例测量的信号源1B(发生器耦接组件的发生器端)的输入脉冲电压波形的多个脉冲串(各自包含多个波形循环)的示例,所述数据采集系统包括调节电路和快速数据采集模块。可以通过数据采集控制器123分析在此时间长度上记录的波形中包含的数字信息来确定诸如偏移(offset)、脉冲串周期($T_B=T_{开启}+T_{关闭}$)、脉冲串频率($f_B=1/T_B$)以及脉冲串占空比(占空比$=T_{开启}/T_B$)之类的电压波形特性。

等离子体处理腔室示例

[0075] 图8A是处理腔室800的示意性截面图,其中在等离子体处理期间形成复合负载

130。根据一个实施例,处理腔室800配置为实践本文提出的偏压方案。在一个实施例中,处理腔室为等离子体处理腔室,诸如反应离子蚀刻(RIE)等离子体腔室。在一些其他实施例中,处理腔室是等离子体增强沉积腔室,例如等离子体增强化学气相沉积(PECVD)腔室、等离子体增强物理气相沉积(PEPVD)腔室或等离子体增强原子层沉积(PEALD)腔室。在一些其他实施例中,处理腔室是等离子体处理腔室或基于等离子体的离子注入腔室,例如等离子体掺杂(PLAD)腔室。在本文中,处理腔室包括电耦接到射频(RF)电源的电感耦接等离子体(ICP)源。在其他实施例中,等离子体源是电容耦接等离子体(CCP)源,诸如设置在面向基板支撑件的处理空间中的源电极,其中源电极电耦接至RF电源。

[0076] 处理腔室800具有腔室主体813,腔室主体813包括腔室盖823、一个或多个侧壁822和腔室基部824,腔室盖823、一个或多个侧壁822和腔室基部824界定处理空间826。穿过腔室盖823设置的气体入口828用于从与气体入口828流体连通的处理气体源819向处理空间826提供一种或多种处理气体。在本文中,等离子体发生器配置为从处理气体点燃并维持处理等离子体801,所述等离子体发生器包括靠近处理空间826外部的腔室盖823设置的一个或多个感应线圈817。一个或多个感应线圈817经由RF匹配电路830电耦接至RF电源818。等离子体发生器用于使用处理气体以及由感应线圈817和RF电源818生成的电磁场来点燃和维持处理等离子体801。处理空间826通过真空出口820流体耦接到一个或多个专用真空泵,这些专用真空泵将处理空间826维持在低于大气压的条件下,并从处理空间826中排出处理气体和/或其他气体。设置在处理空间826中的基板支撑组件836设置在密封地延伸穿过腔室基部824的支撑轴838上。

[0077] 基板803通过一个或多个侧壁822中的一个侧壁中的开口(未示出)装载到处理空间826中以及从处理空间826移除,在基板803的等离子体处理期间,用门或阀(未示出)密封开口。在本文中,使用升降杆系统(未示出)将基板803传送到ESC基板支撑件805的接收表面或从ESC基板支撑件805的接收表面传送基板803。

[0078] 基板支撑组件836包括支撑基部807以及与支撑基部807热耦接并设置在支撑基部807上的ESC基板支撑件805。通常,在基板处理期间,支撑基部807用于调节ESC基板支撑件805和设置在ESC基板支撑件805上的基板803的温度。在一些实施例中,支撑基部807包括设置在其中的一个或多个冷却通道(未示出),所述冷却通道与冷却剂源(未示出)流体地耦接且流体连通,所述冷却剂源诸如具有相对高电阻的制冷剂源或水源。在一些实施例中,ESC基板支撑件805包括加热器(未示出),诸如嵌入在ESC基板支撑件805的介电材料中的电阻加热元件。在本文中,支撑基部807由耐腐蚀的导热材料(诸如耐腐蚀的金属,例如铝、铝合金或不锈钢)形成,并且支撑基部807通过粘合剂或通过机械手段热耦接至基板支撑件。通常,ESC基板支撑件805由介电材料形成,诸如块状烧结陶瓷材料,诸如耐腐蚀金属氧化物或金属氮化物材料,例如氧化铝(Al_2O_3)、氮化铝(AlN)、氧化钛(TiO)、氮化钛(TiN)、氧化钇(Y_2O_3)、以上各项的混合物或以上各项的组合。在本文的实施例中,ESC基板支撑件805进一步包括嵌入ESC基板支撑件805的介电材料中的偏压电极804。在一种配置中,偏压电极804是用于将基板803固定(吸附)到ESC基板支撑件805的支撑表面以及使用本文所述的脉冲电压偏压方案来相对于处理等离子体801偏压基板803的吸附极。通常,偏压电极804由一个或多个导电部分形成,诸如一个或多个金属网、箔、板或其组合。在本文中,偏压电极804电耦接至HVM 816,HVM 816使用电导体(诸如同轴传输线806,例如同轴电缆)向偏压电极804提

供吸附电压,诸如在约-5000V与约5000V之间的静态DC电压。

[0079] 支撑基部807通过绝缘板811与腔室基部824电隔离,并且接地板812插入在绝缘板811与腔室基部824之间。在一些实施例中,处理腔室800进一步包括围绕基板支撑组件836的石英管810或套环(collar),以防止ESC基板支撑件805和/或支撑基部807与腐蚀性处理气体或等离子体、清洁气体或等离子体或其副产物接触而腐蚀。通常,由衬垫808围绕石英管810、绝缘板811和接地板。在本文中,与ESC基板支撑件805的基板接收表面大致共面的等离子体屏(screen)809防止等离子体在衬垫808与一个或多个侧壁822之间的体积中形成。

[0080] 偏压电极804通过ESC基板支撑件805的介电材料层来与ESC基板支撑件805的基板接收表面间隔开,并且因此与基板803间隔开。在此配置中,平行板状结构由偏压电极804和介电材料层形成,介电材料层可以具有在约5nF与约50nF之间的有效电容。通常,介电材料层的厚度在约0.1mm与约1mm之间,诸如在约0.1mm与约0.5mm之间,例如约0.3mm。在本文中,使用设置在传输线131内的外部导体(诸如传输线806)将偏压电极804电耦接至PVWG 150。PVWG 150及其部件在本公开文本的前面进行了详细描述。在一些实施例中,可以选择介电材料和层厚度,使得介电材料层的电容C_e在约5nF与约50nF之间,诸如例如在约7nF与约10nF之间。

[0081] 通常,处理腔室800的处理空间826中的低中性填充压力导致布置在其中的表面之间(诸如在ESC基板支撑件805的介电材料与设置在ESC基板支撑件805的基板接收表面上的基板803之间)的差的热传导,这会降低ESC基板支撑件805在加热或冷却基板803中的效率。因此,在一些工艺中,将导热的惰性传热气体(通常为氦)引入到设置在基板803的非器件侧表面与ESC基板支撑件805的基板接收表面之间的体积(未示出)中,以改善它们之间的热传递。由传热气体源(未示出)提供的传热气体通过气体连通路径(未示出)流向背侧体积,所述气体连通路径穿过支撑基部807设置并进一步穿过ESC基板支撑件805设置。

[0082] 处理腔室800进一步包括处理腔室控制器126。本文中的处理腔室控制器126包括中央处理单元(CPU)833、存储器834和支持电路835。处理腔室控制器126用于控制用于处理基板803的工艺序列,其包括本文所述的基板偏压方法。CPU 833是配置用于在工业设置中使用以用于控制处理腔室和与其相关的子处理器的通用计算机处理器。本文所述的存储器834可包括随机存取存储器、只读存储器、软盘或硬盘驱动,或其他形式的数字存储(本地的或远程的)。支持电路835常规地耦接至CPU 833并且包括高速缓存、时钟电路、输入/输出子系统、电源等及其组合。软件指令(程序)和数据可以被编码并存储在存储器834内以用于指示CPU 833内的处理器。处理腔室控制器126中的CPU 833可读的软件程序(或计算机指令)确定哪些任务可由处理腔室800中的部件执行。优选地,在处理腔室控制器126中的CPU 833可读的程序包括代码,所述代码在由处理器(CPU 833)执行时执行与监控和执行本文所述的电极偏压方案有关的任务。程序将包括用于控制处理腔室800内的各种硬件和电气部件以执行用于实施本文所述的电极偏压方案的各种处理任务和各种工艺序列的指令。

[0083] PVWG 150在负载(例如复合负载130)上建立脉冲电压波形,通过使用偏压电极804来形成脉冲电压波形。PVWG 150包括纳秒脉冲发生器814和电流返回输出级815,在图8A和图8B中示意性地示出纳秒脉冲发生器814和电流返回输出级815。纳秒脉冲发生器814通过以预定速率重复地关闭和开启其内部开关来在预定长度的定期再现(recurring)的时间间隔期间在其输出(即,到接地)上维持预定的基本上恒定的正电压。图8A示出纳秒脉冲发生

器814的简化的功能等效的示意图。在图8A中,将纳秒脉冲发生器814减少到对于理解纳秒脉冲发生器814在偏压电极804处建立期望的脉冲电压波形的作用很重要的部件的最小组合。这些部件通常包括内部电压源、高重复率开关和反激(flyback)二极管等。需要理解的是,实际的纳秒脉冲发生器可包括任意数量的内部部件,并且可以基于比图8A更为复杂的电路。反过来,图8A的示意图仅提供了纳秒脉冲发生器814及其电路的部件的功能等效表示,以足以解释其操作的基本原理、其与处理空间中的等离子体的相互作用、以及其在偏压电极804处建立脉冲电压波形(诸如输入脉冲电压波形140)中的作用。如可从图8A所示的示意图推断的,当开关S1从断开(关闭)位置移动到闭合(开启)位置时,它将纳秒脉冲发生器的输出连接到纳秒脉冲发生器的内部电压源,所述内部电压源产生基本上恒定的输出电压。在一个或多个实施例中,反激二极管(其也可以由不同的缓冲(snubber)电路替代)的目的是抑制或"缓冲(snub)"由开关S_1的断开引起的可能的电压尖峰,其后是累积在电感元件中的磁能的快速释放。这些电感元件包括:(A)外部电导体,诸如具有组合的电感$L_{传输}$的传输线806;以及(B)具有组合电感$L_{内部}$的PVWG 150的部件,其包括连接纳秒脉冲发生器814和电流返回输出级815的内部电导体。纳秒脉冲发生器814可主要用作电荷注入器(电流源),而不用作恒定电压源;因此,不必对输出电压的稳定性施加严格的要求,因为即使在开关保持在闭合(开启)位置时,输出电压也可以随时间变化。此外,在一些配置中,纳秒脉冲发生器814在根本上是源,而不是吸收源(sinking supply),因为它只在一个方向上使电流通过(例如,输出可以使电容器充电,但不能使电容器放电)。另外,当开关保持在断开(关闭)位置时,纳秒脉冲发生器的输出上的电压V_0不受内部电压源控制,而是由纳秒脉冲发生器的内部部件与其他电路元件的相互作用来确定。

[0084] 电流返回输出级815的一端815B连接到接地,并且另一端815A通过内部电导体连接到纳秒脉冲发生器的正输出并同时连接到外部电导体,所述外部电导体耦接到发生器耦接组件133(图1B)的一侧。电流返回输出级815可以由以下元件组成:电阻器、串联连接的电阻器和电感器、开关、或电气元件的更复杂的组合,包括并联电容器,并联电容器允许正电流流向接地。

[0085] 传输线131将PVWG 150的输出电连接至吸附极(例如偏压电极804)。PVWG 150的输出是端815A,其中纳秒脉冲发生器814的输出通过内部电导体连接到电流返回输出级815。连接到发生器耦接组件133的偏压电极侧并连接到偏压电极804的传输线131的电导体可包括:(a)同轴传输线806,其可包括与具有电感$L_{刚性}$的刚性同轴传输线串联的具有电感$L_{柔性}$的柔性同轴电缆;(b)绝缘高压耐电晕安装线;(c)裸线;(d)金属棒;(e)电连接器;或(f)(a)-(e)中电气元件的任意组合。注意,内部电导体可包括与外部电导体相同的基本元件。

[0086] 偏压电极804通常嵌入到静电吸盘中并通过介电材料的薄层与等离子体分隔开的金属板。吸盘极可以是嵌入在静电吸盘部分(即,ESC基板支撑件805)内的偏压电极804。外部导体(诸如传输线806)和偏压电极804具有到接地的一些组合的杂散电容C_s。

[0087] 图8B示出本文提出的脉冲电压偏压方案的功能等效的简化电路840,其包括处理空间中的等离子体。这些电路用于:建模脉冲电压波形发生器(例如PVWG 150)与处理腔室800的交互的主要方面;解释操作的基本原理以及脉冲电压波形发生器在偏压电极(例如偏压电极804)处建立脉冲电压波形中的作用;描述在脉冲电压波形的不同阶段期间发生的伴随的物理现象;以及总体上解释了脉冲电压偏压方案的操作的基本原理。为了清楚起见,贯

穿本公开使用以下定义:(1)除非指定参考,否则所有电势均以接地为参考;(2)任何物理点(如基板或偏压电极)处的电压同样被定义为此点相对于接地(零电势点)的电势;(3)阴极壳层暗示对应于相对于等离子体的负基板电势的电子排斥的、离子加速的壳层;(4)壳层电压(有时也称作"壳层电压降")V_{sh}被定义为等离子体与相邻表面(例如,基板或腔室壁的相邻表面)之间的电势差的绝对值;以及(5)基板电势是面向等离子体的基板表面处的电势。

[0088] 首先,静电吸盘中的介电层和放置在静电吸盘的表面上的经处理的基板(例如,具有大于10nF的电容的0.3mm至0.8mm厚的硅掺杂板)将吸附极(例如偏压电极804)与等离子体分开,并且在图8B中的电路中由具有电容C_e(例如,~7-10nF)的单个吸盘电容器843(其实际上是串联的两个电容器)表示。换言之,基板(通常由半导体和/或介电材料的薄层制成)可被认为在电学上是ESC介电层的一部分,并且每当提到吸盘电容C_e时,暗示C_e是ESC(即,C_{ESC}(~介电层电容))和基板(即,C_w)的组合串联电容。由于基板电容C_w通常非常大(>10nF),或者基板可以是导电的(无限电容),因此串联电容主要由实际C_{ESC}确定。

[0089] 其次,偏压电极804、PVWG 150和将偏压电极804与PVWG 150连接的外部电导体(例如传输线131)具有:(A)到接地的一些组合的杂散电容,其由具有电容C_s(例如,~500pF)的单个杂散电容器842表示;以及(B)一些电感,其由用于内部电导体和PVWG 150的其他元件的电感器$L_{内部}$以及用于外部电导体(诸如传输线806)的电感$L_{互连}$和$L_{外部}$(即,项目845A和845B)来表示。电流返回输出级815在电路840中由电阻器R_{ros}(例如,~150欧姆)和电感器L_{ROS}来表示,电流返回输出级815还可以可选地包括开关S_2。

[0090] 如图8B所示,PVWG 150还可以包括与电流返回输出级815并联连接的旁路电阻器$R_{旁路}$和电流感测电路821。电流感测电路821包括电流感测电阻器$R_{感测}$(即,项目139)和开关S_3,电流感测电路821可以用于感测在脉冲的一个或多个阶段期间流过电流返回输出级815的电流。

[0091] 第三,可利用将处理空间中的整个等离子体表示为三个串联元件的标准的电等离子体模型。例如,与基板相邻的电子排斥阴极壳层844(我们有时也称为"等离子体壳层"或仅称为"壳层")。阴极壳层在图8B中由常规的三部分电路元件表示,所述三部分电路元件包括:(a)二极管D_{SH},其在断开时表示壳层塌陷;(b)电流源I_i(例如,~0.5-5A),其表示在壳层存在的情况下流向基板的离子电流;以及(c)电容器C_{SH}(例如,对于高深宽比应用而言,~100pF-300pF),其表示在偏压循环的主要部分(~90%)(即,离子电流阶段(例如,在传输短脉冲之后的阶段),在这期间发生离子加速和蚀刻)的壳层,。

[0092] 主体(bulk)等离子体846在图8B中由~5-10欧姆的单个电阻器表示。在腔室壁处形成的电子排斥壁壳层在图8B中由三部分电路元件表示,所述三部分电路元件包括:(a)二极管D_w;(b)表示到壁的离子电流的电流源I_{iw}(例如,~5-10A);以及(c)电容器C_w(例如,~5-10nF),当没有电子排斥阴极壳层并且壁壳层电容器由纳秒脉冲发生器推动通过ESC的大电流充电时,电容器C_w主要在ESC再充电阶段期间表示壁壳层。因为阴极壳层比壁壳层厚得多(由于高压),并且总壁面积比基板面积大得多,所以假设$C_w >> C_{SH}$。接地金属壁的内表面被认为涂覆有介电材料薄层,在图8B中由大电容$C_{涂覆}$(例如,~300-1000nF)表示。

[0093] 在一些实施例中,如图8A和图8B所示,系统包括高压模块(HVM)816,高压模块816用于将基板吸附(诸如"电夹持")至ESC基板支撑件的基板接收表面,如图8A所示。吸附基板允许用氦气(He)填充基板接收表面与基板的非器件侧表面之间的间隙,这样做是为了在两

者之间提供良好的热接触并通过调节ESC基板支撑件的温度来允许基板温度控制。在偏压电极804处将由HVM产生的DC吸附电压与由PVWG 150产生的脉冲电压相结合将导致脉冲电压波形的额外电压偏移等于DC吸附电压。通过选择适当大的阻塞电容器C_{hvm}和R_{hvm2},可以使HVM 816对PVWG 150的操作的影响可忽略不计。电阻R_{hvm2}示意性地示出定位在将HVM 816连接到传输线131内的一点的部件内的电阻器。简化电路840中的阻塞电容器C_{hvm}的主要功能是保护PVWG 150不受由DC电源V_{hvm}产生的HVM DC电压的影响,因此HVM DC电压在C_{hvm}上下降并且不会干扰PVWG 150的输出。C_{hvm}的值被选择为使得在仅阻断HVM DC电压时,C_{hvm}不会对脉冲偏压发生器的高频输出电压提供任何负载。通过选择足够大的C_{hvm}(例如40-80nF),C_{hvm}对于例如400kHz的信号是近乎透明的,因为C_{hvm}比系统中的任何其他相关的电容都大得多,并且与其他相关的电容器(诸如,吸盘电容C_e和壳层电容C_{SH})上的电压降相比,此元件上的电压降非常小。反过来,阻塞电阻器R_{hvm}的目的是阻断高频脉冲偏压发生器的电压并且最小化其在HVM DC电压源中感应出的电流。此阻塞电阻器R_{hvm2}需要足够大以有效地最小化通过它的电流。例如,大于1兆欧姆的R_{hvm2}通常足够大以使得从脉冲偏压发生器到HVM的400kHz电流可以忽略不计。所产生的0.5-1mA量级的平均感应电流实际上比HVM电源的典型限制(约为5mA DC电流)小得多。C_{hvm1}和R_{hvm1}以及R_{hvm2}一起形成用于脉冲电压的电流抑制/滤波电路,使得脉冲电压不会感应出通过HVM 816的电流。

[0094] 在一些实施例中,反馈回路100耦接到PVWG 150内的一个或多个点或者耦接到沿着设置在PVWG 150与阻塞电容器C_{hvm}之间的电导体的一个或多个点,阻塞电容器C_{hvm}设置在发生器耦接组件133内。例如,反馈回路100的一个或多个输入信道110经由连接来耦接到沿着设置在PVWG 150与阻塞电容器C_{hvm}之间的电导体的一个或多个点。此外,在一些实施例中,输入信道110中的一个或多个经由连接来电耦接到沿着设置在阻塞电容器C_{hvm}与处理腔室800中的偏压电极804之间的电导体的一个或多个点。例如,一个或多个输入信道110电耦接至沿着设置在阻塞电容器C_{hvm}与处理腔室800中的偏压电极804之间的电导体的一个或多个点。或者,在其他实施例中,输入信道110中的一个或多个耦接到沿着设置在阻塞电容器C_{hvm}的两侧上的电导体的一个或多个点。例如,第一一个或多个输入信道110电耦接至沿着设置在PVWG 150与阻塞电容器C_{hvm}之间的电导体的一点,并且第二一个或多个输入信道110耦接至沿着设置在阻塞电容器C_{hvm}与处理腔室800中的偏压电极804之间的电导体的一点。

脉冲波形示例

[0095] 图9A示出在偏压电极804处建立的脉冲电压波形950的示例。图9A中所示的脉冲电压波形950导致图9B中所示的基板电压波形951,并且因此可以在等离子体处理期间使得能够使壳层电压保持几乎恒定达基板处理时间的约90%。图9A和图9B所示的脉冲电压波形950和951通常是基于可从图8B所示的简化电路840生成的波形。图9A至图9B所示的波形仅旨在示出可以与可以在基板的等离子体处理期间使用的本文所述的方法中的一种方法一起使用的脉冲电压波形的简化示意图。由PVWG 150生成的实际波形可能显著地更为复杂,并且包含未在图9A至图9B中示出的多个精密尺度特征(例如,由存在电感元件引起的高频振荡)。然而,一些类型的精密尺度特征的示例可以在图6A至图6B和图7A至图7B中看到。然而,这些精密尺度特征对于理解确定由本文提出的脉冲电压偏压方案和控制方法产生的实际脉冲电压波形的总体形状的潜在的物理现象不是必需的。

[0096] 在图9A中,脉冲电压波形950包括在电压偏移的顶部上以周期T(例如2.5微秒)重

复的周期性的一系列的短正脉冲。每个周期(重复循环)内的波形包括以下各项：

[0097] (1)正电压跳变,以对系统的杂散电容器充电并使阴极壳层塌陷(即,壳层塌陷阶段501),在此期间壳层电容器C_{sh}放电并且基板电势被带到局部等离子体电势的电平(如图9B中所示的)。壳层塌陷阶段961使得能够通过在ESC再充电阶段962期间由从等离子体提供的电子对吸盘电容器C_e进行快速再充电。开关S1(参见图8B)闭合并在阶段961的持续时间内维持在闭合(开启)位置,从而允许纳秒脉冲发生器(诸如PVWG 150)在其输出上维持基本上恒定的正电压并供应电流到系统。阶段961的持续时间T1远短于离子电流阶段964的持续时间T4(如下所述)或远短于整个周期T,并且通常为数十纳秒(例如20-50ns)量级。这是因为在阶段961期间的等离子体电流是由电子承载的(即,电子云正朝向基板移动并逐渐扫过离子空间电荷,从而消除壳层电压降)并且电子速度远大于离子速度,这是由于这两种物质之间的质量比非常大。

[0098] (2)在ESC再充电阶段962期间,通过快速注入具有与在离子电流阶段964(如下所述)期间在基板表面上累积的总电荷相等的值和相反极性的电荷来对吸盘电容器C_e再充电。与阶段961期间一样,PVWG 150在其输出上维持基本上恒定的正电压(开关S1保持在“开启”位置)。与阶段961相似,阶段962的持续时间T2远短于离子电流阶段964(如下所述)的持续时间T4或者远短于整个周期T,并且通常为数十纳秒(例如30-80ns)量级。这是因为在阶段962期间的等离子体电流还由电子承载,即,在没有阴极壳层的情况下,电子到达基板并积累表面电荷,从而对电容器C_e充电。

[0099] (3)负电压跳变($V_{输出}$)以在壳层形成阶段963期间使处理腔室的杂散电容器放电、重新形成壳层并设置壳层电压(V_{SH})的值。图8B中的开关S1在壳层形成阶段963的开始处断开,并且电感元件迅速地(例如,在约10纳秒内)将其存储的磁能释放到吸盘电容器C_e和杂散电容器C_s中。电感元件可包括由电感$L_{内部}$表示的PVWG 150的内部部件(例如内部导体)以及由电路840中的电感$L_{互连}$和$L_{外部}$表示的外部导体(例如传输线806)。在释放磁能期间,相应的电流流过反激二极管或具有抑制(或“缓冲”)可能的电压尖峰的类似功能的不同缓冲电路。我们在此注意到,在没有反激二极管(或具有“缓冲”可能的电压尖峰的类似功能的其他部件)的情况下,磁能将需要通过电阻性电流返回输出级释放,从而导致在R1上的达几纳秒的不切实际的大的负电压(例如,-20kV,这潜在地损坏脉冲偏压发生器240的内部部件),而不是塌陷到接近零的值。在磁能被释放并且通过电感$L_{互连}$和$L_{外部}$的电流降为零(以及通过$L_{内部}$)后,电流反转方向并从等离子体和杂散电容器流经电流返回输出级(反向偏压的反激二极管阻断电流流过其自身)到接地,从而使杂散电容器C_s放电并对壳层电容器C_{sh}充电(即,重新形成壳层)。壳层形成的开始(C_{sh}的充电)可以在图9B中清楚地标识为基板电势开始下降到局部等离子体电势以下的点。与阶段961相似,阶段963的持续时间T3远短于离子电流阶段964(如下所述)的持续时间T4或者远短于整个周期T,并且通常为100-300ns量级。这是因为在阶段963期间的等离子体电流同样由电子承载,即,电子云正在移动远离基板并逐渐暴露出离子空间电荷,从而形成壳层并产生壳层电压降。我们注意到(1)T3主要由杂散电容以及包括电流返回输出级的元件(例如电阻器)的值来确定;以及(2)负电压跳变$V_{输出}$和建立的壳层电压V_{SH}由V_m(阶段961-962期间的纳秒脉冲发生器输出电压的幅度)和总脉冲宽度$T_{tot}=T_{上升}+T_p=T_1+T_2$确定。

[0100] (4)具有持续时间T4的长(约为循环持续时间T的85-90％)离子电流阶段964,在此

期间PVWG 150同样不在其输出上维持正电压(开关S1保持在关闭位置),并且离子电流通过电流返回输出级从等离子体流向地面。离子电流导致正电荷在基板表面累积,并逐渐使壳层和吸盘电容器放电,从而缓慢降低壳层电压降并使基板电势更接近于零。这导致图9B所示的基板电压波形951中的电压降ΔV_{SH}。所生成的壳层电压降是为什么脉冲电压波形950需要移至以上在(1)-(3)中所述的下一个循环的原因,在此期间PVWG 150去除在离子电流阶段期间累积的电荷(或恢复初始ESC电荷)并重新建立期望的壳层电压V_{SH}。请注意,每当存在电子排斥的阴极壳层和来自主体等离子体的不平衡净电流(等于离子电流)时,就会累积表面电荷和壳层电压降。这是因为由于壳层电场将电子排斥远离基板,因此来自主体等离子体的离子电流没有被来自主体等离子体的电子电流平衡。因此,在壳层形成阶段963期间还发生表面电荷累积和电压降生成,在此期间从开始就存在非零的壳层电压降。

[0101] 从上面的(1)-(4)可以看出,构成脉冲电压波形(诸如脉冲电压波形950)的单个电压脉冲的“电子电流”阶段961-963的组合持续时间约为200-400ns,这对应于约10-15%的相对较短的占空比。脉冲电压波形950的短占空比特性是对于所有等离子体而言典型的大的离子对电子质量比的结果。因此,在如本文讨论的脉冲电压偏压方案中,PVWG 150仅在每个循环的短部分期间与等离子体主动相互作用,从而允许在其余时间中使阴极壳层自然地演变。通过有效地使用基本的等离子体特性,此偏压方案使得能够在高达~90%的处理时间内维持几乎恒定的壳层电压,这产生单个峰IEDF(诸如图9C中的IEDF 970)。相反地,在常规的偏压方案中,施加的RF电压贯穿整个RF周期调制阴极壳层,因此在所有时间不适当地(unduly)改变壳层电压降并导致双峰IEDF。

[0102] 本文讨论的脉冲电压偏压方案使得能够维持特定的基板电压波形(诸如图9B中所示的基板电压波形951),可以将其描述为在负电压偏移972的顶部上的周期性的一系列的短正脉冲971。在每个脉冲(具有总持续时间为T5=T1+T2+T3)期间,基板电势达到局部等离子体电势并且壳层短暂地塌陷。然而,对于每个循环(具有循环持续时间T)的约90%,壳层电压降保持几乎恒定并近似等于最负的基板电势V_{SH}(图9B)的绝对值,这因此确定基板表面处的平均离子能量。在偏压循环的壳层塌陷阶段961期间,来自纳秒脉冲发生器(例如814)的电流在并联连接的处理等离子体与杂散电容器C_s之间分流,大约根据比率C_{SH}/C_s并且不非常显著。因此并且由于C_w通常非常大,所以在阶段961期间在壁壳层上累积的电压降相对较小。作为结果,等于壁壳层电压降与壁介电涂层上预期的小电压降的和的近壁等离子体电势V_w保持接近于零。因此,等于近壁等离子体电势与主体等离子体上的电压降的和的局部(近基板)等离子体电势V_{pl}主要由主体等离子体上的电压降确定并且略高于零。反过来,在ESC再充电阶段962期间没有电子排斥阴极壳层并且壁壳层电容器被由PVWG 150推动通过ESC的大电流充电到相当大的电压(例如几百伏特)。由于近壁等离子体电势的增加以及在主体等离子体上存在的相对较大的压降(由相同的大电流引起),局部(近基板)等离子体电势V_{pl}以及基板电势V_{sub}经历高达所建立的壳层电压V_{SH}的约1/3的显著增加。最终,在壳层形成阶段963期间,通过处理等离子体的电流再次(如在阶段961中)由比率C_{SH}/C_s确定并且相对较小(还迅速衰减),在主体等离子体上的所得电压降也是如此。因此,局部(近基板)等离子体电势保持近似等于近壁等离子体电势,并且当壁壳层主要由离子电流放电到腔室壁时,它们都在接近阶段963结束时松弛(relax)到接近零的值。作为在阶段961-963期间的局部等离子体电势扰动的结果,在阶段963结束时,所建立的壳层电压V_{SH}仅构成基板电压波形

951中总负跳变的～75％。负跳变V'_{SH}定义对于给定的V_m和T_{tot}的最大壳层电压(仅在C_w接近无限且R_{p1}接近零的情况下才可达到),并且它接近脉冲电压波形950中的负跳变或V'_{SH}～$V_{输出}$。后者是因为在阶段963期间,吸盘电容器仅将其初始电荷的一小部分($\propto C_{SH}/C_e<<1$)转移到壳层,从而在电极与基板之间维持几乎恒定的电势差。在实践中可以使用关系$V_{SH}/V_{输出}$～0.75-0.8来从测量到的$V_{输出}$估计V_{SH}。

[0103] 如本文和下文进一步讨论的,在本文提供的本公开的一个或多个实施例中,提供了反馈回路100和使用反馈回路100的(多个)方法以检测和调整PVWG 150的输出以实现具有期望的波形特性的脉冲电压波形,诸如脉冲电压波形950和/或基板电压波形951。除了可检测和调整的以上讨论的(多个)脉冲波形特性以外,还可检测和调整(多个)其他脉冲波形特性,例如,这可包括脉冲阶段中的一个或多个脉冲阶段期间的脉冲波形的形状或斜率、阶段中的一个或多个阶段的周期(例如T1、T2、T3、T4和T5)以及脉冲波形的其他特征。

方法示例

[0104] 图10是根据一个或多个实施例的用于处理脉冲电压波形的方法1000的流程图。在操作1010处,输入脉冲电压波形140由在输入信道110中找到的部件处理以形成输出波形144。在输入信道110的一种配置中,使用第一分压比对输入脉冲电压波形进行分压以生成第一分压的电压波形。例如,输入信道110_1采集输入脉冲电压波形140_{1B},并且输入信道110_1的调节电路111_{1B}的分压器112接收输入脉冲电压波形并生成第一分压的电压波形。

[0105] 在操作1020处,对来自分压器112的分压的电压波形进行低通滤波以生成经滤波的电压波形。在一个示例中,输入信道110_1的低通滤波器114从分压器112接收第一分压的电压波形并生成经滤波的电压波形,经滤波的电压波形随后形成输出波形144_{1B}。操作1020是可选的,并且可以从方法1000中省略。此外,在方法1000的一些实施例中,可在省略操作1010的同时执行操作1020。

[0106] 在已经执行了操作1010和/或操作1020并且已经由每个输入信道110_1生成输出波形144_{1B}之后,然后执行操作1030。在操作1030处,由在数据采集控制器123上运行的算法来确定从每个输入信道(诸如输入信道110_1)接收并由其对应的采集信道122处理的一个或多个波形特性。例如,采集信道122_1从输入信道110_1接收输出波形,并且算法从输出波形144_{1B}确定一个或多个波形特性。

[0107] 在一些实施例中,在操作1030期间,来自输入信道110中的每一个的输出波形144由耦接到其相应的采集信道122的驱动器(未示出)接收。在一个示例中,来自输入信道110_1的输出波形144_{1B}由采集信道122_1的驱动器接收。驱动器用于将从输入信道110接收的输出波形转换为差分信号。在此配置中,差分信号随后由耦接到采集信道122或在采集信道122内的ADC(未示出)接收。ADC将差分信号从模拟域转换到数字域,并且将ADC的输出数字信号提供给耦接至采集信道122的处理器121。数据采集控制器123的处理器通过分析从ADC提供的输出数字信号来确定输出波形的一个或多个波形特性。例如,处理器121分析输出数字信号以确定从输入信道110接收的输出波形144内的脉冲的幅度、脉冲宽度和DC偏移中的一者或多者。

[0108] 操作1030可附加地包括将在一段时间内从对应的输入信道接收到的测量值组合。例如,数据采集控制器123可在第一时间段内从采集信道122_1接收“Z”个数字化波形,其中Z是等于2或更大的整数。第一时间段可对应于输入脉冲电压波形的“M”个循环数,其中M是等

于1或更大的整数。采集信道122_1可将Z个输出波形组合。例如,采集信道122_1可以平均对应于Z个输出波形的数据。

[0109] 操作1030还可另外包括数据采集控制器123,数据采集控制器123执行以下各项中的至少一项:1)将与经调节的电压波形的所确定的一个或多个波形特性相关的信息传输到控制器(例如反馈处理器125的控制器);以及2)将与由采集信道生成的第二数字化电压波形相关的信息传输到第二控制器(例如控制器126、127、128或191)。

[0110] 在操作1040处,根据从一个或多个输入信道110接收的一个或多个波形特性来生成一个或多个控制参数。例如,数据采集控制器123将与一个或多个波形特性相对应的信息传输到反馈处理器125,并且反馈处理器125从一个或多个波形特性生成一个或多个控制参数。返回参考先前的输入信道配置示例,在操作1040的一个示例中,在已经执行了期望的操作1010-1030之后,处理器从输入信道110_1、110_2和110_3接收输出波形,将与从分别由采集信道122_1、122_2和122_3接收和处理的波形导出的一个或多个波形特性相对应的信息传输到反馈处理器125。反馈处理器125可随后从一个或多个接收到的波形特性生成一个或多个控制参数。在一个实施例中,一个或多个控制参数可包括指令,所述指令基于接收到的波形特性与存储在反馈处理器125的存储器或耦接到反馈处理器125的存储器中的目标波形特性之间的比较来调整DC充电电压、调整脉冲宽度以及调整脉冲电压波形的幅度。所存储的目标波形特性可以是由反馈回路100在先前时刻生成的波形特性、由反馈回路100在一段时间内生成的一系列波形特性的平均值、由用户生成并输入到存储器中的理想化的波形特性(例如,基于模型的波形特性)、或由其他期望的手段生成的波形特性。

[0111] 替代地或附加地,数据采集控制器123可将与一个或多个波形特性相对应的信息传达到单独的控制器(例如控制器127、控制器128、控制器191和/或处理腔室控制器126),并且单独的控制器从一个或多个波形特性生成一个或多个控制参数。类似地,在一个实施例中,由控制器生成的一个或多个控制参数可包括例如指令,所述指令基于接收到的波形特性与存储在控制器的存储器中的目标波形特性之间的比较来调整脉冲宽度以及调整脉冲电压波形的幅度。所存储的目标波形特性可以是由反馈回路100在先前时刻生成的波形特性、由反馈回路100在一段时间内生成的一系列波形特性的平均值、由用户生成并输入到存储器中的理想化的波形特性(例如,基于模型的波形特性)、或由其他期望的手段生成的波形特性。

[0112] 在操作1050处,反馈处理器125或单独的控制器将与一个或多个控制参数相对应的信息传输到PVWG 150。此外,在一些实施例中,数据采集控制器123可将与一个或多个波形特性相对应的信息传达到控制器128,并且控制器128基于所确定的波形特性和与一个或多个目标波形特性相对应的信息的比较来生成一个或多个控制参数。因此,在一个实施例中,在操作1050处,控制器128将与一个或多个控制参数相对应的信息传输到PVWG 150和/或另一控制器。

[0113] 在操作1060期间,基于接收到的一个或多个控制参数,从PVWG 150传送经调整的脉冲电压波形。例如,PVWG 150生成提供给偏压电极804的调整后的脉冲电压波形。

[0114] 在操作1070处,可选地,分别地或附加地调整等离子体处理腔室工艺变量,其中等离子体处理腔室工艺变量可包括吸附电源的设定点。例如,调整吸附电源(例如HVM 816)的设定点可包括增加或减小由吸附电源输出的吸附电压。吸附电源的设定点的调整将调整由

PVWG 150生成的后续脉冲电压波形的DC偏移。可调整吸附电源的设定点,使得所述设定点是在约-5000V与约5000V之间的DC电压。在一些实施例中,方法1000可省略操作1060。

[0115] 在方法1000的一些实施例中,连续地(serially)执行调整后的脉冲电压波形,直到获得具有期望的脉冲波形特性(例如目标波形特性)的脉冲电压波形。在一些实施例中,执行操作1010-1050或操作1010-1060多次,直到达到一个波形循环内的脉冲电压波形的一个或多个目标波形特性。例如,控制器128和/或反馈处理器125可基于由数据采集控制器123确定的更新的波形特性来改变一个或多个控制参数。通过持续地处理由一个或多个输入信道110采集的输入脉冲电压波形来采集更新的波形特性。在一个示例中,可增加脉冲宽度和/或幅度,直到脉冲宽度和/或幅度达到存储在反馈处理器的存储器或耦接到数据采集控制器123或在数据采集控制器123内的存储器中的对应目标值。此外,可以通过改变控制参数中的一个或多个来持续地调整调整后的脉冲电压波形,直到达到DC偏移电压的最大限制。例如,可连续地改变一个或多个控制参数,直到达到最大DC偏移电压。

[0116] 在一些实施例中,建立调整后的脉冲电压波形包括改变控制参数中的一个或多个,直到达到算法收敛的最大时间限制。例如,反馈处理器125监控PVWG 150花费多长时间来生成具有目标波形特性中的一个或多个的调整后的脉冲电压波形。当PVWG 150未能在时间限制内生成能够实现目标脉冲波形特性的调整后的脉冲电压波形时,反馈处理器125可指示PVWG 150改变另一波形特性。附加地或替代地,建立调整后的脉冲电压波形包括:改变控制参数中的一个或多个,直到达到脉冲电压波形的脉冲宽度的先前确定的最大限制。此外,建立调整后的脉冲电压波形包括:改变控制参数中的一个或多个,直到达到脉冲电压波形的脉冲宽度的最小限制。脉冲宽度的时间限制和最大限制通常包括存储在存储器(例如存储器124或存储器126A)中并由处理器(例如反馈处理器125或控制器128)检取的先前确定的值,以用于比较由输入信道110中的一个或多个接收的一个或多个脉冲电压波形。

[0117] 图11是示出根据一个或多个实施例的用于控制脉冲电压波形的方法1100的流程图。在操作1110处,由第一输入信道110生成输出波形144。例如,输入信道110_1采集输入脉冲电压波形140_{1B},并从输入脉冲电压波形140_{1B}生成输出波形144_{1B}。输入信道110_1可包括分压器112和低通滤波器114,并且生成第一输出波形包括:使用分压器112从输入脉冲电压波形生成分压的电压波形,以及使用低通滤波器114通过对分压的波形进行低通滤波来生成经滤波的电压波形。在另一示例中,输入信道110_1省略了低通滤波器114,并且生成输出波形包括:使用分压器112从输入脉冲电压波形生成分压的电压波形。

[0118] 在操作1120处,由第二输入信道110生成第二输出波形。例如,输入信道110_2采集输入脉冲电压波形140_2,并从输入脉冲电压波形140_2生成输出波形144_2。输入信道110_2可包括分压器112和低通滤波器114,并且生成输出波形144_2包括:使用分压器112从输入脉冲电压波形生成分压的电压波形,以及使用低通滤波器114通过对分压的波形进行低通滤波来生成经滤波的电压波形。

[0119] 在操作1130处,由第三输入信道110生成第三输出波形。例如,在一个实施例中,输入信道110_3采集输入脉冲电压波形140_3,并从输入脉冲电压波形140_3生成输出波形144_3。输入信道110_3可包括低通滤波器114,并且生成输出波形144_3包括:通过使用低通滤波器114对输入脉冲电压波形140_3进行低通滤波来生成经滤波的电压波形。

[0120] 在操作1140处,确定一个或多个波形特性。例如,采集信道122_1、122_2和122_3从输入

信道110、110_2和110_3接收它们各自的输出波形144_1、144_2和144_3，并将输出波形提供给数据采集控制器123，以基于从输出波形144_1、144_2和144_3接收的不同类型的电压波形信息来确定一个或多个波形特性。在一些实施例中，由采集信道122_1确定的一个或多个波形特性不同于由采集信道122_2确定的一个或多个波形特性，并且由采集信道122_3确定的一个或多个波形特性不同于由采集信道122_1和采集信道122_2确定的一个或多个波形特性。此外，在一个示例中，数据采集控制器123与采集信道122_1结合从相应的测得波形确定振幅(Ampl)和脉冲宽度W，数据采集控制器123与采集信道122_2结合从相应的测得波形确定离子电流偏移，并且数据采集控制器123与采集信道122_3结合从相应的接收的输出波形确定最大离子电流。

[0121] 在操作1150处，从由数据采集控制器123基于从输出波形144_1、144_2和144_3中接收的信息来确定的波形特性生成一个或多个控制参数。例如，数据采集控制器123将与一个或多个波形特性相对应的信息传输到反馈处理器125(或单独的控制器)，并且反馈处理器125(或单独的控制器)从一个或多个所确定的波形特性生成一个或多个控制参数。在操作1150期间，反馈处理器125接收所确定的一个或多个波形特性，然后通过使用一个或多个算法基于一个或多个接收的波形特性来生成一个或多个控制参数。在一个实施例中，一个或多个控制参数可包括指令，所述指令基于从两个或更多个不同输入信道接收到的波形特性与存储在反馈处理器125的存储器或耦接到反馈处理器125的存储器中的目标波形特性之间的比较来调整DC充电电压、调整脉冲宽度以及调整脉冲电压波形的幅度。

[0122] 在操作1160处，如以上在操作1050中类似地讨论的，反馈处理器125将与生成的控制参数相对应的信息传输到PVWG 150。

[0123] 此外，操作1170总体上类似于操作1060的操作，并且因此基于接收到的一个或多个控制参数从PVWG 150传送调整后的脉冲电压波形。例如，PVWG 150生成提供给偏压电极804的调整后的脉冲电压波形。另外，在操作1170处，还可选地调整吸附电源的设定点。

[0124] 在方法1100的一些实施例中，执行操作1110-1170多次，直到获得具有期望的脉冲波形特性(例如目标波形特性)的调整后的脉冲电压波形。在一些实施例中，执行操作1110-1170多次，直到达到在一个波形循环内的脉冲电压波形的一个或多个目标波形特性。

[0125] 虽然前述内容针对本公开的实施例，但在不脱离本公开的基本范围的情况下，可设计本公开的其他与进一步的实施例，并且本公开的范围由所附权利要求确定。

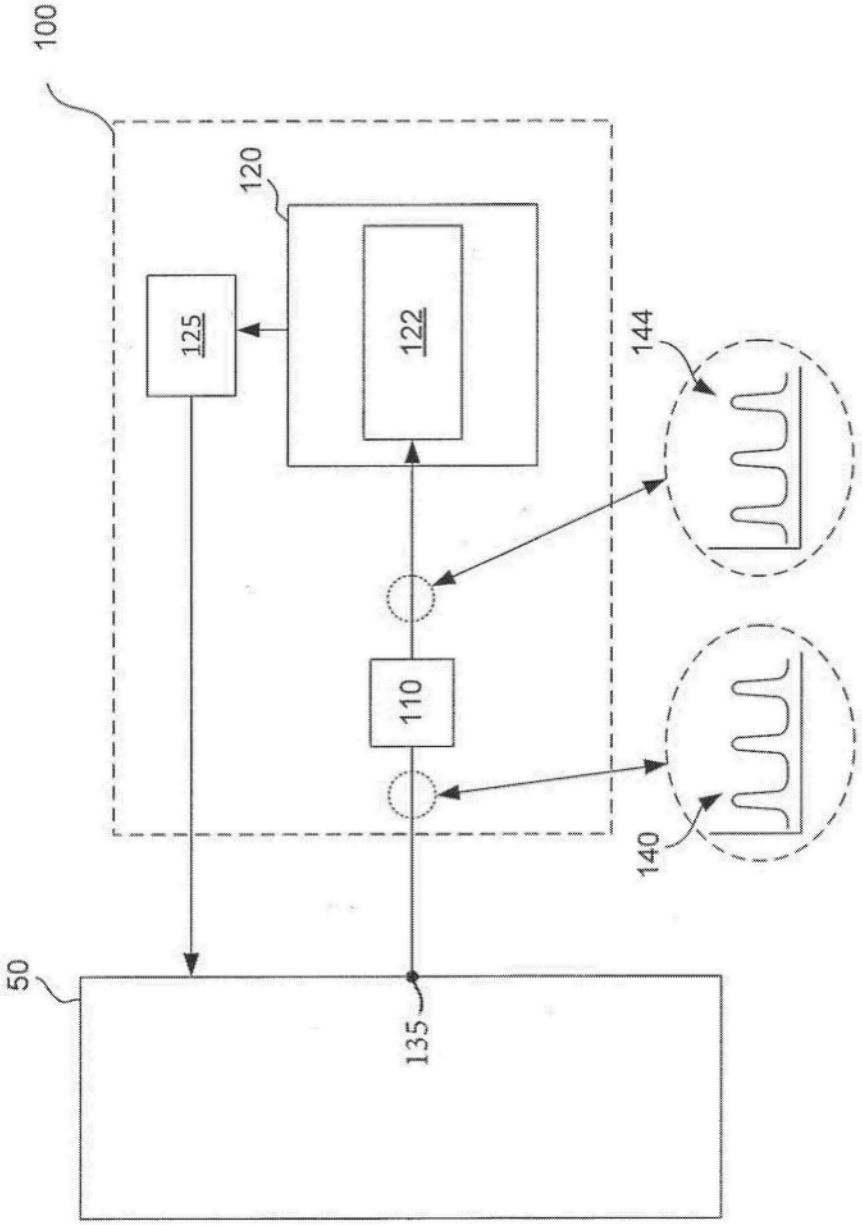


图1A

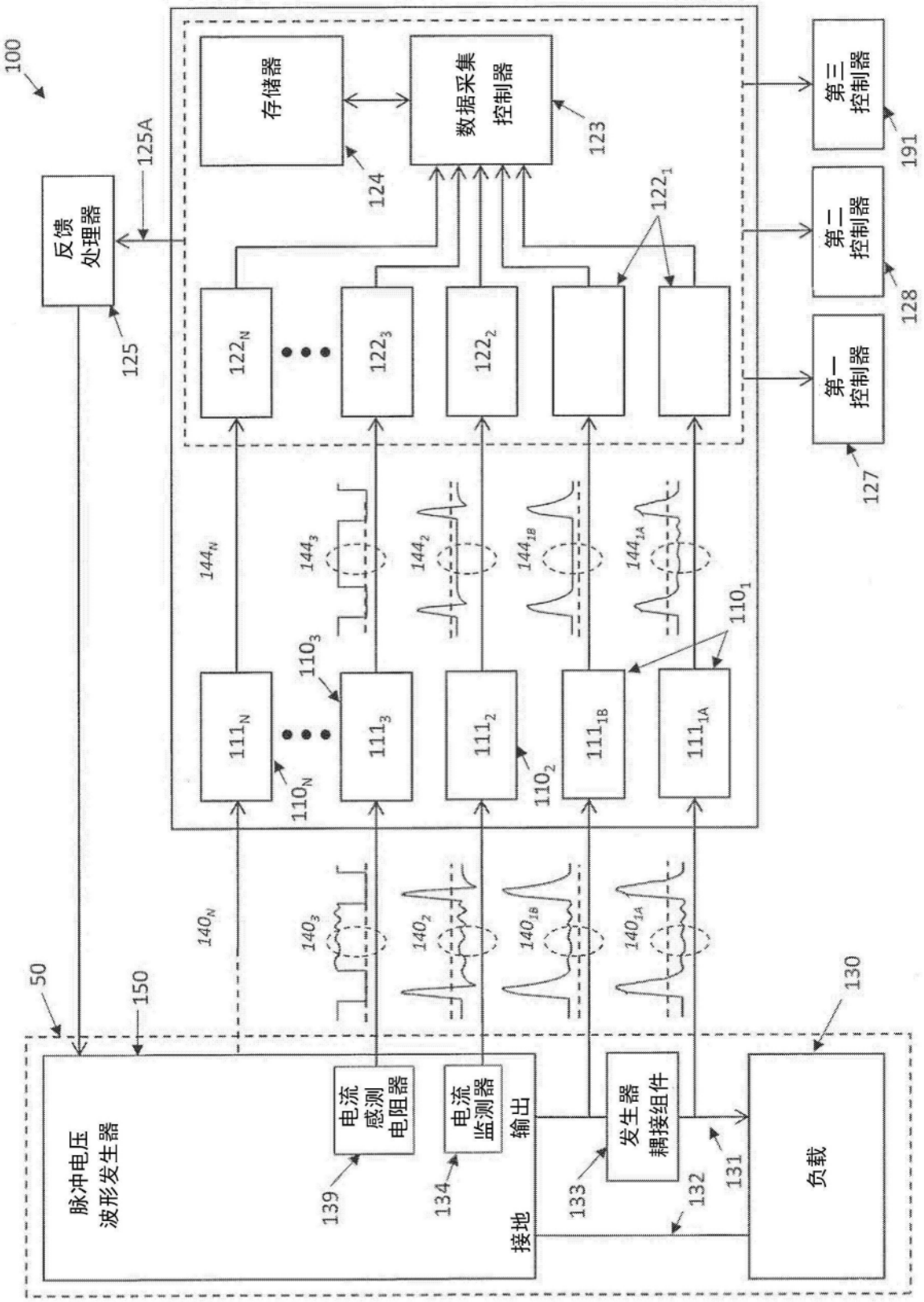

100
125A
反馈处理器
125
存储器
124
数据采集控制器
123
第三控制器
191
第二控制器
128
第一控制器
127
122_N
122_3
122_2
122_1
144_N
144_3
144_2
144_{1B}
144_{1A}
110_3
110_1
110_N
110_2
111_N
111_3
111_2
111_{1B}
111_{1A}
140_N
140_3
140_2
140_{1B}
140_{1A}
50
150
130
脉冲电压波形发生器
电流感测电阻器
电流监测器
输出
接地
发生器耦接组件
负载
139
134
133
132
131

图1B

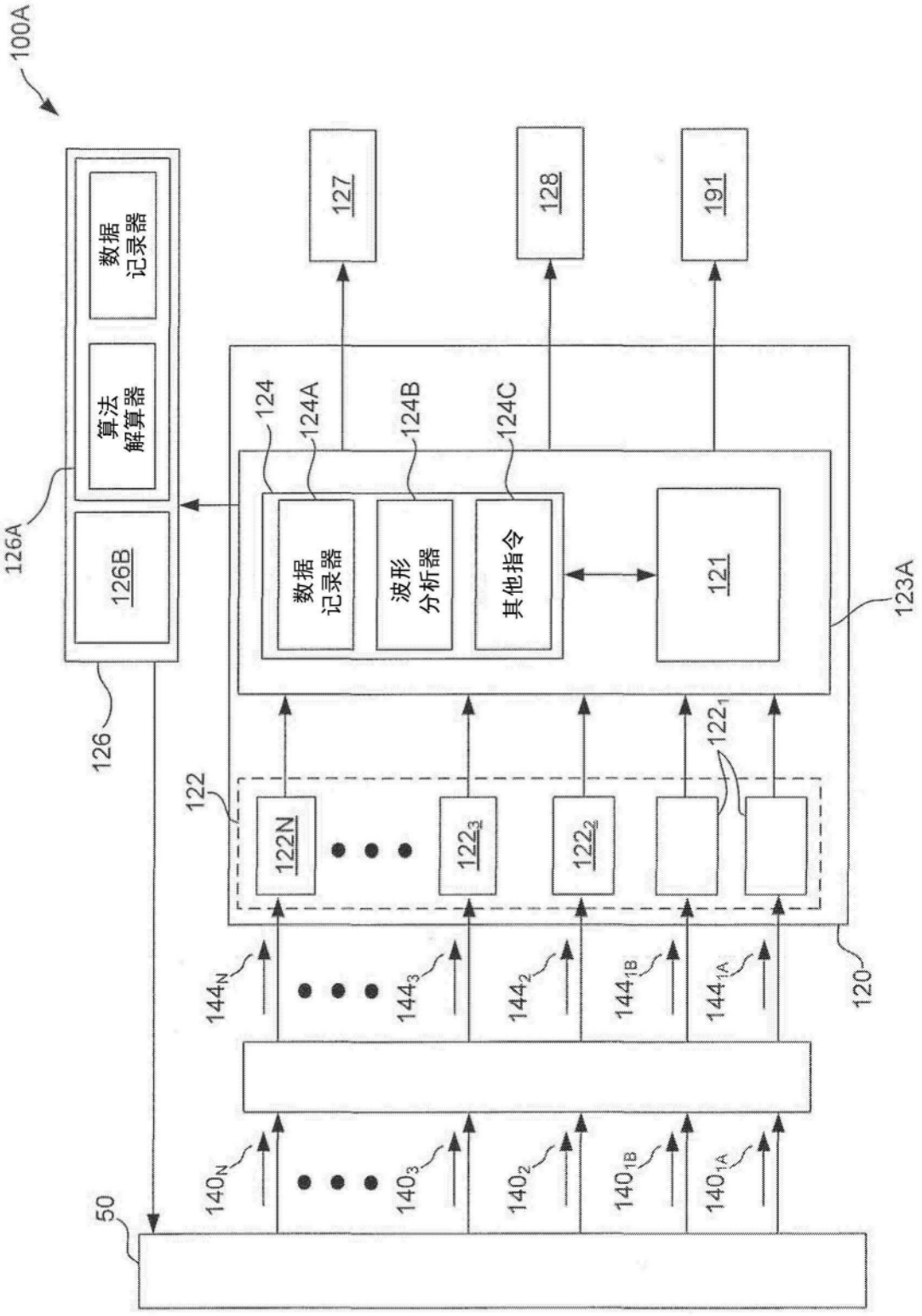

100A
数据记录器
算法解算器
126B
126A
126
127
128
191
124
124A
124B
124C
数据记录器
波形分析器
其他指令
121
123A
122
122N
122_3
122_2
122_1
120
144_N
144_3
144_2
144_{1B}
144_{1A}
140_N
140_3
140_2
140_{1B}
140_{1A}
50

图1C

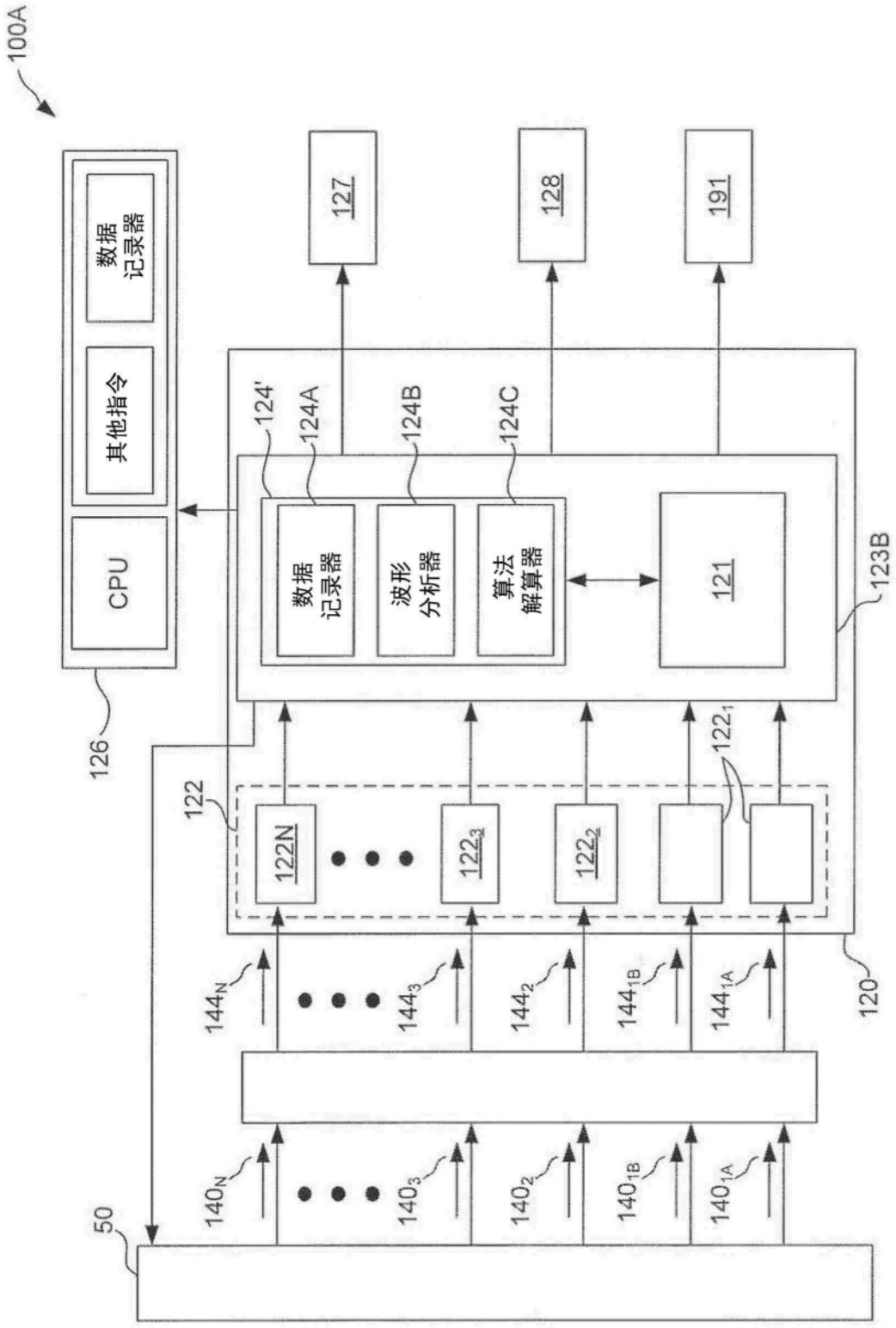

100A
CPU
其他指令
数据记录器
126
127
128
191
124'
124A
124B
124C
数据记录器
波形分析器
算法解算器
121
123B
122
122N
122_3
122_2
122_1
120
144_N
144_3
144_2
144_{1B}
144_{1A}
140_N
140_3
140_2
140_{1B}
140_{1A}
50

图1D

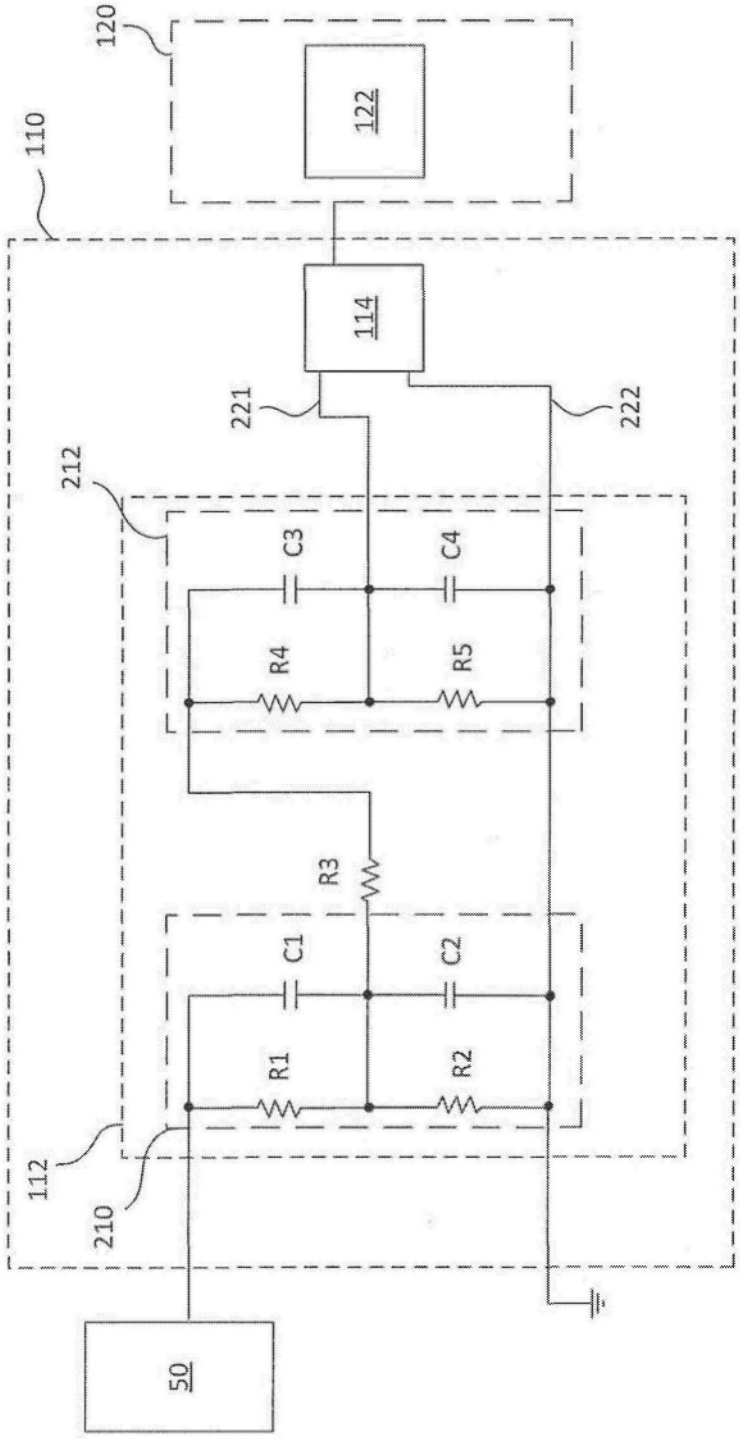


图2

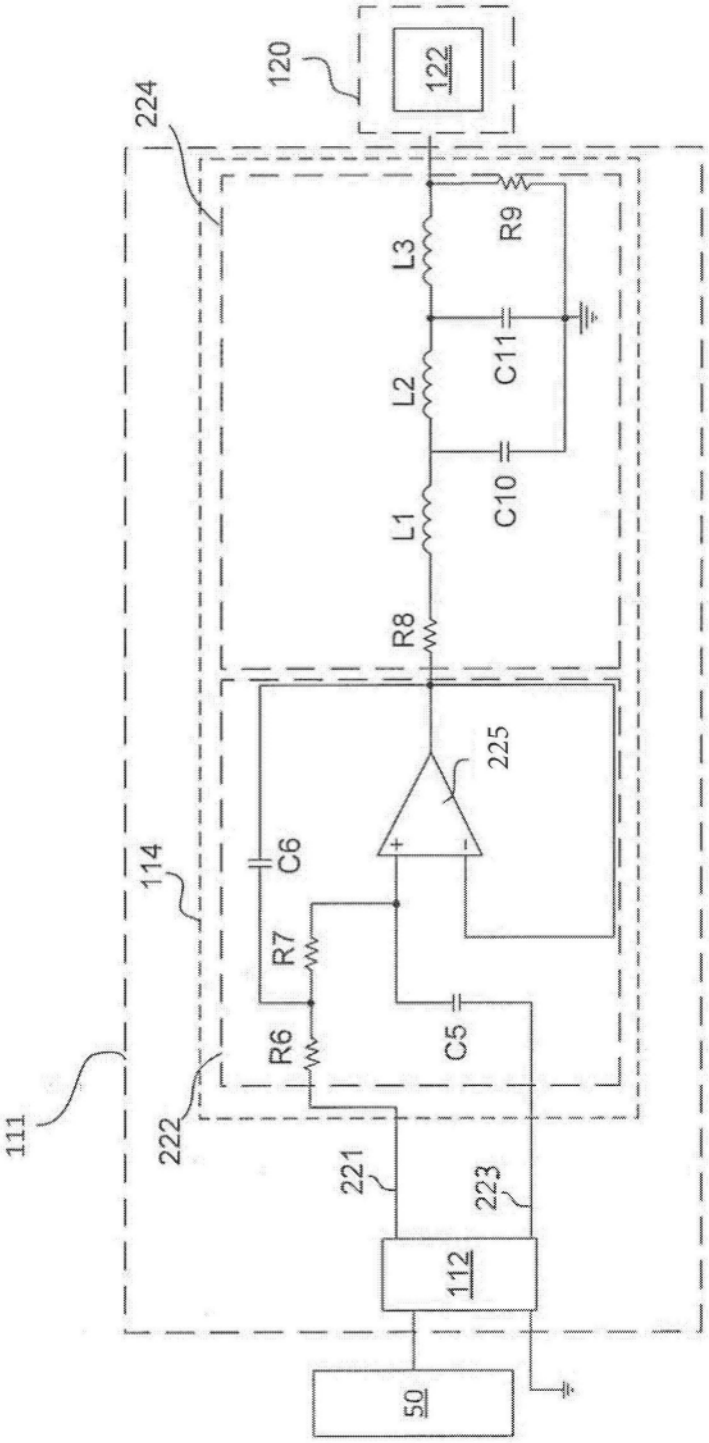

120
122
224
L3
R9
C11
L2
C10
L1
R8
225
C6
114
R7
C5
R6
111
222
221
223
112
50

图3

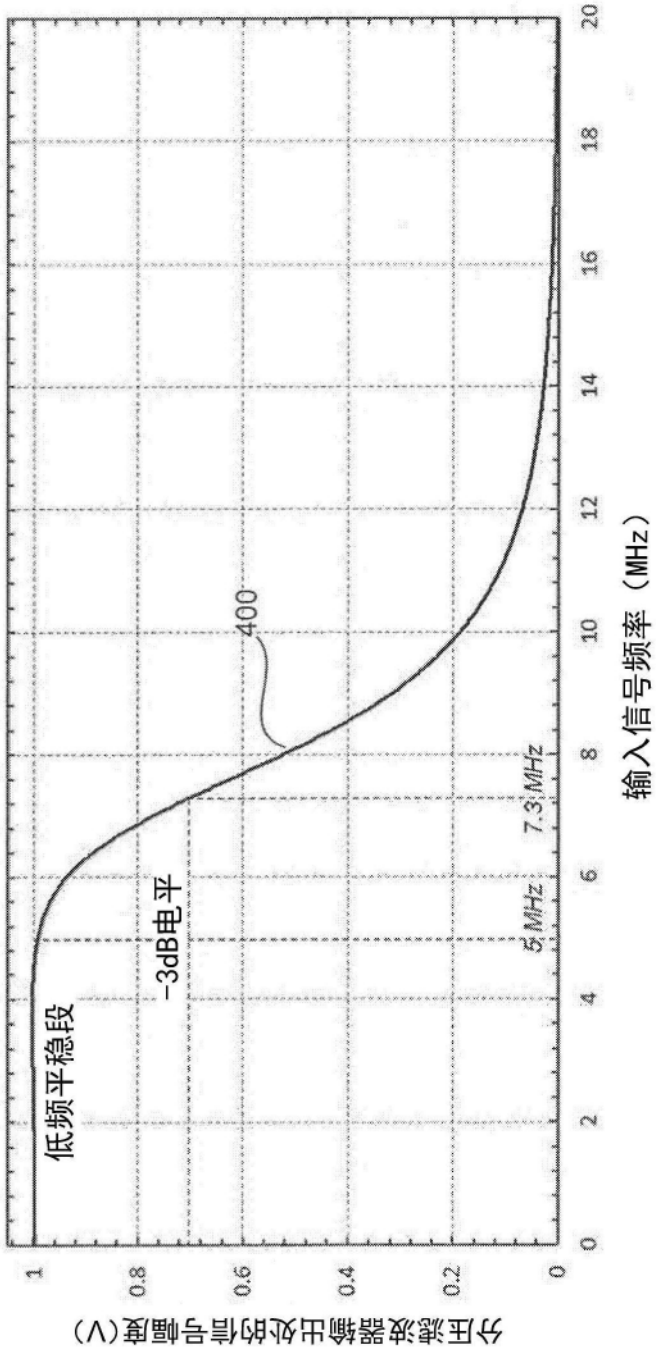

分压滤波器输出处的信号幅度(V)
输入信号频率（MHz）
低频平稳段
-3dB电平
400
5 MHz
7.3 MHz
0
0.2
0.4
0.6
0.8
1
0
2
4
6
8
10
12
14
16
18
20

图4

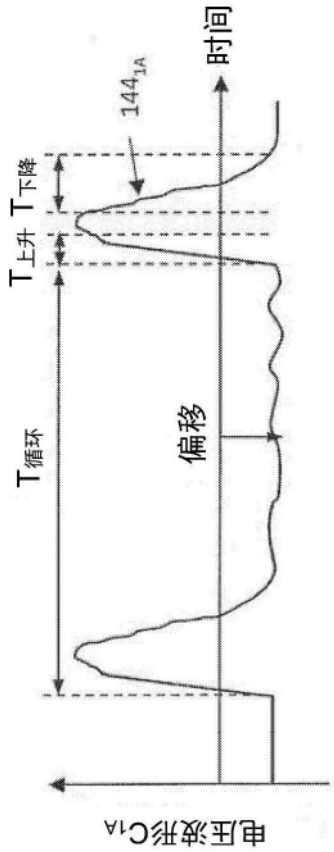


图5A

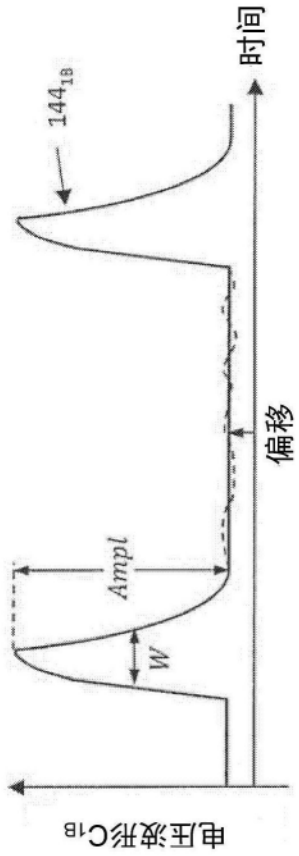


图5B

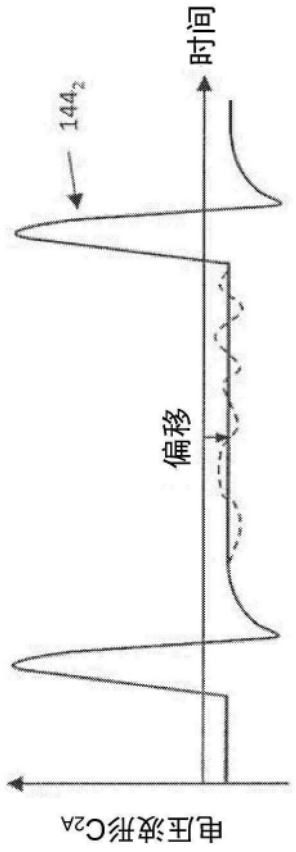


图5C

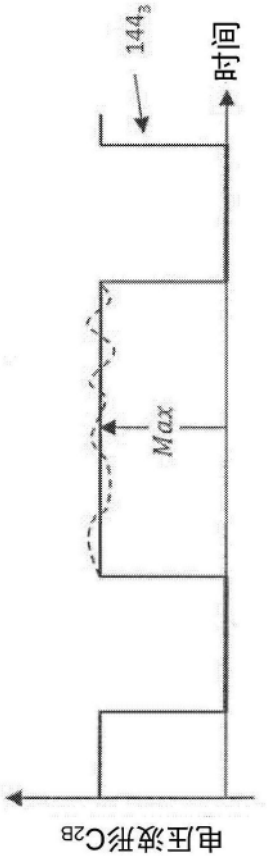


图5D

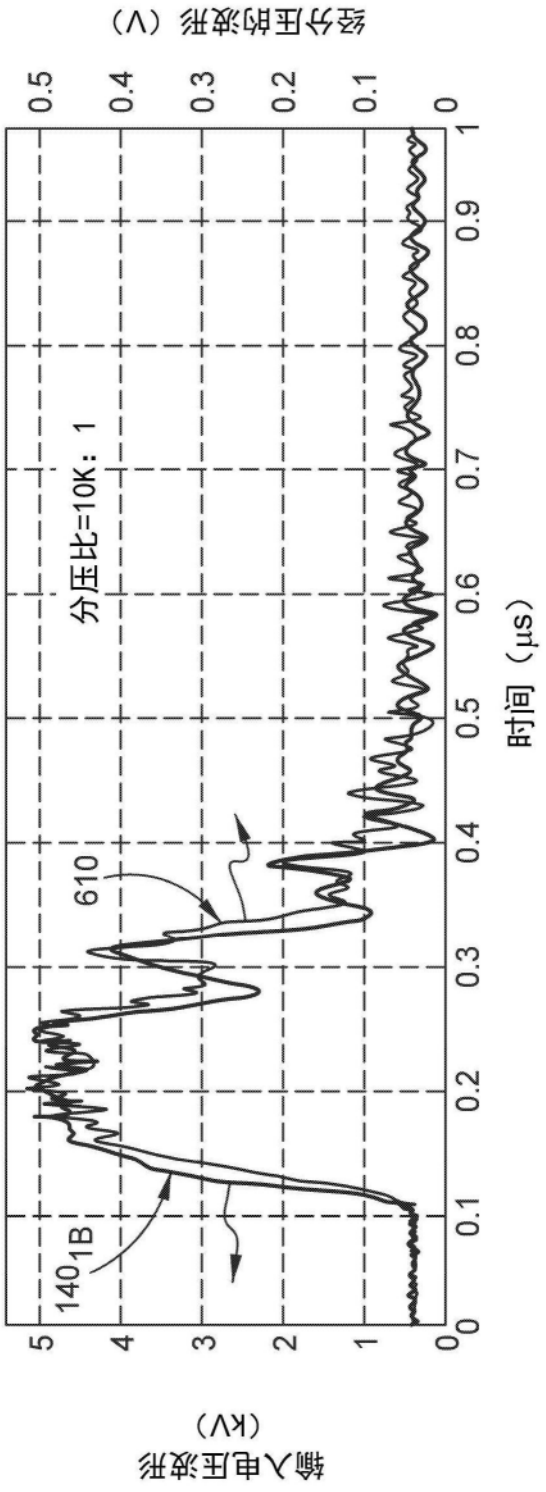

经分压的波形（V）
0.5
0.4
0.3
0.2
0.1
0
分压比=10K：1
610
140
1B
5
4
3
2
1
0
0
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0.9
1
时间（μs）
输入电压波形
（kV）

图6A

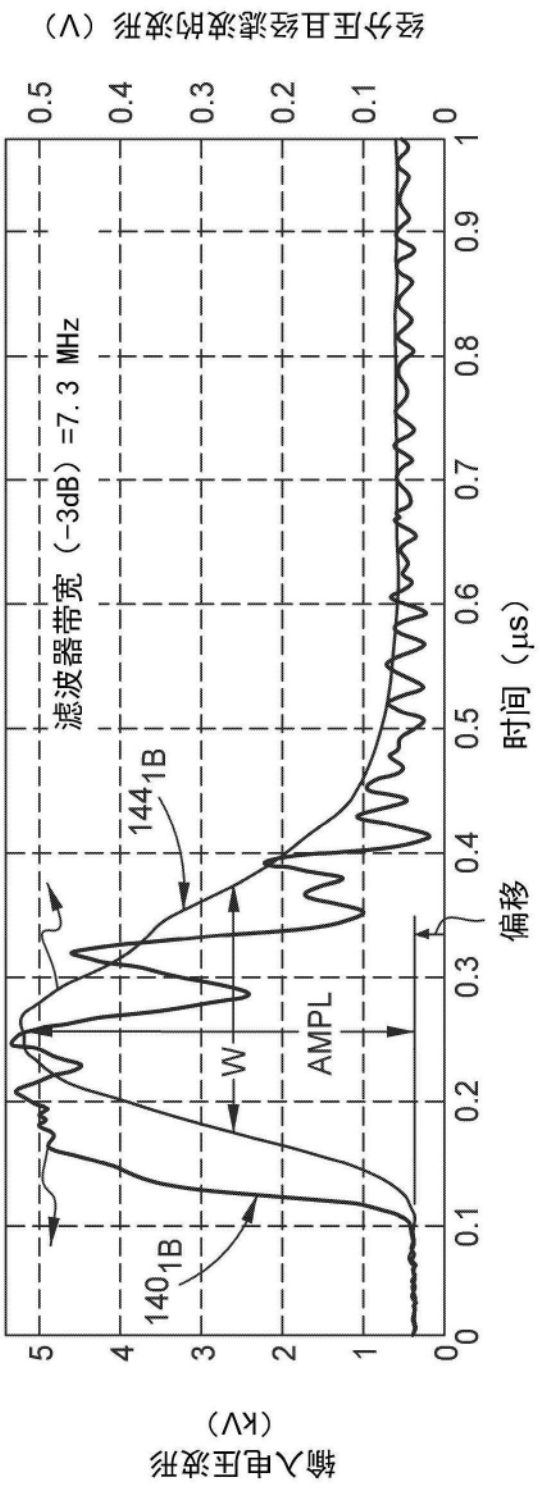

经分压且经滤波的波形（V）
0.5
0.4
0.3
0.2
0.1
0
1
0.9
0.8
0.7
0.6
0.5
0.4
0.3
0.2
0.1
0
时间（μs）
偏移
滤波器带宽（-3dB）=7.3 MHz
144 1B
140 1B
W
AMPL
5
4
3
2
1
0
输入电压波形
（kV）

图6B

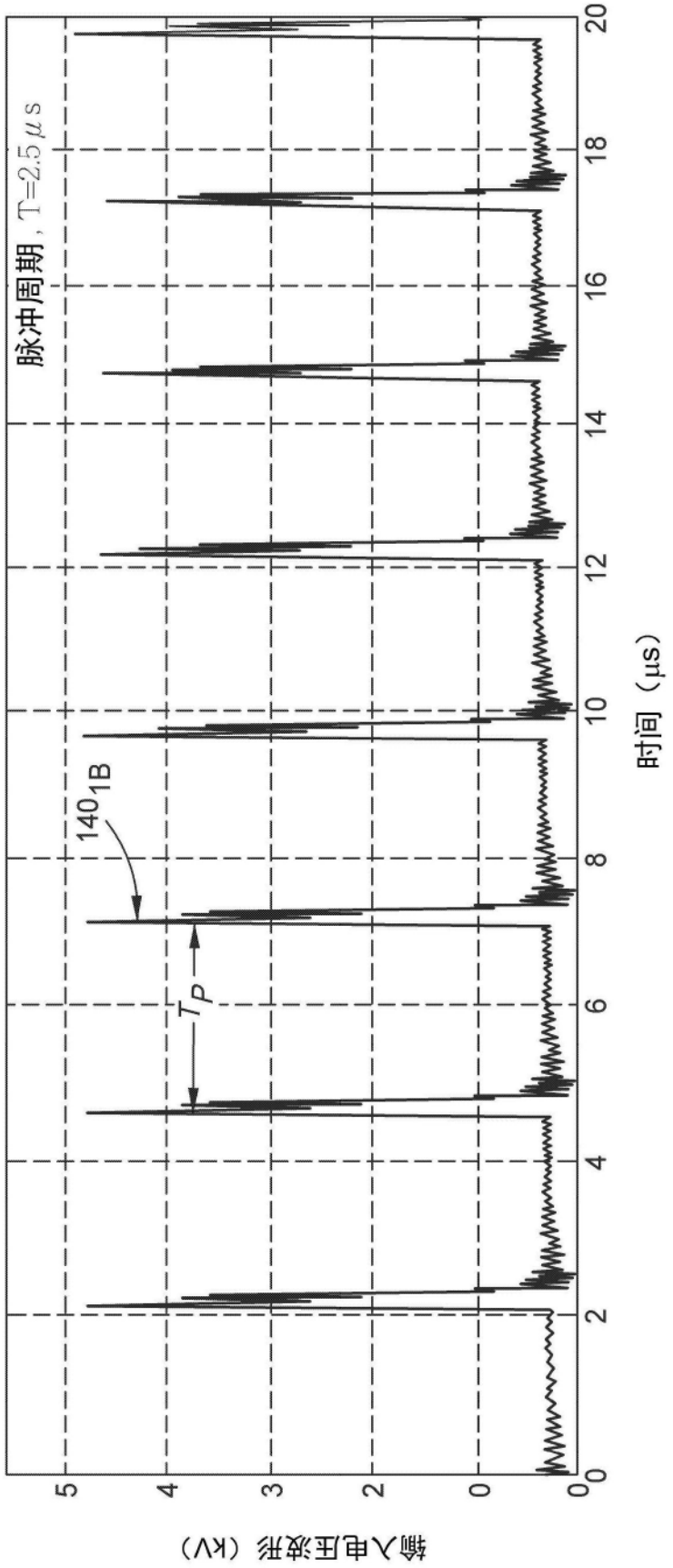

脉冲周期，T=2.5μs
140_{1B}
T_P
输入电压波形（kV）
时间（μs）
5
4
3
2
0
0
2
4
6
8
10
12
14
16
18
20

图7A

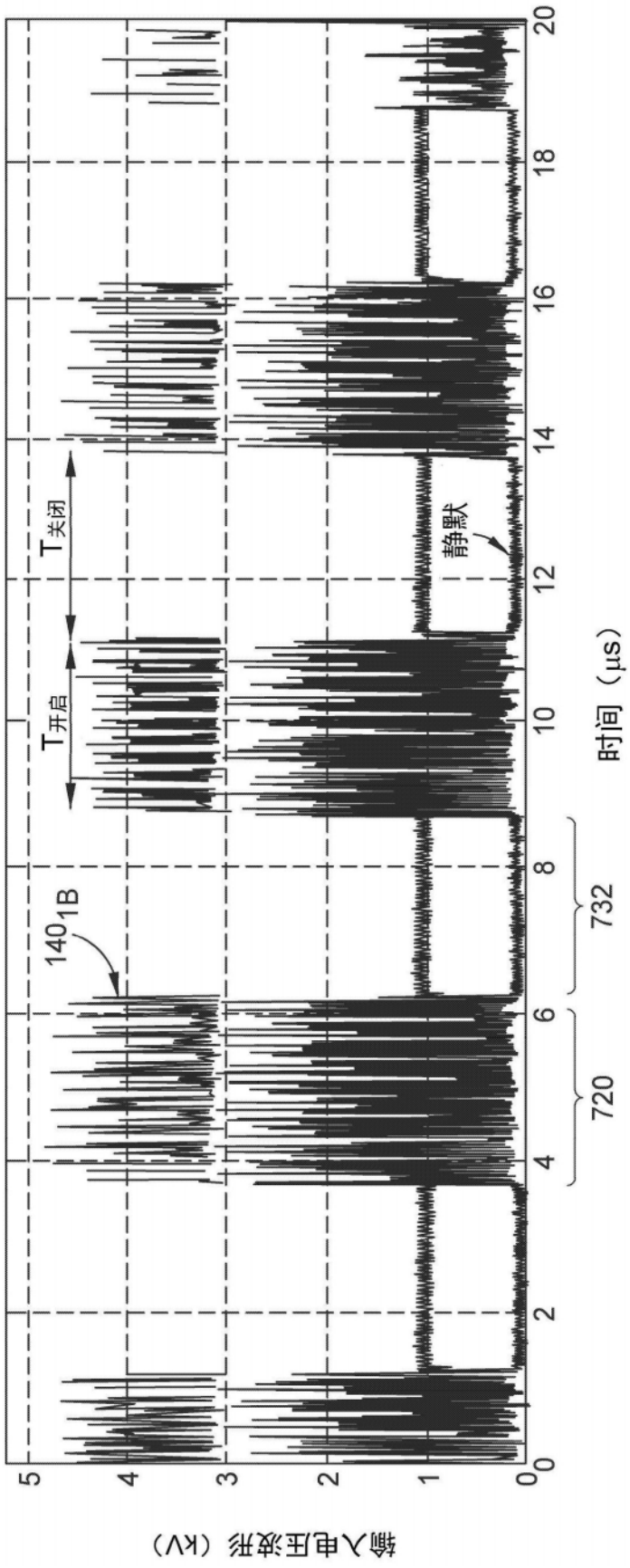


图7B

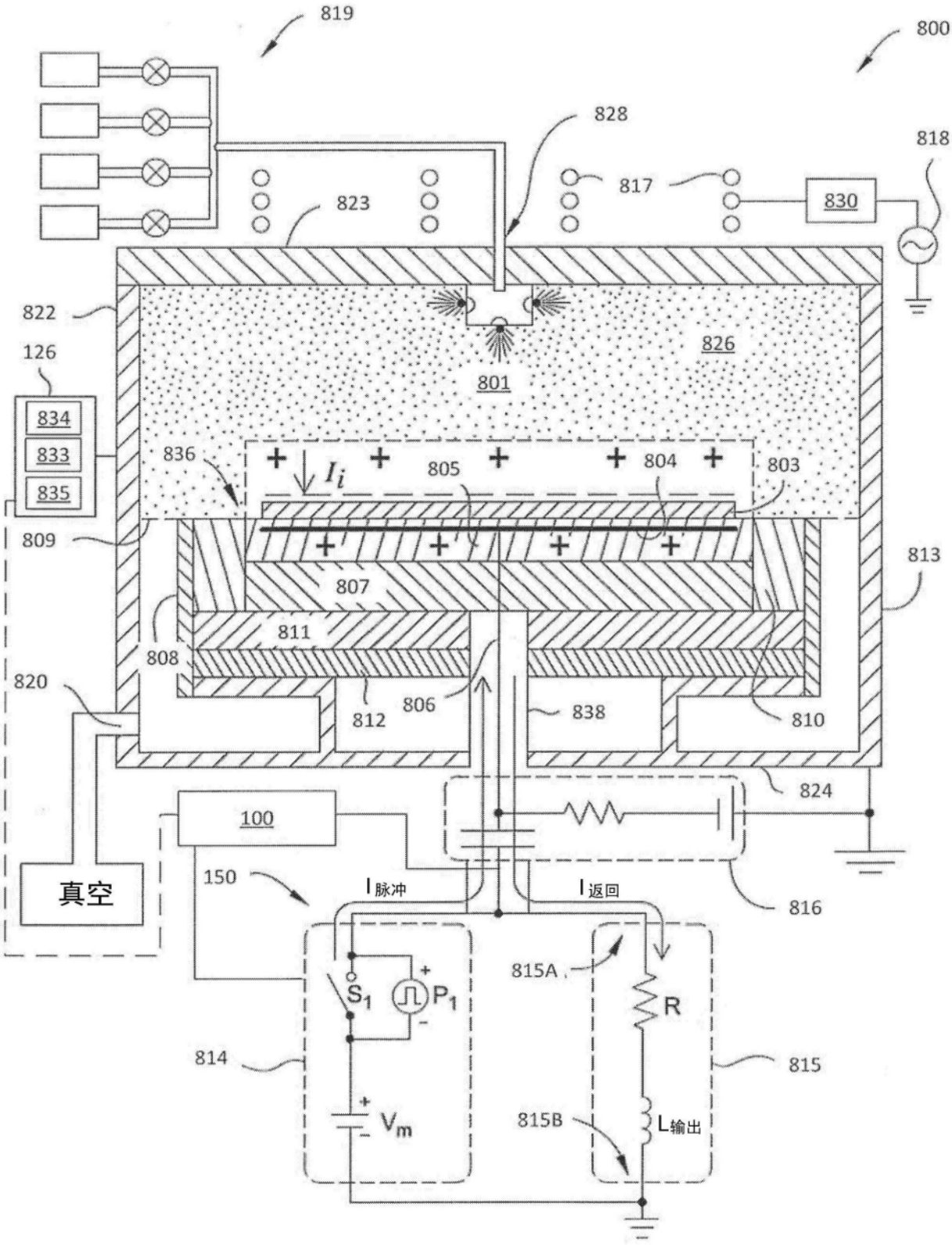

819
800
828
818
817
830
823
822
826
126
801
834
833
835
836
I_i
805
804
803
809
813
807
811
808
820
812
806
838
810
824
100
150
真空
$I_{脉冲}$
$I_{返回}$
816
S_1
P_1
815A
R
814
815
V_m
815B
$L_{输出}$

图8A

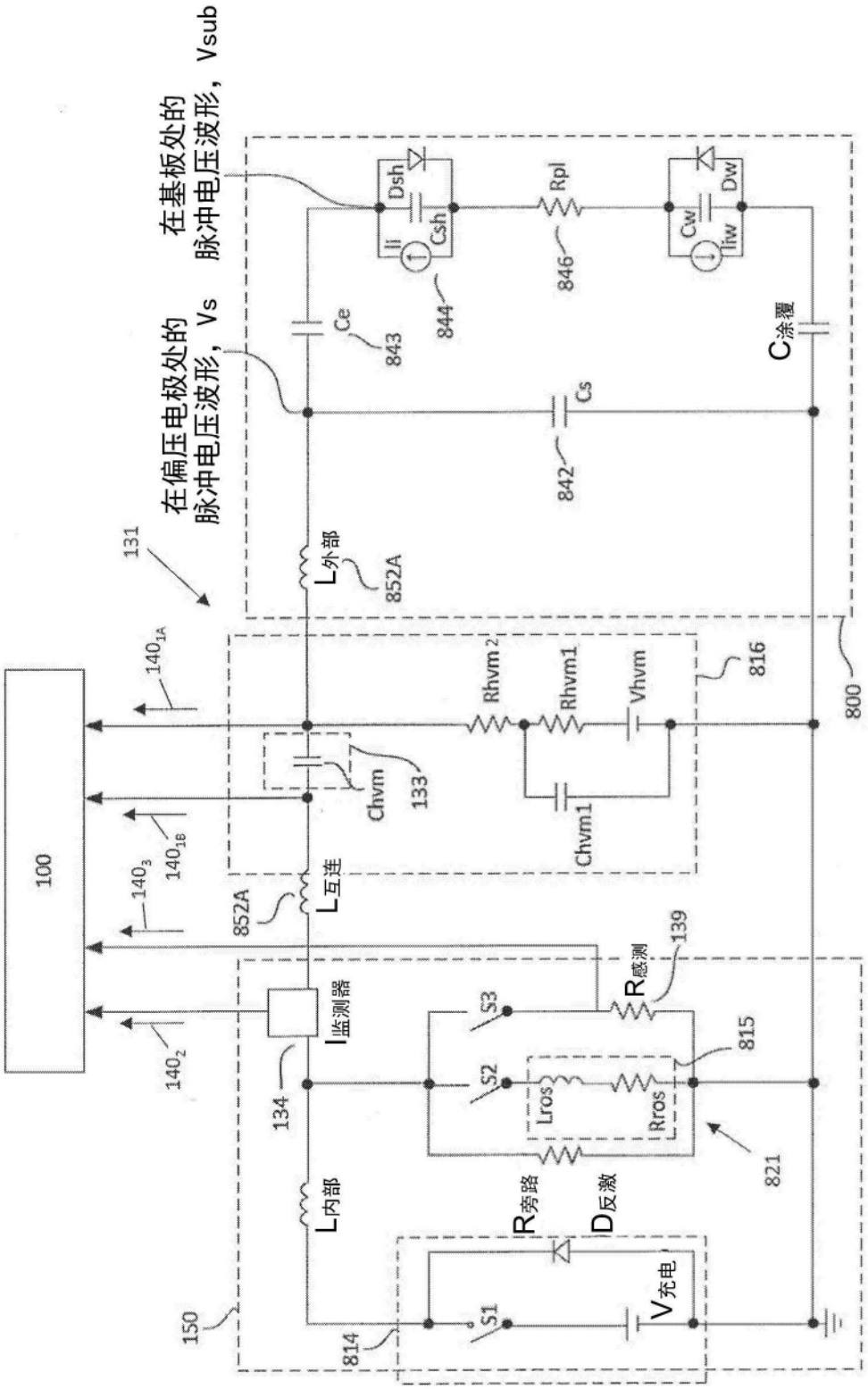

在基板处的脉冲电压波形，Vsub
在偏压电极处的脉冲电压波形，Vs
131
100
150
800
816
815
821
814
134
133
139
843
844
842
846
852A
Ce
Cs
Csh
Dsh
Ii
Rpl
Cw
Iiw
Dw
C涂覆
Rhvm2
Rhvm1
Vhvm
Chvm
Chvm1
L外部
L互连
L内部
I监测器
R感测
S1
S2
S3
Lros
Rros
R旁路
D反激
V充电
140₁A
140₁B
140₂
140₃

图8B

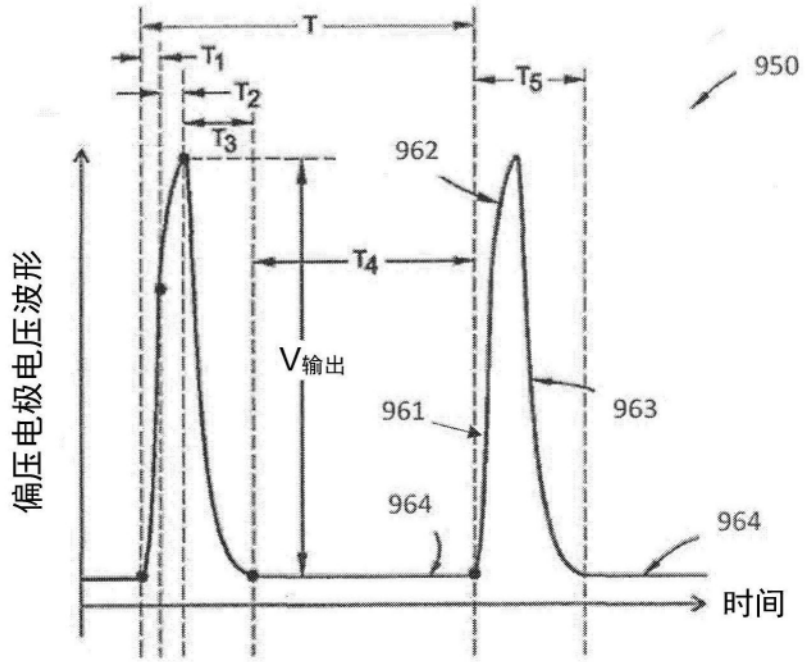

T
T1
T2
T3
T4
T5
950
962
963
961
964
964
V输出
偏压电极电压波形
时间

图9A

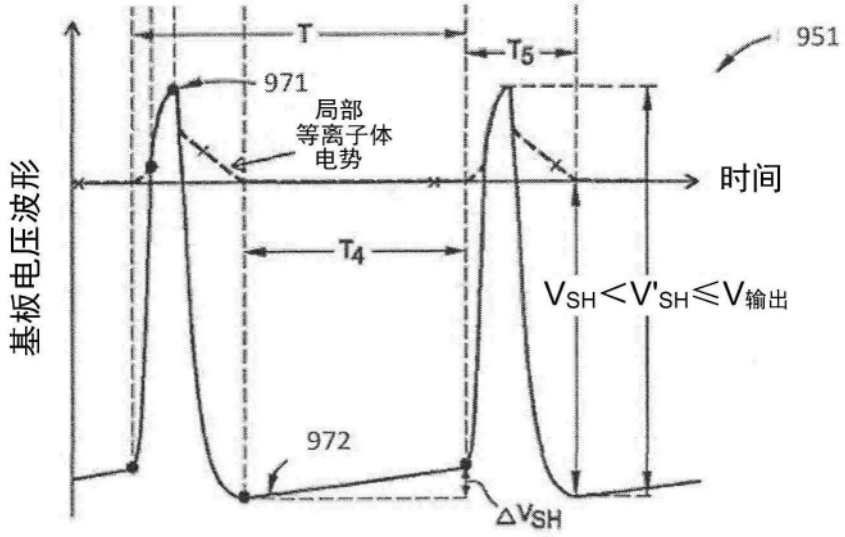

T
T5
951
971
局部
等离子体
电势
时间
T4
VSH＜V'SH≦V输出
972
ΔVSH
基板电压波形

图9B

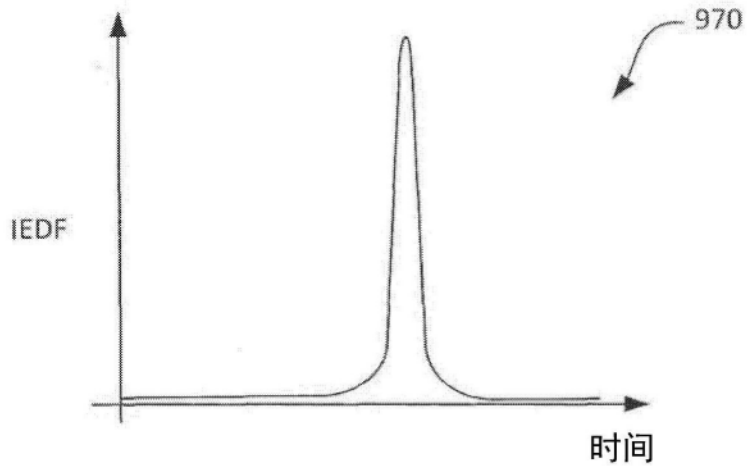


图9C

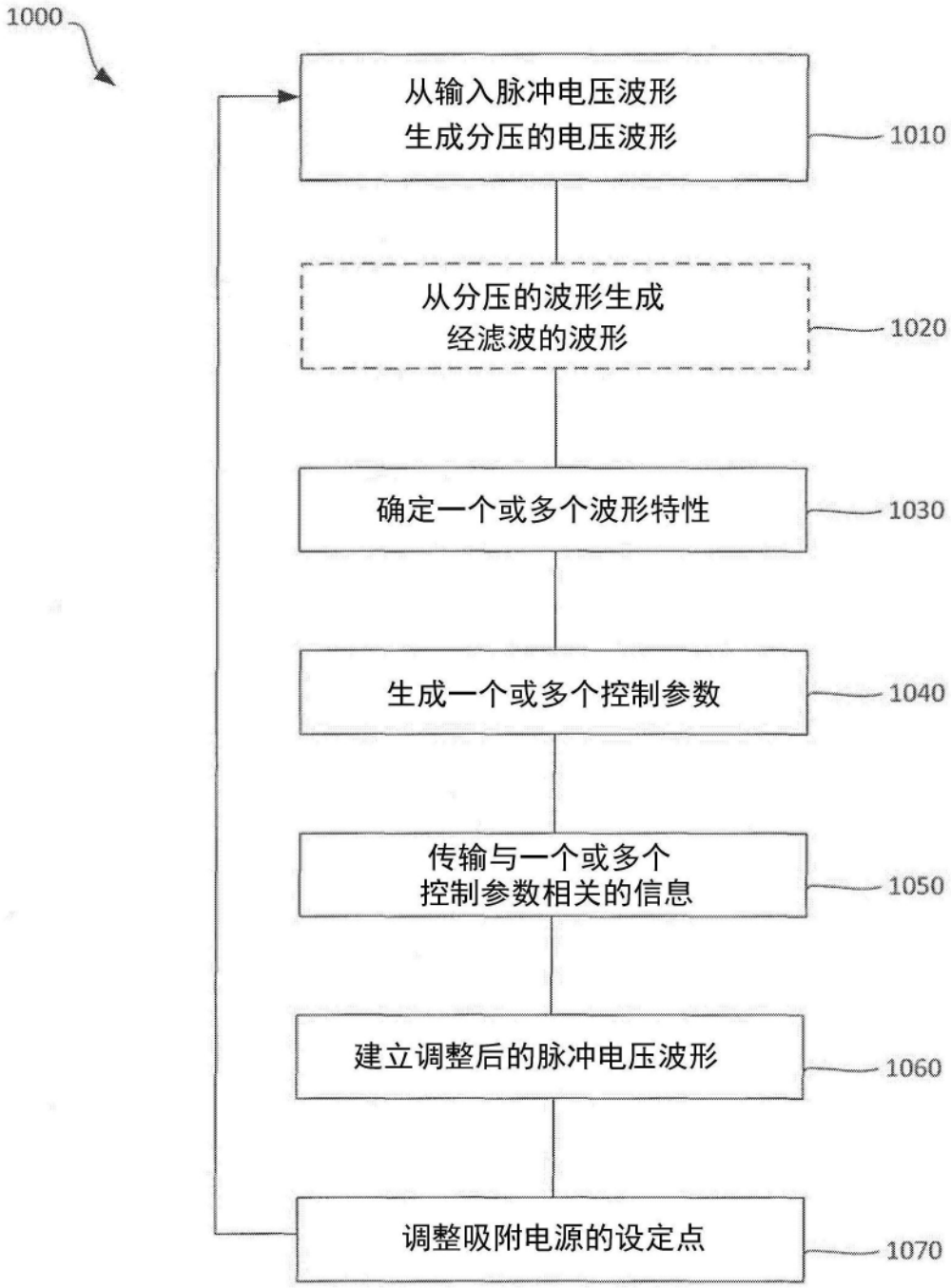

1000
从输入脉冲电压波形
生成分压的电压波形
1010
从分压的波形生成
经滤波的波形
1020
确定一个或多个波形特性
1030
生成一个或多个控制参数
1040
传输与一个或多个
控制参数相关的信息
1050
建立调整后的脉冲电压波形
1060
调整吸附电源的设定点
1070

图10

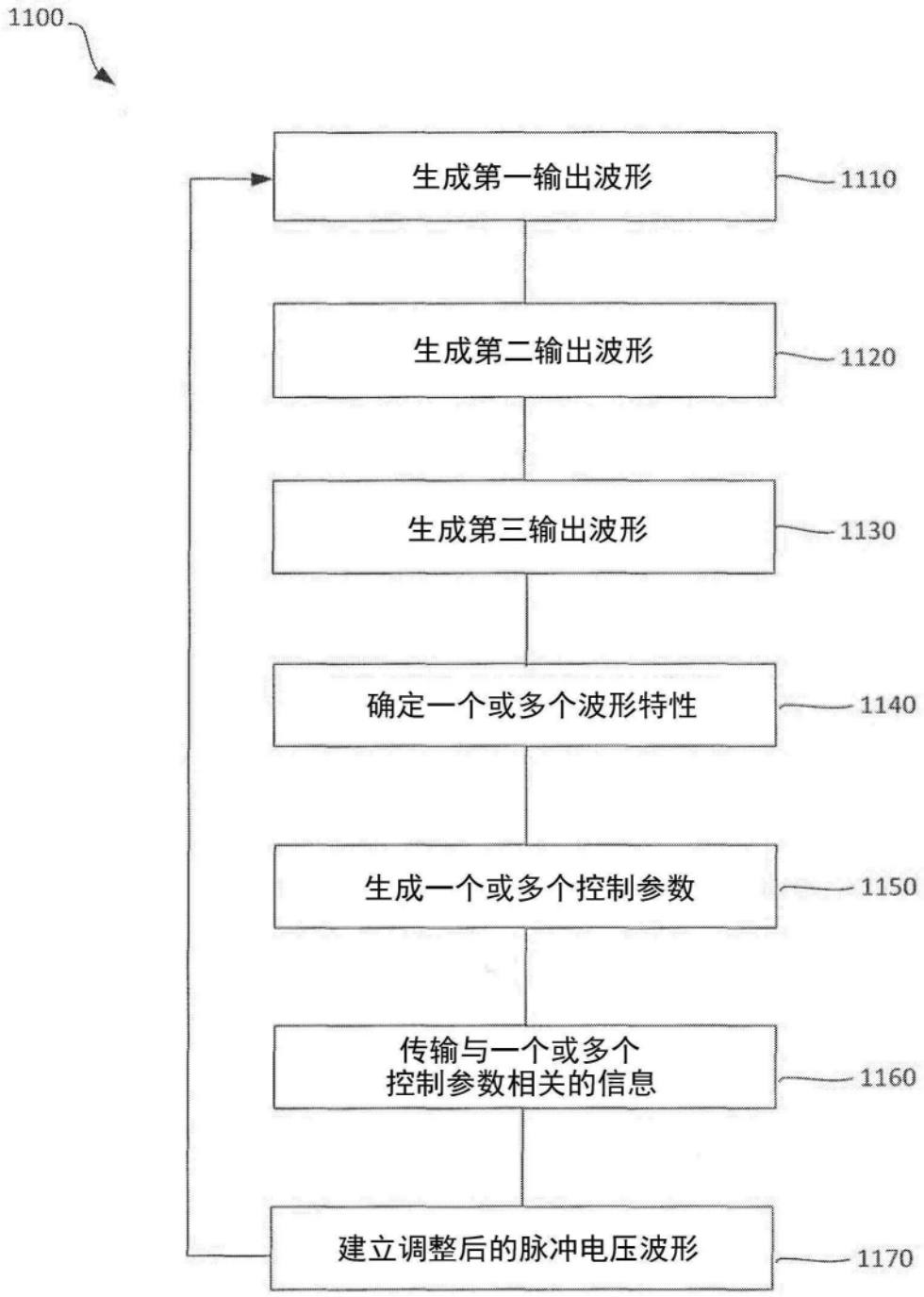

1100
生成第一输出波形
1110
生成第二输出波形
1120
生成第三输出波形
1130
确定一个或多个波形特性
1140
生成一个或多个控制参数
1150
传输与一个或多个
控制参数相关的信息
1160
建立调整后的脉冲电压波形
1170

图11