



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 354 717**

51 Int. Cl.:

H02P 27/06 (2006.01)

H02M 7/48 (2006.01)

H02M 7/5387 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **06746475 .0**

96 Fecha de presentación : **16.05.2006**

97 Número de publicación de la solicitud: **1914873**

97 Fecha de publicación de la solicitud: **23.04.2008**

54

Título: **Inversor polifásico, procedimiento de control del mismo, ventilador y sistema de salida de corriente polifásica.**

30

Prioridad: **12.07.2005 JP 2005-203295**

45

Fecha de publicación de la mención BOPI:
17.03.2011

45

Fecha de la publicación del folleto de la patente:
17.03.2011

73

Titular/es: **DAIKIN INDUSTRIES, Ltd.**
Umeda Center Building
4-12, Nakazaki-Nishi 2-chome
Kita-ku, Osaka-shi, Osaka 530-8323, JP

72

Inventor/es: **Nakata, Tetsuo y**
Yanagida, Yasuto

74

Agente: **Carpintero López, Mario**

ES 2 354 717 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Campo técnico

La presente invención se refiere a un inversor polifásico que adopta un procedimiento de inicialización.

Técnica Antecedente

5 Existe un inversor polifásico que tiene un circuito de control (denominado como "circuito de control del lado alto") para el accionamiento de un dispositivo de conmutación de la rama alta y un circuito de control (denominado como "circuito de control del lado bajo") para el accionamiento de un dispositivo de conmutación de la rama baja separadamente. Además, se ha propuesto el denominado procedimiento de inicialización en el que se obtiene de un condensador una fuente de alimentación para el accionamiento del circuito de control del lado alto, que se carga a través del dispositivo de conmutación del lado bajo. Véanse, por ejemplo, los siguientes documentos de patentes 1, 2 y 3 y el documento no de patente 1.

Documento de Patente 1: Publicación de Solicitud de Patente Japonesa Abierta a Inspección Pública Nº 2003-348880

15 Documento de Patente 2: Publicación de Solicitud de Patente Japonesa Abierta a Inspección Pública Nº 2004-304527

Documento No de Patente 1: Mitsubishi Electric Corporation, "Mitsubishi HVIC Application Note" [en línea], [buscado el 30 de junio de 2005], Internet <URL: <http://www.mitsubishichips.com/Japan/files/manuals/km0020a1.pdf>>

20 En el procedimiento de inicialización, se establece un periodo (denominado como "periodo de precarga") para la carga del condensador descrito anteriormente para inicialización (denominado como "condensador de inicialización") antes de realizar un funcionamiento normal y, en este periodo, mientras se desconectan los dispositivos de conmutación de la rama alta, los dispositivos de conmutación de la rama baja se conectan secuencialmente y se realiza una carga (denominada como "precarga") del condensador de inicialización.

25 La Figura 6 es un diagrama de tiempos que muestra el periodo de precarga en un inversor trifásico y la conexión/desconexión de los dispositivos de conmutación en un tiempo de accionamiento del motor que sigue al mismo. Por ejemplo, los dispositivos de conmutación en la rama baja en las fase U, fase V y fase W se conectan en este orden cada 500 µs en el periodo de precarga. Cuando se establece como 1 ciclo el ciclo en el que se conectan los dispositivos de conmutación en la rama baja en las tres fases, el periodo de precarga es de 30 ciclos, por ejemplo, es decir, durante una duración de 45 ms.

30 Cuando se acaba el periodo de precarga, los dispositivos de conmutación de la rama alta de la fase U, fase V y fase W y los dispositivos de conmutación de la rama baja de la fase U, fase V y fase W se conectan/desconectan mediante un control de modulación del ancho del pulso, por ejemplo, para un accionamiento normal de un motor.

Documento de Patente 3:

35 Publicación de Solicitud de Patente Japonesa Abierta a Inspección Pública Nº 2001-275 366 desvela un inversor polifásico con condensadores de inicialización utilizados para suministrar alimentación a los circuitos de accionamiento de los dispositivos de conmutación de la rama alta.

Divulgación de la invención

Problema que se ha de resolver con la invención

40 Sin embargo, hay un caso en el que se genera una tensión en una carga (carga polifásica) del inversor polifásico por una causa distinta de la del inversor polifásico. Por ejemplo, en un caso en el que la carga polifásica es el motor de accionamiento de un ventilador, cuando el ventilador gira debido al viento, se genera una tensión en el motor que es la carga polifásica.

45 Dado que la carga polifásica no es accionada desde el inversor polifásico en el periodo de precarga, no se impide tal giro del motor. Además, en el periodo de precarga, dependiendo de los tiempos en los que se conectan los dispositivos de conmutación de la rama baja de la fase U, fase V y fase W, hay un caso en el que se genera una condición de funcionamiento de la regeneración y surge una tensión continua en un lado del inversor polifásico.

50 En general, cuando se genera tal sobretensión, también circula una sobrecorriente a través del dispositivo de conmutación de la rama baja. Por lo tanto, no se realiza la precarga ni el accionamiento normal de la carga polifásica, para proteger al inversor polifásico. Específicamente, se detecta una corriente que circula a través del inversor polifásico y cuando ésta es excesiva, se detiene la operación de la conmutación del inversor polifásico.

Un objeto de la presente invención es hacer difícil la generación de tal sobrecorriente y hacer difícil la generación de la sobrecorriente en el dispositivo de conmutación de la rama baja, incluso cuando se genera tensión en la carga polifásica mediante una causa externa en el periodo de precarga.

Medios para resolver el problema

5 Un inversor polifásico (4) de acuerdo con la presente invención incluye un circuito de conmutación (45), una pluralidad de condensadores (33), una pluralidad de circuitos de control en el lado alto (41, 42, 43) y un circuito de control en el lado bajo (44).

10 El circuito de conmutación tiene una pluralidad de conexiones en serie de dispositivos de conmutación en la rama alta (Qu, Qv, Qw) y dispositivos de conmutación en la rama baja (Qx, Qy, Qz) provistos para cada fase y una pluralidad de diodos (Du, Dv, Dw, Dx, Dy, Dz) conectados en paralelo a cada uno de los dispositivos de conmutación de la rama alta y de los dispositivos de conmutación de la rama baja para la aplicación de una corriente en una dirección opuesta a la dirección en la que los dispositivos de conmutación de la rama alta y los dispositivos de conmutación de la rama baja aplican la corriente. Los terminales de una pluralidad de dispositivos de conmutación de la rama alta opuestos a los dispositivos de conmutación de la rama baja se conectan en común a los terminales de una pluralidad de dispositivos de conmutación de la rama baja opuestos a los dispositivos de conmutación de la rama alta se conectan en común y se produce una corriente de salida para cada fase desde un punto de conexión del dispositivo de conmutación de la rama alta y del dispositivo de conmutación de la rama baja a una carga polifásica.

15 Se proporcionan los condensadores para cada fase, y un terminal de cada uno se conecta al punto de conexión de cada fase y se carga mediante la conducción del dispositivo de conmutación de la rama baja.

20 Se proporcionan para cada fase los circuitos de control del lado alto y éstos controlan la apertura y cierre de los dispositivos de conmutación de la rama alta mediante la recepción de una alimentación de funcionamiento desde el condensador correspondiente.

25 Los circuitos de control del lado bajo permiten conducir a los dispositivos de conmutación de la rama baja proporcionados en una fase que corresponde a la corriente de salida que da el valor más alto comparado entre las fases, (S103, S104, S105), cuando la corriente de salida de cualquier fase es más pequeña que un valor predeterminado, se establece como positiva una dirección desde el punto de conexión hacia la carga polifásica (S102), en un periodo en el que todos los dispositivos de conmutación de la rama alta son no conductores.

30 Un dispositivo de envío de aire de acuerdo con la presente invención incluye el inversor polifásico (4), un motor polifásico (6) que es la carga polifásica y un ventilador (7) accionado por el motor polifásico.

Un sistema de salida de corriente polifásica de acuerdo con la presente invención incluye un inversor polifásico o el dispositivo de envío de aire, un circuito de detección de corriente (5) para la detección de la corriente de salida y un circuito de control (1) para el control del funcionamiento del circuito de control del lado bajo (44) en base a la corriente de salida.

35 Un primer aspecto de un procedimiento de control de un inversor polifásico de acuerdo con la presente invención es un procedimiento para el control de un inversor polifásico (4) que incluye un circuito de conmutación (45), una pluralidad de condensadores (33), una pluralidad de circuitos de control del lado alto (41, 42, 43) y un circuito de control del lado bajo (44).

40 El circuito de conmutación tiene una pluralidad de conexiones en serie de dispositivos de conmutación de la rama alta (Qu, Qv, Qw) y dispositivos de conmutación de la rama baja (Qx, Qy, Qz) provistos para cada fase y una pluralidad de diodos (Du, Dv, Dw, Dx, Dy, Dz) conectados en paralelo a cada uno de los dispositivos de conmutación de la rama alta y a los dispositivos de conmutación de la rama baja para la aplicación de una corriente solamente en una dirección opuesta a una dirección en la que aplican la corriente los dispositivos de conmutación de la rama alta y los dispositivos de conmutación de la rama baja. Los terminales de una pluralidad de dispositivos de conmutación de la rama alta opuestos a los dispositivos de conmutación de la rama baja están conectados en común, los terminales de una pluralidad de dispositivos de conmutación de la rama baja opuestos a los dispositivos de conmutación de la rama alta están conectados en común y se produce una corriente de salida para cada fase desde un punto de conexión del dispositivo de conmutación de la rama alta y del dispositivo de conmutación de la rama baja a una carga polifásica.

45 Se proporcionan los condensadores para cada fase, y un extremo de cada uno se conecta al punto de conexión de cada fase y se carga mediante la conducción del dispositivo de conmutación de la rama baja.

50 Los circuitos de control del lado alto se proporcionan para cada fase y controlan la apertura y cierre de los dispositivos de conmutación de la rama alta mediante la recepción de una alimentación de funcionamiento desde el condensador correspondiente. Los circuitos de control del lado bajo controlan la apertura y cierre de los dispositivos de

conmutación de la rama baja.

5 Un primer aspecto del procedimiento de control es tal que se permite que conduzca al dispositivo de conmutación de la rama baja provisto en una fase correspondiente a la corriente de salida que da el valor más alto comparado entre las fases, (S103, S104, S105), cuando la corriente de salida de cualquier fase es más pequeña que un valor predeterminado, se establece como positiva una dirección desde el punto de conexión hacia la carga polifásica (S102), en un periodo en el que todos los dispositivos de conmutación de la rama alta no son conductores.

10 Un segundo aspecto del procedimiento de control del inversor polifásico de acuerdo con la presente invención es el primer aspecto del procedimiento de control del inversor polifásico, en el que se les permite a los dispositivos de conmutación de la rama baja que conduzcan en un orden predeterminado (S106) cuando la corriente de salida de todas las fases no es más pequeña que el valor predeterminado, en el periodo en el que todos los dispositivos conmutadores de la rama alta no son conductores.

15 Un tercer aspecto del procedimiento de control del inversor polifásico de acuerdo con la presente invención es el primer o el segundo aspecto del procedimiento de control del inversor polifásico, en el que uno cualquiera de los dispositivos de conmutación de la rama baja (Qx, Qy, Qz) se conecta excepcionalmente sólo al comienzo (S100) en el periodo en el que todos los dispositivos conmutadores de la rama alta no son conductores.

Efecto de la invención

20 De acuerdo con el inversor polifásico, el primer aspecto del procedimiento de control del mismo y el sistema de salida de corriente polifásica de la presente invención, el condensador actúa como un condensador de inicialización del circuito de control del lado alto. También, en un denominado periodo de precarga en el que todos los dispositivos conmutadores de la rama alta no son conductores, se hace difícil aplicar una sobrecorriente a través del dispositivo de conmutación de la rama baja.

25 De acuerdo con el dispositivo de envío de aire de la presente invención, incluso cuando los ventiladores reciben viento y giran no por el accionamiento del inversor polifásico, es difícil que la tensión generada por la rotación aplique una sobrecorriente a través de los dispositivos conmutadores de la rama baja.

También, de acuerdo con el segundo aspecto del procedimiento de control, cuando no hay una posibilidad de que se genere la sobrecorriente, se puede realizar una precarga normal.

También, de acuerdo con el tercer aspecto del procedimiento de control, es posible decidir fácilmente el dispositivo de conmutación de la rama baja que conducirá primero.

30 El objeto, características, aspectos y ventajas de la presente invención serán más evidentes mediante la descripción detallada a continuación y los dibujos adjuntos.

Breve descripción de los dibujos

La Figura 1 es un esquema del circuito que muestra una configuración del sistema de salida de corriente polifásica al que se puede aplicar un inversor polifásico de acuerdo con la presente invención.

35 La Figura 2 es un esquema del circuito que muestra las corrientes i_u , i_v e i_w que circulan a través del dispositivo de conmutación bajo y un diodo.

La Figura 3 es un diagrama de flujo que muestra un funcionamiento de una conmutación para la precarga de un circuito de control del lado bajo de acuerdo con la presente invención.

La Figura 4 es un gráfico que muestra las corrientes i_u , i_v e i_w en una técnica convencional.

La Figura 5 es un gráfico que muestra las corrientes i_u , i_v e i_w en la presente invención.

40 La Figura 6 es un gráfico de tiempos que muestra un periodo de precarga en un inversor trifásico y la conexión/desconexión de un dispositivo de conmutación en un tiempo de accionamiento del motor que sigue al mismo.

Realización preferida para llevar a cabo la invención

Primera realización

45 La Figura 1 es un esquema del circuito que muestra una configuración del sistema de salida de corriente polifásica al que se puede aplicar un inversor polifásico de acuerdo con la presente invención. El sistema está provisto con un inversor polifásico 4 y un motor 6, que es la carga del mismo, y está provisto además con un circuito para el control del funcionamiento del inversor polifásico 4. El motor 6 acciona, por ejemplo, un ventilador 7.

El inversor polifásico 4 está provisto con un circuito de conmutación 45. El circuito de conmutación 45 tiene una

pluralidad de conexiones en serie de dispositivos de conmutación de la rama alta Qu, Qv y Qw de la fase U, fase V y fase W, respectivamente, y dispositivos de conmutación de la rama baja Qx, Qy y Qz de la fase U, fase V y fase W, respectivamente. Se puede adoptar un IGBT (transistor bipolar de puerta aislada), por ejemplo, como dichos dispositivos conmutadores, además de un transistor de potencia en general.

5 Los diodos Du, Dv, Dw, Dx, Dy y Dz se conectan en paralelo a cada uno de los dispositivos de conmutación de la rama alta Qu, Qv y Qw y los dispositivos de conmutación de la rama baja Qx, Qy y Qz, respectivamente. La dirección de la corriente que estos diodos aplican y la dirección de la corriente que aplican los dispositivos de conmutación descritos anteriormente, se oponen entre sí.

10 Los terminales de los dispositivos de conmutación de la rama alta Qu, Qv y Qw en un lado opuesto a los dispositivos de conmutación de la rama baja Qx, Qy y Qz, los colectores, por ejemplo, se conectan en común. Se aplica un potencial eléctrico HV de aproximadamente 300 V, por ejemplo, a este punto de conexión para que se aplique al motor 6.

15 Los terminales de los dispositivos de conmutación de la rama baja Qx, Qy y Qz en un lado opuesto a los dispositivos de conmutación de la rama alta Qu, Qv y Qw, los emisores, por ejemplo, se conectan en común. Se conecta un punto del nodo N1 a este punto de conexión. Un punto del nodo N2 se conecta a este punto del nodo N1 a través de una resistencia 46. El punto del nodo N2 es, por ejemplo, un punto de puesta tierra.

20 También, desde el punto de conexión de los dispositivos de conmutación Qu y Qx, por ejemplo del punto de conexión del emisor del dispositivo de conmutación de la rama alta Qu y del colector del dispositivo de conmutación de la rama baja Qx, se produce una corriente de salida de la fase U. De la misma manera, desde los puntos de conexión de los dispositivos de conmutación Qv y Qy y de los dispositivos de conmutación Qw y Qz, se producen corrientes de salida de la fase V y de la fase W, respectivamente. Estas corrientes de salida se suministran al motor 6.

25 En inversor polifásico 4 está provisto además con condensadores 33, que están provistos para cada fase, y un terminal de los mismos se conecta a los puntos de conexión (es decir, a los puntos en los que se produce la corriente de salida) del dispositivo de conmutación de la rama alta y del dispositivo de conmutación de la rama baja para cada fase. Se suministra un potencial eléctrico MV de 16 V, por ejemplo, que es un potencial más alto que el del punto del nodo N1, a los otros extremos de los condensadores 33 a través de una resistencia 31 y un diodo 32.

La resistencia 31 está provista para limitar una corriente de carga del condensador 33 y el diodo 32 la dirige en una dirección continua del mismo desde un lado del potencial eléctrico alto anteriormente descrito a un lado del condensador 33 de modo que se impida la descarga del condensador 33 a través de la resistencia 31.

30 Mediante la conexión de los condensadores 33 de esta forma, los dispositivos de conmutación de la rama baja se ponen en conducción y cada uno de los condensadores 33 correspondientes a la fase U, fase V y fase W se cargan, respectivamente.

35 El inversor polifásico 4 está provisto también con un circuito de control del lado alto 41, 42 y 43, que se proporciona para cada fase, para controlar la apertura y cierre de los dispositivos de conmutación de la rama alta Qu, Qv y Qw, respectivamente. Cada uno de los circuitos de control del lado alto 41, 42 y 43 recibe una corriente de funcionamiento del condensador 33 de la correspondiente fase.

Además, el inversor polifásico 4 está provisto también con un circuito de control del lado bajo 44, que se proporciona para cada fase, para controlar la apertura y cierre de los dispositivos de conmutación de la rama baja Qx, Qy y Qz.

40 Los componentes del inversor polifásico 4 pueden estar contenidos en una carcasa o los componentes distintos a los condensadores 33 pueden estar contenidos en una carcasa.

Cada uno de los circuitos de control del lado alto 41, 42 y 43 tiene unos terminales de entrada de potencia Vcc y G, y el condensador 33 se conecta entre ellos. El un terminal anteriormente descrito y el otro terminal del condensador 33 se conectan a los terminales de entrada de alimentación G y Vcc, respectivamente.

45 El circuito de control del lado bajo 44 tiene también unos terminales de entrada de alimentación Vcc y G, y se aplica el potencial eléctrico MV al terminal de entrada de alimentación Vcc y el punto del nodo N2 se conecta al terminal de entrada de alimentación G.

50 Cada uno de los circuitos de control del lado alto 41, 42 y 43 tiene además un terminal de entrada IN, que recibe una señal de control y recibe comandos de apertura y cierre, que se especifican mediante una CPU 1, como un nivel de potencial eléctrico predeterminado. Los circuitos de conmutación 21 a 26 y una resistencia 34 están provistos para cambiar el nivel de una señal de la CPU 1 a un nivel de potencial eléctrico predeterminado. Los circuitos de conmutación 21 a 26 pueden aislar un lado de la CPU 1 y un lado de los circuitos de control del lado alto 41, 42 y 43 y el circuito de

control del lado bajo 44 mediante el uso de optoacopladores, por ejemplo. La presente invención se puede aplicar incluso cuando no se usan optoacopladores y no se obtiene un aislamiento.

5 Los circuitos de conmutación 21 a 23 están provistos para los circuitos de control del lado alto 41, 42 y 43 y se da un potencial eléctrico LV (5 V, por ejemplo) que corresponde a un nivel de salida de la CPU 1 y se conectan ambos terminales del condensador 33.

El circuito de conmutación 21 recibe un comando para abrir y cerrar el dispositivo de conmutación de la rama alta de la fase U desde la CPU 1, y convierte la misma junto con la resistencia 34 en una diferencia de potencial eléctrico, en una tensión de ambos terminales del condensador 33. Los circuitos de conmutación 22 y 23 funcionan de la misma manera.

10 Se proporcionan los circuitos de conmutación 24 a 26 para el circuito de control del lado bajo 44, y se les proporciona el potencial eléctrico LV correspondiente al nivel de salida de la CPU 1, y además, se conectan los terminales de entrada de alimentación Vcc y G del circuito de control del lado bajo 44. Por lo tanto, el circuito de conmutación 24 recibe un comando para abrir y cerrar el dispositivo de conmutación de la rama baja de la fase U desde la CPU 1 y convierte la misma en la diferencia I de potencial eléctrico entre el potencial eléctrico MV y el del punto del nodo N2. Los dispositivos de conmutación 25 y 26 funcionan de la misma manera.

15 La Figura 2 es un esquema del circuito que muestran las corrientes i_u , i_v e i_w que circulan entre el circuito de conmutación 45 y el motor 6 mediante el establecimiento de la dirección desde el punto del nodo N1 hacia el motor 6 como positiva en un periodo de precarga. Dado que todos los dispositivos de conmutación de la rama alta Q_u , Q_v y Q_w se convierten en no conductores en el periodo de precarga, se muestran aquí los dispositivos de conmutación de la rama baja Q_x , Q_y y Q_z , los diodos D_x , D_y y D_z conectados en paralelo con ellos, respectivamente, el motor 6 y el punto del nodo N1.

20 En un estado en el que los dispositivos de conmutación de la rama baja Q_x , Q_y y Q_z están en estados de conexión, desconexión y desconexión, respectivamente, cuando el potencial eléctrico de la fase U del motor 6 es mayor que el de la fase V y el de la fase W, circula una corriente i_u negativa a través del dispositivo de conmutación de la rama baja Q_x y circulan corrientes positivas i_v e i_w a través de los diodos D_y y D_z . También, se requiere que un valor absoluto de la corriente i_u (<0) que circula a través del dispositivo de conmutación de la rama baja Q_x se haga pequeña, como se describe en "Problema que se ha de resolver con la invención". Entonces, el circuito de control de la rama baja 44, funciona de la siguiente manera.

25 La Figura 3 es un diagrama de flujo que muestra un funcionamiento de una conmutación para la precarga del circuito de control del lado bajo 44. El diagrama de flujo muestra un funcionamiento distinto del de un caso de accionamiento normal de la carga. En un caso de accionamiento normal de la carga, un procedimiento salta a un diagrama de flujo de un funcionamiento normal conocido a través del "RETORNO" del diagrama de flujo.

30 Primero, en la etapa S100, cualquiera de los dispositivos de conmutación del lado bajo Q_x , Q_y y Q_z está en conducción. A continuación, en la etapa S101, se juzga si todas las corrientes i_u , i_v e i_w son o no más pequeñas que un valor predeterminado. Las corrientes i_u , i_v e i_w , estableciéndose como positivo una dirección desde el punto de conexión del dispositivo de conmutación de la rama baja y el dispositivo de conmutación de la rama alta de cada fase hacia la carga polifásica, tienen valores positivos cuando las corrientes i_u , i_v e i_w circulan a través de los diodos D_x , D_y y D_z . Por otro lado, cuando pasan a través de los dispositivos de conmutación de la rama baja Q_x , Q_y y Q_z , los valores son negativos.

35 Por lo tanto, el valor predeterminado, que es el criterio de decisión, es cero o un valor negativo y se selecciona el valor absoluto del mismo para que sea más pequeño que el valor absoluto de la corriente que circula sin dañar la conmutación de la rama baja.

40 Entonces, dado que se requiere impedir que el valor absoluto de la corriente que circula a través del dispositivo de conmutación de la rama baja sea grande, cuando todas las corrientes i_u , i_v e i_w no son más pequeñas que cero o un valor negativo predeterminado, no es problemática la sobrecorriente anteriormente descrita. En tal caso, un resultado de la decisión en la etapa S101 es afirmativo (Sí) y el procedimiento pasa a la etapa S106.

45 En la etapa S106, se realiza una precarga normal. Es decir, los dispositivos de conmutación de la rama baja Q_x , Q_y y Q_z se conectan/desconectan en un orden predeterminado. De ese modo, cuando no hay posibilidad de que se genere una sobrecorriente, se puede ejecutar la precarga normal.

50 En general, todos los dispositivos de conmutación se desconectan antes de la precarga, de modo que se considera que todas las corrientes i_u , i_v e i_w son cero inicialmente. Por lo tanto, cuando el valor predeterminado se establece en un valor negativo, el procedimiento pasa de la etapa S101 a la etapa S106. Por lo tanto, se puede omitir la etapa S100.

Sin embargo, se prefiere que se proporcione la etapa S100 porque se puede decidir fácilmente si el dispositivo de conmutación se conectará inicialmente.

5 Por otro lado, cuando el ventilador 7, accionado por el motor 6, se gira por una causa externa tal como el viento y se genera una tensión en el motor 6, hay un caso en el que el resultado de la decisión en la etapa S101 es negativo (NO). En tal caso, es decir, cuando una cualquiera de las corrientes i_u , i_v e i_w es más pequeña que el valor negativo predeterminado (si el valor absoluto es mayor), se decide cuál es el mayor valor. Cuando la corriente i_u es el valor más grande, el procedimiento pasa a la etapa S103 y los dispositivos de conmutación de la rama baja Qx, Qy y Qz pasan a conectado, desconectado y desconectado respectivamente. Cuando la corriente i_v es el valor más grande, el procedimiento pasa a la etapa S104 y los dispositivos de conmutación de la rama baja Qx, Qy y Qz pasan a desconectado, conectado y desconectado, respectivamente. Cuando la corriente i_w es el valor más grande, el procedimiento pasa a la etapa S105 y los dispositivos de conmutación de la rama baja Qx, Qy y Qz pasan a desconectado, desconectado y conectado, respectivamente.

10 Después de que se ejecuten los procesos de las etapas S103 a S106, el procedimiento pasa a la etapa S107, y se decide si el período de precarga está finalizado o no. Si el resultado de la decisión es afirmativo, el procedimiento pasa al diagrama de flujo (no mostrado) de un caso de accionamiento normal de la carga, a través de "RETORNO".

15 Si el resultado de la decisión es negativo, continúa el periodo de precarga, de modo que el procedimiento vuelve a la etapa S101.

20 De esa manera, desconectando los dispositivos de conmutación de la rama baja antes de que la corriente, que circula a través de una fase del dispositivo de conmutación de la rama baja, se convierta en una sobrecorriente, se hace difícil que se genere tal sobrecorriente. En ese sentido, es posible desconectar el dispositivo de conmutación de la rama baja de la fase correspondiente a cualquiera de las corrientes i_u , i_v e i_w cuyo valor sea más pequeño que el valor predeterminado y conectar cualquier otro de los dispositivos de conmutación de la rama baja.

25 Por ejemplo, en un ejemplo mostrado en la Figura 2, el dispositivo de conmutación de la rama baja Qz se conecta cuando la corriente i_w es mayor que la corriente i_v en el diagrama de flujo descrito anteriormente y el dispositivo de conmutación de la rama baja Qy se conecta cuando la corriente i_v es mayor que la corriente i_w . Sin embargo, cuando uno cualquiera de los dispositivos de conmutación de la rama baja Qy y Qz se conecta sin comparar el tamaño de las corrientes i_v e i_w , es posible en primer lugar hacer difícil que la corriente se genere en el dispositivo de conmutación de la rama baja Qx.

30 Sin embargo, el dispositivo de conmutación de la rama baja Qz se conecta cuando la corriente i_v es mayor que la corriente i_w , cuando la corriente i_v es extremadamente grande, es altamente posible que circule con facilidad una sobrecorriente a través del dispositivo de conmutación de la rama baja Qz. Por lo tanto, se prefiere que el dispositivo de conmutación de la rama baja de la fase correspondiente a la corriente que da el valor mayor, se conecte, como en el paso desde la etapa S102 a las etapas S103, S104 y S105 mostrado en la Figura 3. De ese modo, es posible impedir que surja una tensión en corriente continua en base al estado de funcionamiento regenerativo.

35 El sistema de salida de corriente polifásica mostrado en la Figura 1 está provisto además con un circuito de detección de corriente 5 para la detección de las corrientes i_u , i_v e i_w . A continuación el resultado detectado se entrega a la CPU 1, y se realizan el control de las etapas S101 a S107 por parte de la CPU 1. Dado que la suma de las corrientes i_u , i_v e i_w es cero, es posible omitir la detección de la corriente i_u en la fase U como se ilustra en la Figura 1, y ésta se puede obtener en la CPU 1 mediante la inversión del signo de la suma de las corrientes i_v e i_w .

40 Ejemplo

Las Figuras 4 y 5 son gráficos que muestran las corrientes i_u , i_v e i_w y éste muestra un caso en el que la tensión se genera por una causa externa al motor 6 en el periodo de precarga. La Figura 4 muestra un caso de precarga convencional y la Figura 5 muestra un caso de precarga adoptando la presente invención (ambas son simulaciones en las que se suponen 2700 revoluciones/minuto).

45 En la Figura 4, la corriente i_w era más baja de -55 A en el punto de 0,08 segundos (8 ms) y fue reconocida como sobrecorriente. De ese modo, se detuvo la precarga (todos los dispositivos de conmutación se desconectaron), de modo que las corrientes i_u , i_v e i_w son sustancialmente cero.

En la Figura 5, los valores absolutos de las corrientes i_u , i_v e i_w no son mayores de 50 A, de modo que continúa la precarga sin generación de sobrecorriente.

50 Incluso en un caso en el que el proceso para proteger al inversor polifásico mediante el reconocimiento de sobrecorriente se adopte en dicha forma y se genere una tensión en la carga por una causa externa, es posible hacer difícil la generación de sobrecorriente mediante la aplicación de la presente invención e impedir la suspensión de la

precarga.

5 Naturalmente, la presente invención se puede aplicar a una carga polifásica distinta de la del motor 6. Sin embargo, ésta se prefiere cuando se adopta una carga polifásica en la que se genera una tensión por una causa externa, tal como el motor 6 provisto con el ventilador 7. Por ejemplo, se prefiere aplicar la presente invención a un dispositivo de envío de aire provisto con el inversor polifásico 4, el motor 6 y el ventilador 7.

Como un dispositivo de envío de aire en la que el ventilador 7 se gira por una causa externa, por ejemplo, tenemos una unidad exterior de un acondicionador de aire.

10 Aunque la presente invención se ha descrito en detalle, la descripción expuesta anteriormente es una ilustración de cada aspecto y la presente invención no se limita a ésta. Se considera que se pueden concebir un cierto número de alternativas, que no se ilustran, sin desviarse del alcance de la presente invención.

REIVINDICACIONES

1. Un inversor polifásico (4), que comprende:

un circuito de conmutación (45) que tiene:

5 una pluralidad de conexiones en serie de dispositivos de conmutación de la rama alta (Qu, Qv, Qw) y dispositivos de conmutación de la rama baja (Qx, Qy, Qz) provistos para cada fase; y

10 una pluralidad de diodos (Du, Dv, Dw, Dx, Dy, Dz) conectados en paralelo a cada uno de dichos dispositivos de conmutación de la rama alta y dichos dispositivos de conmutación de la rama baja para la aplicación de una corriente solamente en una dirección opuesta a una dirección en la que dichos dispositivos de conmutación de la rama alta y dichos dispositivos de conmutación de la rama baja aplican la corriente, estando los terminales de una pluralidad de dichos dispositivos de conmutación de la rama alta opuestos a dichos dispositivos de conmutación de la rama baja conectados en común, estando los terminales de una pluralidad de dichos dispositivos de conmutación de la rama baja opuestos a dichos dispositivos de conmutación de la rama alta conectados en común y produciendo una corriente de salida para cada fase a partir de un punto de conexión de dichos dispositivos de conmutación de la rama alta y dichos dispositivos de conmutación de la rama baja hacia una carga polifásica;

15 una pluralidad de condensadores (33) cargados mediante la conducción de dichos dispositivos de conmutación de la rama baja, provistos para cada fase, estando un terminal de cada uno conectado a dicho punto de conexión para cada fase;

20 una pluralidad de circuitos de control del lado alto (41, 42, 43) provistos para cada fase para el control de la apertura y cierre de dicho dispositivo de conmutación de la rama alta mediante la recepción de una alimentación de funcionamiento desde dicho condensador correspondiente; y

un circuito de control del lado bajo (44) **caracterizado porque** dicho circuito de control del lado bajo permite a dicho dispositivo de conmutación de la rama baja provisto en una fase correspondiente a dicha corriente de salida que da el valor más alto comparado entre las fases en conducción (S103, S104, S105), cuando dicha corriente de salida de cualquier fase es más pequeña que un valor predeterminado, siendo establecida una dirección desde dicho punto de conexión a dicha carga polifásica como positiva (S102), en un periodo en el que todos los dichos dispositivos de conmutación de la rama alta no son conductores.

2. Un dispositivo de envío de aire, que comprende:

30 el inversor polifásico (4) de acuerdo con la Reivindicación 1;

siendo un motor polifásico (6) dicha carga polifásica; y

un ventilador (7) accionado por dicho motor polifásico.

3. Un sistema de salida de corriente polifásica, que comprende:

35 el inversor polifásico de acuerdo con la Reivindicación 1 o el dispositivo de envío de aire de acuerdo con la Reivindicación 2;

un circuito de detección de corriente (5) para la detección de dicha corriente de salida; y

un circuito de control (1) para el control de un funcionamiento de dicho circuito de control del lado bajo (44) en base a dicha corriente de salida.

4. Un procedimiento para el control de un inversor polifásico que comprende:

40 un circuito de conmutación (45) que tiene:

una pluralidad de conexiones en serie de dispositivos de conmutación de la rama alta (Qu, Qv, Qw) y dispositivos de conmutación de la rama baja (Qx, Qy, Qz) provistos para cada fase; y

45 una pluralidad de diodos (Du, Dv, Dw, Dx, Dy, Dz) conectados en paralelo a cada uno de dichos dispositivos de conmutación de la rama alta y dichos dispositivos de conmutación de la rama baja para la aplicación de una corriente solamente en una dirección opuesta a una dirección en la que dichos dispositivos de conmutación de la rama alta y dichos dispositivos de conmutación de la rama baja aplican la corriente, estando los terminales de una pluralidad de dichos dispositivos de conmutación de la rama alta opuestos a dichos dispositivos de conmutación de la rama baja conectados en común, estando los terminales de una pluralidad de dichos dispositivos de conmutación de la rama baja opuestos a dichos dispositivos de conmutación de la rama alta conectados en común y produciendo una corriente de salida para cada fase a

partir de un punto de conexión de dichos dispositivos de conmutación de la rama alta y dichos dispositivos de conmutación de la rama baja hacia una carga polifásica;

5 una pluralidad de condensadores (33) cargados mediante la conducción de dichos dispositivos de conmutación de la rama baja, provistos para cada fase, estando un terminal de cada uno conectado a dicho punto de conexión para cada fase;

una pluralidad de circuitos de control del lado alto (41, 42, 43) provistos para cada fase para el control de la apertura y cierre de dicho dispositivo de conmutación de la rama alta mediante la recepción de una alimentación de funcionamiento desde dicho condensador correspondiente; y

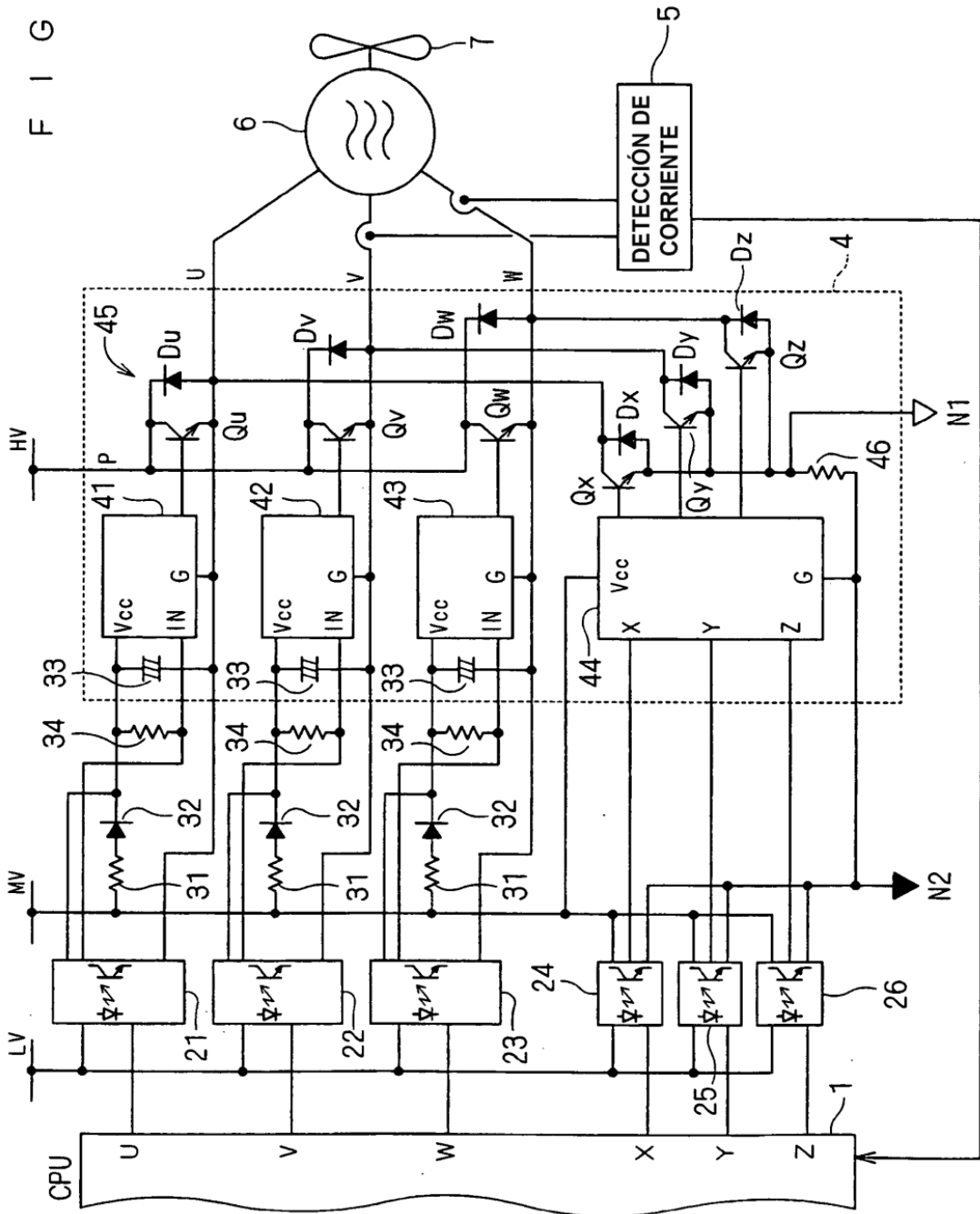
10 un circuito de control del lado bajo (44) para el control de la apertura y cierre de dicho dispositivo de conmutación de la rama baja,

15 permitiendo dicho procedimiento a dicho dispositivo de conmutación de la rama baja provisto en una fase correspondiente a dicha corriente de salida que da el valor más alto comparado entre las fases en conducción (S103, S104, S105), cuando dicha corriente de salida de cualquier fase es más pequeña que un valor predeterminado, siendo establecida una dirección desde dicho punto de conexión a dicha carga polifásica como positiva (S102), en un periodo en el que todos los dichos dispositivos de conmutación de la rama alta no son conductores.

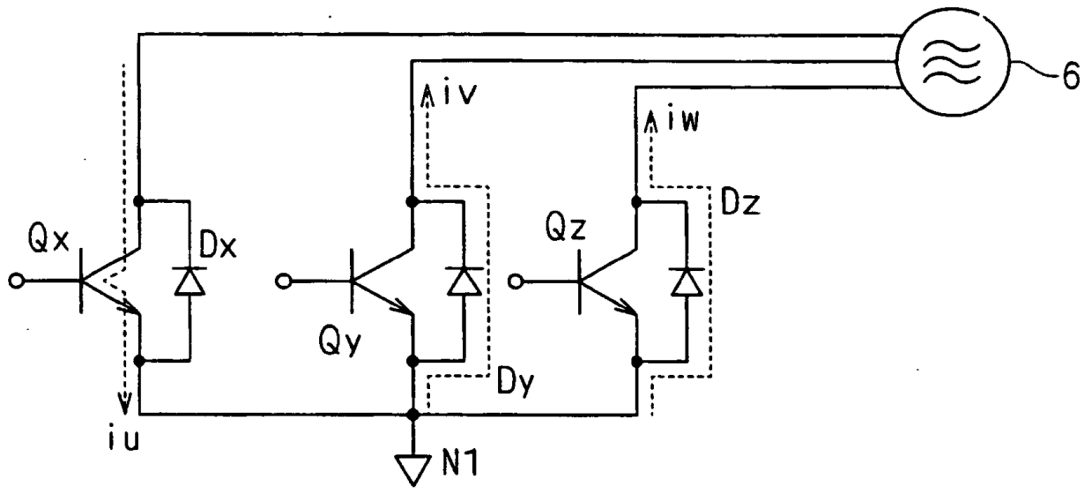
5. El procedimiento para el control de un inversor polifásico de acuerdo con la Reivindicación 4, en el que dicho dispositivo de conmutación de la rama baja se permite que conduzca en un orden predeterminado (S106) cuando dicha corriente de salida de todas las fases no es más pequeña que dicho valor predeterminado, en dicho periodo en el que todos de los dichos dispositivos de conmutación de la rama alta no son conductores.

20 6. El procedimiento para el control del inversor polifásico de acuerdo con la Reivindicación 4 ó 5, en el que uno cualquiera de dichos dispositivos de conmutación de la rama baja (Qx, Qy, Qz) está activado excepcionalmente solamente al comienzo, en dicho periodo en el que todos de los dichos dispositivos de conmutación de la rama alta no son conductores.

FIG. 1



F I G . 2



F I G . 3

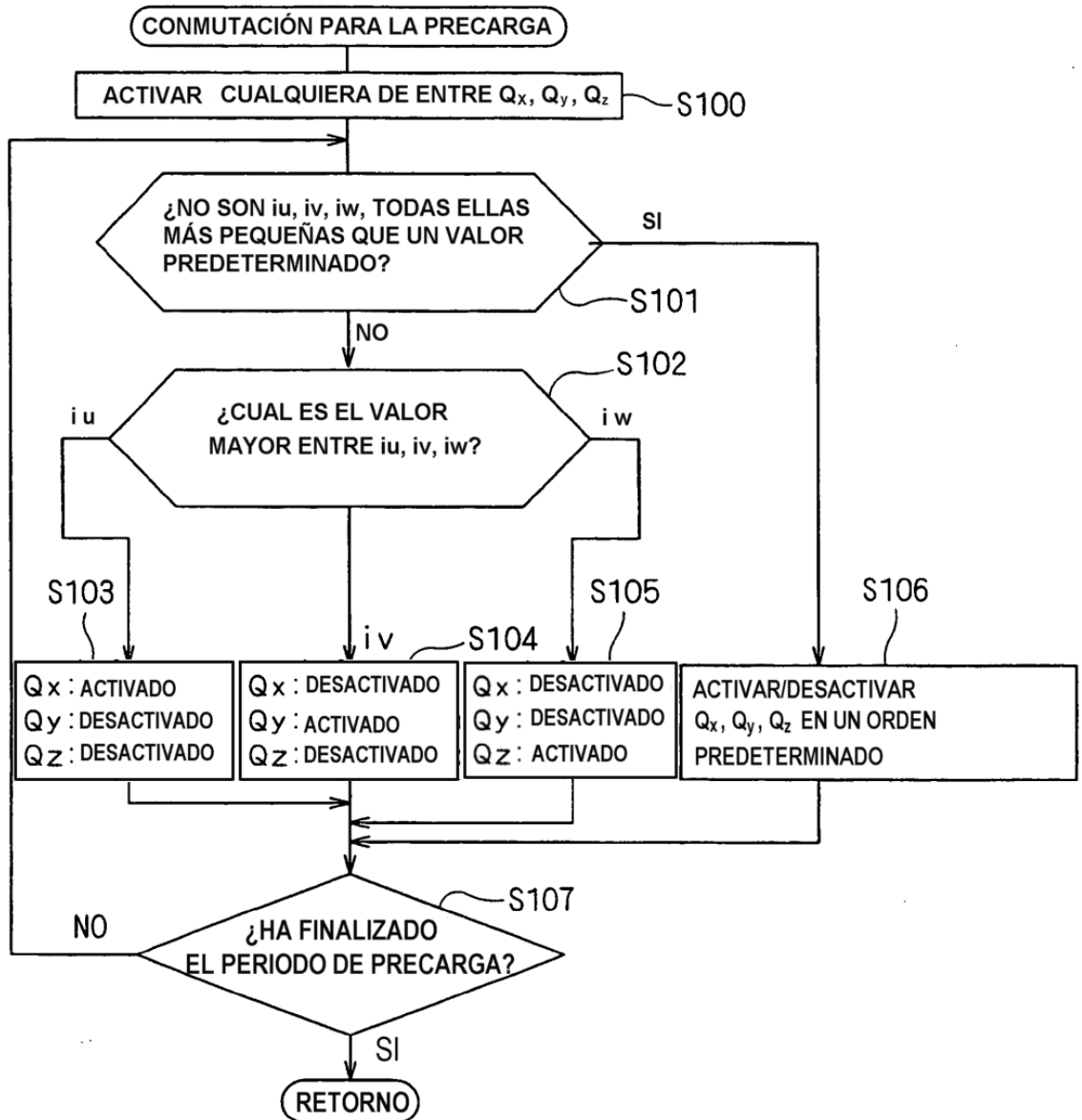


FIG. 4

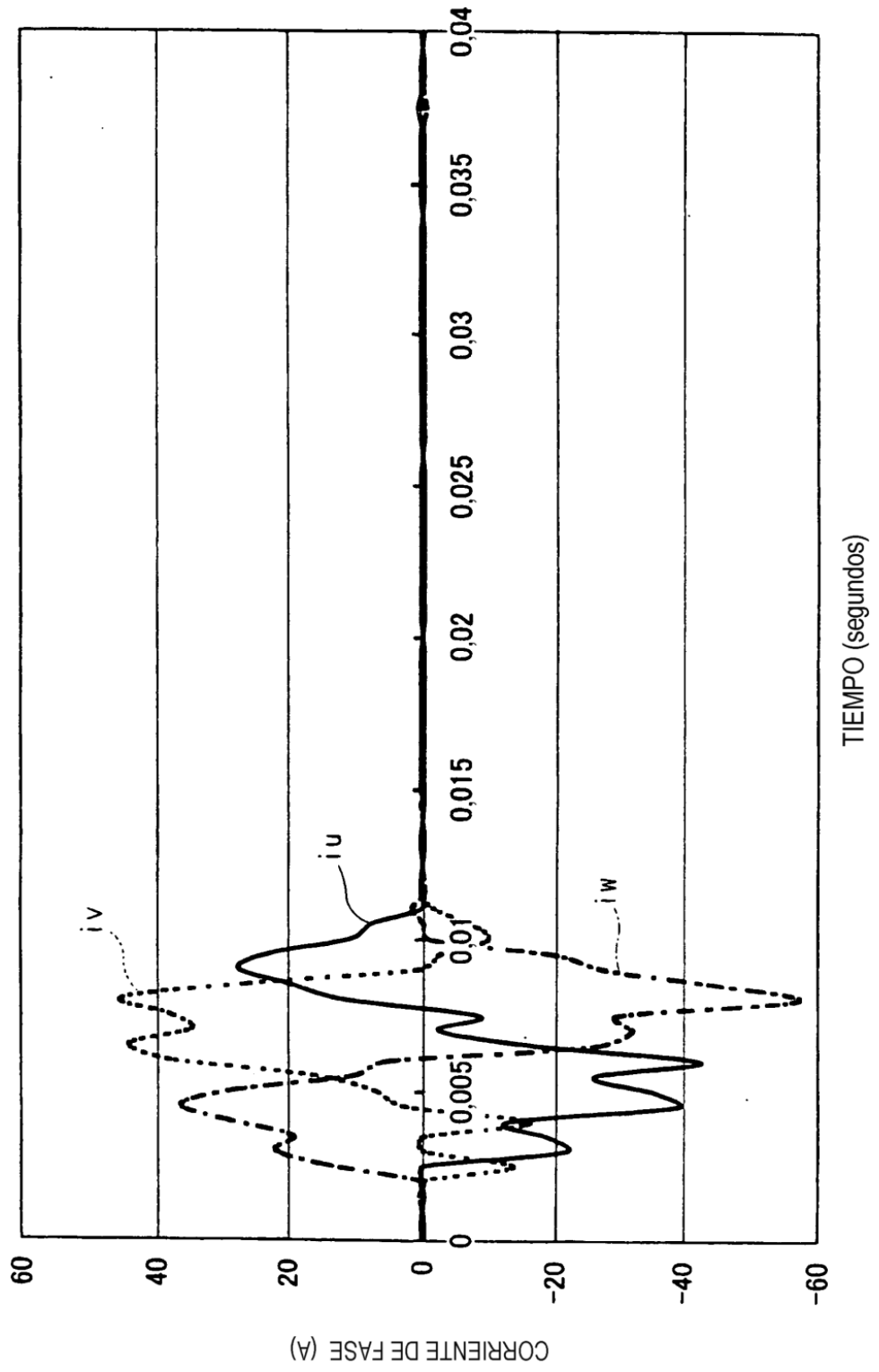
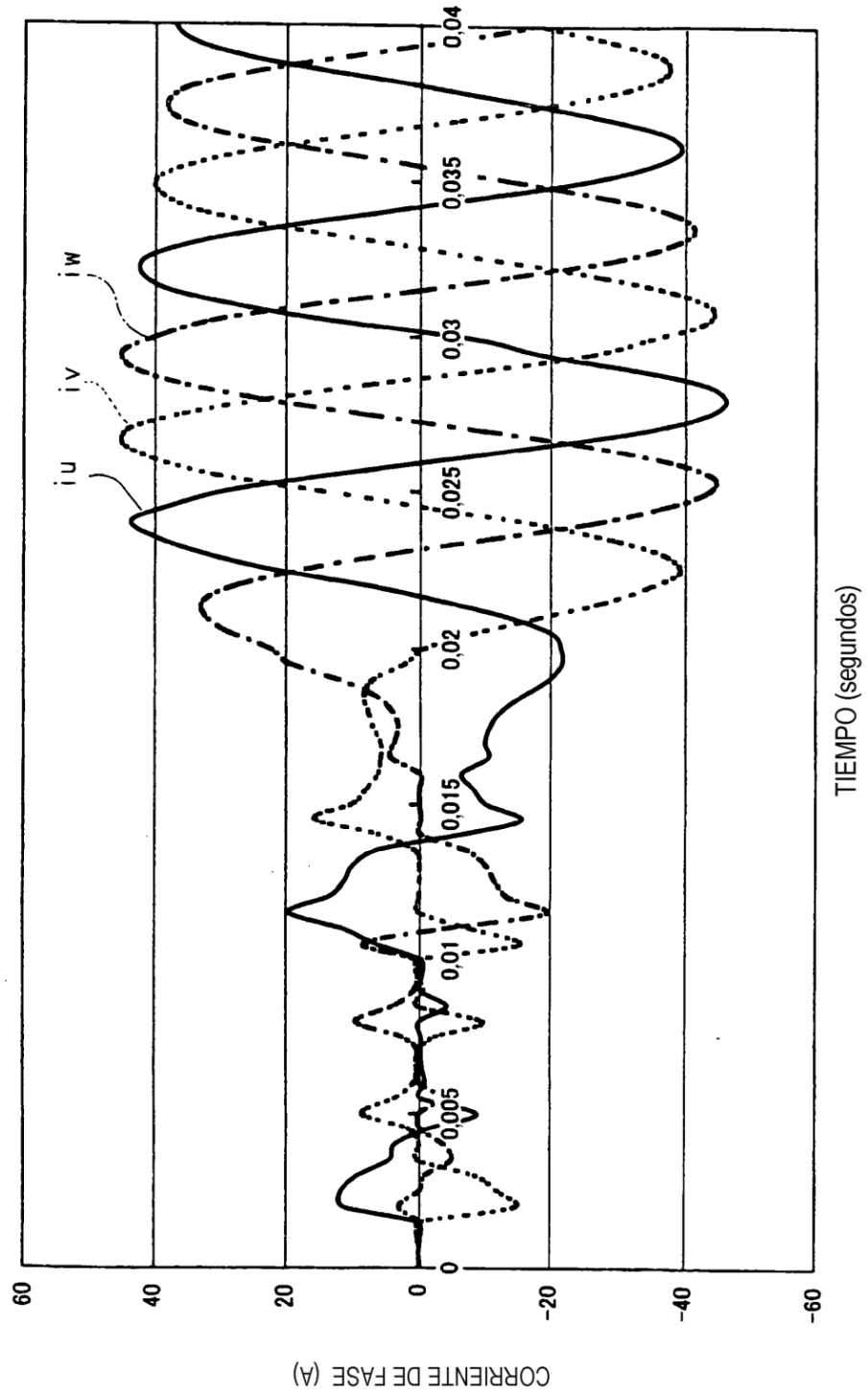


FIG. 5



F I G . 6

