



**【特許請求の範囲】****【請求項 1】**

第一タイプの半導体基板上に形成され、連続的なチャージインテグレーション周期に従って、該基板の外部にある外部チャージソースから受けたチャージを測定することが意図された、読出回路構造であって、

前記基板内に、第一順方向バイアスされたPN接合により形成された注入ダイオードであって、前記外部チャージソースから電荷を受ける、前記基板の第二タイプの第一ドープ領域を含み、前記外部チャージソースから受けたチャージを前記基板内に注入するように構成された、注入ダイオードと、

前記基板内に、第二PN接合により形成された収集ダイオードであって、前記基板内に埋め込まれた前記第二タイプの第二ドープ領域を含み、前記注入ダイオードによって注入されたチャージの少なくとも一部を収集することができ、インテグレーション周期中にチャージを蓄積する、収集ダイオードと、

前記収集ダイオードに蓄積されたチャージをリカバリするように構成された、チャージリカバリ構造と、

前記チャージリカバリ構造を初期電位に戻すことによって、各インテグレーション周期の最後で前記チャージリカバリ構造を初期化する手段、とを含む、読出回路構造。

**【請求項 2】**

前記チャージリカバリ構造は、前記基板内において前記第二タイプのドープ領域で形成され、出力デバイスに接続された、フローティング拡散ノードを含む、請求項 1 に記載の読出回路構造。

**【請求項 3】**

前記チャージリカバリ構造を初期化する手段は、初期化トランジスタを含み、該初期化トランジスタのゲートは、前記基板から電氣的に絶縁されており、前記フローティング拡散ノードと参照電位(VDD)ソースとの間に位置しており、前記フローティング拡散ノードの電位を前記初期電位にするように制御されるように構成された、請求項 2 に記載の読出回路構造。

**【請求項 4】**

MOSタイプの転送トランジスタを含み、該転送トランジスタの転送ゲートは、埋め込みの前記収集ダイオードと前記フローティング拡散ノードとの間に位置しており、前記基板の上方にあり、前記基板から電氣的に絶縁されており、前記第二ドープ領域に収集されたチャージを前記フローティング拡散ノードに向けて転送するように制御され得る、請求項 2 又は 3 に記載の読出回路構造。

**【請求項 5】**

前記チャージリカバリ構造は、

前記第二タイプのドープ領域で形成されたメモリと、

前記第二タイプのドープ領域で形成され、出力デバイスに接続された、フローティング拡散ノードと、を含み、

前記メモリは、埋め込みの前記収集ダイオードと前記フローティング拡散ノードとの間の前記基板内に形成された、請求項 1 から 4 のいずれか一項に記載の読出回路構造。

**【請求項 6】**

前記注入ダイオードの端子での電圧の読み出しを許容して、前記外部チャージソースと前記注入ダイオードとの間を流れる電流の対数読み出しを得るため、出力デバイスが、前記外部チャージソースと前記注入ダイオードとの間に接続された、請求項 1 から 5 のいずれか一項に記載の読出回路構造。

**【請求項 7】**

前記基板内に形成され、前記第一タイプのドープ領域によって形成された閉じ込め領域を含み、該閉じ込め領域は、前記基板の深さ方向に延び、少なくとも、前記注入ダイオードを構成する前記第一ドープ領域に対向している、請求項 1 から 6 のいずれか一項に記載の読出回路構造。

10

20

30

40

50

## 【請求項 8】

前記閉じ込め領域は、さらに、前記基板の表面に向かって、前記注入ダイオードの周辺にまで延びている、請求項 7 に記載の読出回路構造。

## 【請求項 9】

前記基板内に形成され、前記初期化する手段の前記第二タイプのドープ領域を囲う、前記第一タイプのドープ領域を含み、前記第二タイプのドープ領域は参照電位ソースに接続されており、前記第一タイプの該ドープ領域は、前記チャージリカバリ構造に属する前記第二タイプのドープ領域にまで延びている、請求項 1 から 8 のいずれか一項に記載の読出回路構造。

## 【請求項 10】

チャージリカバリアセンブリは、前記基板内に埋め込まれた前記第二タイプの複数のドープ領域を含み、それぞれ、前記基板とで埋め込みの前記収集ダイオードを形成し、それが、共通の注入ダイオードによって注入されたチャージの少なくとも一部を基板内でキャプチャすることができ、チャージインテグレーション周期中にチャージを蓄積する、請求項 1 から 9 のいずれか一項に記載の読出回路構造。

## 【請求項 11】

前記注入ダイオードは、電氣的に互いにリンクした前記第二タイプの複数の第一ドープ領域で形成された、請求項 10 に記載の読出回路構造。

## 【請求項 12】

埋め込みの前記収集ダイオードの第二ドープ領域は、前記チャージリカバリ構造に向けたチャージ転送の最後で完全に空乏化されるように構成された、請求項 1 から 11 のいずれか一項に記載の読出回路構造。

## 【請求項 13】

請求項 1 から 12 のいずれか一項に記載の読出回路構造の動作方法であって、

前記チャージリカバリ構造を初期化した後、埋め込みの前記収集ダイオードから前記チャージリカバリ構造に向けてチャージを転送する前に、前記チャージリカバリ構造での電圧の第一読み出しが行われ、

埋め込みの前記収集ダイオードから前記チャージリカバリ構造に向けてチャージを転送した後に、前記チャージリカバリ構造での電圧の第二読み出しが行われ、

画像信号は、前記第一読み出しと前記第二読み出しとの差に対応する、方法。

## 【請求項 14】

請求項 1 から 12 のいずれか一項に記載の読出回路構造を複数含む、アレイ読出回路。

## 【請求項 15】

請求項 14 に記載の読出回路が形成された第一基板と、前記外部チャージソースを形成する、電磁放射に感度を有するアレイ要素が形成された第二基板と、を含むハイブリッドセンサ。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、電磁センサのための読出回路構造に関連する。

## 【0002】

本書において、「電磁センサ」により意味されるのは、画素を読み出す回路からなる電磁放射のセンサである。各画素は、画素がさらされた放射を表す電気信号を発する少なくとも一つのフォトダイオードを含む。そのようなセンサは、フォトダイオードが形成された半導体（例えば、シリコン）からできている。利用されることが意図された放射は、例えば、可視スペクトルでの放射でよいが、これに限られない。

## 【0003】

各フォトダイオードにより発せられた電気信号は、読出回路により読み取られる（一般的には、各読出回路はこの目的のため各フォトダイオード専用である）。読出回路は、また、シリコン半導体基板内に形成される。

10

20

30

40

50

## 【 0 0 0 4 】

本発明は、ハイブリッドセンサにおいて、有利な用途を見いだしている。

## 【 0 0 0 5 】

フォトダイオードが第一基板内に形成され、第一基板は、第一基板の材料とは異なってよい半導体材料の、読出回路を統合する第二基板とは区別されるものであるときは、センサは「ハイブリッド」であると言われる。

## 【 0 0 0 6 】

これは、とりわけ、読出回路がシリコン基板（これらの読出回路についての最も一般的な構成に対応する）内に形成される一方、フォトダイオードは、しばしば、他の材料、例えば、シリコン基板内のフォトダイオードが感度を有さない、暗視に適した波長に感度を有するフォトダイオードを形成する可能性を与える、インジウムガリウムヒ化物（InGaAs）の基板内に形成される場合である。

10

## 【 0 0 0 7 】

ハイブリッドセンサである場合に、第一基板の各フォトダイオードは、溶接型の接続、例えば、インジウムビードを通じて、第二基板の読出回路に接続されている。図 1 a 及び図 1 b は、フリップチップ技術に従う、このハイブリッド化の可能な構成例を示す。この技術によれば、フォトダイオード 3 3 が作られた第一基板 3 2 の面 3 1 及び読出回路 3 6 が作られた第二基板 3 5 の面 3 4 が互いに向き合う。図 1 a により示した第一例においては、第一基板 3 2 の各フォトダイオード 3 3 は、インジウムビード 3 7 を通じて読出回路 3 6 に接続されている一方、図 1 b により示した第二例においては、接続は、第二基板 3 5 から発する銅ピラー 3 8 を通じ、この銅ピラーとフォトダイオード 3 3 との間にある接合部 3 9 によりなされる。

20

## 【 背景技術 】

## 【 0 0 0 8 】

フォトダイオードからの信号の読み出しは、所与の周波数で達成され、それは、一般的には、全てのフォトダイオードに対して同一の周波数である。例えば、動画用途に対しては、周波数は 5 0 又は 6 0 ヘルツであってよい。高速又は超高速取得用途に対しては、周波数はより高くなる。

## 【 0 0 0 9 】

ゆえに、フォトダイオードの読み出しは「周期」で達成される。各周期は、画素のインテグレーション時間（the integration time of the pixel）、つまり、画素の読み出し時間と、フォトダイオードにより生成された電荷（電子又は正孔のチャージで形成され、フォトダイオードの性質に依存する）がフォトダイオード内又は読出回路内のいずれかに蓄積される時間に対応する。

30

## 【 0 0 1 0 】

フォトダイオードの読出回路は、CMOS 技術において、異なるやり方で達成されてよい。とりわけ、「ダイレクトインジェクション（DI）」、「キャパシティブトランスインピーダンスアンプリファイア（CTIA）」又は「ソースフォロアパーピクセル（SFP）」のタイプがあってよい。これら三つの読出回路のタイプが図 2 a ~ 図 2 c に示されている。

40

## 【 0 0 1 1 】

図 2 a は、ハイブリッド構成におけるダイレクトインジェクションタイプの画素読出回路の電気回路図の例を示す。トランジスタ 2 2 に関連づけられた増幅器 2 3 は、フォトダイオード 2 0 が作られた第一基板と、読出回路が作られた第二基板との間のハイブリッド化接点 2 1 を介して、フォトダイオード 2 0 に印加されるバイアス電圧を安定化させる。初期化電圧  $V_{RST}$  をトランジスタ 2 2 の出力に印加するため、初期化トランジスタ 2 4 は初期化信号 RST により制御される。インテグレーションキャパシタ 2 5 は、フォトダイオード 2 0 により発せられた光電流をインテグレートするように適合される。バッファ増幅器 2 6 は、選択スイッチ 2 7 を介して、走査多重化バス 2 8 に向けて、このインテグレーションキャパシタ 2 5 の端子に電圧信号 IM を送る可能性を与える。

50

## 【 0 0 1 2 】

読出周期は、

- 1) 初期化トランジスタ 2 4 を用いて、インテグレーションキャパシタ 2 5 を初期化する工程と、
  - 2) フォトダイオード 2 0 により生成された光電子チャージをキャパシタ 2 5 にインテグレートする工程と、
  - 3) スイッチ 2 7 の制御を介して、キャパシタ 2 5 の端子での電圧信号 I M を読み出す工程と、
- を含む。

## 【 0 0 1 3 】

読出結果は、利用のため読出回路に直接的に出力される、又はその後の利用のため各画素にあるメモリに記憶されるようにしてよい。

## 【 0 0 1 4 】

ただ、インテグレーションキャパシタ 2 5 及びフォトダイオード 2 0 のリセットはいわゆる「KTC」電子的ノイズを生じる。このノイズの影響を有する量に関連して、K はボルツマン定数で、T はケルビン温度で、C はインテグレーションキャパシタ 2 5 の電気容量である。初期化後、インテグレーションキャパシタ 2 5 内の残留チャージはランダム変動、つまり、

## 【 数 1 】

$$\sqrt{KTC}$$

の値を有する二次平均を有する。

## 【 0 0 1 5 】

ゆえに、この KTC ノイズは、リセット電圧  $V_{RST}$  に対するインテグレーションキャパシタ 2 5 の端子での電圧のずれ誤差によって表される。

## 【 0 0 1 6 】

このスイッチングノイズを抑制するため、画素の出口での二回の電圧読み出しを組み合わせる方策が開発されている。これは、相関二重読み出しであり、「相関二重サンプリング」についての頭字語 CDS でも知られている。

## 【 0 0 1 7 】

第一読み出しは、キャパシタが参照電位に設定されることによって、初期化工程（リセットであり、しばしば便宜的に用いられ、これと同等であるべきである）でリセットされた後すぐに、周期の最初で達成される。この第一読み出しは、キャパシタでの初期チャージ量の第一読み出し値を与える。

## 【 0 0 1 8 】

第二読み出しは、キャパシタがチャージされて、インテグレートされたチャージの蓄積値の読み出しが望まれるとき、周期の最後で達成される。

## 【 0 0 1 9 】

一旦、いずれの読み出しも実行されると、周期は終了し、比較計算手段は、読み出された両方の値の差を確定する。この差は、フォトダイオードにより生成され、インテグレーション時間中にキャパシタによってインテグレートされた、チャージの量を与える。

## 【 0 0 2 0 】

既知のタイプのこれらの回路及び方法は、インテグレーション周期中に、フォトダイオードからキャパシタにインテグレートされたチャージ量の値を、各フォトダイオード及び各周期について、周期の最初での読み出しと周期の最後での読み出しとの間の差を計算することによって、決定する可能性を与える。

## 【 0 0 2 1 】

10

20

30

40

50

しかし、他のノイズソースがフォトダイオードの読出回路内に存在する。ここで、これらのノイズの大部分については、第一読み出しと第二読み出しとの間に関連性がない。ゆえに、これらの他のノイズが抑制されないばかりか、それらのスペクトルパワー密度が2倍に増える。

#### 【0022】

CMOS（相補型金属酸化物半導体）の読出回路については、いわゆる1/f電子的ノイズが、トランジスタ等の全てのアクティブコンポーネントにおいて支配的なノイズである。この1/fノイズのパワースペクトル密度は、周波数に伴って減少する。ゆえに、低周波数では、1/fノイズが重要となる。ここで、画素の動作周期の周波数は50Hzのオーダであり、相関二重サンプリングの効率性を制限する重要な1/fノイズにより表される。

10

#### 【0023】

ダイレクトインジェクションに対して、1/fノイズを低下させるため、いわゆるCTIA、つまり「キャパシティブトランスインピーダンスアンプリファイア」と呼ばれる他のタイプの回路があり、その概略例は図2bにより示される。

#### 【0024】

原理は、ダイレクトインジェクション回路のものと類似し、類似の要素は、同一の符号で示されている。フォトダイオード20からの光電流は、キャパシティブフィードバックを備えた動作増幅器29を通じて、キャパシタ25内でインテグレートされる。初期化は、並列で接続された初期化トランジスタ24を用いてキャパシタ25内のチャージを空にすることによって達成される。フォトダイオード20のバイアス電圧は、動作増幅器29の大きなゲインを用いて維持される。

20

#### 【0025】

この構成の基本的原理は、キャパシティブフィードバックが低周波数ノイズを弱め、ゆえに、相関二重サンプリングの効率性が改善されることである。読み出しシーケンスは、ダイレクトインジェクションを備えた画素のものと同一である。つまり、第一読み出しは、リセット後になされ、第二読み出しはインテグレーション時間後になされ、画像信号は、これら両方のサンプリングの差によって形成される。

#### 【0026】

画素が複雑なものにも関わらず、1/fノイズが依然として重要である。確かに、非常に低い容量値（5~10fF）について、最良の読出回路CTIAでも40から50電子のチャージに対応するノイズレベルよりも低くすることができない。そのような構成においては、回路のダイナミクスは非常に低く、露光が大きくなりすぎたときには、容易に飽和してしまう。

30

#### 【0027】

他の構成は、いわゆるSFP構成、つまり「ソースフォロアパーピクセル」であり、図2cは、その実施形態例を示す。この構成は、1/fノイズソースの数を減らすため、トランジスタの数を減らすことを目的としている。

#### 【0028】

動作周期は、DI又はCTIAのピクセルを読み出す回路と同一であり、これらの回路の類似する要素は、同一の符号で示される。画素読出回路SFPにおいて、フォトダイオード20からの光電流のインテグレーションは、二、三の寄生キャパシタンスを含む、フォトダイオードのインテグレーションキャパシタ25で直接的に達成される。フォトダイオード20の強いキャパシティブ値は、電圧として読み取られる信号の振幅を小さくする。読出回路のノイズは、最終的に多数の電子でフォトダイオード20に加えられたノイズレベルを制限する。例えば、画素CTIAを読み出す回路は、インテグレーションキャパシタに対して5fFのキャパシタンスで動作してよく、320μVの振幅で読出ノイズについては、ノイズレベルは、10電子の電荷と等価である。SFP画素読出回路においては、インテグレーションキャパシタンスは、20fF未満では困難が伴う。この場合、読出ノイズ320μVは、40電子に等価なノイズとして表される。

40

50

## 【0029】

これらの各回路における相関二重サンプリングの他の欠点は、第一読み出しがインテグレーション周期の最初で起きる一方で、第二読み出しがインテグレーション周期の最後で起きることである。読み出しの両方が、周期時間と比較可能な、かなり長い時間で分離している。各周期の両方の読み出しを分ける時間は実際には、インテグレーション時間に対応し、(リセット時間以内の)周期時間に等しい。ここで、これらの読み出しの両方の間において、KTCノイズ以外の電子的ノイズが測定を混乱させる。1/fノイズのように、二つの読み出し間での変動により、(両方の読み取られた値の差から推察される)チャージの間違った値を導いてしまう。これは、ペナルティーであり、周期時間が低周波数に対応するほど長いのでなおさらである。例示として、この制約による特定のペナルティーを有する用途は、低い光レベルでの映像であり、50Hzオーダの周波数で、長い周期時間を必要とする。

10

## 【0030】

これらの既知の回路及び方法の他の制約はそれらが、周期の最初に読み取られた値を、その後の周期の最後での比較減算動作を実行するため、メモリに記憶する必要があることである。このため、例えば、外部メモリ、むしろ各画素読み出回路上のメモリが、インテグレーション時間中の第一サンプリングを記憶するのに必要とされる。

## 【0031】

米国出願番号第2007/0285545号は、アクティブ画素を有し、そこでは、アクティブ画素からのチャージを収集し、一定電圧で維持され、一定バイアスでトランジスタのドレインを形成するノードにフォトダイオードが接続されるので、チャージがチャージインテグレーションノードに転送される。しかし、この構成は、専用トランジスタを必要とし、インテグレーション領域を適切に空乏化する可能性を与えないため、それにより、チャージの次の検出を悪化させる。

20

## 【発明の概要】

## 【0032】

本発明は、それらの制約及び欠点なく行う可能性を与えることを目的としている。この目的のため、第一タイプの半導体基板上に形成され、連続的なチャージインテグレーション周期に従って、該基板の外部にある外部チャージソースから受けたチャージを測定することが意図された、読み出回路構造であって、前記基板内に、第一順方向バイアスされたPN接合により形成された注入ダイオードであって、前記外部チャージソースから電荷を受ける、前記基板の第二タイプの第一ドープ領域を含み、前記外部チャージソースから受けたチャージを前記基板内に注入するように構成された、注入ダイオードと、前記基板内に、第二PN接合により形成された収集ダイオードであって、前記基板内に埋め込まれた前記第二タイプの第二ドープ領域を含み、前記注入ダイオードによって注入されたチャージの少なくとも一部を収集することができ、インテグレーション周期中にチャージを蓄積する、収集ダイオードと、前記収集ダイオードに蓄積されたチャージをリカバリするように構成された、チャージリカバリ構造と、前記チャージリカバリ構造を初期電位に戻すことによって、各インテグレーション周期の最後で前記チャージリカバリ構造を初期化する手段、とを含む、読み出回路構造が提案される。

30

40

## 【0033】

当該構造は、有利的には、次の特徴を、一つだけ又は技術的に可能な任意の組み合わせを取り入れて、完成される。

## 【0034】

前記チャージリカバリ構造は、前記基板内において前記第二タイプのドープ領域で形成され、出力デバイスに接続された、フローティング拡散ノードを含む。

## 【0035】

前記チャージリカバリ構造を初期化する手段は、初期化トランジスタを含み、該初期化トランジスタのゲートは、前記基板から電氣的に絶縁されており、前記拡散ノードと参照電位ソースとの間に位置しており、前記拡散ノードの電位を前記初期電位にするように制

50

御されるように構成される。

【0036】

当該構造は、MOSタイプの転送トランジスタを含み、該転送トランジスタの転送ゲートは、前記埋め込みダイオードと前記フローティング拡散ノードとの間に位置しており、前記基板の上方にあり、前記基板から電氣的に絶縁されており、前記第二ドープ領域に収集されたチャージを前記フローティング拡散ノードに向けて転送するように制御され得る。

【0037】

前記チャージリカバリ構造は、前記第二タイプのドープ領域で形成されたメモリと、前記第二タイプのドープ領域で形成され、出力デバイスに接続された、フローティング拡散ノードと、を含み、前記メモリは、前記埋め込みダイオードと前記フローティング拡散ノードとの間の前記基板内に形成される。

10

【0038】

前記注入ダイオードの端子での電圧の読み出しを許容して、前記外部チャージソースと前記注入ダイオードとの間を流れる電流の対数読み出しを得るため、出力デバイスが、前記外部チャージソースと前記注入ダイオードとの間に接続されている。

【0039】

当該構造は、前記基板内に形成され、前記第一タイプのドープ領域によって形成された閉じ込め領域を含み、該閉じ込め領域は、前記基板の深さ方向に延び、少なくとも、前記注入ダイオードを構成する前記第一ドープ領域に対向している。

20

【0040】

前記閉じ込め領域は、さらに、前記基板の表面に向かって、前記注入ダイオードの周辺にまで延びている。

【0041】

当該構造は、前記基板内に形成され、前記初期化手段の前記第二タイプのドープ領域を囲う、前記第一タイプのドープ領域を含み、前記第二タイプのドープ領域は参照電位ソースに接続されており、前記第一タイプの該ドープ領域は、前記チャージリカバリ構造に属する前記第二タイプのドープ領域にまで延びている。

【0042】

全体的なチャージリカバリアセンブリは、前記基板内に埋め込まれた前記第二タイプの複数のドープ領域を含み、それぞれ、前記基板とで埋め込みダイオードを形成し、それが、共通の注入ダイオードによって注入されたチャージの少なくとも一部を基板内でキャプチャすることができ、チャージインテグレーション周期中にチャージを蓄積する。

30

【0043】

前記注入ダイオードは、電氣的に互いにリンクした前記第二タイプの複数の第一ドープ領域で形成されている。

【0044】

前記埋め込み収集ダイオードの第二ドープ領域は、前記チャージリカバリ構造に向けたチャージ転送の最後で完全に空乏化されるように構成されている。

【0045】

本発明は、前述の読出回路構造の動作方法に関連し、前記チャージリカバリ構造を初期化した後、前記埋め込みダイオードから前記チャージリカバリ構造に向けてチャージを転送する前に、前記チャージリカバリ構造での電圧の第一読み出しが行われ、前記埋め込みダイオードから前記チャージリカバリ構造に向けてチャージを転送した後に、前記チャージリカバリ構造での電圧の第二読み出しが行われ、前記画像信号は、前記第一読み出しと前記第二読み出しとの差に対応する、方法である。

40

【0046】

本発明は、本発明に従う前記読出回路構造を複数含む、アレイ読出回路である。

【0047】

本発明は、本発明に従う前記読出回路が形成された第一基板と、前記外部チャージソー

50

スを形成する、電磁放射に感度を有するアレイ要素、例えばフォトダイオードが形成された第二基板と、を含むハイブリッドセンサである。前記読出回路及び感度を有する前記アレイ要素は、フリップチップ技術に従う構成における接続を通じて接続されてよい。

【図面の簡単な説明】

【0048】

本発明は、以下の説明によって、より良く理解されるものである。その説明は、本発明に従う、非限定的な例であるとともに添付の概略図を参照して説明される、実施形態及びその代替物に関連する。

【0049】

【図1a】図1aは、既にコメントしたが、フリップチップ技術に従う、ハイブリッドセンサの可能な構成例を示す。

10

【図1b】図1bは、既にコメントしたが、フリップチップ技術に従う、ハイブリッドセンサの可能な構成例を示す。

【図2a】図2aは、既にコメントしたが、先端技術に属する、CMOS技術でのフォトダイオードの読出回路の例を示す。

【図2b】図2bは、既にコメントしたが、先端技術に属する、CMOS技術でのフォトダイオードの読出回路の例を示す。

【図2c】図2cは、既にコメントしたが、先端技術に属する、CMOS技術でのフォトダイオードの読出回路の例を示す。

【図3】図3は、本発明の可能な実施形態に従う、読出回路構造を概略的に示す。

20

【図4】図4は、図3の構造の動作周期を概略的に示す。

【図5】図5は、本発明の可能な実施形態に従う、読出回路構造を概略的に示す。

【図6】図6は、本発明の可能な実施形態に従う、読出回路構造を概略的に示す。

【図7】図7は、本発明の可能な実施形態に従う、読出回路構造を概略的に示す。

【図8】図8は、本発明の可能な実施形態に従う、読出回路構造を概略的に示す。

【図9】図9は、本発明の可能な実施形態に従う、読出回路構造を概略的に示す。

【0050】

図において、類似の要素は、同一の符号で示される。

【発明を実施するための形態】

【0051】

30

次の説明は、P型の半導体基板上に形成される読出回路構造に関連して第一段階(first phase)でなされる。しかし、本発明は、図示した性質のみを有するこの実施形態に限られない。

【0052】

図3を参照すると、読出回路構造がP型の半導体基板(P-sub)上に形成されている。基板1は、読出回路構造の要素を形成する異なるドープ領域を有する。アクティブな読出回路構造は、基板1の外部にあるチャージソース2から受けたチャージを測定することが意図されている。このチャージソース2は、読出回路構造がその上に作られた基板1とは異なる第二基板上に作られたフォトダイオードである。とりわけ、この外部チャージソース2は、図1a及び図1bによって図示されたタイプのもののハイブリッド構成のような第二基板上で作られてよい。外部チャージソース2は、フォトダイオード以外のタイプの電流源でもよい。

40

【0053】

基板1の外部にあるチャージソース2からの電荷を受けるため、PN接合が基板1の第一ドープ領域4に形成されている。基板の第一ドープ領域4は、Nドープである。チャージソース2は、例えば、図1a及び図1bの例のような溶接タイプの接続によって形成されたハイブリダイゼーションコンタクト3を介して、第一ドープ領域4に接続されている。PN接合は、ゆえに、基板1の外部にあるチャージソース2により生成された電流を受ける。

【0054】

50

第一PN接合は順方向にバイアスされるので、基板1の外部にあるチャージソース2から受けたチャージを基板1に注入することができる。第一PN接合は、ゆえに、基板1内にチャージ注入ダイオードを形成する。その注入ダイオードによる基板1へのチャージの注入は、図3に点線の矢印で示されている。これ以降、ダイオードと、基板を用いてPN接合を形成したドーブ領域とを区別しない。

【0055】

基板1がP型で、第一ドーブ領域4がN型である場合、注入されたチャージは電子であり、ゆえに、基板1に注入された自由電子の数は、フォトダイオード2と第一ドーブ領域4との間を流れる(circulate)電流と、注入時間との積に比例する。

【0056】

読出回路構造は、基板内に埋め込まれた、第二タイプの第二ドーブ領域6を含み、基板とで埋め込み収集ダイオードを形成する第二PN接合を含み、注入ダイオードによって注入されたチャージの少なくとも一部を基板1内で収集し、チャージインテグレーション周期でチャージを蓄積することができる。

【0057】

第二ドーブ領域6と第一ドーブ領域4との間の距離は、使用定格温度、例えば、20での基板1内での電子の拡散距離より短く、好ましくは、150 $\mu$ m未満である。第一ドーブ領域4と第二ドーブ領域6の間にはトランジスタはなく、基板1により分離されている。チャージは、第一ドーブ領域4で基板1に注入され、基板1に拡散される。チャージは、その後、第二ドーブ領域6によって収集される。注入されたチャージは、第二ドーブ領域により収集されるように、基板1の深さを通過する。

【0058】

この第二埋め込みドーブ領域6の周囲にPN結合が形成され、第二ドーブ領域6内の空乏領域の侵入深さは、第二ドーブ領域6のドーピングとバイアス電圧に依存する。空乏領域がこの第二ドーブ領域6全体に侵入するときは、もはや、移動チャージはない、つまり、N型の第二ドーブ領域6の場合の自由電子はない。この第二ドーブ領域6内に唯一残るチャージは、固定チャージであり、第二N型の場合に正であり、ドーピング原子により残されている。

【0059】

第二ドーブ領域6は、基板1に埋め込まれており、第二ドーブ領域6と基板1との間のスペースチャージ領域(空乏領域とも呼ばれる)が、ドーブ領域6に何ら移動チャージがないときに、基板1の表面に達さないようにしている。

【0060】

この点、第一タイプ、この場合はP型のドーピング表面領域5が、埋め込み収集ダイオードのドーブ領域6と基板1の表面との間に設けられてもよい。空乏領域がその表面に達するのを防ぐためである。

【0061】

Alex Krimski他著“Estimates for Scaling of Pinned Photodiodes”(2005)IEEE Workshop on Charge-Coupled Devices and Advanced Image Sensorsがこの点についてより詳細を与えている。

【0062】

一旦自由電子がなくなると、第二ドーブ領域6の電位はもはや変わらないが、常に移動チャージキャリア、この場合、第二N型ドーブ領域の場合の電子、を引き付ける可能性がある。ゆえに、自由チャージのキャリアがこの第二ドーブ領域6のすぐ近くに生成される又は、注入されるときは、それらはそこに引き付けられ、固定されてよい。第二ドーブ領域6は、初期残存電荷なしにインテグレータ(integrator)の役割も果たしてよい。チャージの転送後の初期条件において、第二ドーブ領域6の電位は最大であり、注入ダイオードによって注入される一群のチャージ時に徐々に降下する。

【0063】

これにより、埋め込み収集ダイオードを作り上げる第二タイプの第二ドーブ領域6は、

10

20

30

40

50

(その位置、その寸法及びドーパントの濃度を介して)チャージリカバリ構造に向かうチャージ転送の最後で完全に空乏化されているように構成されている。さらに、埋め込み収集ダイオードの第二ドープ領域6が完全に空乏化されているという観点がKTCノイズを抑える可能性を与えていることは、留意されたい。

【0064】

読出回路の構造は、また、収集ダイオードに蓄積されたチャージをリカバリする(recovering)ように構成されたチャージリカバリ構造(charge recovery structure)を含む。

【0065】

図3によって示された例のように、このリカバリ構造は、出力デバイス8に接続された、基板1内のN型ドープ領域によって形成されたフローティング拡散ノード7を含んでよい。そのN型のドープ領域は、基板1とで埋め込み収集ダイオードを形成するN型の第二ドープ領域6よりもドーパントの濃度が大きい。

10

【0066】

チャージリカバリ構造は、また、転送ゲート9が埋め込み収集ダイオードとフローティング拡散ノード7との間に位置したMOS型の転送トランジスタも含む。ゲート9は、基板1の上方にあり、電氣的にそこから絶縁されており、埋め込みダイオードの第二ドープ領域6に蓄積されているチャージをチャージリカバリ構造、ここでは、フローティング拡散ノード7に転送する転送信号TXによって制御されてよい。

【0067】

20

ゆえに、図5に示されるように、チャージリカバリ構造は、埋め込み収集ダイオードと、出力デバイス8に接続されたフローティング拡散ノード7との間の基板1内に形成された、第二タイプ、つまり、N型のドープ領域15によって形成されたメモリを含んでもよい。このドープ領域15は、第二ドープ領域6のように埋め込まれており、この目的のため、第一タイプ、つまり、P型のドーピング表面領域は、そのドープ領域15を基板1の表面から絶縁する。信号T1により制御されるトランジスタゲート16は、埋め込み収集ダイオードからメモリに向けたチャージの転送を制御してよく、また、転送トランジスタのゲート9は、メモリからフローティング拡散ノード7に向けたチャージの転送を制御するのに用いられる。メモリは、第二ドープ領域6よりも、N型のドーパント濃度がより大きい、フローティング拡散ノード7よりはそれが小さいことに留意されたい。特定の電位勾配により、チャージの転送を許容するためである。複数のメモリが、同様に、埋め込み収集ダイオードと出力デバイス8に接続されたフローティング拡散ノード7との間に位置決めされていてもよい。

30

【0068】

チャージリカバリ構造での電圧の読み出しに起因した、出力信号が通過する出力デバイス8は、増幅器26と、その増幅器26に接続した選択スイッチ27と、を含んでよい。その選択スイッチ27は、増幅器26の出力を多重化バス28に接続するために、選択的に制御されてよい。

【0069】

読出回路構造は、第二ドープ領域6が完全に空乏化される電位(「ピニング電圧」と呼ばれる)よりも大きい初期電位に、チャージリカバリ構造の電位を落とす(reducing)ことによって、チャージの転送前に、チャージリカバリ構造を初期化する手段も含む。これにより、転送トランジスタのゲート9は、埋め込みダイオードの第二ドープ領域6に蓄積されたチャージの転送を可能にする。

40

【0070】

図3に示されるように、チャージリカバリ構造を初期化する手段は、ゲート10がフローティング拡散ノード7と参照電位VDDソースとの間に位置した初期化トランジスタを含んでよい。ゲート10は、電氣的に基板から絶縁されており、フローティング拡散ノード7の電位を初期電位にするのに制御されてよい。

【0071】

50

構造は、基板 1 内に形成された第一タイプのドープ領域 1 2 ( P ウェル ) を含む。そのドープ領域 1 2 は、チャージリカバリ構造を初期化する手段である第二タイプのドープ領域 1 1 を囲う。第二タイプのこのドープ領域 1 1 は、参照電位 V D D ソースに接続され、第一タイプのその領域 1 2 は、チャージリカバリ構造に属する第二タイプのドープ領域 7、代表的には、フローティング拡散ノード 7 にまで延びる。

【 0 0 7 2 】

図 4 は、図 3 の例のように、第一タイプは P 型であり、第二タイプは N 型である場合の、読出回路構造の動作を示す。前のインテグレーション周期の最後に対応する瞬間  $t_0$  では、チャージリカバリ構造、つまり、フローティング拡散ノード 7 は、初期化トランジスタ 1 0 のゲートに印加された、ハイレベルの初期化信号 R S T により、初期化される。初期化トランジスタは、導電性を有するようになり、そして、フローティング拡散ノード 7 は、参照電位 V D D ソースに接続され、それにより、フローティング拡散ノード 7 を初期電位にする。この初期電位は、電気チャネルが収集ダイオードをチャージリカバリ構造に接続したときに、埋め込み収集ダイオード 6 によって収集された全チャージの転送を生じさせることのできるような十分なレベルである。

10

【 0 0 7 3 】

次に、瞬間  $t_1$  では、初期化トランジスタ 1 0 のゲートに印加された初期化信号 R S T はローレベルに落とされるので、初期化トランジスタは再びブロックされた状態になる。

【 0 0 7 4 】

瞬間  $t_2$  では、転送トランジスタ 9 のゲートに印加された転送信号 T X がハイレベルにされるので、転送トランジスタ 9 のゲートの下の基板内に電気チャネルを確立することによって、埋め込みダイオードの第二ドープ領域 6 に蓄積されたチャージのフローティング拡散ノード 7 により形成されたチャージリカバリ構造に向けた転送を許容する。

20

【 0 0 7 5 】

そして、収集ダイオードの第二ドープ領域 6 内に収集されたチャージは、完全にフローティング拡散ノード 7 へ転送されるので、第二ドープ領域 6 は、完全にこの転送の最後に完全に空乏化される。上記のように、埋め込みダイオードの P N 接合の空乏領域は、第二ドープ領域 6 を覆う。そして、第二ドープ領域 6 の電位は、ドーパントの構成に依存する、いわゆる「ピニング電圧」に対応する。

【 0 0 7 6 】

瞬間  $t_3$  では、転送トランジスタ 9 のゲートに印加された転送信号 T X は、転送トランジスタをブロックするため、ローレベルにされる。そして、新たな周期が開始してよい。つまり、瞬間  $t_0'$ 、 $t_1'$ 、 $t_2'$  及び  $t_3'$  であり、瞬間  $t_0$ 、 $t_1$ 、 $t_2$  及び  $t_3$  にそれぞれ対応する。

30

【 0 0 7 7 】

出力デバイス 8 を介して、信号の第一読出しが瞬間  $t_1$  及び  $t_2$  の間でなされる。第二読出しが  $t_3$  後になされる。第一読出しは、リセットレベルについての情報、つまり、初期化後のチャージリカバリ構造により達成される初期電位レベル、を与える。インテグレーション時間、つまり、埋め込み収集ダイオード 6 によって、注入されたチャージを収集するためのものは、瞬間  $t_3$  と瞬間  $t_3'$  との間の区間に対応する。第一読出しと第二読出しとの間の電圧差は求める画像信号を与える。

40

【 0 0 7 8 】

瞬間  $t_0$  と瞬間  $t_1$  との間の区間は、瞬間  $t_2$  から瞬間  $t_3$  までの区間と同様に非常に短く、数ナノ秒からせいぜい数マイクロ秒のオーダである一方で、インテグレーション時間は、数ミリ秒のオーダであることに留意されたい。このため、チャージ転送動作は、時間的に互いに非常に近接した相関二重サンプリングを許容することが確認される。これは、第一読出し及び第二読出しがチャージ転送の前後でそれぞれ生じ、前述した先端技術の構成のようにインテグレーション時間によって分離されないためである。このため、1 / f ノイズの影響は、それらの構成と比較して低減されている。

【 0 0 7 9 】

50

図6は、図3のものと類似する読出回路構造を示すが、基板1内に形成された第一タイプのドープ領域によって形成された閉じ込め領域13が存在し、その閉じ込め領域13は、基板1の深さ方向に延びており、少なくとも、注入ダイオードの第一ドープ領域4に対向している。図示されているように、閉じ込め領域13は、さらに、基板1の表面に向かって、注入ダイオードの周辺にまで延びている。

【0080】

閉じ込め領域13は、注入ダイオードによって注入されたチャージであって、埋め込みダイオードによって引き付けられるチャージを基板1の領域内に閉じ込める可能性を与える。図4によって図示される場合において、この閉じ込め領域13は、注入ダイオードと埋め込みダイオードとの間の基板1の領域を自由にしておく深いPウェルに対応する。

10

【0081】

図7は、他の構成を示し、ここでは、チャージリカバリアセンブリ5は、基板1内に埋め込まれた第二タイプの複数の第二ドープ領域6を含み、それぞれ、基板とで埋め込みダイオードを形成し、共通の注入ダイオードによって注入されたチャージの少なくとも一部を基板内でキャプチャすることができ、チャージインテグレーション周期中にチャージを蓄積する。基板1内のこれらの埋め込みダイオード6は、注入ダイオード4の周囲に、その注入ダイオードに対して異なる方向で、分散される。

【0082】

このため、注入ダイオード4により注入されたチャージは、これらの埋め込みダイオード6が位置決めされた異なる方向で収集されることができることに限って言えば、損失が少なく、注入されたチャージの収集は、それにより改善される。

20

【0083】

基板1内でのチャージの注入及び収集をさらに改善するため、注入ダイオード4は、互いに電氣的に接続された第二タイプの複数のドープ領域で形成されてよい。好ましくは、これらの第一ドープ領域は、少なくとも一つの埋め込み収集ダイオード6に近接して、つまり、使用定格温度、例えば、20 °Cでの基板1内での電子の拡散距離よりも短くして位置している。好ましくは、150 μm未満、さらには、100 μm未満である。

【0084】

そして、図7から見えるように、チャージリカバリアセンブリは、複数のチャージリカバリ構造、例えば、複数のフローティング拡散ノード7を含み、それぞれは、埋め込みダイオード6と関連付けられ、出力信号を伝送するのに同じバス8にまとめて接続されている。チャージリカバリ構造及び埋め込みダイオード6との関連について、転送トランジスタは、埋め込みダイオードからチャージリカバリ構造へのチャージの転送を制御する可能性を与える。転送トランジスタのゲート10は、同一の転送信号TXにより制御される。

30

【0085】

図8は、読出回路構造の他の可能性を示す。これは、図7の構成を再び想定し、第一タイプがN型であり、第二タイプがP型である。同様の修正は、図3、図5及び図6に関連して説明された構成について行ってもよい。したがって、基板1はここでは、N型であり、基板とで形成する注入ダイオードの第一ドープ領域4はP型であり、基板とで形成する埋め込みダイオードの第二ドープ領域6は、P型であり、リカバリ構造は、フローティング拡散ノード7を形成するPドープ領域を有し、閉じ込め領域13はN型である。

40

【0086】

この場合、基板1の外部にあるフォトダイオード2によって注入されるチャージキャリアは、正孔であり、それらは、その後埋め込みダイオードによって収集され、その後リカバリ構造によってリカバリされる。

【0087】

この図7においては、追加的な特徴が示されている。例えば、第二出力デバイス19が、外部チャージソース2と注入ダイオード4との間のチャージの注入のためのブランチに接続されている。この第二出力デバイス19は、多重化バス28aに選択スイッチ27aを介して接続された増幅器26aを含む。多重化バス28aは、出力デバイス8が接続さ

50

れている多重化バスとは区別して、又は一致してよい。増幅器 26 a の入力インピーダンスは、非常に大きく、理想的には無限であり、M O S トランジスタゲートのものと等価である。

【0088】

第二出力デバイス 19 は、注入ダイオードの端子での電圧を読み出す可能性を与えており、ゆえに、電圧と、外部チャージソース 2 から注入ダイオードに流れる電流との間の指数関係 (exponential relationship) を介して、外部チャージソース 2 によって生成された、基板 1 に注入される電流の対数読み出しを得る可能性を与える。ゆえに、二重読み出しモードの可能性が得られる。つまり、線形及び対数であり、対数は弱い光露出及び強い光露出のいずれにも反応し得るので、読出回路構造のダイナミクスを改善する。

10

【0089】

しかし、P 型のウェハが C M O S 製造工場ではより一般的である。第一タイプが N 型で、第二タイプが P 型である構成に従った、画素読出回路を生成することを可能にするためには、わずかに N 型にドーパされたウェル (「わずかにドーパされた N 型ウェル」についての「LDN ウェル」) 内であれば読出回路構造の達成することができる。

【0090】

図 9 は、そのような例を示しており、前述した全体的なドーパ領域が形成される P 型の基板 1 内に形成されたわずかにドーパされた N 型のウェル 14 を備えている。

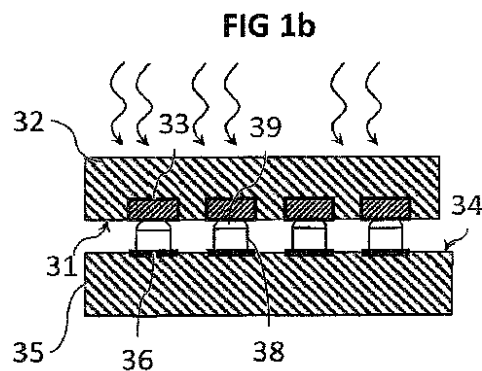
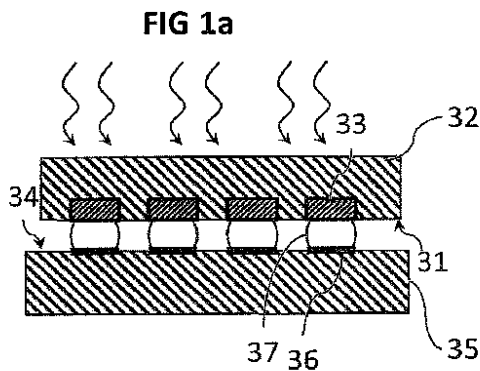
【0091】

本発明は、添付の図面に説明され、図示された実施形態に限られない。とりわけ多様な要素の構造の観点から、又は技術的に等価な代用によって、修正は、本発明の保護範囲を逸脱することなく、依然として可能である。

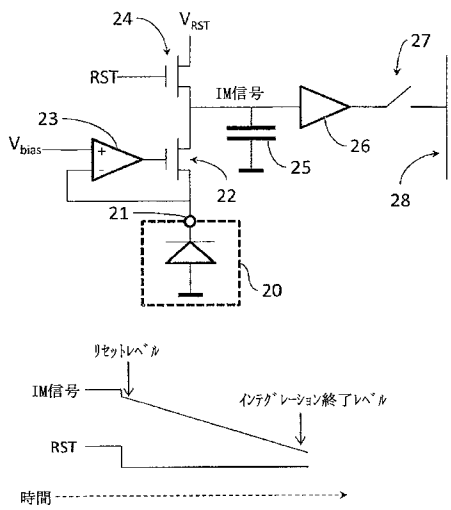
20

【図 1 a】

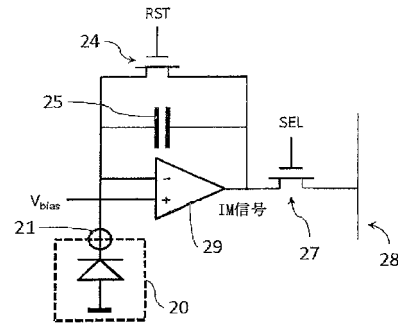
【図 1 b】



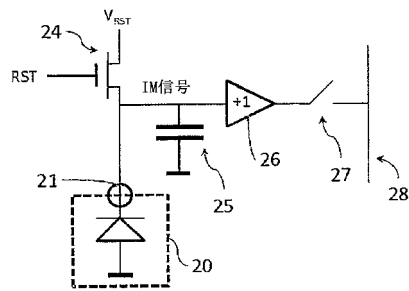
【図 2 a】



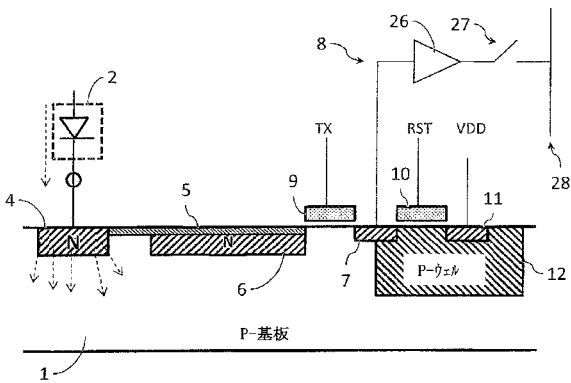
【図 2 b】



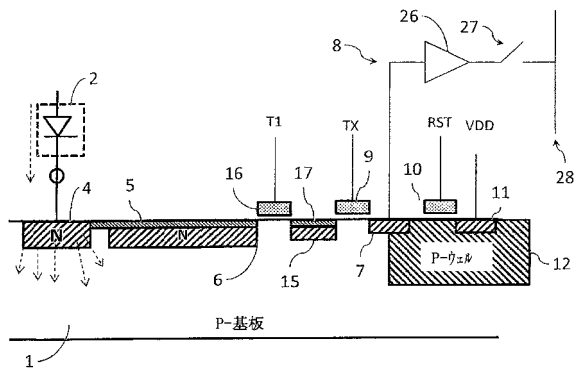
【図 2 c】



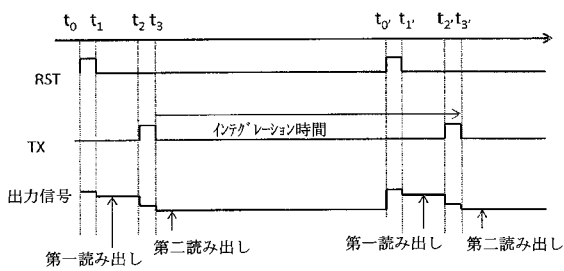
【図 3】



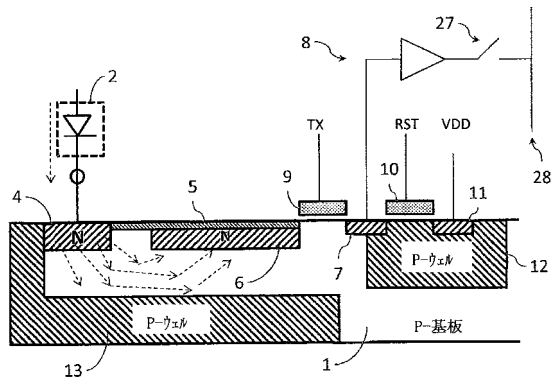
【図 5】



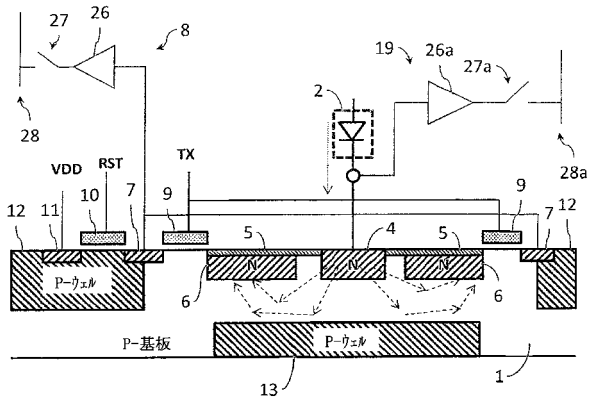
【図 4】



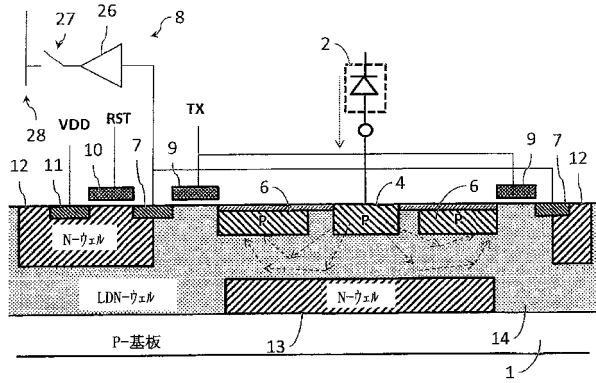
【図 6】



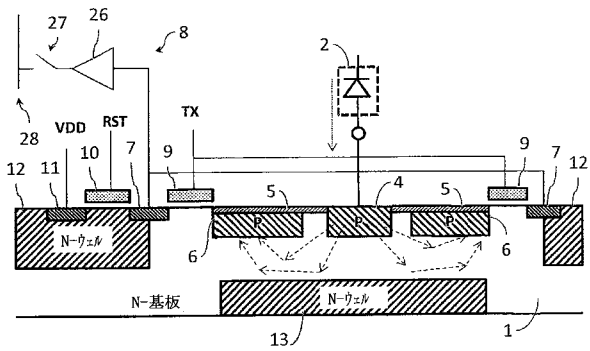
【図7】



【図9】



【図8】



## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No PCT/EP2015/063112
---

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. H01L27/146 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data, INSPEC		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007/285545 A1 (HSIEH TZU-CHIANG [US]) 13 December 2007 (2007-12-13) figures 4-7	1-5, 10-15
A	----- US 2012/085888 A1 (ENDO TAKEFUMI [JP] ET AL) 12 April 2012 (2012-04-12) figures 2-6,11	1-15
A	----- EP 0 434 502 A1 (THOMSON COMPOSANTS MILITAIRES [FR] THOMSON CSF SEMICONDUCTEURS [FR]) 26 June 1991 (1991-06-26) the whole document -----	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		
<input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search		Date of mailing of the international search report
25 August 2015		02/09/2015
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer
		Cabrita, Ana

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/EP2015/063112

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2007285545	A1	13-12-2007	NONE
-----			
US 2012085888	A1	12-04-2012	CN 102446939 A 09-05-2012
			JP 2012084644 A 26-04-2012
			US 2012085888 A1 12-04-2012
-----			
EP 0434502	A1	26-06-1991	DE 69027105 D1 27-06-1996
			DE 69027105 T2 02-10-1996
			EP 0434502 A1 26-06-1991
			FR 2656158 A1 21-06-1991
-----			

## RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/EP2015/063112

<b>A. CLASSEMENT DE L'OBJET DE LA DEMANDE</b> INV. H01L27/146 ADD.		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
<b>B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE</b>		
Documentation minimale consultée (système de classification suivi des symboles de classement) H01L		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data, INSPEC		
<b>C. DOCUMENTS CONSIDERES COMME PERTINENTS</b>		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	US 2007/285545 A1 (HSIEH TZU-CHIANG [US]) 13 décembre 2007 (2007-12-13) figures 4-7 -----	1-5, 10-15
A	US 2012/085888 A1 (ENDO TAKEFUMI [JP] ET AL) 12 avril 2012 (2012-04-12) figures 2-6,11 -----	1-15
A	EP 0 434 502 A1 (THOMSON COMPOSANTS MILITAIRES [FR] THOMSON CSF SEMICONDUCTEURS [FR]) 26 juin 1991 (1991-06-26) le document en entier -----	1-15
<input type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents		<input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe
* Catégories spéciales de documents cités:		
*A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent		*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
*E* document antérieur, mais publié à la date de dépôt international ou après cette date		*X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
*L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)		*Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
*O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens		*Z* document qui fait partie de la même famille de brevets
*P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée		
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale	
25 août 2015	02/09/2015	
Nom et adresse postale de l'administration chargée de la recherche internationale	Fonctionnaire autorisé	
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Cabrita, Ana	

**RAPPORT DE RECHERCHE INTERNATIONALE**

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/EP2015/063112

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2007285545	A1	13-12-2007	AUCUN	
-----				
US 2012085888	A1	12-04-2012	CN 102446939 A	09-05-2012
			JP 2012084644 A	26-04-2012
			US 2012085888 A1	12-04-2012
-----				
EP 0434502	A1	26-06-1991	DE 69027105 D1	27-06-1996
			DE 69027105 T2	02-10-1996
			EP 0434502 A1	26-06-1991
			FR 2656158 A1	21-06-1991
-----				

---

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

Fターム(参考) 4M118 AB01 BA14 CA04 DC01 DD04 DD12 FA33 FA34 FA39  
5C024 GX03 GX07 GX16 GX17 GX18 GY31 GY39 GY41 HX55