

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-305960

(P2007-305960A)

(43) 公開日 平成19年11月22日(2007.11.22)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/3205 (2006.01)	HO 1 L 21/88 T	5 F O 3 3
HO 1 L 23/52 (2006.01)	HO 1 L 21/88 J	
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 P	
HO 1 L 25/065 (2006.01)	HO 1 L 25/08 Z	
HO 1 L 25/07 (2006.01)	HO 1 L 21/92 6 O 2 J	

審査請求 有 請求項の数 36 O L (全 45 頁) 最終頁に続く

(21) 出願番号 特願2006-345014 (P2006-345014)
 (22) 出願日 平成18年12月21日 (2006.12.21)
 (31) 優先権主張番号 特願2006-112779 (P2006-112779)
 (32) 優先日 平成18年4月14日 (2006.4.14)
 (33) 優先権主張国 日本国 (JP)

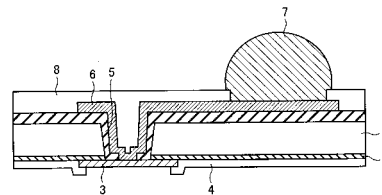
(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 井田 徹
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 Fターム(参考) 5F033 HH11 JJ11 MM13 MM30 PP06
 PP15 PP27 PP33 QQ07 QQ08
 QQ09 QQ11 QQ16 QQ74 QQ85
 RR04 RR06 RR08 RR13 RR14
 RR21 RR22 RR27 SS15 TT01
 TT07

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】信頼性の高い貫通電極を用いた半導体装置およびその製造方法を提供する。

【解決手段】貫通孔を有する半導体基板1と、半導体基板1の第一面において貫通孔を覆うように設けられる電極パッド3と、半導体基板1の第二面に設けられる外部接続用端子7と、貫通孔を通り、電極パッド3と外部接続用端子7とを導通するための導電配線6と、半導体基板1の第一面上に設けられる第一絶縁膜2と、導電配線6と半導体基板1とを絶縁するために、半導体基板1の第二面上および貫通孔内部の表面上に設けられる第二絶縁膜5と、を備え、導電配線6は、半導体基板1の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられる第一絶縁膜2および第二絶縁膜5の少なくとも一方に形成される接続用開口を介して電極パッド3と接続される半導体装置において、接続用開口は、貫通孔の底面の外周にかからないように形成されている。



【選択図】 図1

【特許請求の範囲】

【請求項 1】

両面を貫通して形成される貫通孔を有する半導体基板と、
前記半導体基板の第一面において貫通孔を覆うように設けられる電極パッドと、
前記半導体基板の第二面に設けられる外部接続用端子と、
前記貫通孔を通り、電極パッドと外部接続用端子とを導通するための導電配線と、
前記電極パッドと前記半導体基板とを絶縁するために、半導体基板の第一面上に設けられる第一絶縁膜と、

前記導電配線と前記半導体基板とを絶縁するために、半導体基板の第二面上および貫通孔内部の表面上に設けられる第二絶縁膜と、を備え、

前記導電配線は、前記半導体基板の第一面に対して垂直な方向からみて、前記貫通孔の底面に少なくとも一部が重なるように設けられる第一絶縁膜および第二絶縁膜の少なくとも一方に形成される接続用開口を介して電極パッドと接続される半導体装置において、

前記接続用開口は、貫通孔の底面の外周にかからないように形成されていることを特徴とする半導体装置。

【請求項 2】

前記第二絶縁膜と、前記半導体基板および前記第一絶縁膜との間には、第三絶縁膜が形成され、

当該第三絶縁膜の、前記半導体基板の第一面に対して垂直な方向からみて前記接続用開口と重なる領域には、開口が形成されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記第三絶縁膜は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、これらの積層膜または電着材料によって形成される膜、または感光性樹脂膜であることを特徴とする請求項 2 に記載の半導体装置。

【請求項 4】

前記第二絶縁膜は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、これらの積層膜または電着材料によって形成される膜、または感光性樹脂膜であることを特徴とする請求項 1 ~ 3 の何れか 1 項に記載の半導体装置。

【請求項 5】

前記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることを特徴とする請求項 3 または 4 に記載の半導体装置。

【請求項 6】

前記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることを特徴とする請求項 3 または 4 に記載の半導体装置。

【請求項 7】

前記第一絶縁膜は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、またはこれらの積層膜によって形成されていることを特徴とする請求項 1 ~ 6 の何れか 1 項に記載の半導体装置。

【請求項 8】

前記半導体基板の第一面側に、半導体基板を補強する補強板が設けられていることを特徴とする請求項 1 ~ 7 の何れか 1 項に記載の半導体装置。

【請求項 9】

前記半導体基板と前記補強板との間には、光を受光するための画素領域が配置されていることを特徴とする請求項 8 に記載の半導体装置。

【請求項 10】

前記補強板は、光を透過することを特徴とする請求項 9 に記載の半導体装置。

【請求項 11】

半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、

前記第一面とは反対側に位置する、前記半導体基板の第二面から、前記第一面側の電極

10

20

30

40

50

パッドに達する貫通孔を前記半導体基板に設ける工程と、

前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第二絶縁膜を形成する工程と、

前記貫通孔の底面に重なるように形成されている第二絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、

前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項 1 2】

前記接続用開口を形成する工程は、

前記半導体基板の第二面上に形成された第二絶縁膜上に、前記貫通孔を覆うようにフィルム状のレジスト膜を設ける工程と、 10

前記フィルム状のレジスト膜の、前記半導体基板の第一面に対して垂直な方向からみて、前記貫通孔の底面と重なる領域よりも内側に開口を形成してエッチングマスクを設ける工程と、

前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第二絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、を備えることを特徴とする請求項 1 1 に記載の半導体装置の製造方法。

【請求項 1 3】

前記第二絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜、あるいは電着材料によって形成される膜であることを特徴とする請求項 1 2 に記載の半導体装置の製造方法。 20

【請求項 1 4】

前記電着材料が、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることを特徴とする請求項 1 3 に記載の半導体装置の製造方法。

【請求項 1 5】

前記第二絶縁膜は、感光性樹脂膜であり、

前記接続用開口を形成する工程は、貫通孔の底面に重なるように形成されている第二絶縁膜に対してフォトリソグラフィ処理を行うことにより、貫通孔の底面の外周にかからない領域の第二絶縁膜を除去して、前記電極パッドに達する接続用開口を形成する工程を備えることを特徴とする請求項 1 1 に記載の半導体装置の製造方法。 30

【請求項 1 6】

前記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることを特徴とする請求項 1 5 に記載の半導体装置の製造方法。

【請求項 1 7】

前記貫通孔を前記半導体基板に設ける工程と前記第二絶縁膜を形成する工程との間に、前記貫通孔の側面および底面上、ならびに前記半導体基板の第二面上に第三絶縁膜を形成する工程と、前記半導体基板の第一面に対して垂直な方向からみて、前記接続用開口と重なる領域にある前記第三絶縁膜をエッチングによって除去する工程と、を有することを特徴とする請求項 1 1 ~ 1 6 の何れか 1 項に記載の半導体装置の製造方法。 40

【請求項 1 8】

前記第三絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることを特徴とする請求項 1 7 に記載の半導体装置の製造方法。

【請求項 1 9】

前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に第二絶縁膜を形成する工程は、

減圧された状態にて前記貫通孔を覆うように、前記半導体装置の第二面上に前記第二絶縁膜を貼り合わせる工程と、

前記第二絶縁膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔 50

の外部を加圧することによって、前記第二絶縁膜を、前記貫通孔を形成している側面および底面上に貼り付ける工程と、を備えることを特徴とする請求項 11 ~ 18 の何れか 1 項に記載の半導体装置の製造方法。

【請求項 20】

前記第三絶縁膜を除去する工程は、

前記貫通孔を覆うようにマスク用の感光性樹脂膜を形成する工程と、

前記マスク用の感光性樹脂に対してフォトリソグラフィ処理を行うことによって、前記半導体基板の第一面に対して垂直な方向からみて上記貫通孔の底面と重なる領域よりも内側に開口を有するエッチングマスクを形成する工程と、

前記エッチングマスクを用いた異方性ドライエッチングによって、前記貫通孔の底面上に形成されている前記第三絶縁膜のうち、前記貫通孔の底面の外周にかからない領域を除去する工程と、を含むことを特徴とする請求項 17 ~ 19 の何れか 1 項に記載の半導体装置の製造方法。

10

【請求項 21】

前記マスク用の感光性樹脂膜は、減圧された状態にて前記貫通孔を覆うように形成された後、前記マスク用の感光性樹脂膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記貫通孔を形成している側面および底面上に貼り付けられることを特徴とする請求項 20 に記載の半導体装置の製造方法。

【請求項 22】

前記マスク用の感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることを特徴とする請求項 20 または 21 に記載の半導体装置の製造方法。

20

【請求項 23】

半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、

前記第一面とは反対側に位置する、前記半導体基板の第二面から、前記第一絶縁膜に達する貫通孔を前記半導体基板に設ける工程と、

前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第二絶縁膜を形成する工程と、

前記半導体基板の第二面上に形成された第二絶縁膜上に、前記貫通孔を覆うようにフィルム状のレジスト膜を形成する工程と、

30

前記フィルム状のレジスト膜の、前記半導体基板の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域よりも内側に開口を形成してエッチングマスクを設ける工程と、

前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第一絶縁膜および第二絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、

前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項 24】

前記第二絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることを特徴とする請求項 23 に記載の半導体装置の製造方法。

40

【請求項 25】

半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、

前記第一面とは反対側に位置する、前記半導体基板の第二面から、前記第一面側の第一絶縁膜に達する貫通孔を前記半導体基板に設ける工程と、

前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第二絶縁膜を形成する工程と、

前記半導体基板の第二面上に形成された第二絶縁膜上に、前記貫通孔を覆うようにフィルム状のレジスト膜を形成する工程と、

50

前記フィルム状のレジスト膜の、前記半導体基板の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域よりも内側に開口を形成してエッチングマスクを設ける工程と、

前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第一絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、

前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項 26】

前記第二絶縁膜は電着材料で形成されていることを特徴とする請求項 25 に記載の半導体の製造方法。

【請求項 27】

前記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることを特徴とする請求項 26 に記載の半導体の製造方法。

【請求項 28】

半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、

前記第一面とは反対側に位置する前記半導体基板の第二面から、前記第一面側の第一絶縁膜に達する貫通孔を前記半導体基板に設ける工程と、

前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第三絶縁膜を形成する工程と、

前記第三絶縁膜上に、前記貫通孔を覆うようにマスク用の感光性樹脂膜を形成する工程と、

前記マスク用の感光性樹脂に対してフォトリソグラフィ処理を行うことによって、前記半導体基板の第一面に対して垂直な方向からみて上記貫通孔の底面と重なる領域よりも内側に開口を有するエッチングマスクを形成する工程と、

前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第一絶縁膜と第三絶縁膜とからなる積層膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する開口を形成する工程と、

前記エッチングマスクを剥離後、前記第三絶縁膜上に感光性樹脂膜からなる第二絶縁膜を形成する工程と、

前記貫通孔の底面に重なるように形成されている第二絶縁膜に対してフォトリソグラフィ処理を行うことにより、貫通孔の底面の外周にかからない領域の第二絶縁膜を除去して、前記電極パッドに達する接続用開口を形成する工程と、

前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項 29】

前記第二絶縁膜およびマスク用の感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることを特徴とする請求項 28 に記載の半導体装置の製造方法。

【請求項 30】

前記第三絶縁膜は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、またはこれらの積層膜であることを特徴とする請求項 28 または 29 に記載の半導体装置の製造方法。

【請求項 31】

前記マスク用の感光性樹脂膜は、減圧された状態にて前記貫通孔を覆うように形成された後、前記マスク用の感光性樹脂膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記貫通孔を形成している側面および底面上に貼り付けられることを特徴とする請求項 28 ~ 30 の何れか 1 項に記載の半導体装置の製造方法。

【請求項 32】

10

20

30

40

50

前記第三絶縁膜上に前記第二絶縁膜を形成する工程は、

減圧された状態にて前記第二絶縁膜を貼り合わせて前記貫通孔を覆う工程と、

前記第二絶縁膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記第二絶縁膜を、前記貫通孔を形成している側面および底面上に貼り付ける工程と、を含むことを特徴とする請求項28～31の何れか1項に記載の半導体の製造方法。

【請求項33】

前記第一絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜によって形成されていることを特徴とする請求項11～32の何れか1項に記載の半導体装置の製造方法。

10

【請求項34】

前記貫通孔は、異方性プラズマエッチングによって形成されることを特徴とする請求項11～33の何れか1項に記載の半導体装置の製造方法。

【請求項35】

前記フィルム状のレジスト膜に形成される開口は、フォトリソグラフィーによって形成されることを特徴とする請求項12、23または25の何れか1項に記載の半導体装置の製造方法。

【請求項36】

前記貫通孔を半導体基板に設ける工程において、前記半導体基板の第一面側に、半導体基板を補強する補強板を設けることを特徴とする請求項11～35の何れか1項に記載の半導体装置の製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置およびその製造方法に関するものである。より詳細には、絶縁膜によって良好に絶縁された導電配線を有する半導体装置、およびその製造方法に関するものである。

【背景技術】

【0002】

近年、ますます半導体装置の小型化・薄型化の要求が高まっている。それゆえ、複数の半導体装置を積層することで実装密度を高める手法が広く行なわれている。このような要求に応えるものとして、半導体装置の表面に形成された電極パッドから、半導体基板を貫通し、半導体装置裏面にまで接続された貫通電極の形成技術が注目されている（例えば、特許文献1参照）。

30

【0003】

特許文献1には、貫通電極を有するBGA（Ball Grid Array）型の半導体装置の製造方法が開示されている。特許文献1では、半導体基板の裏面から、半導体基板表面に形成された電極にまで達する貫通孔を形成し、この貫通孔内壁および電極裏面にCVD（Chemical Vapor Deposition）法にて酸化膜を形成した後、異方性エッチングによって電極裏面に付着した酸化膜のみをエッチングし、貫通電極を形成している。

40

【0004】

さらに近年では、携帯電話に代表される小型のカメラモジュールにおいても、更なる小型・薄型化の要求が高まっている。

【0005】

例えば、貫通電極の製造方法と貫通電極とを適用したCCD固体撮像素子をカメラモジュールとして組み立て、当該カメラモジュールを携帯電話に組み込み、その機能を評価した結果が報告されている（例えば、非特許文献1参照）。

【0006】

非特許文献1によれば、半導体基板の素子が搭載された第一面側にある電極パッドと、電極パッドと半導体基板とを電気的に分離するための第一絶縁膜と、半導体基板に対して

50

、ウェハ裏面からウェハ表面の電極パッドに至る貫通孔を形成した後、貫通孔内の導電部材からなる導電配線と半導体基板とを電氣的に分離するため、貫通孔の側面と貫通孔の底面とを覆う第二絶縁膜を形成する。この後、貫通孔内の導電配線と電極パッドとの導通を取るためのコンタクトを形成するため、リアクティブ・イオン・エッチ (RIE)による異方性ドライエッチングを用いて、半導体基板裏面、貫通孔の側面、および貫通孔の底面に備えられる電極パッドの裏面部分を覆う第二絶縁膜を、出来るだけ垂直方向にエッチングして除去し、半導体基板裏面と貫通孔の側面とに備えられる第二絶縁膜を残し、貫通孔の底面(電極パッド裏に相当)に備えられる第二絶縁膜を除去して電極パッドの裏部分のみ露出させて、コンタクトを形成している。

【0007】

10

このように、貫通電極を備えた半導体装置、および貫通電極形成プロセスは、メモリだけでなく固体撮像素子など幅広いデバイスの小型・薄型化を実現するために注目されている。

【0008】

以下に、図16を用いて、貫通電極の形成方法を具体的に説明する。

【0009】

図16(a)~(c)は、貫通電極を備えた半導体装置の各製造過程における電極部付近の断面図である。図16(c)に示すように、通常、半導体基板(半導体ウェハ)101の第一面(基板おもて面)には第一絶縁膜102が形成されており、その上に多層配線の金属配線層が形成されている。金属配線層には半導体装置の信号入出力を行うための電極パッド103が形成されており、貫通電極はこの電極パッド103領域に形成される。更に金属配線層の上に、酸化膜や窒化膜からなる保護膜104が形成されている。半導体基板101において、電極パッド103直下には貫通孔が形成され、当該貫通孔の側面および底面と、半導体基板101の第二面(基板うら面)とを覆うように第二絶縁膜105が形成されている。また、貫通孔の底面から半導体基板101の第二面にかけて導電層106が形成され、貫通孔内の導電層106が貫通電極として機能する。半導体基板101の第二面は保護膜108によって保護され、外部接続端子107のみが開口される。これによって、半導体基板101の第二面における導電層106は、外部接続端子107と接続される。その結果、半導体基板101の第一面に存在する電極パッド103と、第二面に存在する外部接続端子107とは、導電層106によって導通する。

20

30

【0010】

図16(c)に示す半導体装置を製造する場合、第二絶縁膜105は、第一絶縁膜102、電極パッド103、および保護膜104が形成された状態の半導体基板101に対して、第二面側から、例えばCVD法などによって形成される。しかしながら、この場合、図16(a)に示すように、第二絶縁膜105は、上記貫通電極によって導通を取るべき電極パッド103の裏面にまで形成されてしまう。このため、導電層106を形成する前に、図16(b)に示すように、貫通孔の側面に形成された第二絶縁膜105を残しながら、電極パッド103の裏面に形成された第二絶縁膜105のみを除去する必要がある。

【0011】

ここで、電極パッド裏面に形成された第二の絶縁膜105を除去する方法はいくつか考えられる。

40

【0012】

第1の方法としては、半導体基板101の裏面にレジストを塗布した後、貫通孔内部のレジストをフォト工程にて開口し、その後ドライエッチングによって電極パッド103の裏面に形成された第二絶縁膜105をエッチング除去することが考えられる。また、第2の方法としては、異方性のドライエッチングを用いることにより、貫通孔の側面の第二絶縁膜105をエッチングせずに、電極パッド103の裏面に形成された第二絶縁膜105のみをエッチングする方法が考え得る。なお、上記特許文献1および非特許文献1では、上記第2の方法が用いられている。

【特許文献1】特開2003-309221号公報(平成15年10月31日公開)

50

【非特許文献1】The 2004 International Conference on Solid State Devices and Materials, Tokyo, 2004, 276-277

【発明の開示】

【発明が解決しようとする課題】

【0013】

しかしながら、上記従来の貫通電極を用いた半導体装置およびその製造方法では、絶縁性の高い貫通電極を形成するには、制御が困難な非常に複雑な工程を経なくてはならないという問題点を有している。

【0014】

例えば、上記第1の方法では、貫通孔が開いた半導体基板の第二面にレジストを均一に塗布する際、貫通孔内部にまで均一にレジストを埋め込むことが困難であるという問題点を有する。

10

【0015】

通常、半導体装置の電極は、100 μ m角程度かそれ以下のものが多い。また、半導体基板の厚さは様々であるが、100~800 μ m程度の厚さの半導体基板が用いられることが多い。例えば、70 μ m角の貫通孔を200 μ mの厚さの半導体基板に形成する場合、この微細な貫通孔の内部にレジストを均一に塗布することは困難である。また、たとえ微細な貫通孔の内部にレジストを均一に埋め込むことができたとしても、このアスペクト比の孔では、孔内に入った現像液の循環が生じにくいいため、現像することによって、貫通孔内部のレジストを開口させることは困難である。

20

【0016】

一方、第2の方法を用いた場合には、第1の方法と比較して、電極パッドの裏面に形成された第二絶縁膜を開口することが容易であると考えられる。しかし、上記貫通孔の内部にCVD法で酸化膜を成膜することによって第二絶縁膜を形成する場合、半導体基板の第二面に形成される第二絶縁膜の膜厚に比べ、貫通孔の側面に形成される第二絶縁膜の膜厚の方が薄くなるという問題点を有している。また、異方性エッチングにより電極パッド裏面に形成される第二絶縁膜をエッチングする際、電極パッド裏面の第二絶縁膜に比べて半導体基板の第二面に形成される第二絶縁膜のエッチングレートの方が大きく、半導体基板の第二面の絶縁膜も同時にエッチングされてしまうという問題点を有している。また、異方性エッチングとはいえ、貫通孔の側面に形成される第二絶縁膜がエッチングにより減少することも避けられない。さらに、後工程の導電配線の形成に先立ち、バリアメタルやシードメタルをPVDで形成する必要がある場合、貫通孔の側面は傾きをつける必要がある。この場合、異方性エッチングとはいえ、貫通孔の側面に形成される第二絶縁膜がエッチングにより減少し、貫通孔の側面の半導体基板が露出しやすくなるという問題点を有している。さらに、図17に示すように、貫通孔の底面近傍の半導体基板101に対して更なる傾斜をつけている場合には、貫通孔の側面に形成された第二絶縁膜105（特に、上記傾斜上に形成された第二絶縁膜）がエッチングによりさらに減少する結果、貫通孔の側面の半導体基板101が露出するという問題点を有している。

30

【0017】

従って上記第2の方法では、半導体基板の第二面および貫通孔の側面に形成される第二絶縁膜の厚さに比べて、貫通孔の底面に形成される第二絶縁膜の厚さを薄くする必要がある。そのため、形成条件を変えながら第二絶縁膜を複数回積層し、半導体基板の第二面、および貫通孔の側面に形成される第二絶縁膜の膜厚を、貫通孔の底面に形成される第二絶縁膜の膜厚に比べて厚く形成する必要がある。または、電極パッド裏面の第二絶縁膜をエッチング除去した後に、再度、半導体基板の第二面上に第二絶縁膜を形成することが必要になる。

40

【0018】

更に、上記従来の方法では、貫通孔をリアクティブ・イオン・エッチ（RIE）による異方性エッチングで形成する途中において、図18（a）~（c）に示すように一般にノッチ131と言われる凹みが発生する場合がある。図18（a）に示すように、上記従来の方

50

法で貫通孔を形成する場合、半導体基板 101 上にレジスト膜 112 が形成される。そしてレジスト膜 112 を用いた異方性エッチングによって、電極パッド 103 に至る貫通孔が形成される。このとき、上記貫通孔では、第一絶縁膜 102 に接する半導体基板 101 の領域にノッチ 131 が形成される。この後、図 18 (b) に示すように、CVD 法などによって第二絶縁膜 105 を形成しても、ノッチ 131 上には第二絶縁膜が十分に形成されない。そして、図 18 (c) に示すように、このような状態のまま導電層 106 を形成すれば、半導体基板 101 と導電層 106 との間にリークが生じてしまう。これを回避するには、エッチング条件を複数段階に変更してエッチングを行う必要がある。このように、上記従来の方法では、貫通孔形成時のエッチング条件、及び貫通孔内壁や半導体基板の第 2 面を覆うように第 2 の絶縁膜を被覆する際に成膜条件を変更して複数回の成膜を実施するなど、非常に煩雑なプロセスを経て、ようやく、電極パッド裏面の一部を露出させ、電極パッドと導電配線の間を導通を取っている。

10

【0019】

以上のように、異方性エッチングで電極パッド裏面の酸化膜を除去する方法は、半導体基板の裏面および側面の第二絶縁膜の膜厚、貫通孔の底面の第二絶縁膜の膜厚、ならびに貫通孔の側面の傾き形状等、非常に多くの条件を考慮してプロセス条件を決定する必要がある。つまり、半導体基板面内、半導体基板間およびロット間の各種パラメータ、ならびに半導体装置の状態の経時変化等、制御すべきプロセス条件が非常に複雑になるという問題点を有している。

【0020】

本発明は、上記従来の問題点を鑑みなされたものであって、その目的は、信頼性の高い貫通電極を用いた半導体装置およびその製造方法を提供することにある。

20

【課題を解決するための手段】**【0021】**

本発明の半導体装置は、上記課題を解決するために、両面を貫通して形成される貫通孔を有する半導体基板と、前記半導体基板の第一面において貫通孔を覆うように設けられる電極パッドと、前記半導体基板の第二面に設けられる外部接続用端子と、前記貫通孔を通り、電極パッドと外部接続用端子とを導通するための導電配線と、前記電極パッドと前記半導体基板とを絶縁するために、半導体基板の第一面上に設けられる第一絶縁膜と、前記導電配線と前記半導体基板とを絶縁するために、半導体基板の第二面上および貫通孔内部の表面上に設けられる第二絶縁膜と、を備え、前記導電配線は、前記半導体基板の第一面に対して垂直な方向からみて、前記貫通孔の底面に少なくとも一部が重なるように設けられる第一絶縁膜および第二絶縁膜の少なくとも一方に形成される接続用開口を介して電極パッドと接続される半導体装置において、前記接続用開口は、貫通孔の底面の外周にかからないように形成されていることを特徴としている。

30

【0022】

上記構成によれば、貫通孔内部の側面は、第二絶縁膜によって覆われており、当該第二絶縁膜によって導電配線と半導体基板とを絶縁することができる。つまり、貫通孔内部の側面で半導体基板が露出して、貫通孔内の導電配線と半導体基板との間の絶縁性が損なわれてリークを生ずるといったことがない。また、上記構成によれば、貫通孔の側面が底面に対して 90 度の角度にて形成されている場合でも、貫通孔の底面の絶縁膜のみが除去されているので、半導体装置を小さくすることができる。

40

【0023】

本発明の半導体装置では、前記第二絶縁膜と、前記半導体基板および前記第一絶縁膜との間には、第三絶縁膜が形成され、当該第三絶縁膜の、前記半導体基板の第一面に対して垂直な方向からみて前記接続用開口と重なる領域には、開口が形成されていることが好ましい。

【0024】

上記構成によれば、導電配線と半導体基板との間を、第二絶縁膜および第三絶縁膜の 2 層の絶縁膜によって絶縁することになる。したがって、導電配線と半導体基板との間を第

50

二絶縁膜のみによって絶縁する場合と比較して、導電配線と半導体基板との絶縁を、より確実にすることができる。

【0025】

本発明の半導体装置では、前記第三絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、これらの積層膜または電着材料によって形成される膜、または感光性樹脂膜であることが好ましい。

【0026】

本発明の半導体装置では、前記第二絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、これらの積層膜または電着材料によって形成される膜、または感光性樹脂膜であることが好ましい。

【0027】

さらに、本発明の半導体装置では、前記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。

【0028】

上記構成によれば、導電配線と半導体基板とを絶縁することができる。また、上記構成として、電着材料を用いれば、第二絶縁膜または第三絶縁膜を、導電性材料上のみ形成することができる。また、上記第二絶縁膜および/または第三絶縁膜が感光性樹脂である場合、フォトリソグラフィによって開口(接続用開口)を有する第二絶縁膜および/または第三絶縁膜を形成することができる。この場合、第二絶縁膜および/または第三絶縁膜に開口を形成する過程でエッチングを行うことがないので、第二絶縁膜および/または第三絶縁膜の下部に存在する絶縁膜を除去することなく、所望の箇所に開口を形成することができる。したがって、第二絶縁膜および/または第三絶縁膜の下部に存在する絶縁膜を除去することがないので、導電配線と半導体とを、より確実に絶縁することができる。

【0029】

本発明の半導体装置では、前記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。

【0030】

上記構成によれば、第二絶縁膜を導電性材料上のみ形成することが可能になり、当該第二絶縁膜によって、導電配線と半導体基板とを絶縁することができる。例えば、第一絶縁膜とSi基板などの半導体基板とが露出している場合を考える。これらのうち、導電性材料であるのは半導体基板である。したがって、半導体基板に電流を流しているときに、電着材料を第一絶縁膜および半導体基板に加えれば、半導体基板上のみ第二絶縁膜を形成することができる。

【0031】

本発明の半導体装置では、前記第一絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、またはこれらの積層膜によって形成されていることが好ましい。

【0032】

上記構成によれば、電極パッドと半導体基板とを絶縁することができる。

【0033】

本発明の半導体装置では、前記半導体基板の第一面側に、半導体基板を補強する補強板が設けられていることが好ましい。

【0034】

上記構成によれば、半導体基板に補強板が設けられていることにより、半導体基板の強度を増すことができる。その結果、厚さの薄い半導体基板を提供することができる。例えば、研磨などによって半導体基板を薄くする場合、ある程度まで研磨が進むと半導体基板の強度が低下するので、それ以上は研磨することができなくなる。しかしながら、補強板を貼り合わせることによって半導体基板の強度が増し、更に研磨を進めることができる。その結果、薄い半導体基板を提供することができる。半導体基板が薄いと多くの利点がある。例えば、半導体基板が厚いと、半導体基板に貫通孔を形成する際、エッチング時間が

10

20

30

40

50

長くなることでコストアップにつながるとともに、孔の形状をコントロールすることが困難となるが、半導体基板を薄くすることで上記問題点を回避できる。

【0035】

本発明の半導体装置では、前記半導体基板と前記補強板との間には、光を受光するための画素領域が配置されていることが好ましい。

【0036】

上記構成によれば、本発明の半導体装置をCCD固体撮像素子として構成することができる。

【0037】

本発明の半導体装置では、前記補強板は、光を透過することが好ましい。

10

【0038】

上記構成によれば、補強板を通して、光が画素領域に効率よく照射され得る。したがって、本発明の半導体装置をCCD固体撮像素子として構成した場合、上記補強板は、画素領域への光の照射を妨げることなく、半導体基板を補強することができる。

【0039】

本発明の半導体装置の製造方法は、上記課題を解決するために、半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、前記第一面とは反対側に位置する、前記半導体基板の第二面から、前記第一面側の電極パッドに達する貫通孔を前記半導体基板に設ける工程と、前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第二絶縁膜を形成する工程と、前記貫通孔の底面に重なるように形成されている第二絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴としている。

20

【0040】

上記構成によれば、貫通孔の底面に重なるように形成されている第二絶縁膜のうち、貫通孔の底面の外周にかからない部分を除去し、当該第二絶縁膜が除去された領域を接続用開口として用いる。したがって、当該接続用開口は、確実に第二絶縁膜によって囲まれている。その結果、導電配線と半導体基板との間を絶縁することができる。

【0041】

本発明の半導体装置の製造方法では、前記接続用開口を形成する工程は、前記半導体基板の第二面上に形成された第二絶縁膜上に、前記貫通孔を覆うようにフィルム状のレジスト膜を設ける工程と、前記フィルム状のレジスト膜の、前記半導体基板の第一面に対して垂直な方向からみて、前記貫通孔の底面と重なる領域よりも内側に開口を形成してエッチングマスクを設ける工程と、前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第二絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、を備えることが好ましい。

30

【0042】

上記構成によれば、貫通孔の底面よりも小さい開口を有するフィルム状のレジスト膜を用いた異方性ドライエッチングによって、貫通孔の底面に重なるように形成されている第二絶縁膜が除去される。したがって、貫通孔内部の側面に形成された第二絶縁膜を除去することなく、貫通孔の底面に重なるように形成された第二絶縁膜のみを除去することができる。その結果、貫通孔内部の側面で半導体基板などが露出することなく、貫通孔内の導電配線と半導体基板との間の絶縁性を良好に保つことができる。また、上記構成によれば、貫通孔の側面が底面に対して90度の角度にて形成されている場合でも、貫通孔の底面の絶縁膜のみを除去することができるので、半導体装置を小さくすることができる。

40

【0043】

本発明の半導体装置の製造方法では、前記第二絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜、あるいは電着材料によ

50

って形成される膜であることが好ましい。

【0044】

上記構成によれば、導電配線と半導体基板とを絶縁することができる。

【0045】

本発明の半導体装置の製造方法では、前記電着材料が、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。

【0046】

上記構成によれば、第二絶縁膜を導電性材料上のみに形成することが可能になり、当該第二絶縁膜によって、導電配線と半導体基板とを絶縁することができる。例えば、電極パッドとSi基板などの半導体基板とが露出している場合を考える。これらは共に導電性材料である。したがって、半導体基板および電極パッドに電流を流しているときに、電着材料を半導体基板および電極パッドに加えれば、半導体基板上と電極パッド上との両方に第二絶縁膜を形成することができる。

10

【0047】

本発明の半導体装置の製造方法では、前記第二絶縁膜は、感光性樹脂膜であり、前記接続用開口を形成する工程は、貫通孔の底面に重なるように形成されている第二絶縁膜に対してフォトリソグラフィ処理を行うことにより、貫通孔の底面の外周にかからない領域の第二絶縁膜を除去して、前記電極パッドに達する接続用開口を形成する工程を備えることが好ましい。

【0048】

上記構成によれば、所望の開口を有する第二絶縁膜を形成することができる。当該開口を形成する過程ではエッチングを用いることがないので、第二絶縁膜の下に別の絶縁膜が形成されている場合でも、当該別の絶縁膜を除去することなく、第二絶縁膜に所望の開口を形成することができる。したがって、電極パッドと半導体基板とを、より確実に絶縁することができる。

20

【0049】

本発明の半導体装置の製造方法では、前記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。

【0050】

上記構成によれば、上記感光性樹脂膜を用いて、所望の開口を有する第二絶縁膜を容易に形成することができる。

30

【0051】

本発明の半導体装置の製造方法では、前記貫通孔を前記半導体基板に設ける工程と前記第二絶縁膜を形成する工程との間に、前記貫通孔の側面および底面上、ならびに前記半導体基板の第二面上に第三絶縁膜を形成する工程と、前記半導体基板の第一面に対して垂直な方向からみて、前記接続用開口と重なる領域にある前記第三絶縁膜をエッチングによって除去する工程と、を有することが好ましい。

【0052】

上記構成によれば、導電配線と半導体基板との間を、第二絶縁膜および第三絶縁膜の2層の絶縁膜によって絶縁することになる。したがって、導電配線と半導体基板との間を第二絶縁膜のみによって絶縁する場合と比較して、導電配線と半導体基板との絶縁を、より確実にすることができる。

40

【0053】

本発明の半導体装置の製造方法では、前記第三絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。

【0054】

上記構成によれば、導電配線と半導体基板とを絶縁することができる。

【0055】

本発明の半導体装置の製造方法では、前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に第二絶縁膜を形成する工程は、減圧された状態にて前

50

記貫通孔を覆うように、前記半導体装置の第二面上に前記第二絶縁膜を貼り合わせる工程と、前記第二絶縁膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記第二絶縁膜を、前記貫通孔を形成している側面および底面上に貼り付ける工程と、を備えることが好ましい。

【0056】

上記構成によれば、上記第二絶縁膜によって隔てられた貫通孔の内部を減圧し、当該貫通孔の外部を加圧することによって、上記第二絶縁膜は、貫通孔の内部に向かって吸い込まれる。その結果、上記第二絶縁膜を、貫通孔の側面上および底面上に貼り付けることができる。また、一度に多数の貫通孔に対して、貫通孔の内部と外部との気圧差を形成することができるので、多数の貫通孔に対して、同時に第二絶縁膜を貼り付けることができる。

10

【0057】

本発明の半導体装置の製造方法では、前記第三絶縁膜を除去する工程は、前記貫通孔を覆うようにマスク用の感光性樹脂膜を形成する工程と、前記マスク用の感光性樹脂に対してフォトリソグラフィ処理を行うことによって、前記半導体基板の第一面に対して垂直な方向からみて上記貫通孔の底面と重なる領域よりも内側に開口を有するエッチングマスクを形成する工程と、前記エッチングマスクを用いた異方性ドライエッチングによって、前記貫通孔の底面上に形成されている前記第三絶縁膜のうち、前記貫通孔の底面の外周にかからない領域を除去する工程と、を含むことが好ましい。

【0058】

上記構成によれば、貫通孔の底面上に形成されている第三絶縁膜のうち、貫通孔の底面の外周にかからない領域を除去することができる。その結果、導電配線と半導体基板とを絶縁することができる。

20

【0059】

本発明の半導体装置の製造方法では、前記マスク用の感光性樹脂膜は、減圧された状態にて前記貫通孔を覆うように形成された後、前記マスク用の感光性樹脂膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記貫通孔を形成している側面および底面上に貼り付けられることが好ましい。

【0060】

上記構成によれば、上記マスク用の感光性樹脂膜によって隔てられた貫通孔の内部を減圧し、当該貫通孔の外部を加圧することによって、上記マスク用の感光性樹脂膜は、貫通孔の内部に向かって吸い込まれる。その結果、上記マスク用の感光性樹脂膜を、貫通孔の側面上および底面上に貼り付けることができる。また、一度に多数の貫通孔に対して、貫通孔の内部と外部との気圧差を形成することができるので、多数の貫通孔に対して、同時にマスク用の感光性樹脂膜を貼り付けることができる。マスク用の感光性樹脂膜が貫通孔の内部に貼り合わされれば、エッチングマスクと第三絶縁膜との距離が短くなる。そして、エッチングマスクと第三絶縁膜との距離が短くなれば、異方性ドライエッチングによって、より正確に、第三絶縁膜の所望の領域のみを除去することができる。

30

【0061】

本発明の半導体装置の製造方法では、前記マスク用の感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。

40

【0062】

上記構成によれば、上記マスク用の感光性樹脂膜を用いて、所望の開口を有するエッチングマスクを容易に形成することができる。

【0063】

本発明の半導体装置の製造方法は、上記課題を解決するために、半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、前記第一面とは反対側に位置する、前記半導体基板の第二面から、前記第一絶縁膜に達する貫通孔を前記半導体基板に設ける工程と、前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第二絶縁膜を形成する工程と、前記

50

半導体基板の第二面上に形成された第二絶縁膜上に、前記貫通孔を覆うようにフィルム状のレジスト膜を形成する工程と、前記フィルム状のレジスト膜の、前記半導体基板の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域よりも内側に開口を形成してエッチングマスクを設ける工程と、前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第一絶縁膜および第二絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴としている。

【0064】

上記構成によれば、貫通孔の底面よりも小さい開口を有するフィルム状のレジスト膜を用いた異方性ドライエッチングによって、貫通孔の底面に重なるように形成されている第一絶縁膜および第二絶縁膜が除去される。したがって、貫通孔内部の側面に形成された第二絶縁膜を除去することなく、貫通孔の底面に重なるように形成された第一絶縁膜および第二絶縁膜のみを除去することができる。その結果、貫通孔内部の側面で半導体基板などが露出することなく、貫通孔内の導電配線と半導体基板との間の絶縁性を良好に保つことができる。また、上記構成によれば、貫通孔の側面が底面に対して90度の角度にて形成されている場合でも、貫通孔の底面の絶縁膜のみを除去することができるので、半導体装置を小さくすることができる。

【0065】

本発明の半導体装置の製造方法では、前記第二絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。

【0066】

上記構成によれば、導電配線と半導体基板とを絶縁することができる。

【0067】

本発明の半導体装置の製造方法は、上記課題を解決するために、半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、前記第一面とは反対側に位置する、前記半導体基板の第二面から、前記第一面側の第一絶縁膜に達する貫通孔を前記半導体基板に設ける工程と、前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第二絶縁膜を形成する工程と、前記半導体基板の第二面上に形成された第二絶縁膜上に、前記貫通孔を覆うようにフィルム状のレジスト膜を形成する工程と、前記フィルム状のレジスト膜の、前記半導体基板の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域よりも内側に開口を形成してエッチングマスクを設ける工程と、前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第一絶縁膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する接続用開口を形成する工程と、前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴としている。

【0068】

上記構成によれば、貫通孔の底面よりも小さい開口を有するフィルム状のレジスト膜を用いた異方性ドライエッチングによって、貫通孔の底面に重なるように形成されている第一絶縁膜が除去される。したがって、貫通孔内部の側面に形成された第二絶縁膜を除去することなく、貫通孔の底面に重なるように形成された第一絶縁膜のみを除去することができる。その結果、貫通孔内部の側面で半導体基板などが露出することなく、貫通孔内の導電配線と半導体基板との間の絶縁性を良好に保つことができる。また、上記構成によれば、貫通孔の側面が底面に対して90度の角度にて形成されている場合でも、貫通孔の底面の絶縁膜のみを除去することができるので、半導体装置を小さくすることができる。

【0069】

本発明の半導体装置の製造方法では、前記第二絶縁膜は電着材料で形成されていることが好ましい。

【0070】

10

20

30

40

50

さらに、本発明の半導体装置の製造方法では、前記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。

【0071】

上記構成によれば、半導体基板などの導電性材料上にのみ第二絶縁膜を形成することができる。例えば、第一絶縁膜とSi基板などの半導体基板とが露出している場合を考える。これらのうち、導電性材料であるのは半導体基板である。したがって、半導体基板に電流を流しているときに、電着材料を第一絶縁膜および半導体基板に加えれば、半導体基板上にのみ第二絶縁膜を形成することができる。

【0072】

本発明の半導体装置の製造方法は、上記課題を解決するために、半導体基板の第一面に、第一絶縁膜を介して電極パッドを形成する工程と、前記第一面とは反対側に位置する前記半導体基板の第二面から、前記第一面側の第一絶縁膜に達する貫通孔を前記半導体基板に設ける工程と、前記貫通孔を形成している側面および底面上、ならびに前記半導体基板の第二面上に、導電配線と半導体基板との間を絶縁するための第三絶縁膜を形成する工程と、前記第三絶縁膜上に、前記貫通孔を覆うようにマスク用の感光性樹脂膜を形成する工程と、前記マスク用の感光性樹脂膜に対してフォトリソグラフィ処理を行うことによって、前記半導体基板の第一面に対して垂直な方向からみて上記貫通孔の底面と重なる領域よりも内側に開口を有するエッチングマスクを形成する工程と、前記エッチングマスクを用いて、異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第一絶縁膜と第三絶縁膜とからなる積層膜を除去して、貫通孔の底面の外周にかからないように、前記電極パッドに達する開口を形成する工程と、前記エッチングマスクを剥離後、前記第三絶縁膜上に感光性樹脂膜からなる第二絶縁膜を形成する工程と、前記貫通孔の底面に重なるように形成されている第二絶縁膜に対してフォトリソグラフィ処理を行うことにより、貫通孔の底面の外周にかからない領域の第二絶縁膜を除去して、前記電極パッドに達する接続用開口を形成する工程と、前記電極パッドと外部接続用端子とを電氣的に接続する導電配線を形成する工程と、を備えることを特徴としている。

10

20

【0073】

上記構成によれば、貫通孔の底面よりも小さい開口を有する感光性樹脂膜をエッチングマスクとして用いる異方性ドライエッチングによって、貫通孔の底面に重なるように形成されている、第一絶縁膜と第三絶縁膜とからなる積層膜を除去することができる。さらに、上記構成によれば、感光性樹脂膜を用いて第二絶縁膜が形成される。したがって、貫通孔内部の側面に形成された第三絶縁膜を除去することなく、所望の開口を有する第二絶縁膜を形成することができる。その結果、貫通孔内部の側面で半導体基板などが露出することなく、貫通孔内の導電配線と半導体基板との間の絶縁性を良好に保つことができる。また、上記構成によれば、貫通孔の側面が底面に対して90度の角度にて形成されている場合でも、貫通孔の底面の絶縁膜のみを除去することができるので、半導体装置を小さくすることができる。

30

【0074】

本発明の半導体装置の製造方法では、前記第二絶縁膜およびマスク用の感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることが好ましい。

40

【0075】

上記構成によれば、所望の開口を有する第二絶縁膜およびエッチングマスクを形成することができる。

【0076】

本発明の半導体装置の製造方法では、前記第三絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si酸化膜、またはこれらの積層膜であることを特徴とする請求項28または29に記載の半導体装置の製造方法。

【0077】

上記構成によれば、導電配線と半導体基板とを絶縁することができる。

50

【0078】

本発明の半導体装置の製造方法では、前記マスク用の感光性樹脂膜は、減圧された状態にて前記貫通孔を覆うように形成された後、前記マスク用の感光性樹脂膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記貫通孔を形成している側面および底面上に貼り付けられることが好ましい。

【0079】

上記構成によれば、上記マスク用の感光性樹脂によって隔てられた貫通孔の内部を減圧し、当該貫通孔の外部を加圧することによって、上記マスク用の感光性樹脂膜は、貫通孔の内部に向かって吸い込まれる。その結果、上記マスク用の感光性樹脂を、貫通孔の側面上および底面上に貼り付けることができる。また、一度に多数の貫通孔に対して、貫通孔の内部と外部との気圧差を形成することができるので、多数の貫通孔に対して、同時にマスク用の感光性樹脂膜を貼り付けることができる。

10

【0080】

本発明の半導体装置の製造方法では、前記第三絶縁膜上に前記第二絶縁膜を形成する工程は、減圧された状態にて前記第二絶縁膜を貼りあわせて前記貫通孔を覆う工程と、前記第二絶縁膜によって隔てられた前記貫通孔の減圧された内部に対して、前記貫通孔の外部を加圧することによって、前記第二絶縁膜を、前記貫通孔を形成している側面および底面上に貼り付ける工程と、を含むことが好ましい。

【0081】

上記構成によれば、上記第二絶縁膜によって隔てられた貫通孔の内部を減圧し、当該貫通孔の外部を加圧することによって、上記第二絶縁膜は、貫通孔の内部に向かって吸い込まれる。その結果、上記第二絶縁膜を、貫通孔の側面上および底面上に貼り付けることができる。また、一度に多数の貫通孔に対して、貫通孔の内部と外部との気圧差を形成することができるので、多数の貫通孔に対して、同時に第二絶縁膜を貼り付けることができる。

20

【0082】

本発明の半導体装置の製造方法では、前記第一絶縁膜は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜によって形成されていることが好ましい。

【0083】

上記構成によれば、電極パッドと半導体基板とを絶縁することができる。

30

【0084】

本発明の半導体装置の製造方法では、前記貫通孔は、異方性プラズマエッチングによって形成されることが好ましい。

【0085】

上記構成によれば、所望の貫通孔を形成することができる。

【0086】

本発明の半導体装置の製造方法では、前記フィルム状のレジスト膜に形成される開口は、フォトリソグラフィによって形成されることが好ましい。

【0087】

上記構成によれば、貫通孔を覆うフィルム状のレジスト膜上の領域に、貫通孔の底面よりも小さい開口を容易に形成することができる。

40

【0088】

本発明の半導体装置の製造方法では、前記貫通孔を半導体基板に設ける工程において、前記半導体基板の第一面側に、半導体基板を補強する補強板を設けることが好ましい。

【0089】

上記構成によれば、半導体基板に補強板を設けることにより、半導体基板の強度を増すことができる。その結果、半導体基板を研磨などによって薄くする場合でも、半導体基板の強度が増しているため、半導体基板を薄く研磨することができる。その結果、薄い半導体基板を提供することができる。

50

【発明の効果】

【0090】

本発明の半導体装置およびその製造方法では、以上のように、第一絶縁膜および第二絶縁膜の少なくとも一方に形成される接続用開口は、貫通孔の底面の外周にかからないように形成されている。

【0091】

それゆえ、貫通孔の側面に形成されている絶縁膜をエッチングすることなく接続用開口を形成し得るので、信頼性の高い貫通電極を有する半導体装置およびその製造方法を提供することができるという効果を奏する。

【発明を実施するための最良の形態】

【0092】

本発明の一実施形態について図1～15、19～37に基づいて説明すれば、以下の通りである。

【0093】

〔実施の形態1〕

図1に、本実施の形態の半導体装置の電極部付近の断面構造を示す。

【0094】

図1に示すように、本実施の形態の半導体装置は、半導体基板1の第一面（基板おもて面）に、第一絶縁膜2を介して、単層もしくは多層構造（通常は多層構造）の金属配線層が形成されている。この金属配線層上の所定の端子には図示しない半導体素子が接続されており、この半導体素子の信号入出力を行うための電極パッド3が形成されている。なお、図1においては、上記金属配線層に含まれる電極パッド3のみを記載している。さらに金属配線層の上には、酸化膜や窒化膜からなる保護膜4が形成されている。なお、上記半導体基板1の材料は特に限定されず、適宜公知の基板を用いることができる。例えば、Si基板またはGaAs基板などを用いることができる。また、第一絶縁膜2の材料も特に限定されず、適宜公知の絶縁膜を用いることができる。例えば、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、またはこれらの積層膜によって形成されていることが好ましい。更に好ましくは、Si酸化膜等の酸化膜を用いることが好ましい。

【0095】

本実施の形態の半導体装置では、貫通電極は電極パッド3の領域に形成される。このため、半導体基板1において、電極パッド3直下には貫通孔が形成され、当該貫通孔の内部（側面および底面）と半導体基板1の第二面（基板うら面）とを覆うように第二絶縁膜5が形成されている。なお、上記第二絶縁膜5は、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、またはこれらの積層膜、あるいは電着材料によって形成される膜、あるいは感光性樹脂膜であることが好ましい。また、上記電着材料としては、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂を用いることが好ましい。また、上記感光性樹脂膜としては、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜を用いることが好ましい。

【0096】

また、半導体基板1の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられている第二絶縁膜5は、部分的に開口されている。つまり、上記第二絶縁膜5では、貫通孔の底面の外周にかからないように開口が形成されている。上記開口は、貫通孔の底面の外周にかからないように形成されていればよく、その形状などは特に限定されない。

【0097】

上記貫通孔の内部から半導体基板1の第二面にかけて導電配線層6（導電配線）が形成され、貫通孔内部の導電配線層6が、貫通電極としての機能を有している。このとき、電極パッド3および導電配線層6は、第一絶縁膜2および第二絶縁膜5によって、半導体基板1に対して絶縁性が保たれている。

【0098】

10

20

30

40

50

半導体基板 1 の第二面における導電配線層 6 は、外部入出力端子 7 (外部接続用端子) と接続されている。このとき、半導体基板 1 の第二面は保護膜 8 によって覆われ、外部入出力端子 7 のみが開口される。これにより、半導体基板 1 の第一面に存在する電極パッド 3 と、第二面に存在する外部入出力端子 7 とが、導電配線層 6 によって導通する。

【0099】

本実施の形態の半導体装置の製造方法を、図 7 (a) ~ (g) を用いて、以下に説明する。図 7 (a) ~ (g) は、本実施の形態の半導体装置を製造するときの、各工程における電極部付近の断面構造を示している。

【0100】

まず、図 7 (a) に示すように、半導体基板 1 の第二面上に、レジスト膜 11 が形成される。上記レジスト膜 11 には、後の工程において貫通孔を形成するための開口が形成されている。また、半導体基板 1 の第一面上に、第一絶縁膜 2 が形成され、当該第一絶縁膜 2 上に、電極パッド 3 を含む金属配線層および保護膜 4 が形成される。

10

【0101】

上記半導体基板 1 の厚さは、特に限定するものではないが、裏面研磨などによって 100 μm ~ 300 μm に調節されていることが好ましい。これは、半導体基板 1 が厚すぎると、後工程で半導体基板 1 に貫通孔を形成する際、貫通孔が深くなりエッチング時間が長くなって処理能力が低下すると共にコストアップを招くことや、貫通孔の形状をコントロールすることが困難になるためである。それ故、半導体基板 1 の厚さをある程度薄くすることで、エッチングの深さを浅くしている。また逆に、半導体基板 1 が薄すぎると、破損の危険性が上昇したり、反りが発生しやすくなるなど、後工程での取り扱いが難しくなる。したがって、上記半導体基板 1 の厚さは、100 μm ~ 300 μm に調節されていることが好ましい。また、上述したように、半導体基板 1 の第二面 (研磨面) にレジストを添付し、第一面の電極パッド 3 に対応した位置を開口するようにレジストの露光・現像を行って、レジスト膜 11 を形成する。上記レジスト膜 11 は、半導体基板 1 に貫通孔を形成するためのドライエッチングにおいて、マスクとして機能する。なお、上記レジスト膜 11 の形成方法は、特に限定されず、適宜公知の方法を用いることができる。また、上記レジスト膜 11 の原料も特に限定されず、適宜公知のレジスト膜を用いることができる。

20

【0102】

次に、図 7 (b) に示すように、レジスト膜 11 をマスクとして、半導体基板 1 をドライエッチングして貫通孔を形成する。ドライエッチングによって、半導体基板 1、および電極パッド 3 直下の第一絶縁膜 2 がエッチングされて、電極パッド 3 の裏面が露出する。なお、エッチング後は、上記レジスト膜 11 は剥離される。

30

【0103】

次に、図 7 (c) に示すように、貫通孔の側面、電極パッド 3 の裏面、および半導体基板 1 の第二面上に第二絶縁膜 5 が形成される。上記第二絶縁膜は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、またはこれらの積層膜、あるいは電着材料によって形成される膜、あるいは感光性樹脂膜であることが好ましい。さらに、上記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。また、上記感光性樹脂膜としては、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜を用いることが好ましい。また、上記第二絶縁膜の形成方法も特に限定されず、適宜公知の方法によって形成することができる。例えば、第二絶縁膜が Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、またはこれらの積層膜である場合には、プラズマ CVD 法を用いて上記第二絶縁膜を形成することが好ましい。また、第二絶縁膜が電着材料である場合には、電着膜形成法によって上記第二絶縁膜を形成することが好ましい。例えば、上記第二絶縁膜として電着材料を用いれば、図 18 (a) ~ (c) に示すようなノッチが形成された場合でも、ノッチ内に電着材料が被覆される。その結果、後述する図 7 (f) において貫通孔内に導電配線層が形成されても、導電配線層と半導体基板との間の絶縁性が維持されるという利点を有する。

40

50

【0104】

また、第二絶縁膜の形成方法としては、例えば、図19に示す方法を用いることもできる。なお、当該方法を用いて第二絶縁膜を形成する場合には、第二絶縁膜5としては特に限定されないが、感光性樹脂膜であることが好ましい。上記感光性樹脂膜としても特に限定されないが、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。当該方法にて第二絶縁膜を形成する場合には、以下に示すように、第二絶縁膜が変形する変形工程を含む。したがって、上記変形工程では、第二絶縁膜は柔軟性を有していることが好ましい。したがって、第二絶縁膜として感光性樹脂を用いれば、上記変形工程の前に光を照射しないことによって、第二絶縁膜の柔軟性を保つことができる。その結果、貫通孔内部に、より密着して第二絶縁膜を貼り付けることができる。そして、貫通孔内部に密着させた後で上記第二絶縁膜に光を照射すれば、貫通孔の内部に密着した第二絶縁膜を形成することができる。さらに、光を照射するときにマスクを用いれば、第二絶縁膜に所望の開口（接続用開口）を形成することができる。

10

【0105】

図19(a)・(b)に示す工程は、図7(a)・(b)に示す工程と同じであるので、ここではその説明を省略する。第二絶縁膜の形成方法としては、まず、図19(c)に示すように、貫通孔の開口部を覆うようにして、半導体基板1の第二面上に第二絶縁膜5が貼り付けられる。

【0106】

次に、図19(d)に示すように、減圧下においてシート状の第二絶縁膜5を半導体基板1の第二面に貼り合せた後、加圧して貫通孔の外側（加圧）と内側（減圧）の圧差を利用して、シート状の第二絶縁膜5を半導体基板1の第二面側の表面、および貫通孔内壁に被覆して貼り合わせることによって形成することができる。なお、この場合、第二絶縁膜5および半導体基板1を加熱して、変形しやすい状態にしておくことが好ましい。

20

【0107】

貫通孔の外側と内側とに圧差を形成する方法としては特に限定されない。例えば、真空ラミネータを用いて減圧環境を形成し、当該減圧環境下において第二絶縁膜5を半導体基板1の第二面に貼り合わせる。このとき、貫通孔の内部は、第二絶縁膜5および電極パッド3によって密閉されているので、真空状態となる。なお、このとき、第二絶縁膜5と半導体基板1の第二面との間で気泡が発生することを防ぐために、プレス機構を用いて、半導体装置を、加熱（例えば、30～250）および加圧（例えば、10K～20MPa）しておくことが好ましい。なお、貫通孔の内部の真空度としては100K～1Paであることが好ましい。上述したように、減圧環境下において第二絶縁膜5を半導体基板1の第二面に張り合わせたあと、貫通孔の外部を加圧すればよい。当該加圧方法としては特に限定されないが、例えば、窒素などの不活性ガスを貫通孔の外部に加えればよい。これによって第二絶縁膜5は貫通孔の内部に引き込まれ、その結果、貫通孔の内部に第二絶縁膜5を貼り合わせることができる。

30

【0108】

なお、当該方法は、第二絶縁膜5に限らず、あらゆる膜の形成方法として用いることができる。当該方法は、所望の構成を膜状に形成したあとで当該構成を構造体上に貼り付けるので、貫通孔の内部などに代表される複雑な形状を有する構造体の上に、均等な膜厚を有する膜を形成することができる。つまり、構造体の形状によらず、当該構造体のあらゆる箇所の上に、均等な厚さを有する膜を形成することができる。その結果、例えば、半導体装置内の構成を確実に絶縁することが可能である。また、当該方法によって、エッチングマスク等を形成すれば、保護したい箇所を確実に保護することが可能である。

40

【0109】

次に、図7(d)に示すように、上記貫通孔の開口面を覆うようにレジスト膜12が形成される。上記レジスト膜12は、フィルム状であることが好ましく、その厚さは特に限定されない。また、上記レジスト膜12の材料は特に限定されず、適宜公知のレジスト膜を用いることができる。例えば、エポキシ系などの感光性樹脂を用いることが好ましい。

50

当該レジスト膜 12 には、半導体基板 1 の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成される。当該開口の形成方法は、特に限定されないが、フォトリソグラフィによって形成されることが好ましい。

【0110】

上述したように、本実施の形態の半導体装置の製造方法においては、レジスト膜 12 の、貫通孔の底面と重なる領域の内側に開口が形成されている。ここで、「レジスト膜の、貫通孔の底面と重なる領域」とは、上記貫通孔の底面の外周から、当該貫通孔の底面に対して垂線を引いた場合、当該垂線と上記レジスト膜 12 との接点によって囲まれる領域のことである。そして、上記開口は、当該領域よりも内側に形成されている。

【0111】

レジスト膜 12 に形成される開口について、図 10 (a) を用いて、さらに詳細に説明する。図 10 (a) に示すように、本実施の形態の半導体装置の製造方法では、レジスト膜 12 において、貫通孔の底面と重なる領域の内側に開口が形成される。つまり、上記開口は、貫通孔の底面の外周から、当該底面に対して垂線を引いた場合、当該垂線とレジスト膜 12 との接点によって囲まれる領域（レジスト膜 12 の領域であって、矢印 60 に相当する領域）の内側に形成されている。したがって、本実施の形態においてレジスト膜 12 に形成される開口としては、矢印 50 に相当する領域の開口などが含まれる。矢印 50 に相当する領域の開口を有する場合、後段の異方性ドライエッチングにて第二絶縁膜 5 を除去しようとするれば、矢印 50 にて示す領域と重なる第二絶縁膜 5 の領域が除去される。したがって、貫通孔の側面に形成されている第二絶縁膜 5 を除去することなく、貫通孔の底面に重なるように形成された第二絶縁膜 5 のみを除去することができる。仮に、矢印 70 に相当する領域の開口を有すれば、矢印 70 にて示す領域と重なる第二絶縁膜 5 が除去される。したがって、貫通孔の側面に形成されている第二絶縁膜 5 も除去されて、その結果、半導体基板 1 が露出することになる。したがって、レジスト膜 12 において、上記矢印 70 に相当する領域に形成される開口は、本願発明の範囲に含まれない。

【0112】

次に、図 7 (e) に示すように、異方性ドライエッチングを行うことによって、電極パッド 3 の裏面と導電配線とを隔てる第二絶縁膜 5 が部分的に除去される。このとき除去される第二絶縁膜 5 の部分は、貫通孔の底面よりも内側の領域である。その大きさは、貫通孔の底面よりも小さければよく、特に限定されない。また、その形状も特に限定されない。上記レジスト膜 12 を用いて第二絶縁膜 5 を除去することによって、貫通孔の側面に設けられた第二絶縁膜 5 をエッチングすることなく、電極パッド 3 の裏面上に形成された第二絶縁膜 5 のみを除去することができる。また、この後、半導体基板 1 の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される（図示せず）。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法または CVD 法などによって形成することができる。

【0113】

上述したように第二絶縁膜 5 が感光性樹脂膜である場合、上記図 7 (d) ・ (e) にて説明した工程は、別の工程に置き換えることができる。以下に、上記別の工程を、図 19 (e) を用いて説明する。図 19 (e) に示すように、第二絶縁膜 5 には、半導体基板 1 の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成される。当該開口の形成方法は、特に限定されないが、フォトリソグラフィの露光・現像によって形成されることが好ましい。このとき開口される部分の大きさは、貫通孔の底面よりも小さければよく、特に限定されない。また、その形状も特に限定されない。

【0114】

フォトリソグラフィによって開口を形成する場合には、貫通孔の底面上に形成された第二絶縁膜に照射する光を制限するような遮光マスクを用いればよい。つまり、第二絶縁膜 5 中の上記開口を形成したい領域にのみ、光を照射しないような遮光マスクを用いればよい。例えば、当該遮光マスクは、図 10 (a) ~ 図 10 (c) におけるレジスト膜 12 に形成される開口の位置に形成されてもよい。

10

20

30

40

50

【0115】

また、第二絶縁膜5として感光性樹脂膜を用いれば、第二絶縁膜5をエッチングする必要がなく、電極パッド3の裏面上に形成された第二絶縁膜5を部分的に除去・開口する必要もない。

【0116】

次に、図7(f)に示すように、電極パッド3の裏面と後に形成される外部接続端子とを電氣的に接続する再配線パターンとして機能する導電配線層6が、上記シードメタル層上に形成される。なお、図19(f)に示す工程は、図7(f)に示す工程と同じである。上記導電配線層6の形成方法は特に限定されず、適宜公知の方法を用いることができる。例えば、電解銅メッキなどによって形成することができる。

10

【0117】

上記導電配線層6の具体的な形成方法としては、まず、半導体基板1の裏面にレジストを塗布し、当該レジストを通常のフォトリソ工程にて露光・現像することによって、再配線パターンが形成される。なお、貫通孔が設けられた半導体基板1に対して、液状のレジストを塗布することが困難である場合には、レジストとしてフィルム状レジストなどを用いることもできる。続いて、上記シードメタル層を陰極として電解銅メッキを行うことによって、上記レジストの開口部分にあたる再配線パターンの膜厚が増加し、導電配線層6が形成される。このとき、上記導電配線層6の膜厚は、特に限定されない。例えば、後工程で外部入出力端子として半田ボールを搭載するためには、膜厚は10 μ mであることが好ましい。その後、レジストが除去されるとともに、不要なシードメタル層とバリアメタル層とが、エッチングによって除去される。なお、フォトリソ工程によって再配線パターンを形成する工程と電解銅メッキを行う工程とは、行う順番を逆にすることもできる。即ち、まず、半導体基板1の裏面全面に形成されたシードメタル層の上に、電解銅メッキなどによって導電配線層が形成される。次に、再配線パターンのレジストを残し、かつ再配線パターン以外のレジストが除去されるように、レジストを通常のフォトリソ工程にて露光・現像することによって、再配線パターンが形成される。その後、不要な銅メッキ層、シードメタル層およびバリアメタル層が、エッチングによって除去される。

20

【0118】

次に、図7(g)に示すように、半導体基板1の裏面全体に感光性絶縁樹脂によって保護膜8が形成される。なお、図19(g)に示す工程は、図7(g)に示す工程と同じである。上記感光性絶縁樹脂としては特に限定されず、適宜公知の感光性絶縁樹脂を用いることができる。その後、保護膜8に、外部接続端子の形成部が開口される。当該開口部の形成方法は、特に限定されず、適宜公知の方法によって形成することができる。例えば、フォトリソ工程において露光・現像することによって、上記開口部を形成することができる。そして、上記保護膜8の開口部に、外部入力端子となる半田ボールを搭載して、個別の半導体チップにダイシングすることによって、本実施の形態の半導体装置が完成する。

30

【0119】

なお、図7(e)～(g)では、バリアメタル層およびシードメタル層を記載していないが、上記工程において形成されたバリアメタル層9およびシードメタル層10を図12(a)～(d)に示す。図12(a)～(d)に示すように、第二絶縁膜5が部分的に除去されたあと、半導体基板1の裏面にバリアメタル層9が形成され、さらに当該バリアメタル層9層上にシードメタル層10が形成される。

40

【0120】

〔実施の形態2〕

以下に、本実施の形態の半導体装置について説明する。なお、本実施の形態において説明すること以外の構成は、実施の形態1と同じである。また、説明の便宜上、実施の形態1の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【0121】

図2に、本発明の他の実施の形態の半導体装置の電極部付近の断面構造を示す。

50

【0122】

図2に示すように、本実施の形態の半導体装置でも、貫通電極は電極パッド3の領域に形成される。このため、半導体基板1において、電極パッド3直下には貫通孔が形成されている。上記貫通孔の側面と半導体基板1の第二面とを覆うように第二絶縁膜5が形成されるとともに、上記貫通孔の底面に重なるように第一絶縁膜2および第二絶縁膜5が形成されている。なお、上記第二絶縁膜5は、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。

【0123】

また、半導体基板1の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられている第一絶縁膜2および第二絶縁膜5は、部分的に開口されている。つまり、上記第一絶縁膜2および第二絶縁膜5では、貫通孔の底面の外周にかからないように開口が形成されている。上記開口は、貫通孔の底面の外周にかからないように形成されていればよく、その形状などは特に限定されない。

10

【0124】

本実施の形態の半導体装置においても、導電配線層6、保護膜8および外部入出力端子7などが形成されているが、実施の形態1と同じであるので、その説明は省略する。

【0125】

本実施の形態の半導体装置の製造方法を、図8(a)~(g)を用いて、以下に説明する。なお、図8(a)・(f)・(g)に示される工程は、それぞれ実施の形態1において図7(a)・(f)・(g)に示される工程と同じである。したがって、これらの工程

20

【0126】

本実施の形態の半導体装置の製造方法では、図8(b)に示すように、レジスト膜11をマスクとして、半導体基板1をドライエッチングして貫通孔を形成する。ドライエッチングによって、半導体基板1のみがエッチングされる。つまり、電極パッド3直下の第一絶縁膜2は残される。なお、エッチング後は、上記レジスト膜11は剥離される。

【0127】

次に、8(c)に示すように、貫通孔の側面、貫通孔内部の第一絶縁膜2、および半導体基板1の第二面上に第二絶縁膜5が形成される。上記第二絶縁膜の形成方法は特に限定されないが、プラズマCVD法などを用いて形成されることが好ましい。また、上記第二絶縁膜5は、Si酸化膜、ボロン又はリン含有酸化膜、Si酸窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。以上のように第二絶縁膜5を形成することによって、電極パッド3の直下において電極パッド3と貫通孔の底面とを隔てる絶縁膜は、第一絶縁膜2および第二絶縁膜5となる。これによって、貫通電極の絶縁性を更に高めることができる。

30

【0128】

次に、図8(d)に示すように、上記貫通孔の開口面を覆うようにレジスト膜12が形成される。上記レジスト膜12は、フィルム状であることが好ましく、その厚さは特に限定されない。また、上記レジスト膜12の材料は特に限定されず、適宜公知のレジスト膜を用いることができる。例えば、エポキシ系などの感光性樹脂を用いることが好ましい。当該レジスト膜12には、半導体基板1の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成される。当該開口の形成方法は、特に限定されないが、フォトリソグラフィによって形成されることが好ましい。レジスト膜12に形成される開口について、図10(b)を用いて、その詳細を図示した。本願実施の形態における開口は、貫通孔の底面の外周から、当該底面に対して垂線を引いた場合、当該垂線とレジスト膜12との接点によって囲まれる領域(レジスト膜12の領域であって、矢印60に相当する領域)の内側に形成されている。したがって、本実施の形態においてレジスト膜12に形成される開口としては、矢印50に相当する領域の開口などが含まれる。矢印50に相当する領域の開口を有する場合、後段の異方性ドライエッチングにて第一絶縁膜2および第二絶縁膜5を除去しようとするれば、矢印50にて示す領域と重なる第一絶

40

50

縁膜 2 および第二絶縁膜 5 の領域が除去される。したがって、貫通孔の側面に形成されている第二絶縁膜 5 を除去することなく、貫通孔の底面に重なるように形成された第一絶縁膜 2 および第二絶縁膜 5 のみを除去することができる。仮に、矢印 70 に相当する領域の開口を有すれば、矢印 70 にて示す領域と重なる第二絶縁膜 5 が除去される。したがって、貫通孔の側面に形成されている第二絶縁膜 5 も除去されて、その結果、半導体基板 1 が露出することになる。したがって、レジスト膜 12 において、上記矢印 70 に相当する領域に形成される開口は、本願発明の範囲に含まれない。

【0129】

次に、図 8 (e) に示すように、異方性ドライエッチングを行うことによって、電極パッド 3 の裏面と導電配線とを隔てる第一絶縁膜 2 および第二絶縁膜 5 が部分的に除去される。このとき除去される第一絶縁膜 2 および第二絶縁膜 5 の部分は、貫通孔の底面よりも内側の領域である。その大きさは、貫通孔の底面よりも小さければよく、特に限定されない。また、その形状も特に限定されない。上記レジスト膜 12 を用いて第一絶縁膜 2 および第二絶縁膜 5 を除去することによって、貫通孔の側面に設けられた第二絶縁膜 5 をエッチングすることなく、電極パッド 3 の裏面上に形成された第一絶縁膜 2 および第二絶縁膜 5 のみを除去することができる。また、この後、半導体基板 1 の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される (図示せず) 。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法または CVD 法などによって形成することができる。

【0130】

また、上述したように、この後の工程、つまり図 8 (f) ・ (g) に示される工程は、図 7 (f) ・ (g) に示される工程と同じであるので、その説明は省略することとする。

【0131】

なお、図 8 (e) ~ (g) では、バリアメタル層およびシードメタル層を記載していないが、上記工程において形成されたバリアメタル層 9 およびシードメタル層 10 を図 13 (a) ~ (d) に示す。図 13 (a) ~ (d) に示すように、第二絶縁膜 5 が部分的に除去されたあと、半導体基板 1 の裏面にバリアメタル層 9 が形成され、さらに当該バリアメタル層 9 上にシードメタル層 10 が形成される。

【0132】

〔実施の形態 3〕

以下に、本実施の形態の半導体装置について説明する。なお、本実施の形態において説明すること以外の構成は、実施の形態 1 と同じである。また、説明の便宜上、実施の形態 1 の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【0133】

図 3 に、本発明の他の実施の形態の半導体装置の電極部付近の断面構造を示す。

【0134】

図 3 に示すように、本実施の形態の半導体装置でも、貫通電極は電極パッド 3 の領域に形成される。このため、半導体基板 1 において、電極パッド 3 直下には貫通孔が形成されている。上記貫通孔の側面と半導体基板 1 の第二面とを覆うように第二絶縁膜 5 が形成されるとともに、上記貫通孔の底面に重なるように第一絶縁膜 2 が形成されている。なお、上記第二絶縁膜 5 は、電着材料で形成されていることが好ましい。また、上記電着材料としては、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。上記第二絶縁膜 5 が、電着材料で形成されることにより、貫通孔の底面にある第一絶縁膜 2 上に第二絶縁膜 5 を形成することなく、半導体基板 1 の第二面上および貫通孔の側面にのみ第二絶縁膜 5 を形成することができる。

【0135】

また、半導体基板 1 の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられている第一絶縁膜 2 は、部分的に開口されている。つまり、上記第一絶縁膜 2 では、貫通孔の底面の外周にかからないように開口が形成されている。

上記開口は、貫通孔の底面の外周にかからないように形成されていればよく、その形状などは特に限定されない。

【0136】

本実施の形態の半導体装置においても、導電配線層6、保護膜8および外部入出力端子7などが形成されているが、実施の形態1と同じであるので、その説明は省略する。

【0137】

本実施の形態の半導体装置の製造方法を、図9(a)~(g)を用いて、以下に説明する。なお、図9(a)・(b)・(f)・(g)に示される工程は、それぞれ実施の形態2において図8(a)・(b)・(f)・(g)に示される工程と同じである。したがって、これらの工程についての説明は、省略することとする。

10

【0138】

本実施の形態の半導体装置の製造方法では、図9(c)に示すように、貫通孔の側面、および半導体基板1の第二面上に第二絶縁膜5が形成される。上記第二絶縁膜5は、電着材料にて形成されることが好ましい。さらに、上記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。上記第二絶縁膜は、電着膜形成法によって形成されることが好ましい。以上のようにして第二絶縁膜5が形成される。したがって、貫通孔の底面には第一絶縁膜2が残存するため、貫通孔の底面には第二絶縁膜5が形成されない。その結果、電極パッド3と貫通孔の底面とは、第一絶縁膜2のみによって隔てられている。また、上記第二絶縁膜2として電着材料を用いれば、ノッチが形成された場合でも、ノッチ内に電着材料が被覆される。その結果、貫通孔内に導電配線層が形成されても、導電配線層と半導体基板との間の絶縁性が維持されるという利点を有する。

20

【0139】

次に、図9(d)に示すように、上記貫通孔の開口面を覆うようにレジスト膜12が形成される。上記レジスト膜12は、フィルム状であることが好ましく、その厚さは特に限定されない。また、上記レジスト膜12の材料は特に限定されず、適宜公知のレジスト膜を用いることができる。例えば、エポキシ系などの感光性樹脂を用いることが好ましい。当該レジスト膜12には、半導体基板1の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成される。当該開口の形成方法は、特に限定されないが、フォトリソグラフィによって形成されることが好ましい。レジスト膜12に形成される開口について、図10(c)を用いて、その詳細を図示した。本願実施の形態における開口は、貫通孔の底面の外周から、当該底面に対して垂線を引いた場合、当該垂線とレジスト膜12との接点によって囲まれる領域(レジスト膜12の領域であって、矢印60に相当する領域)の内側に形成されている。したがって、本実施の形態においてレジスト膜12に形成される開口としては、矢印50に相当する領域の開口などが含まれる。矢印50に相当する領域の開口を有する場合、後段の異方性ドライエッチングにて第一絶縁膜2を除去しようとするれば、矢印50にて示す領域と重なる第一絶縁膜2の領域が除去される。したがって、貫通孔の側面に形成されている第二絶縁膜5を除去することなく、貫通孔の底面に重なるように形成された第一絶縁膜2のみを除去することができる。仮に、矢印70に相当する領域の開口を有すれば、矢印70にて示す領域と重なる第二絶縁膜5が除去される。したがって、貫通孔の側面に形成されている第二絶縁膜5も除去されて、その結果、半導体基板1が露出することになる。したがって、レジスト膜12において、上記矢印70に相当する領域に形成される開口は、本願発明の範囲に含まれない。

30

40

【0140】

次に、図9(e)に示すように、異方性ドライエッチングを行うことによって、電極パッド3の裏面と導電配線とを隔てる第一絶縁膜2が部分的に除去される。このとき除去される第一絶縁膜2の部分は、貫通孔の底面よりも内側の領域である。その大きさは、貫通孔の底面よりも小さければよく、特に限定されない。また、その形状も特に限定されない。上記レジスト膜12を用いて第一絶縁膜2を除去することによって、貫通孔の側面に設けられた第二絶縁膜5をエッチングすることなく、電極パッド3の裏面上に形成された第

50

一絶縁膜 2 のみを除去することができる。また、この後、半導体基板 1 の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される（図示せず）。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法または C V D 法などによって形成することができる。

【0141】

また、上述したように、この後の工程、つまり図 9 (f) ・ (g) に示される工程は、図 8 (f) ・ (g) に示される工程と同じであるので、その説明は省略することとする。

【0142】

なお、図 9 (e) ~ (g) では、バリアメタル層およびシードメタル層を記載していないが、上記工程において形成されたバリアメタル層 9 およびシードメタル層 10 を図 14 (a) ~ (d) に示す。図 14 (a) ~ (d) に示すように、第二絶縁膜 5 が部分的に除去されたあと、半導体基板 1 の裏面にバリアメタル層 9 が形成され、さらに当該バリアメタル層 9 上にシードメタル層 10 が形成される。

【0143】

〔実施の形態 4〕

以下に、本実施の形態の半導体装置について説明する。なお、本実施の形態において説明すること以外の構成は、実施の形態 1 と同じである。また、説明の便宜上、実施の形態 1 の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【0144】

図 20 に、本発明の他の実施の形態の半導体装置の電極部付近の断面構造を示す。

【0145】

図 20 に示すように、本実施の形態の半導体装置でも、貫通電極は電極パッド 3 の領域に形成される。このため、半導体基板 1 において、電極パッド 3 直下には貫通孔が形成されている。上記貫通孔の側面と半導体基板 1 の第二面とを覆うように第二絶縁膜 5 形成されるとともに、上記貫通孔の底面に重なるように第三絶縁膜 13 が形成されている。なお、上記第三絶縁膜 13 は、S i 酸化膜、ボロン又はリン含有酸化膜、S i 窒化膜、S i 窒化膜、またはこれらの積層膜であることが好ましい。上記第二絶縁膜 5 は、感光性樹脂膜で形成されており、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることが好ましい。

【0146】

また、半導体基板 1 の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられている第一絶縁膜 2 および第二絶縁膜 5 は、部分的に開口されている。つまり、上記第一絶縁膜 2 および第二絶縁膜 5 では、貫通孔の底面の外周にかからないように開口が形成されている。上記開口は、貫通孔の底面の外周にかからないように形成されていればよく、その形状などは特に限定されない。

【0147】

本実施の形態の半導体装置においても、導電配線層 6、保護膜 8 および外部入出力端子 7 などが形成されているが、実施の形態 1 と同じであるので、その説明は省略する。

【0148】

本実施の形態の半導体装置の製造方法を、図 21 (a) ~ 図 21 (d) および図 22 (a) ~ 図 22 (e) を用いて、以下に説明する。なお、図 21 (a) ・ (b) に示される工程は、それぞれ実施の形態 1 において図 7 (a) ・ (b) に示される工程と同じである。したがって、これらの工程についての説明は、省略する。

【0149】

本実施の形態の半導体装置の製造方法では、図 21 (b) に示す貫通孔に対して、図 21 (c) に示すように、貫通孔の側面、底面、および半導体基板 1 の第二面上に第三絶縁膜 13 が形成される。上記第三絶縁膜 13 の形成方法は特に限定されないが、プラズマ C V D 法などを用いて形成されることが好ましい。また、上記第三絶縁膜 13 は、S i 酸化膜、ボロン又はリン含有酸化膜、S i 窒化膜、S i 窒化膜、またはこれらの積層膜であ

10

20

30

40

50

ることが好ましい。

【0150】

次に、図21(d)に示すように、半導体基板1の第二面、及び貫通孔内壁と底面に形成された第三絶縁膜13をAr、Xe等のイオンを用いて異方性エッチングし、貫通孔内部の側面に形成された第三絶縁膜13を除去することなく、貫通孔の底面に重なるように形成された第三絶縁膜13のみを除去する。

【0151】

次に、図22(a)に示すように、上記貫通孔の開口面を覆うように第二絶縁膜5が形成される。貫通孔の開口部を覆うようにして、半導体基板1の第二面上に第二絶縁膜5が貼り付けられる。上記第二絶縁膜5としては特に限定されないが、観光性樹脂膜であることが好ましい。また、感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。

10

【0152】

次に、図22(b)に示すように、減圧下においてシート状の第二絶縁膜5を半導体基板1の第二面に貼り合せた後、加圧して貫通孔の外側(加圧)と中側(減圧)の圧差を利用して、シート状の第二絶縁膜5を半導体基板1の第二面側の表面、および貫通孔内壁に被覆して貼り合わせる。このとき、第二絶縁膜5および半導体基板1を加熱し、変形しやすい状態にしておくことが好ましい。また、上記第二絶縁膜5の形状としては特に限定されないが、シート状であることが好ましく、その厚さは特に限定されない。

【0153】

次に、図22(c)に示すように、当該第二絶縁膜5には、半導体基板1の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成される。当該開口の形成方法は、特に限定されないが、フォトリソグラフィの露光・現像によって形成されることが好ましい。このとき開口される部分の大きさは、貫通孔の底面よりも小さければよく、特に限定されない。また、その形状も特に限定されない。以上のように、第二絶縁膜5と第三絶縁膜13とを併用すれば、貫通電極の絶縁性を更に高めることができる。

20

【0154】

また、この後、図22(d)・(e)に示すように、半導体基板1の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される(図示せず)。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法またはCVD法などによって形成することができる。

30

【0155】

また、上述したように、この工程、つまり図22(d)・(e)に示される工程は、図7(f)・(g)に示される工程と同じであるので、その説明は省略することとする。

【0156】

〔実施の形態5〕

以下に、本実施の形態の半導体装置について説明する。なお、本実施の形態において説明すること以外の構成は、実施の形態1と同じである。また、説明の便宜上、実施の形態1の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

40

【0157】

図23に、本発明の他の実施の形態の半導体装置の電極部付近の断面構造を示す。

【0158】

図23に示すように、本実施の形態の半導体装置でも、貫通電極は電極パッド3の領域に形成される。このため、半導体基板1において、電極パッド3直下には貫通孔が形成されている。上記貫通孔の側面と半導体基板1の第二面とを覆うように第三絶縁膜13と第二絶縁膜5とが形成されるとともに、上記貫通孔の底面に重なるように第三絶縁膜13と第二絶縁膜5とが形成されている。なお、上記第三絶縁膜13は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜、あるいは電着材

50

料膜であることが好ましい。上記第二絶縁膜 5 は、感光性樹脂膜で形成されており、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。また、上記電着材料としては、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。上記第三絶縁膜 13 と第二絶縁膜 5 とが積層膜として形成されることにより、貫通電極の絶縁性を更に高めることができる。

【0159】

また、半導体基板 1 の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられている第三絶縁膜 13 は、部分的に開口されている。つまり、上記第三絶縁膜 13 では、貫通孔の底面の外周にかからないように、内側に開口が形成されている。上記開口は、貫通孔の底面の外周にかからないように形成されていればよく、その形状などは特に限定されない。

10

【0160】

本実施の形態の半導体装置においても、導電配線層 6、保護膜 8 および外部入出力端子 7 などが形成されているが、実施の形態 1 と同じであるので、その説明は省略する。

【0161】

本実施の形態の半導体装置の製造方法を、図 24 (a) ~ 図 24 (g)、図 25 (a) ~ 図 25 (e) を用いて、以下に説明する。なお、図 24 (a)・(b)・(c)、図 25 (a)・(b)・(c)・(d)・(e) に示される工程は、それぞれ図 21 (a)・(b)・(c)、図 22 (a)・(b)・(c)・(d)・(e) に示される工程と同じである。したがって、これらの工程についての説明は、省略することとする。

20

【0162】

本実施の形態の半導体装置の製造方法では、図 24 (c) に示すように、貫通孔の側面、および半導体基板 1 の第二面上に第三絶縁膜 13 が形成される。上記第三絶縁膜 13 は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、またはこれらの積層膜、あるいは電着材料膜であることが好ましい。また、上記電着材料としては、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。上記電着材料膜は、電着膜形成法によって形成されることが好ましい。以上のようにして第三絶縁膜 13 が形成される。したがって、貫通孔の底面には第三絶縁膜 13 が形成される。その結果、電極パッド 3 と貫通孔の底面とは、第三絶縁膜 13 のみによって隔てられている。また、上記第三絶縁膜 13 として電着材料を用いれば、ノッチが形成された場合でも、ノッチ内に電着材料が被覆される。その結果、貫通孔内に導電配線層が形成されても、導電配線層と半導体基板との間の絶縁性が維持されるという利点を有する。

30

【0163】

次に、図 24 (d) に示すように、上記貫通孔の開口面を覆うように第二絶縁膜 5 が形成される。貫通孔の開口部を覆うようにして、半導体基板 1 の第二面上に第二絶縁膜 5 が貼り付けられる。第二絶縁膜 5 としては特に限定されないが、感光性樹脂膜であることが好ましい。上記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコン樹脂からなる膜であることが好ましい。

40

次に、図 24 (e) に示すように、減圧下においてシート状の第二絶縁膜 5 を半導体基板 1 の第二面に貼り合せた後、加圧して貫通孔の外側(加圧)と中側(減圧)の圧差を利用して、シート状の第二絶縁膜 5 を半導体基板 1 の第二面側の表面、および貫通孔内壁に被覆して貼り合わせる。このとき、第二絶縁膜 5 および半導体基板 1 を加熱し、変形しやすい状態にしておくことが好ましい。また、上記第二絶縁膜 5 の形状としては特に限定されないが、シート状であることが好ましく、その厚さは特に限定されない。

【0164】

次に、図 24 (f) に示すように、当該第二絶縁膜 5 には、半導体基板 1 の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成されてエッチングマスクとして機能する。当該開口の形成方法は、特に限定されないが、フォトリソ

50

グラフィーの露光・現像によって形成されることが好ましい。このとき開口される部分の大きさは、貫通孔の底面よりも小さければよく、特に限定されない。その形状も特に限定されない。

【0165】

次に、図24(g)に示すように、上記エッチングマスクを用いて異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第三絶縁膜13を除去して、貫通孔の底面の外周にかからないように、電極パッド3に達する接続用開口を形成する。上記エッチングマスクは、公知の方法によって剥離されて除去されることが好ましい。

【0166】

次に、図25(a)・(b)・(c)に示すように、図24(d)・(e)・(f)に示した工程と同様の工程によって、前記第二絶縁膜5を形成する。以上のようにして、第二絶縁膜5と第三絶縁膜13とを併用することによって、貫通電極の絶縁性を更に高めることができる。

10

【0167】

また、この後、図25(d)・(e)に示すように、半導体基板1の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される(図示せず)。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法またはCVD法などによって形成することができる。

【0168】

また、上述したように、この工程、つまり図25(d)・(e)に示される工程は、図7(f)・(g)に示される工程と同じであるので、その説明は省略する。

20

【0169】

〔実施の形態6〕

以下に、本実施の形態の半導体装置について説明する。なお、本実施の形態において説明すること以外の構成は、実施の形態1と同じである。また、説明の便宜上、実施の形態1の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【0170】

図26に、本発明の他の実施の形態の半導体装置の電極部付近の断面構造を示す。

【0171】

図26に示すように、本実施の形態の半導体装置でも、貫通電極は電極パッド3の領域に形成される。このため、半導体基板1において、電極パッド3直下には貫通孔が形成されている。上記貫通孔の側面と半導体基板1の第二面とを覆うように第三絶縁膜13と第二絶縁膜5とが形成されるとともに、上記貫通孔の底面に重なるように第三絶縁膜13、第二絶縁膜5および第一絶縁膜2が形成されている。なお、上記第三絶縁膜13は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。上記第二絶縁膜5は、感光性樹脂膜であることが好ましく、上記感光性樹脂膜としては、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることが好ましい。また、上記第一絶縁膜2としては、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。上記第三絶縁膜13と第二絶縁膜5の積層膜、および第一絶縁膜2が形成されることにより、貫通電極の絶縁性を更に高めることができる。

30

40

【0172】

また、半導体基板1の第一面に対して垂直な方向からみて、貫通孔の底面に少なくとも一部が重なるように設けられている第三絶縁膜13、第二絶縁膜5および第一絶縁膜2は、部分的に開口されている。つまり、貫通孔の底面の外周にかからないように内側に開口が形成されている。上記開口は、貫通孔の底面の外周にかからないように形成されればよく、その形状などは特に限定されない。

【0173】

本実施の形態の半導体装置においても、導電配線層6、保護膜8および外部入出力端子

50

7などが形成されているが、実施の形態1と同じであるので、その説明は省略する。

【0174】

本実施の形態の半導体装置の製造方法を、図27(a)~図27(g)および図28(a)~図28(e)を用いて、以下に説明する。なお、図27(a)・(b)、図28(a)・(b)・(c)・(d)・(e)に示される工程は、図24(a)・(b)、図25(a)・(b)・(c)・(d)・(e)に示される工程と同じである。したがって、これらの工程についての説明は、省略することとする。

【0175】

本実施の形態の半導体装置の製造方法では、図27(b)に示すように、レジスト膜11をマスクとして、半導体基板1をドライエッチングして貫通孔を形成する。ドライエッチングによって、半導体基板1がエッチングされて、電極パッド3裏面の第一絶縁膜2が露出する。なお、エッチング後は、上記レジスト膜11は剥離される。

【0176】

図27(c)に示すように、貫通孔の側面、および半導体基板1の第二面上に第三絶縁膜13が形成される。上記第三絶縁膜13は、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。また、上記第一絶縁膜2としては、Si酸化膜、ボロン又はリン含有酸化膜、Si窒化膜、Si窒化膜、またはこれらの積層膜であることが好ましい。以上のようにして、貫通孔の底面には第三絶縁膜13と第一絶縁膜2との積層膜が形成される。

【0177】

次に、図27(d)に示すように、上記貫通孔の開口面を覆うように第二絶縁膜5が形成される。貫通孔の開口部を覆うようにして、半導体基板1の第二面上に第二絶縁膜5が貼り付けられる。第二絶縁膜5としては特に限定されないが、感光性樹脂膜であることが好ましい。上記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることが好ましい。

【0178】

次に、図27(e)に示すように、上記第二絶縁膜5は、減圧下においてシート状の感光性樹脂膜を半導体基板1の第二面に貼り合せた後、加圧して貫通孔の外側(加圧)と中側(減圧)の差圧を利用して、シート状の第二絶縁膜5を半導体基板1の第二面側の表面および貫通孔内壁に被覆して貼り合わせる。このとき、第二絶縁膜5および半導体基板1を加熱し、変形しやすい状態にしておくことが好ましい。また、上記第二絶縁膜5の形状としては特に限定されないが、シート状であることが好ましく、その厚さは特に限定されない。

【0179】

次に、図27(f)に示すように、当該第二絶縁膜5には、半導体基板1の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成されてエッチングマスクとして機能する。当該開口の形成方法は、特に限定されないが、フォトリソグラフィの露光・現像によって形成されることが好ましい。このとき開口される部分の大きさは、貫通孔の底面よりも小さければよく、特に限定されない。

【0180】

次に、図27(g)に示すように、上記エッチングマスクを用いて異方性ドライエッチングにて貫通孔の底面に重なるように形成されている第三絶縁膜13と第一絶縁膜2とを除去して、貫通孔の底面の外周にかからないように、前記電極パッドに接続用開口を形成する。その後、上記エッチングマスクは、公知の方法によって剥離され、除去されることが好ましい。

【0181】

次に、図28(a)・(b)・(c)に示すように、図27(d)・(e)・(f)に示した工程と同様の工程によって、前記第二絶縁膜5を形成する。以上のようにして、第二絶縁膜5と第三絶縁膜13とを併用することによって、貫通電極の絶縁性を更に高める

10

20

30

40

50

ことができる。

【0182】

また、この後、図28(d)・(e)に示すように、半導体基板1の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される(図示せず)。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法またはCVD法などによって形成することができる。

【0183】

また、上述したように、この工程、つまり図28(d)・(e)に示される工程は、図7(f)・(g)に示される工程と同じであるので、その説明は省略する。

【0184】

〔実施の形態7〕

以下に、本実施の形態の半導体装置について説明する。なお、本実施の形態において説明すること以外の構成は、実施の形態1と同じである。また、説明の便宜上、実施の形態1の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【0185】

本発明の半導体装置を用いてなるCCD(Charge Coupled Device)固体撮像素子パッケージの構造例を、図4~6、図29~図31に示す。図4、5、6、29、30および31に示すCCD固体撮像素子パッケージの貫通孔周辺の構造は、それぞれ、実施の形態1、2、3、4、5および6にて説明した半導体装置の構造と同じである。

【0186】

図4~6、図29~図31に示すCCD固体撮像素子パッケージでは、半導体基板1の第一面に形成された電極パッド3の直下に貫通孔が形成され、半導体基板1の第一面に形成された電極パッド3と半導体基板1の第二面に形成された外部入出力端子7とが、導電配線層6によって電氣的に接続されている。上記導電配線層6は特に限定されず、適宜公知の導電配線を用いることができる。例えば、導電配線層6は、銅メッキによって形成されてもよい。この時、電極パッド3および導電配線層6と、半導体基板1とは電氣的に絶縁されている。つまり、第一絶縁膜2と第二絶縁膜5とにより上記絶縁性が保たれている。なお、上記構成の詳細に関しては、実施の形態1~6に記載したので、ここではその説明を省略する。

【0187】

本実施の形態のCCD固体撮像素子パッケージでは、半導体基板1の第一面には、接着層21を介して補強板22が接着されている。また、上記半導体基板1と上記補強板22との間には、CCD受光部23(画素領域)が配置されている。なお、上記接着層21は、CCD受光部23が形成されている領域を避けるように形成されている。上記接着層21の材料は特に限定されず、適宜公知の接着剤を用いることができる。また、上記補強板22は、光透過性部材であることが好ましい。また、上記光透過性部材としては、例えば、ガラス、プラスチック、またはアクリル樹脂などを用いることができる。

【0188】

本実施の形態の半導体装置の製造方法を、図11(a)~(g)を用いて、以下に説明する。

【0189】

本実施の形態の半導体装置の製造方法では、図11(a)に示すように、第一絶縁膜2、電極パッド3を含む金属配線層、およびCCD受光部23が形成されている半導体基板1の第一面に、接着剤を含む接着層21が形成される。上記接着層21は、CCD受光部23が形成されている領域を避けるように形成される。これは、CCD受光部23上に接着層21を形成すると、CCD受光部23が光学的に劣化するためである。上記接着層21を形成する方法は特に限定されず、適宜公知の方法を用いて形成することができる。例えば、ディスペンス法、印刷法、または感光性樹脂をフォトリソ工程にて露光・現像することによって、接着層21を半導体基板1上に形成することができる。また、場合によっ

10

20

30

40

50

ては、半導体基板と貼り合わせられる補強板 2 2 側に、接着層 2 1 を形成しても良い。

【0190】

次に、マイクロレンズなどを備えた CCD 受光部 2 3 の保護のため、所定の厚さに形成された接着層 2 1 を介して、半導体基板に補強板 2 2 が貼り合される。上記補強板 2 2 は、CCD 受光部 2 3 の保護、および薄くした半導体基板 1 の補強のために用いられる。上記補強板 2 2 の厚さは特に限定されないが、例えば、0.5 mm 厚のガラス板を補強板 2 3 として用いることができる。

【0191】

次に、半導体基板 1 の第二面を研磨して半導体基板 1 の厚さを調節する。半導体基板 1 の厚さは特に限定されず、目的に応じて所望の厚さに調節することができる。例えば、半導体基板 1 を 200 μm の厚さに研磨することができる。このように、半導体基板 1 をできるだけ薄くすることによって、CCD 固体撮像素子パッケージを薄くすることができる。ただし、CCD 受光部 2 3 が形成されている領域は、接着層 2 1 がないため空間となっている。このような空間がある状態にて半導体基板 1 を薄く研磨しすぎると、半導体基板 1 が破損する恐れがある。このような場合には、通常の裏面研磨法によって半導体基板 1 をあらかじめ 200 μm 以下の厚さに研磨しておき、当該半導体基板 1 に対して、接着層が形成された補強板 2 2 を貼り合わせることによって、上記問題を解決することができる。

10

【0192】

次に、半導体基板 1 の第二面（研磨面）にレジスト 1 1 を塗布し、その後、第一面の電極パッド 3 に対応した位置を開口するように、レジスト 1 1 の露光・現像を行う。上記レジスト 1 1 は、半導体基板 1 に貫通孔を形成するためにドライエッチングを行う際に、マスクとして機能する。

20

【0193】

この後の工程は、実施の形態 1 ~ 6 の各製造方法にしたがって形成すればよい。つまり、図 4 ~ 6、図 29 ~ 図 31 に示す CCD 固体撮像素子パッケージを製造するには、それぞれ、実施の形態 1 ~ 6 にて説明した半導体装置の製造方法に従えばよい。例えば、図 11 には、実施の形態 1 にて説明した半導体装置を用いた CCD 固体撮像素子パッケージの製造方法が示されている。以下に、その製造方法について説明する。

【0194】

まず、図 11 (b) に示すように、レジスト 1 1 をマスクとして、半導体基板 1 をドライエッチングする。半導体基板 1、および電極パッド 3 直下の第一絶縁膜 2 がエッチングされて、その結果、電極パッド 3 の裏面が露出する。なお、エッチング後は、レジスト 1 1 を剥離しておく。

30

【0195】

次に、図 11 (c) に示すように、貫通孔の側面、電極パッド 3 の裏面、および半導体基板 1 の第二面上に第二絶縁膜 5 が形成される。上記第二絶縁膜の形成方法は特に限定されないが、プラズマ CVD 法などを用いて形成されることが好ましい。また、上記第二絶縁膜は、Si 酸化膜、ボロン又はリン含有酸化膜、Si 窒化膜、Si 窒化膜、またはこれらの積層膜、あるいは電着材料、あるいは感光性樹脂膜であることが好ましい。さらに、上記電着材料は、ポリイミド、エポキシ樹脂、アクリル樹脂、ポリアミン、またはポリカルボン酸樹脂であることが好ましい。また、上記感光性樹脂膜は、ポリイミド、エポキシ樹脂、アクリル樹脂またはシリコーン樹脂からなる膜であることが好ましい。

40

【0196】

また、上記第二絶縁膜 5 の形成方法としては、減圧下においてシート状の感光性樹脂膜などを半導体基板 1 の第二面に貼り合せた後、加圧して貫通孔の外側（加圧）と中側（減圧）の圧差を利用して、シート状の感光性樹脂膜を半導体基板 1 の第二面側の表面、及び貫通孔内壁に被覆して貼り合わせることによって形成することもできる。このように、第二絶縁膜 5 として、例えば感光性樹脂膜を用いれば、ノッチが形成された場合でも、当該ノッチを感光性樹脂膜によって被覆することができる。その結果、導電配線層と半導体基板

50

との間の絶縁性を維持することができる。

【0197】

次に、図11(d)に示すように、上記貫通孔の開口面を覆うようにレジスト膜12が形成される。上記レジスト膜12は、フィルム状であることが好ましく、その厚さは特に限定されない。上記レジスト膜12の材料は特に限定されず、適宜公知のレジスト膜を用いることができる。例えば、エポキシ系などの感光性樹脂を用いることが好ましい。当該レジスト膜12には、半導体基板1の第一面に対して垂直な方向からみて、上記貫通孔の底面と重なる領域の内側に開口が形成される。当該開口の形成方法は、特に限定されないが、フォトリソグラフィによって形成されることが好ましい。

【0198】

次に、図11(e)に示すように、異方性ドライエッチングを行うことによって、電極パッド3の裏面と導電配線とを隔てる第二絶縁膜5が部分的に除去される。このとき除去される第二絶縁膜5の部分は、貫通孔の底面よりも内側の領域である。その大きさは、貫通孔の底面よりも小さければよく、特に限定されない。また、その形状も特に限定されない。上記レジスト膜12を用いて第二絶縁膜5を除去することによって、貫通孔の側面に設けられた第二絶縁膜5をエッチングすることなく、電極パッド3の裏面上に形成された第二絶縁膜5のみを除去することができる。また、この後、半導体基板1の裏面にバリアメタル層、および電解メッキのためのシードメタル層が形成される(図示せず)。上記バリアメタル層およびシードメタル層の形成方法は特に限定されず、適宜公知の方法によって形成され得る。例えば、スパッタ法またはCVD法などによって形成することができる。CCD固体撮像素子に対する熱的な悪影響を考慮した場合、上記バリアメタル層およびシードメタル層は、スパッタ法によって形成されることが好ましい。

【0199】

次に、図11(f)に示すように、電極パッド3の裏面と後に形成される外部接続端子7とを電気的に接続する再配線パターンとして機能する導電配線層6が、上記シードメタル層上に形成される。上記導電配線層6の形成方法は特に限定されず、適宜公知の方法を用いることができる。例えば、電解銅メッキなどによって形成することができる。

【0200】

上記導電配線層6の具体的な形成方法としては、まず、半導体基板1の裏面にレジストを塗布し、当該レジストを通常のフォトリソ工程にて露光・現像することによって、再配線パターンが形成される。なお、貫通孔が設けられた半導体基板1に対して、液状のレジストを塗布することが困難である場合には、レジストとしてフィルム状レジストなどを用いることもできる。続いて、上記シードメタル層を陰極として電解銅メッキを行うことによって、上記レジストの開口部分にあたる再配線パターンの膜厚が増加し、導電配線層が形成される。このとき、上記導電配線層の膜厚は、特に限定されない。例えば、後工程で外部入出力端子として半田ボールを搭載するためには、膜厚は10 μ mであることが好ましい。その後、レジストが除去されるとともに、不要なシードメタル層とバリアメタル層とが、エッチングによって除去される。なお、フォトリソ工程によって再配線パターンを形成する工程と電解銅メッキを行う工程とは、行う順番を逆にすることもできる。即ち、まず、半導体基板1の裏面全面に形成されたシードメタル層の上に、電解銅メッキなどによって導電配線層が形成される。次に、再配線パターンのレジストを残し、かつ再配線パターン以外のレジストが除去されるように、レジストを通常のフォトリソ工程にて露光・現像することによって、再配線パターンが形成される。その後、不要な銅メッキ層、シードメタル層およびバリアメタル層が、エッチングによって除去される。

【0201】

次に、図11(g)に示すように、半導体基板1の裏面全体に感光性絶縁樹脂によって保護膜8が形成される。上記感光性絶縁樹脂としては特に限定されず、適宜公知の感光性絶縁樹脂を用いることができる。その後、保護膜8に、外部接続端子7の形成部が開口される。当該開口部の形成方法は特に限定されず、適宜公知の方法によって形成することができる。例えば、フォトリソ工程において露光・現像することによって、上記開口部を形

10

20

30

40

50

成することができる。そして、上記保護膜 8 の開口部に、外部入力端子 7 となる半田ボールを搭載して、個別の半導体チップにダイシングすることによって、本実施の形態の CCD 固体撮像素子パッケージが完成する。

【0202】

なお、図 11 (e) ~ (g) では、バリアメタル層およびシードメタル層を記載していないが、上記工程において形成されたバリアメタル層 9 およびシードメタル層 10 を図 15 (a) ~ (d) に示す。図 15 (a) ~ (d) に示すように、第二絶縁膜 5 が部分的に除去されたあと、半導体基板 1 の裏面にバリアメタル層 9 が形成され、さらに当該バリアメタル層 9 上にシードメタル層 10 が形成される。

【0203】

また、図 32 および図 33、図 34 および図 35、図 36 および図 37 に、それぞれ実施の形態 4 ~ 6 にて説明した半導体装置を用いてなる CCD (Charge Coupled Device) 固体撮像素子パッケージの製造方法を示す。なお、図 32 および図 33、図 34 および図 35、図 36 および図 37 に示す製造方法は、実施の形態 4 ~ 7 に記載の内容に基づいて行われるものである。したがって、ここでは、その詳細な説明を省略する。

【0204】

なお、本発明は、上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

【0205】

以上のように、本発明の半導体装置は、信頼性の高い貫通電極が形成されているとともに、本発明は、その製造方法を提供することができる。そのため、本発明は、半導体装置やその部品を製造する分野に利用することができる。

【図面の簡単な説明】

【0206】

【図 1】本発明の実施の一形態を示すものであり、半導体装置の要部構成を示す断面図である。

【図 2】本発明の他の実施の形態を示すものであり、半導体装置の要部構成を示す断面図である。

【図 3】本発明のさらに他の実施の形態を示すものであり、半導体装置の要部構成を示す断面図である。

【図 4】本発明のさらに他の実施の形態を示すものであり、CCD 固体撮像素子パッケージの要部構成を示す断面図である。

【図 5】本発明のさらに他の実施の形態を示すものであり、CCD 固体撮像素子パッケージの要部構成を示す断面図である。

【図 6】本発明のさらに他の実施の形態を示すものであり、CCD 固体撮像素子パッケージの要部構成を示す断面図である。

【図 7】(a) ~ (g) は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図 8】(a) ~ (g) は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図 9】(a) ~ (g) は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図 10】本発明の実施の一形態を示すものであり、レジスト膜の形成状態を示す断面図である。

【図 11】(a) ~ (g) は、上記 CCD 固体撮像素子パッケージの製造プロセスの一部を表すものであって、上記 CCD 固体撮像素子の断面図である。

【図 12】(a) ~ (d) は、上記半導体装置の製造プロセスの一部を表すものであって、バリアメタル層およびシードメタル層が設けられた上記半導体装置の断面図である。

10

20

30

40

50

【図13】(a)～(d)は、上記半導体装置の製造プロセスの一部を表すものであって、バリアメタル層およびシードメタル層が設けられた上記半導体装置の断面図である。

【図14】(a)～(d)は、上記半導体装置の製造プロセスの一部を表すものであって、バリアメタル層およびシードメタル層が設けられた上記半導体装置の断面図である。

【図15】(a)～(d)は、上記CCD固体撮像素子パッケージの製造プロセスの一部を表すものであって、バリアメタル層およびシードメタル層が設けられた上記CCD固体撮像素子の断面図である。

【図16】(a)～(c)は、従来の半導体装置における第1の絶縁膜および第2の絶縁膜の形成状態を示す断面図である。

【図17】従来の半導体装置における第1の絶縁膜および第2の絶縁膜の形成状態を示す断面図である。 10

【図18】従来の半導体装置の製造プロセスにおける、(a)半導体基板の貫通孔形成直後の状態を示す断面図、(b)第2の絶縁膜の形成状態を示す断面図、(c)貫通孔の底面に形成される第2の絶縁膜を異方性エッチングによって除去した後、導電配線が形成された状態を示す断面図である。

【図19】(a)～(g)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図20】本発明のさらに他の実施の形態を示すものであり、半導体装置の要部構成を示す断面図である。

【図21】(a)～(d)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。 20

【図22】(a)～(e)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図23】本発明のさらに他の実施の形態を示すものであり、半導体装置の要部構成を示す断面図である。

【図24】(a)～(g)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図25】(a)～(e)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図26】本発明のさらに他の実施の形態を示すものであり、半導体装置の要部構成を示す断面図である。 30

【図27】(a)～(g)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図28】(a)～(e)は、上記半導体装置の製造プロセスの一部を表すものであって、上記半導体装置の断面図である。

【図29】本発明のさらに他の実施の形態を示すものであり、CCD固体撮像素子パッケージの要部構成を示す断面図である。

【図30】本発明のさらに他の実施の形態を示すものであり、CCD固体撮像素子パッケージの要部構成を示す断面図である。

【図31】本発明のさらに他の実施の形態を示すものであり、CCD固体撮像素子パッケージの要部構成を示す断面図である。 40

【図32】(a)～(d)は、上記CCD固体撮像素子パッケージの製造プロセスの一部を表すものであって、上記CCD固体撮像素子の断面図である。

【図33】(a)～(e)は、上記CCD固体撮像素子パッケージの製造プロセスの一部を表すものであって、上記CCD固体撮像素子の断面図である。

【図34】(a)～(g)は、上記CCD固体撮像素子パッケージの製造プロセスの一部を表すものであって、上記CCD固体撮像素子の断面図である。

【図35】(a)～(e)は、上記CCD固体撮像素子パッケージの製造プロセスの一部を表すものであって、上記CCD固体撮像素子の断面図である。

【図36】(a)～(g)は、上記CCD固体撮像素子パッケージの製造プロセスの一部 50

を表すものであって、上記CCD固体撮像素子の断面図である。

【図37】(a)~(e)は、上記CCD固体撮像素子パッケージの製造プロセスの一部を表すものであって、上記CCD固体撮像素子の断面図である。

【符号の説明】

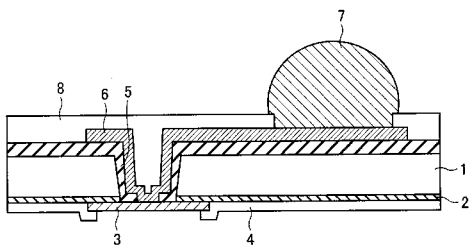
【0207】

- 1 半導体基板
- 2 第一絶縁膜
- 3 電極パッド
- 4 保護膜
- 5 第二絶縁膜
- 6 導電配線層(導電配線)
- 7 外部入出力端子(外部接続用端子)
- 8 保護膜
- 9 バリアメタル層
- 10 シードメタル層
- 11 レジスト膜
- 12 レジスト膜
- 13 第三絶縁膜
- 21 接着層
- 22 補強板
- 23 CCD受光部(画素領域)

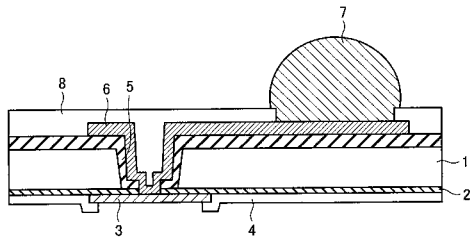
10

20

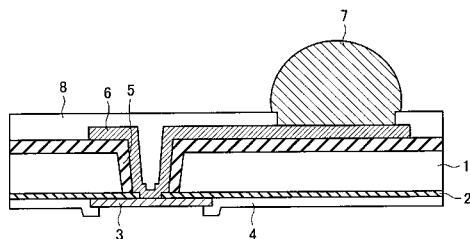
【図1】



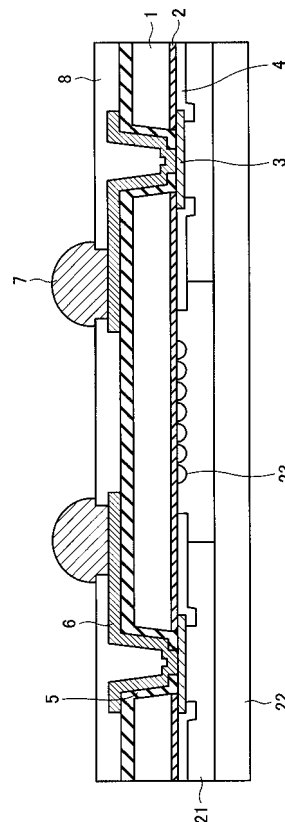
【図2】



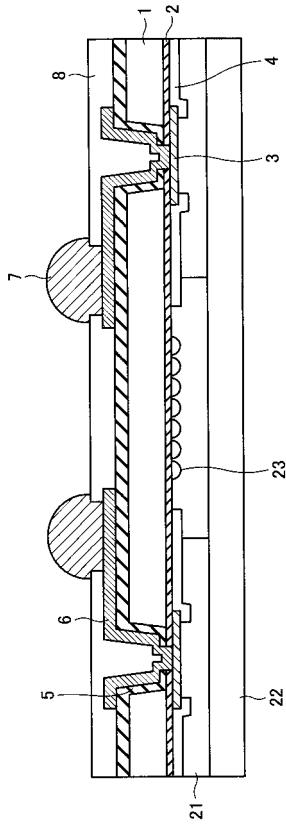
【図3】



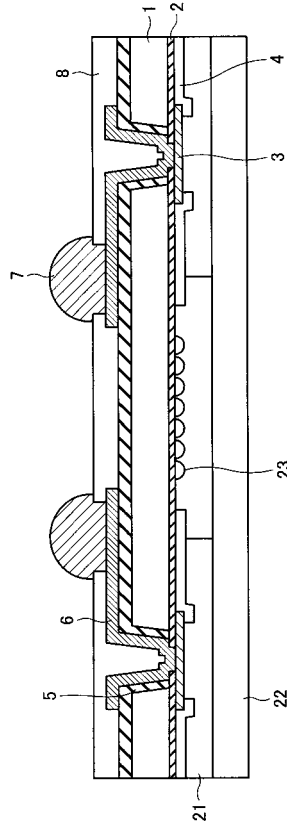
【図4】



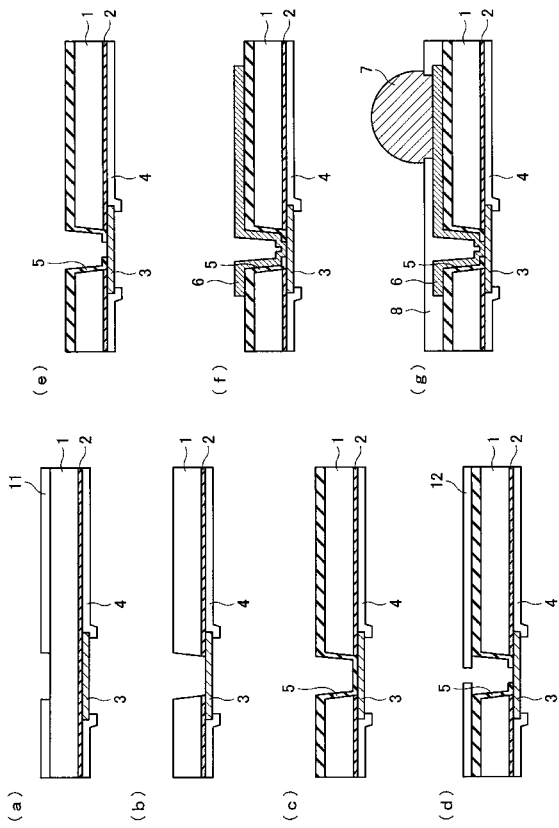
【 図 5 】



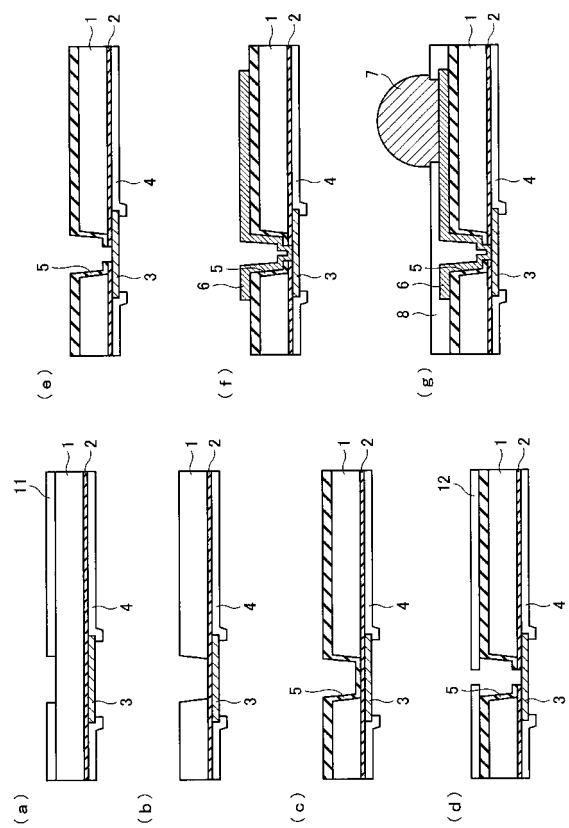
【 図 6 】



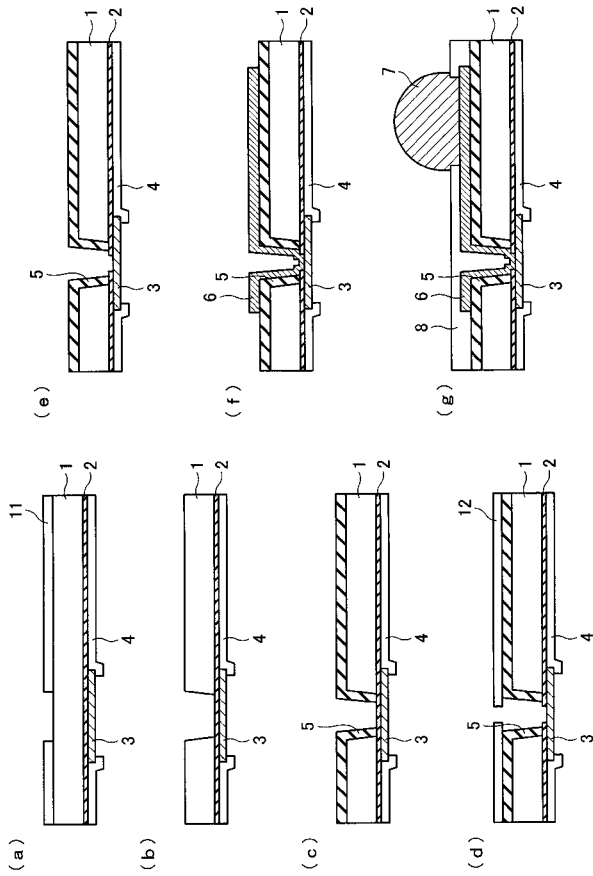
【 図 7 】



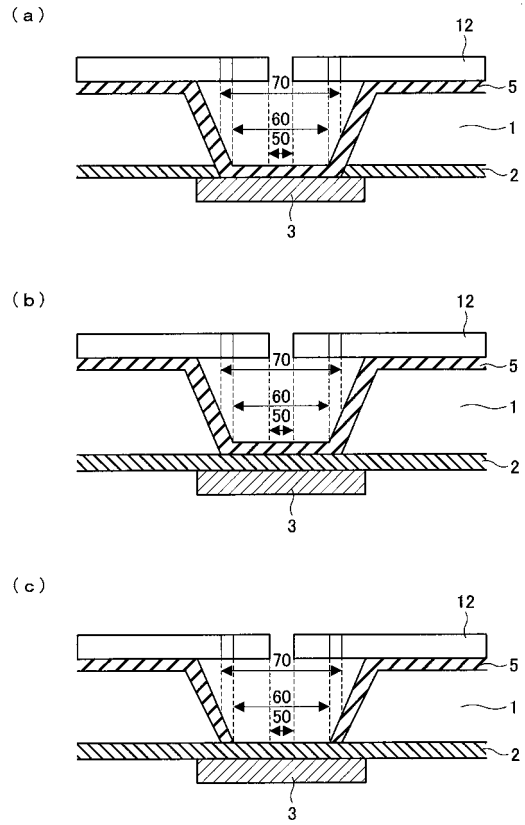
【 図 8 】



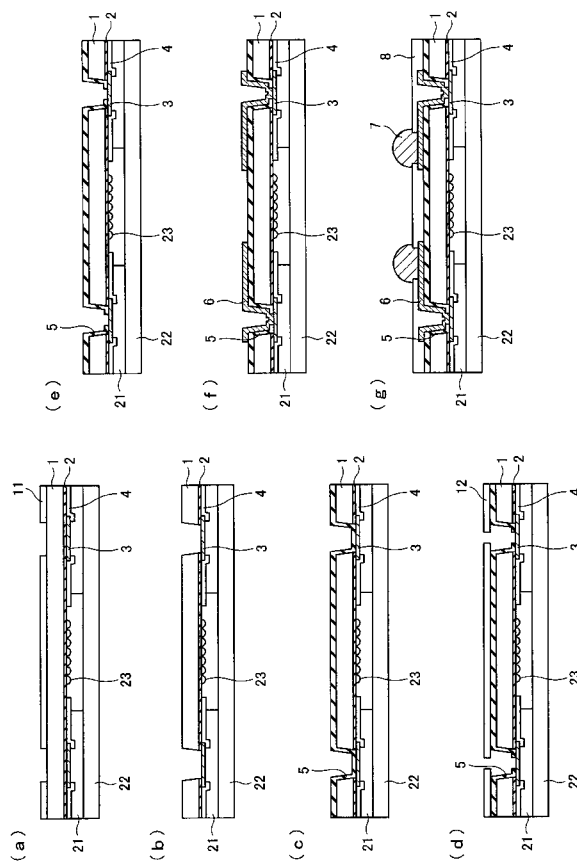
【 図 9 】



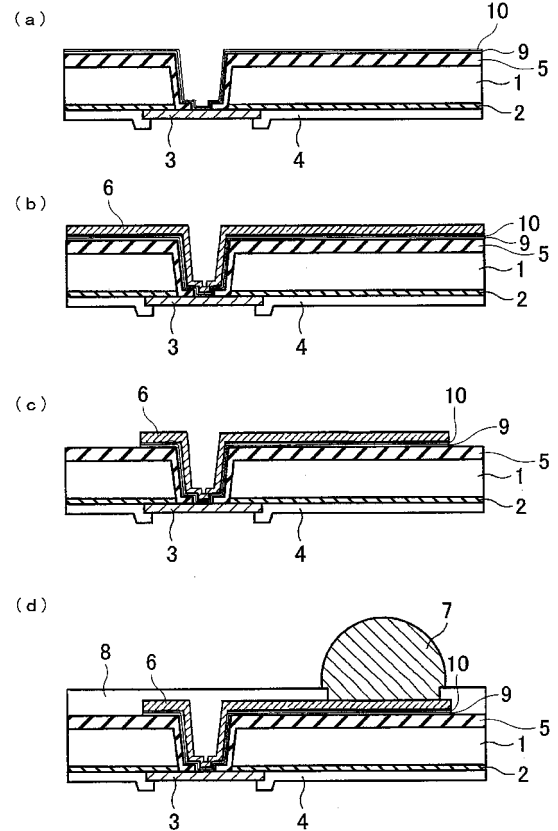
【 図 1 0 】



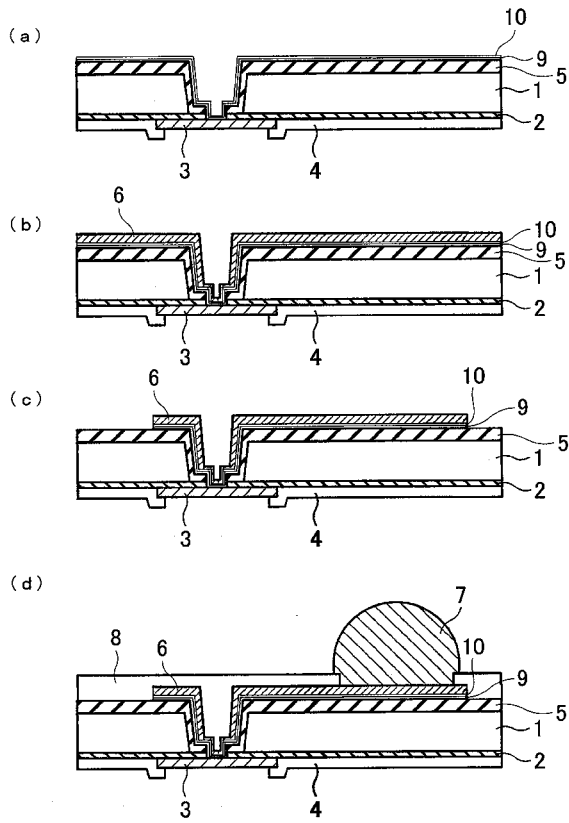
【 図 1 1 】



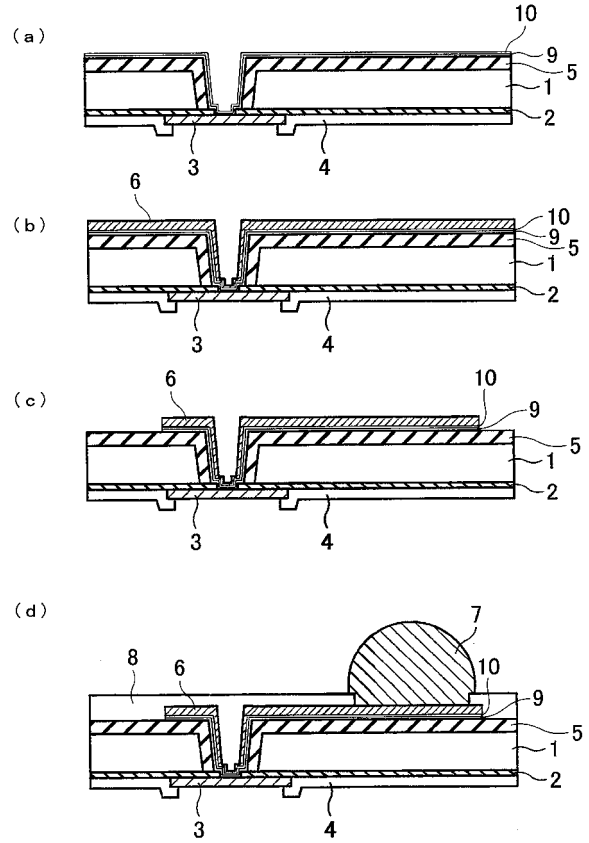
【 図 1 2 】



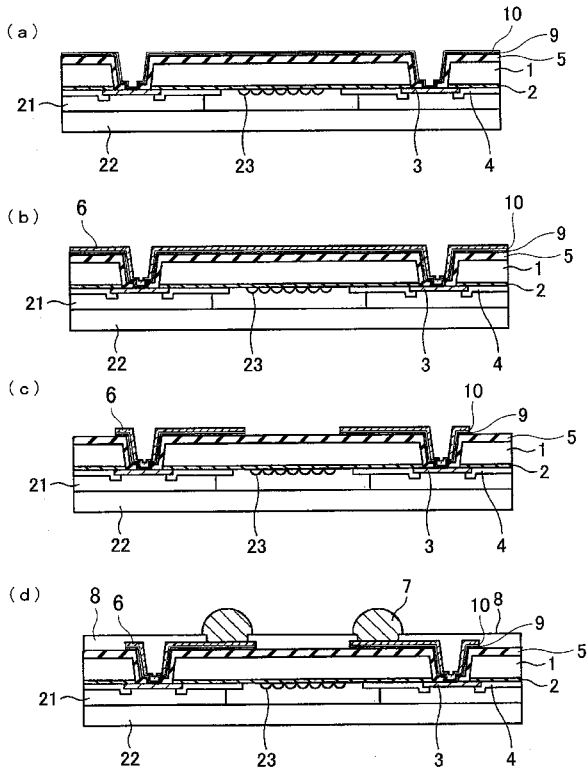
【 図 1 3 】



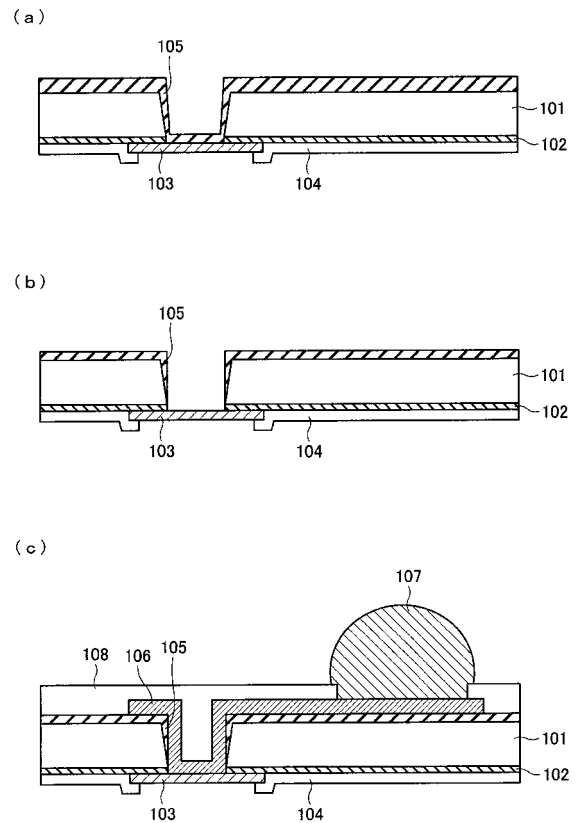
【 図 1 4 】



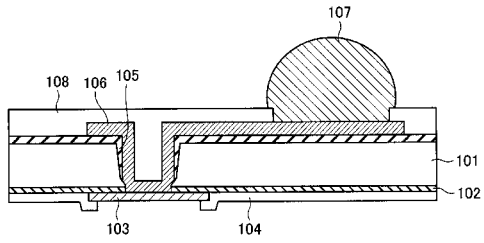
【 図 1 5 】



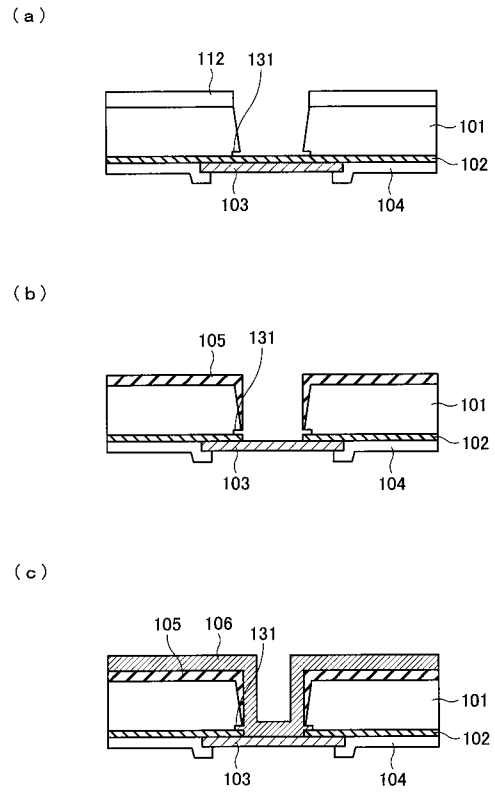
【 図 1 6 】



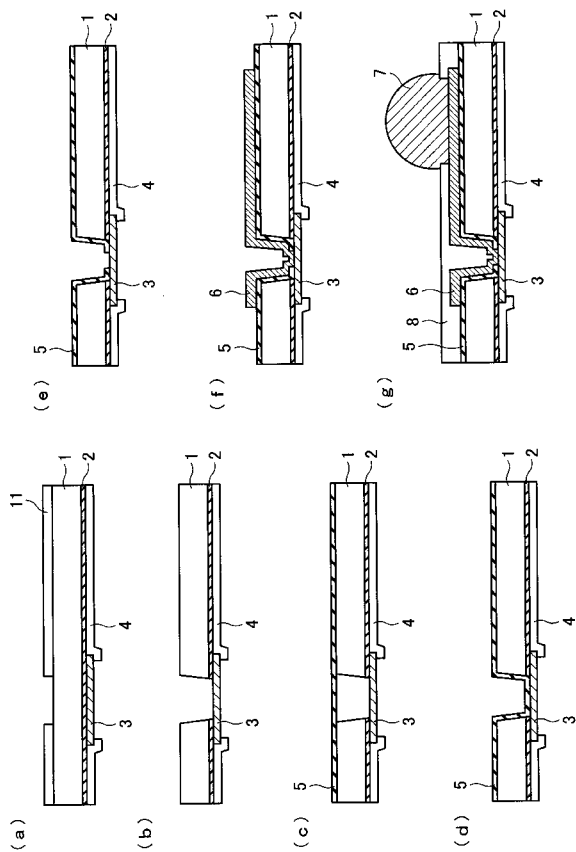
【 図 1 7 】



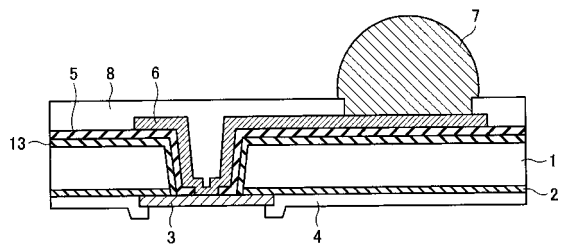
【 図 1 8 】



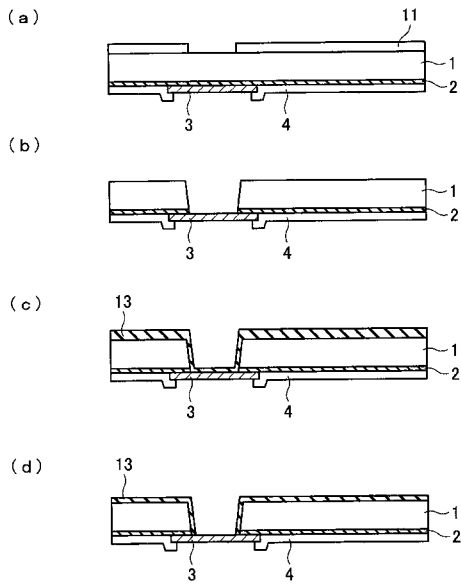
【 図 1 9 】



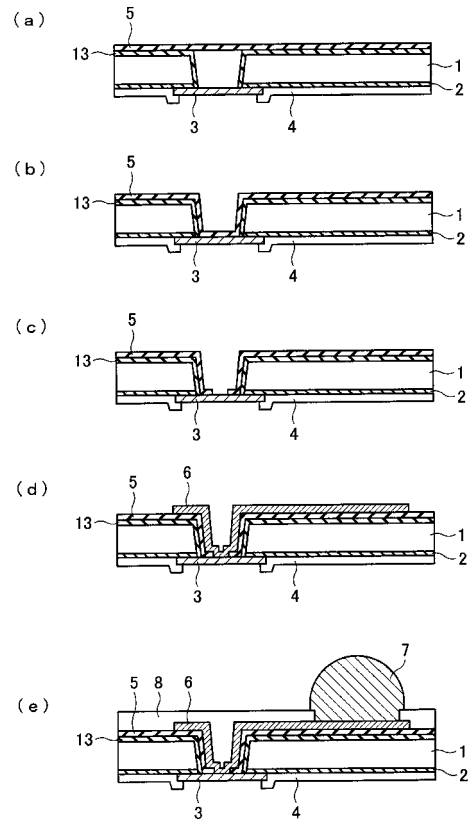
【 図 2 0 】



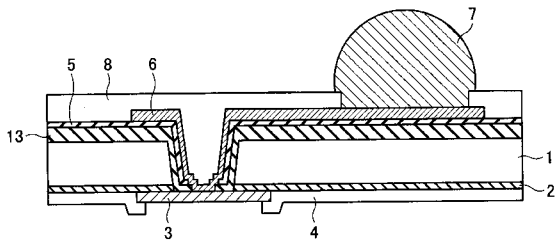
【図 2 1】



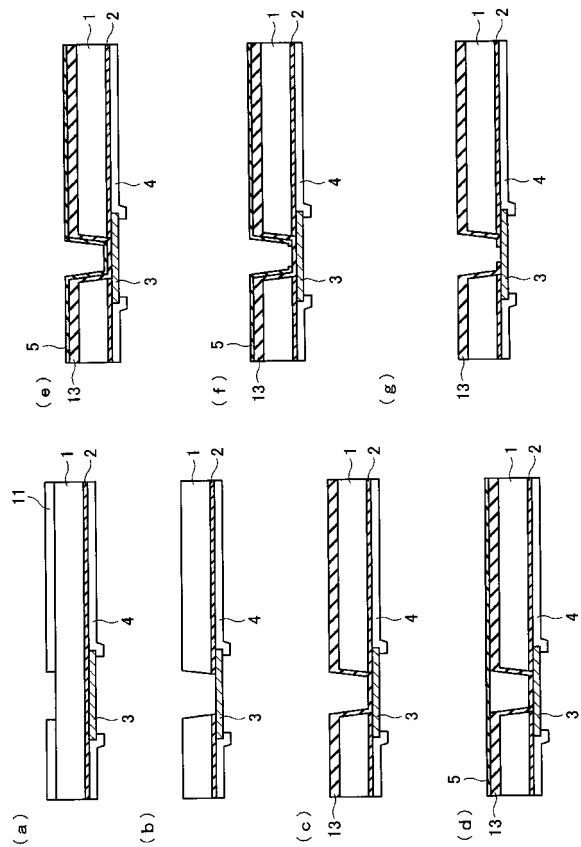
【図 2 2】



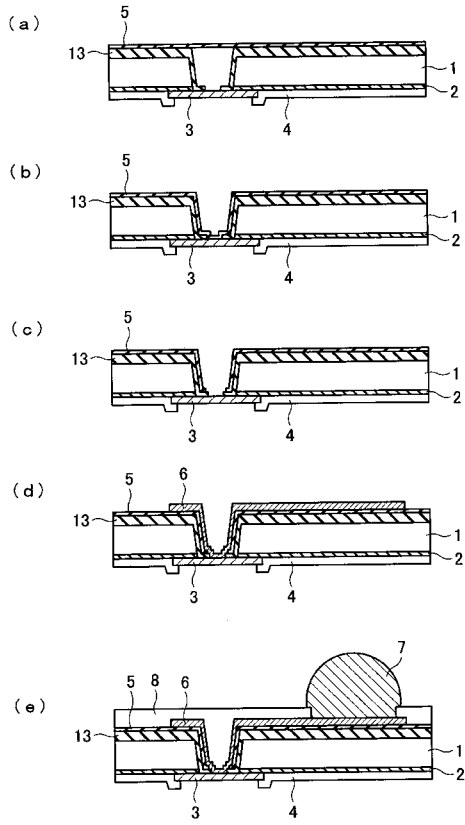
【図 2 3】



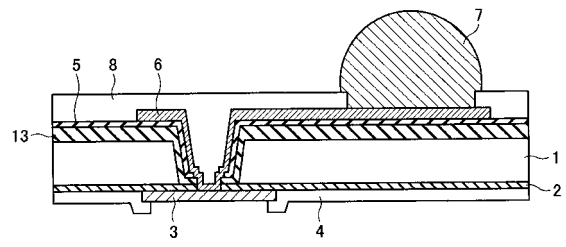
【図 2 4】



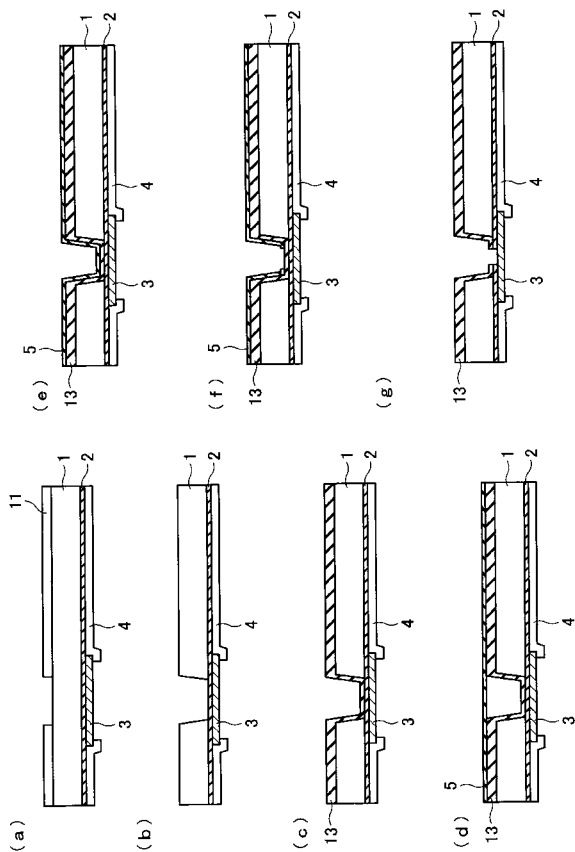
【図 25】



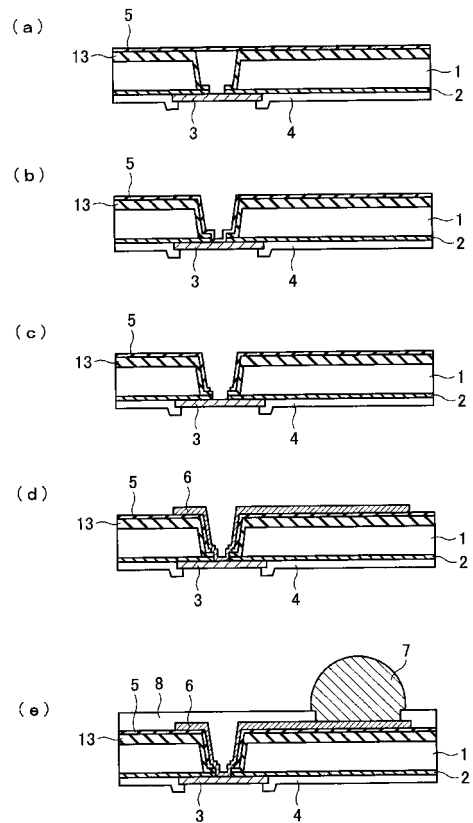
【図 26】



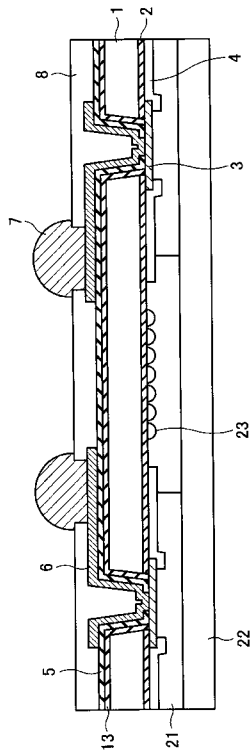
【図 27】



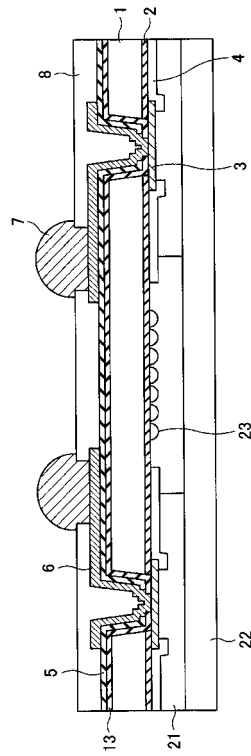
【図 28】



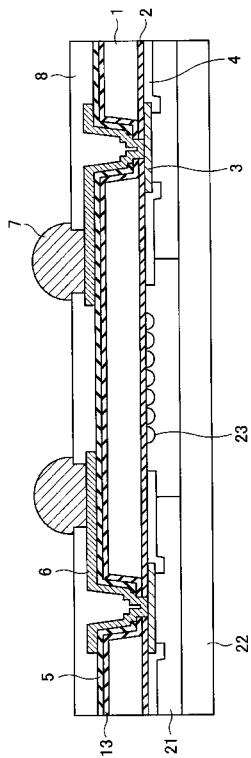
【図 29】



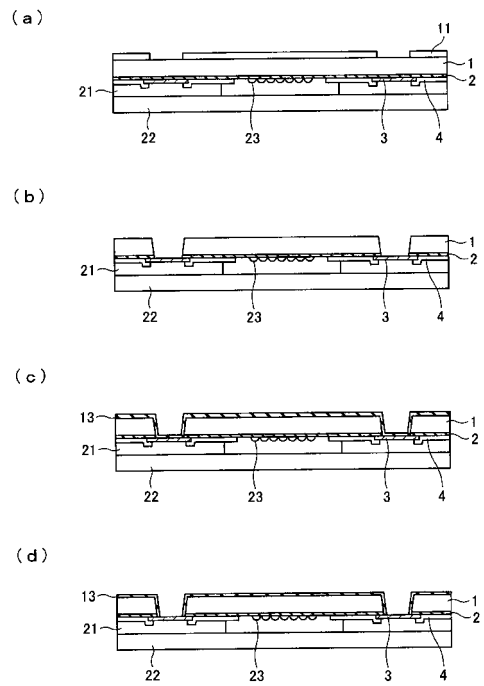
【図 30】



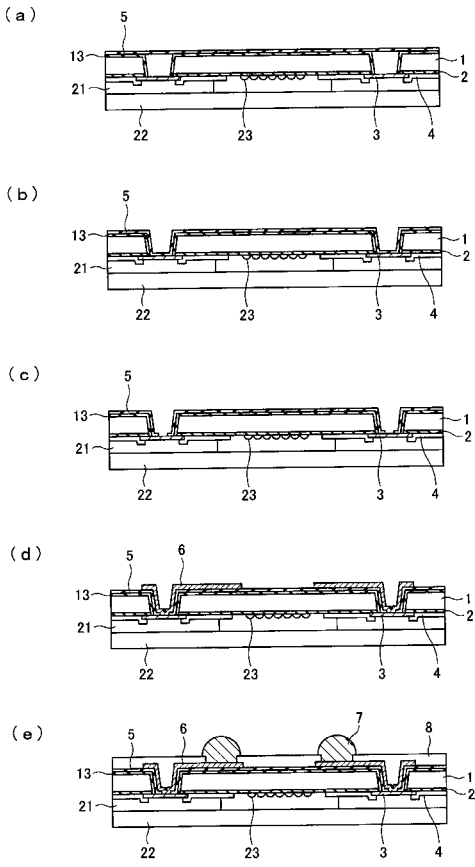
【図 31】



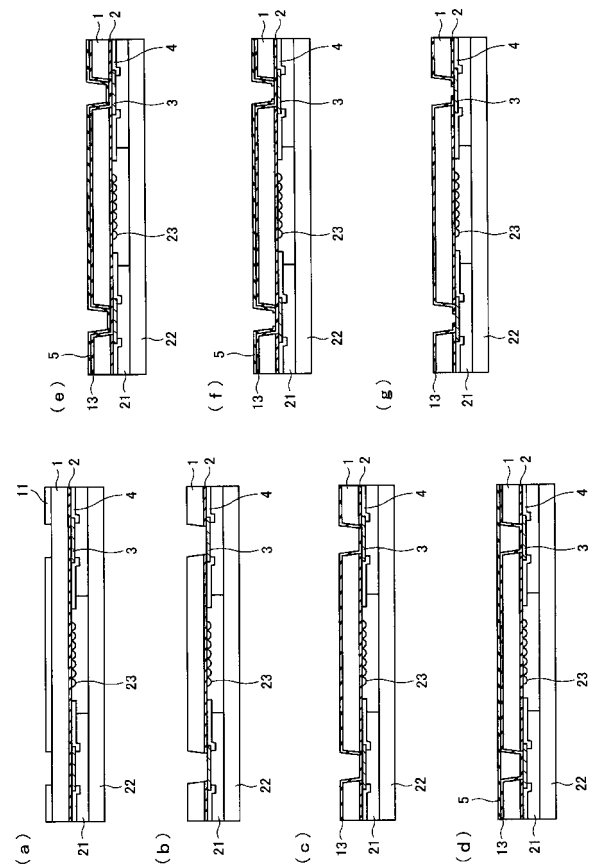
【図 32】



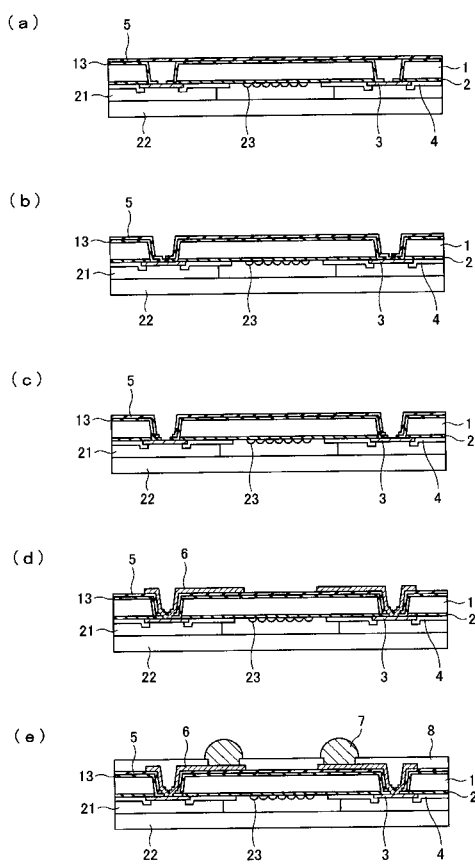
【図 3 3】



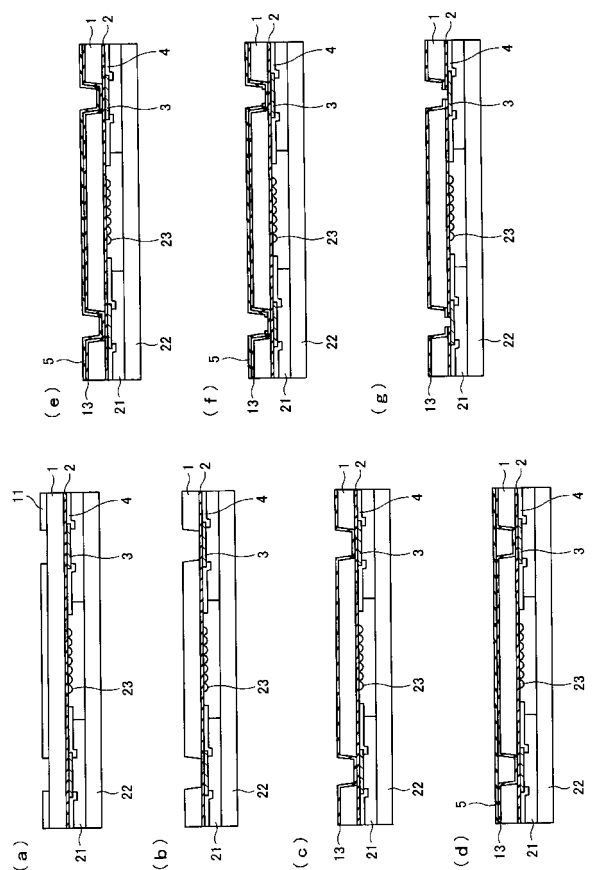
【図 3 4】



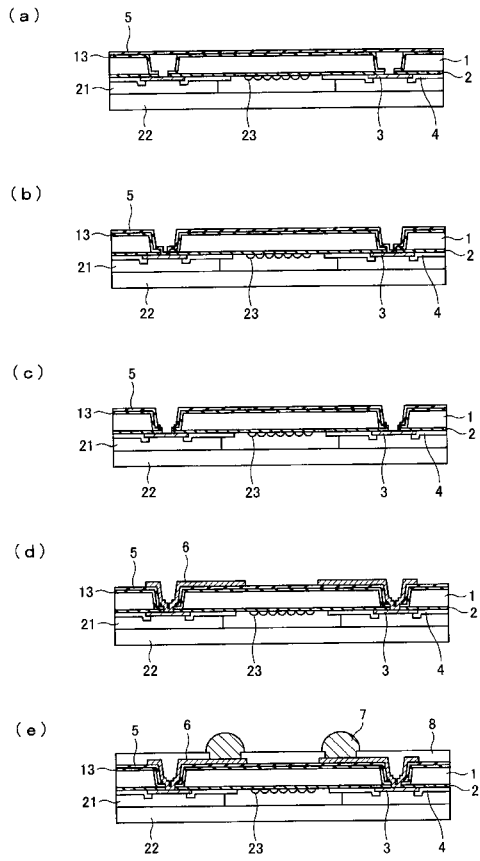
【図 3 5】



【図 3 6】



【 図 3 7 】



フロントページの続き

(51) Int. Cl.

F I

テーマコード(参考)

H 0 1 L 25/18 (2006.01)

H 0 1 L 21/92 6 0 2 K

H 0 1 L 21/60 (2006.01)

H 0 1 L 21/92 6 0 4 S