

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5690125号
(P5690125)

(45) 発行日 平成27年3月25日(2015.3.25)

(24) 登録日 平成27年2月6日(2015.2.6)

(51) Int.Cl.

F I

H O 1 L 29/786 (2006.01)

H O 1 L 21/336 (2006.01)

H O 1 L 29/78 6 1 8 B

H O 1 L 29/78 6 1 6 V

H O 1 L 29/78 6 1 7 M

H O 1 L 29/78 6 1 7 N

H O 1 L 29/78 6 1 7 T

請求項の数 3 (全 60 頁) 最終頁に続く

(21) 出願番号 特願2010-274398 (P2010-274398)
 (22) 出願日 平成22年12月9日(2010.12.9)
 (65) 公開番号 特開2011-142316 (P2011-142316A)
 (43) 公開日 平成23年7月21日(2011.7.21)
 審査請求日 平成25年12月5日(2013.12.5)
 (31) 優先権主張番号 特願2009-282093 (P2009-282093)
 (32) 優先日 平成21年12月11日(2009.12.11)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 秋元 健吾
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 山口 大志

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

透光性を有する基板の絶縁表面上に透光性を有するゲート電極と、
 前記ゲート電極上に第1の絶縁層と、
 前記第1の絶縁層上に酸化物半導体層と、
 前記酸化物半導体層上に第1の電極、及び第2の電極と、
 前記酸化物半導体層と前記第1の電極の間、及び前記酸化物半導体層と前記第2の電極
 の間にそれぞれ透光性を有するバリア層と、
 前記酸化物半導体層に接する第2の絶縁層と、
 を有し、
 前記酸化物半導体層のキャリア濃度が、 $1 \times 10^{14} / \text{cm}^3$ 未満であり、
 前記第1の電極、及び前記第2の電極は透光性を有し、抵抗率が 2000×10^{-6}
 $\cdot \text{cm}$ 以下である酸化物導電層を含み、
 前記バリア層が窒化物を含み、
 前記第2の絶縁層に設けられた開口を介して、前記第1の電極、または前記第2の電極
 と電氣的に接続された第1の配線を有し、
 前記第1の配線上に第3の絶縁層を有し、
 前記第3の絶縁層は、前記第1の絶縁層と接する領域を有し、
 前記第1の絶縁層は、第1の材料を有し、
 前記第3の絶縁層は、前記第1の材料と同じ材料を有することを特徴とする半導体装置

10

20

。

【請求項 2】

透光性を有する基板の絶縁表面上に透光性を有するゲート電極と、
 前記ゲート電極上に第 1 の絶縁層と、
 前記第 1 の絶縁層上に酸化物半導体層と、
 前記酸化物半導体層上に第 1 の電極、及び第 2 の電極と、
 前記酸化物半導体層と前記第 1 の電極の間、及び前記酸化物半導体層と前記第 2 の電極
 の間にそれぞれ透光性を有するバリア層と、
 前記酸化物半導体層に接する第 2 の絶縁層と、
 を有し、
 前記酸化物半導体層のキャリア濃度が、 $1 \times 10^{14} / \text{cm}^3$ 未満であり、
 前記第 1 の電極、及び前記第 2 の電極は透光性を有し、抵抗率が 2000×10^{-6}
 $\cdot \text{cm}$ 以下である酸化物導電層を含み、
 前記バリア層が窒化物を含み、
 前記第 2 の絶縁層に設けられた開口を介して、前記第 1 の電極、または前記第 2 の電極
 と電氣的に接続された第 1 の配線を有し、
 前記第 1 の配線上に第 3 の絶縁層を有し、
 前記第 1 の絶縁層は、第 1 の層と前記第 1 の層上の第 2 の層とを有し、
 前記第 3 の絶縁層は、前記第 2 の層の側面と接する領域を有し、
 前記第 3 の絶縁層は、前記第 1 の層の上面と接する領域を有し、
 前記第 1 の層は、第 1 の材料を有し、
 前記第 3 の絶縁層は、前記第 1 の材料と同じ材料を有することを特徴とする半導体装置

10

20

。

【請求項 3】

請求項 2 において、
前記第 2 の層は、前記第 1 の材料と異なる第 2 の材料を有し、
前記第 2 の絶縁層は、前記第 2 の材料と同じ材料を有することを特徴とする半導体装置

。

【発明の詳細な説明】

【技術分野】

30

【0001】

半導体素子を用いた半導体装置、及び半導体装置の作製方法に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、トランジスタ等の半導体素子、半導体素子を用いた半導体回路、電気光学装置、及び電子機器は全て半導体装置である。

【背景技術】

【0003】

酸化物半導体をチャネル形成領域に用いてトランジスタを作製し、該トランジスタを半導体回路、IC、電気光学装置、及び電子機器等に応用する技術が注目されている。

40

【0004】

特にバンドギャップが広い酸化物半導体は可視光を透過するため、透光性を有する酸化物導電体を用いたゲート電極、ソース電極、及びドレイン電極と組み合わせて、透光性を有するトランジスタを作製する試みがなされている。

【0005】

例えば、酸化物半導体をチャネル形成領域に用いるトランジスタの一態様として、絶縁表面を有する基板上に、酸化亜鉛や、 In-Ga-Zn-O 系酸化物半導体等を含む半導体薄膜（厚さ数～数百 nm 程度）を用いてトランジスタを形成し、画像表示装置のスイッチング素子などに用いる技術が特許文献 1 及び特許文献 2 で開示されている。

【0006】

50

また、酸化物半導体をチャネル形成領域（チャネル領域ともいう）に用いるトランジスタは、アモルファスシリコンを用いたトランジスタよりも高い電界効果移動度が得られている。また、酸化物半導体膜はスパッタリング法などによって形成が可能であり、多結晶シリコンを用いたトランジスタよりも製造工程が簡単である。

【0007】

一方、可視光に対する透光性と、導電性を備える酸化物導電体は、液晶ディスプレイなどの表示装置で必要とされる透明電極材料に用いられている。可視光に対する透光性を有する酸化物導電体の多くは、広いバンドギャップを有する金属酸化物を含んでいる。

【0008】

透光性を有する酸化物導電体としては、例えば、酸化インジウム酸化スズ合金（ In_2O_3 SnO_2 、ITOと略記する）、酸化亜鉛、アルミニウムを添加した酸化亜鉛（AZO）やガリウムを添加した酸化亜鉛（GZO）などをその例に挙げることができる。

【0009】

これらの透光性を有する酸化物導電体の多くは、不純物等が添加された酸化物半導体である。例えば、ITOにおいては錫が、AZOにおいてはアルミニウムが、GZOにおいてはガリウムが不純物として、添加されている。

【0010】

また、前述の酸化物導電体をスパッタリング法で成膜する場合、成膜条件によって導電率が変化することも知られている。例えば、特許文献3及び特許文献4では、高い導電率を有する酸化物導電層を、水素を含む還元雰囲気中で成膜する技術が開示されている。水素を含む還元雰囲気中で成膜すると、水素や酸素欠損を含む酸化物導電膜が成膜され、酸化物導電膜の導電性が向上するとされている。

【0011】

なお、広いバンドギャップを持つ酸化物半導体の一例である酸化亜鉛が導電性を発現する理由について、非特許文献1は水素が形成する浅いドナー準位が寄与することを示唆している。

【0012】

また、半導体装置の一態様である表示装置の画面の解像度は、ハイビジョン画質（HD、 1366×768 ）、フルハイビジョン画質（FHD、 1920×1080 ）と高精細化の傾向にあり、解像度が 3840×2048 または 4096×2160 といった、いわゆる4Kデジタルシネマ用表示装置の開発も急がれている。

【0013】

このような表示装置の高精細化に伴い、画素の微細化が著しい。特に中小型の表示装置では顕著である。

【0014】

トランジスタを設けた画素をマトリクス状に配置したアクティブマトリクス型半導体装置では、画素の微細化に伴い、画素に占めるトランジスタの面積が高まり、所謂開口率の低下が問題になっている。そこで、透光性を有するトランジスタを用いて当該半導体装置の画素の開口率の向上を図り、液晶ディスプレイ、エレクトロルミネセンスディスプレイ（ELディスプレイともいう）または電子ペーパーなどの表示装置に応用する技術が期待されている。

【0015】

また、画素数の増加に伴い一画素当たりの書き込み時間が短くなり、トランジスタには動作特性の速さ、大きなオン電流等が求められている。加えて近年のエネルギーの枯渇問題もあって、消費電力を抑制した表示装置が求められている。その結果、ゲート電極の電位が0のときにオフ状態所謂ノーマリーオフの特性を有し、またオフ電流が低く無駄な漏れ電流が抑制されたトランジスタが求められている。

【0016】

また、大型の表示装置においては、画面サイズが対角60インチ以上、さらには、対角120インチ以上の画面サイズも視野に入れた開発が行われている。従って、画面サイズの

10

20

30

40

50

大型化に伴う配線抵抗の増大を抑制する技術も求められている。

【先行技術文献】

【特許文献】

【0017】

【特許文献1】特開2007-123861号公報

【特許文献2】特開2007-96055号公報

【特許文献3】特開平5-275727号公報

【特許文献4】特開平9-293693号公報

【非特許文献】

【0018】

【非特許文献1】WALLE, C, 「Hydrogen as a Cause of Doping in Zinc Oxide」、PHYS. REV. LETT. (PHYSICAL REVIEW LETTERS)、July 31、2000、Vol. 85、No. 5、pp. 1012-1015

【発明の概要】

【発明が解決しようとする課題】

【0019】

以上のように、透光性を有するトランジスタにおいても消費電力の低減が求められる。本発明は、このような技術的背景のもとでなされたものである。

【0020】

したがって、その目的は、透光性と所謂ノーマリーオフの特性を兼ね備えたトランジスタを提供することを課題の一とする。また、透光性とオフ電流が低減された特性を兼ね備えたトランジスタを提供することを課題の一とする。また、透光性とオン電流の損失が少ない特性を兼ね備えたトランジスタを提供することを課題の一とする。また、経時的な特性の変化が抑制されたトランジスタを提供することを課題の一とする。

【0021】

なお、以下に開示する発明は、上記課題のいずれか一つを解決することを目的とする。

【課題を解決するための手段】

【0022】

透光性を有するトランジスタを提供するには、透光性を有する導電膜を用いてゲート電極、ソース電極、及びドレイン電極を作製する必要がある。また、トランジスタのオン電流の損失を減らすには、ソース電極、及びドレイン電極の導電性を高める必要がある。従って、トランジスタのソース電極、及びドレイン電極に透光性を有する導電層を用いる場合、酸化物導電層が好適であり、特に導電率を高める酸素欠損や不純物（例えば水素等）を含む酸化物導電層が高い導電率を有するため好適である。

【0023】

また、透光性を有するトランジスタを提供するには、チャネル形成領域を含む半導体層に透光性が必要とされる。トランジスタの消費電力を低減するためには、ノーマリーオフの動作特性、並びにオフ電流が十分に抑制されたトランジスタ特性が必要とされる。従って、キャリア濃度が抑制され、且つ広いバンドギャップを有する酸化物半導体層がチャネル形成領域を含む半導体層に好適である。

【0024】

しかし、導電率を高める効果を有する酸素欠損や不純物（例えば水素等）を含む酸化物導電層と、キャリア濃度が抑制され、且つ広いバンドギャップを有する酸化物半導体層を直接接続する構成とすると、以下の問題が生じる。

【0025】

酸化物導電層と酸化物半導体層の界面を介して、酸化物導電層が含む水素等の不純物が酸化物半導体層に拡散すると、酸化物導電層の不純物濃度が低下し、酸化物半導体層の不純物濃度が高まる。その結果、酸化物導電層の不純物濃度の低下が導電率の低下を招き、トランジスタのオン電流の損失が大きくなる。また、酸化物半導体層の不純物濃度の上昇は

10

20

30

40

50

キャリア濃度の上昇を招き、ノーマリーオフの動作特性とオフ電流が十分に抑制された特性を有するトランジスタの実現が困難になる。

【0026】

また、酸化物導電層と酸化物半導体層の界面を介して、酸化物導電層が含む酸素欠損に酸化物半導体層から酸素が拡散すると、酸化物導電層の酸素欠損箇所が減少し、酸化物半導体層の酸素欠損箇所が増加する。酸化物導電層が含む酸素欠損箇所の減少は導電率の低下を招き、トランジスタのオン電流の損失が大きくなる。また、酸化物半導体層に生じた酸素欠損はキャリア濃度の上昇を招き、ノーマリーオフの特性とオフ電流が十分に抑制された特性を有するトランジスタの実現が困難になる。

【0027】

そこで上記目的を達成するために、ソース電極、及びドレイン電極を形成する酸化物導電層が酸化物半導体層に電氣的に接続する領域において、水素及び酸素の移動を抑制すればよい。

【0028】

具体的には、チャネル形成領域を含む酸化物半導体層には、キャリア濃度が可能な限り抑制され、且つ広いバンドギャップを有する酸化物半導体を用い、該ソース電極、及び該ドレイン電極には、水素及び酸素欠損を含む酸化物導電体を用い、該酸化物導電層と該酸化物半導体層の間に水素及び酸素の拡散を阻害するバリア層を設け、当該バリア層を介して酸化物導電層と酸化物半導体層を電氣的に接続する構成とすればよい。

【0029】

すなわち、本発明の一態様は、透光性を有する基板の絶縁表面上に透光性を有するゲート電極と、ゲート電極上に第1の絶縁層を有し、第1の絶縁層上に高純度化された酸化物半導体層と、酸化物半導体層上にゲート電極と端部を重畳する第1の電極、及び第2の電極を有する半導体装置である。また、酸化物半導体層と第1の電極の間、及び酸化物半導体層と第2の電極の間にそれぞれ透光性を有するバリア層を有し、酸化物半導体層のチャネルが形成される領域の反対側の面に接する第2の絶縁層を有する半導体装置である。なお、酸化物半導体層のキャリア濃度が、 $1 \times 10^{14} / \text{cm}^3$ 未満であり、第1の電極、及び第2の電極は透光性を有し、抵抗率が $2000 \times 10^{-6} \cdot \text{cm}$ 以下である酸化物導電体を含み、また、バリア層が窒化物を含む半導体装置である。

【0030】

また、本発明の一態様は、ゲート電極と電氣的に接続するゲート配線を有し、ゲート配線が金属を含む上記半導体装置である。

【0031】

また、本発明の一態様は、第2の絶縁層に形成された開口を介して、第1の電極、または第2の電極と電氣的に接続する信号線を有し、信号線が金属を含む上記半導体装置である。

【0032】

また、本発明の一態様は、信号線上に第3の絶縁層を有し、第3の絶縁層と第1の絶縁層が周囲を囲んで接する上記半導体装置である。

【0033】

また、本発明の一態様は、基板上に第1の容量電極と、第1の容量電極上に第1の絶縁層と、第1の絶縁層上に第2の容量電極を有する。また、第1の容量電極がゲート電極と同一の材料を含み、第2の容量電極が第1の電極及び第2の電極と同一の材料を含む半導体装置である。

【0034】

また、本発明の一態様は、ゲート配線と信号線の交差部に第1の絶縁層、第2の絶縁層、並びに酸化物半導体層を挟む上記半導体装置である。

【0035】

また、本発明の一態様は、透光性を有する基板の絶縁表面上に上記半導体装置と、第2のゲート電極と、第2のゲート電極上に第1の絶縁層と、第1の絶縁層上に酸化物半導体層

10

20

30

40

50

と、酸化物半導体層のチャネル形成領域と重なるチャネル保護層と、チャネル保護層上に端部を有する第3の電極、及び第4の電極とを有する。また、第2のゲート電極はゲート配線と同一の材料からなり、チャネル保護層は前記第2の絶縁層と同一の材料からなり、第3の電極、及び第4の電極は信号線と同一の材料からなる半導体装置である。

【0036】

また、本発明の一態様は、透光性を有する基板の絶縁表面上に透光性を有する酸化物導電体を含むゲート電極を形成し、ゲート電極上に第1の絶縁層を形成し、第1の絶縁層上に透光性を有する酸化物半導体層を形成し、不活性ガス雰囲気中で酸化物半導体層を設けた基板の温度を350以上700以下に加熱処理し、酸化物半導体層を覆うバリア層を形成し、バリア層上に透光性を有する酸化物導電層を還元雰囲気中で形成し、ゲート電極上に端部を重畳し、バリア層を介して酸化物半導体層に電氣的に接続する第1の電極、及び第2の電極を形成し、酸化物半導体層と第1の電極、及び第2の電極上に第2の絶縁層を形成する、キャリア濃度が $1 \times 10^{14} / \text{cm}^3$ 未満の酸化物半導体層と、抵抗率が $2000 \times 10^{-6} \cdot \text{cm}$ 以下である酸化物導電層を有する半導体装置の作製方法である。

10

【0037】

なお、本明細書において、透光性とは、少なくとも可視光の波長領域の光を透過する性質を指す。

【0038】

また、ゲートとは、ゲート電極及びゲート配線の一部または全部のことをいう。ゲート配線とは、少なくとも一つのトランジスタのゲート電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいい、例えば表示装置における走査線もゲート配線に含まれる。

20

【0039】

またソースとは、ソース領域、ソース電極、及びソース配線の一部または全部のことをいう。ソース領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ソース電極とは、半導体層にキャリアを供給する導電層のことをいう。ソース配線とは、少なくとも一つのトランジスタのソース電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいい、例えば表示装置における信号線がソース電極に電氣的に接続される場合にはソース配線に信号線も含まれる。

【0040】

またドレインとは、ドレイン領域、ドレイン電極、及びドレイン配線の一部または全部のことをいう。ドレイン領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ドレイン電極とは、半導体層からキャリアが流出する導電層のことをいう。ドレイン配線とは、少なくとも一つのトランジスタのドレイン電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいい、例えば表示装置における信号線がドレイン電極に電氣的に接続される場合にはドレイン配線に信号線も含まれる。

30

【0041】

また、本書類（明細書、特許請求の範囲または図面など）において、トランジスタのソースとドレインは、トランジスタの構造や動作条件などによって互いに入れ替わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本書類（明細書、特許請求の範囲または図面など）においては、ソース及びドレインのいずれかから任意に選択した一方をソース及びドレインの一方と表記し、他方の端子をソース及びドレインの他方と表記する。

40

【0042】

また、本明細書中において、窒化酸化珪素とは、その組成として、酸素よりも窒素の含有量が多いものであって、好ましくは、RBS及びHFSを用いて測定した場合に、組成範囲として酸素が5～30原子%、窒素が20～55原子%、珪素が25～35原子%、水素が10～30原子%の範囲で含まれるものをいう。また、構成元素の含有比率は、その合計が100原子%を超えない値をとる。

【発明の効果】

50

【 0 0 4 3 】

透光性とノーマリーオフの特性を有するトランジスタを提供できる。また、透光性とオフ電流が低減された特性を有するトランジスタを提供できる。また、透光性とオン電流の損失が少ない特性を有するトランジスタを提供できる。また、経時的な特性の変化が抑制され、信頼性に優れた、上述の透光性を有するトランジスタを提供できる。

【図面の簡単な説明】

【 0 0 4 4 】

【図 1】実施の形態に係わる半導体装置を説明する図。

【図 2】酸化物半導体を用いたトランジスタの断面図。

【図 3】図 2 の A - A ' 断面におけるエネルギーバンド図（模式図）。

10

【図 4】（ A ）ゲート（ G E 1 ）に正の電位（ $V_G > 0$ ）が与えられた状態を示し、（ B ）ゲート（ G E 1 ）に負の電位（ $V_G < 0$ ）が与えられた状態を示す図。

【図 5】真空準位と金属の仕事関数（ ϕ_M ）、酸化物半導体の電子親和力（ χ ）の関係を示す図。

【図 6】実施の形態に係わる半導体装置を説明する図。

【図 7】実施の形態に係わる半導体装置の作製方法を説明する図。

【図 8】実施の形態に係わる半導体装置の端子を説明する図。

【図 9】実施の形態に係わるインバータ回路を説明する図。

【図 10】表示装置のブロック図を説明する図。

【図 11】信号線駆動回路の構成を説明する図。

20

【図 12】シフトレジスタの構成を説明する図。

【図 13】シフトレジスタの回路図及び動作を説明するタイミングチャート。

【図 14】実施の形態に係わる半導体装置を説明する図。

【図 15】実施の形態に係わる半導体装置を説明する図。

【図 16】実施の形態に係わる半導体装置の画素等価回路を説明する図。

【図 17】実施の形態に係わる半導体装置を説明する図。

【図 18】実施の形態に係わる半導体装置を説明する図。

【図 19】実施の形態に係わる半導体装置を説明する図。

【図 20】電子ペーパーの使用形態の例を説明する図。

【図 21】電子書籍の一例を示す外観図。

30

【図 22】テレビジョン装置及びデジタルフォトフレームの例を示す外観図。

【図 23】遊技機の例を示す外観図。

【図 24】携帯電話機の一例を示す外観図。

【発明を実施するための形態】

【 0 0 4 5 】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

40

【 0 0 4 6 】

（実施の形態 1）

本実施の形態では、半導体装置の一態様として可視光を透過するボトムゲート型のトランジスタについて、図 1（ A - 1 ）、図 1（ A - 2 ）、図 1（ B - 1 ）、及び図 1（ B - 2 ）を用いて説明する。

【 0 0 4 7 】

図 1（ A - 1 ）、及び図 1（ A - 2 ）は、透光性を有する導電膜を用いて、トランジスタの電極及び、当該トランジスタと接続する配線を形成する例を示す図である。

【 0 0 4 8 】

50

また、図 1 (B - 1)、及び図 1 (B - 2) は透光性を有する導電膜を用いてトランジスタの電極を形成し、金属を含む導電膜で当該トランジスタと接続する配線を形成する例を示す図である。

【 0 0 4 9 】

可視光を透過するボトムゲート型のトランジスタの構成の一態様を図 1 (A - 1)、及び図 1 (A - 2) に示す。図 1 (A - 1) はトランジスタの平面構成を示す上面図であり、図 1 (A - 2) はトランジスタの積層構成を示す断面図である。なお、図 1 (A - 1) における P 1 - P 2 の鎖線は、図 1 (A - 2) における断面 P 1 - P 2 に相当する。

【 0 0 5 0 】

断面 P 1 - P 2 は、トランジスタ 1 5 1 の積層構造を示している。トランジスタ 1 5 1 は、透光性を有する基板 1 0 0 上に透光性を有する第 1 の導電層で形成されるゲート電極 1 1 1 a と、ゲート電極 1 1 1 a 上に透光性を有する第 1 の絶縁層 1 0 2 と、ゲート電極 1 1 1 a 上の第 1 の絶縁層 1 0 2 に接してチャネル形成領域を含む透光性を有する酸化物半導体層 1 2 3 とを有する。

10

【 0 0 5 1 】

また、ゲート電極 1 1 1 a 上に端部を重畳し、透光性を有する第 2 の導電層で形成される第 1 の電極 1 1 5 a と第 2 の電極 1 1 5 b を有する。なお、第 1 の電極 1 1 5 a はバリア層 1 1 4 a を介して、また、第 2 の電極 1 1 5 b はバリア層 1 1 4 b を介して酸化物半導体層 1 2 3 に電氣的に接続する。なお、第 1 の電極 1 1 5 a と第 2 の電極 1 1 5 b はトランジスタ 1 5 1 のソース電極またはドレイン電極として機能する。

20

【 0 0 5 2 】

また、トランジスタ 1 5 1 は、第 1 の電極 1 1 5 a、第 2 の電極 1 1 5 b、第 1 の絶縁層 1 0 2、並びに酸化物半導体層 1 2 3 上に第 2 の絶縁層 1 0 7 を有する。

【 0 0 5 3 】

トランジスタ 1 5 1 を構成する全ての層は透光性を有するため、トランジスタ 1 5 1 は透光性を有する。

【 0 0 5 4 】

また、可視光を透過するボトムゲート型のトランジスタの構成の別の一態様を図 1 (B - 1)、及び図 1 (B - 2) に示す。図 1 (B - 1) はトランジスタの平面構成を示す上面図であり、図 1 (B - 2) はトランジスタの積層構成を示す断面図である。なお、図 1 (B - 1) における Q 1 - Q 2 の鎖線は、図 1 (B - 2) における断面 Q 1 - Q 2 に相当する。

30

【 0 0 5 5 】

断面 Q 1 - Q 2 は、トランジスタ 1 5 2 の積層構造を示している。トランジスタ 1 5 2 は、透光性を有する基板 1 0 0 上に透光性を有するゲート電極 1 1 1 a を有する。ゲート電極 1 1 1 a は図示されていない金属を含むゲート配線層と接続されている。ゲート電極 1 1 1 a 上に透光性を有する第 1 の絶縁層 1 0 2 と、ゲート電極 1 1 1 a 上の第 1 の絶縁層 1 0 2 に接してチャネル形成領域を含む透光性を有する酸化物半導体層 1 2 3 とを有する。

【 0 0 5 6 】

また、ゲート電極 1 1 1 a 上に端部を重畳し、透光性を有する第 1 の電極 1 1 5 a と第 2 の電極 1 1 5 b を有する。なお、第 1 の電極 1 1 5 a はバリア層 1 1 4 a を介して、また、第 2 の電極 1 1 5 b はバリア層 1 1 4 b を介して酸化物半導体層 1 2 3 に電氣的に接続する。なお、第 1 の電極 1 1 5 a と第 2 の電極 1 1 5 b はトランジスタ 1 5 2 のソース電極またはドレイン電極として機能する。

40

【 0 0 5 7 】

また、第 1 の電極 1 1 5 a、第 2 の電極 1 1 5 b、酸化物半導体層 1 2 3、並びに第 1 の絶縁層 1 0 2 上に第 2 の絶縁層 1 0 7 を有する。信号線 1 1 6 a は、第 2 の絶縁層 1 0 7 に形成した開口部 1 2 7 a を介して第 1 の電極 1 1 5 a と接続し、信号線 1 1 6 b は第 2 の絶縁層 1 0 7 に形成した開口部 1 2 7 b を介して第 2 の電極 1 1 5 b と接続する。

50

【 0 0 5 8 】

また、トランジスタ 1 5 2 は、信号線 1 1 6 a、信号線 1 1 6 b、並びに第 2 の絶縁層 1 0 7 上に第 3 の絶縁層 1 0 8 を有する。また、第 3 の絶縁層 1 0 8 上に導電層 1 2 9 を設けてもよい。

【 0 0 5 9 】

なお、第 2 の絶縁層 1 0 7 に形成した開口部 1 2 6 a、及び開口部 1 2 6 b を介して、第 1 の絶縁層の一部である絶縁層 1 0 2 a と第 3 の絶縁層 1 0 8 が互いに接する構成とする。絶縁層 1 0 2 a を第 3 の絶縁層 1 0 8 と同種の絶縁層とすることで、互いに密着し、トランジスタ 1 5 2 の周囲を囲んで接する構成となる。

【 0 0 6 0 】

なお、トランジスタ 1 5 2 を構成する全ての層は透光性を有するため、トランジスタ 1 5 2 は透光性を有する。また、トランジスタ 1 5 2 の電極は、金属を含む導電膜で形成した配線と接続されているため、配線抵抗が抑制された半導体装置を構成できる。また、トランジスタ 1 5 2 は同種の絶縁層で周囲を囲まれているため、外部からの不純物の拡散が抑制され、優れた信頼性を有する。

【 0 0 6 1 】

また、導電層 1 2 9 を酸化物半導体層 1 2 3 のチャネル形成領域と重なる位置に設けることによって、バイアス - 熱ストレス試験（以下、B T 試験という）におけるトランジスタ 1 5 2 のしきい値電圧の変化量を低減することができる。なお、B T 試験に用いるストレス条件としては、8 5 環境下、 2×10^6 V / c m、1 2 時間を挙げることができる。

【 0 0 6 2 】

本実施の形態では、酸化物半導体層 1 2 3 としてキャリア濃度が 1×10^{14} / c m³ 未満に抑制され、広いバンドギャップを有する高純度化された I n - G a - Z n - O 系酸化物半導体を用いる。

【 0 0 6 3 】

高純度化され、キャリア濃度が 1×10^{14} / c m³ 未満好ましくは 1×10^{12} / c m³ 以下に抑制され、広いバンドギャップ（具体的には 2 e V 以上、好ましくは 2 . 5 e V 以上、より好ましくは 3 e V 以上）を有する酸化物半導体層をチャネル形成領域に用いたトランジスタは、ゲート電極の電位が 0 のときにオフ状態（所謂ノーマリーオフの特性）になる。このような酸化物半導体を用いて作製されるトランジスタは、オフ電流が小さい。

【 0 0 6 4 】

なお、トランジスタのチャネルが形成される半導体層にキャリア濃度が 1×10^{14} / c m³ 未満、好ましくは 1×10^{12} / c m³ 以下に高純度化され、広いバンドギャップを有する酸化物半導体を適用する意義については、本実施の形態の最後に詳しく説明する。

【 0 0 6 5 】

酸化物半導体層としては、四元系金属酸化物である I n - S n - G a - Z n - O 系層や、三元系金属酸化物である I n - G a - Z n - O 系層、I n - S n - Z n - O 系層、I n - A l - Z n - O 系層、S n - G a - Z n - O 系層、A l - G a - Z n - O 系層、S n - A l - Z n - O 系層や、二元系金属酸化物である I n - Z n - O 系層、S n - Z n - O 系層、A l - Z n - O 系層、Z n - M g - O 系層、S n - M g - O 系層、I n - M g - O 系層や、一元系金属酸化物である、I n - O 系層、S n - O 系層、Z n - O 系層などの酸化物半導体層を用いることができる。また、上記酸化物半導体層に S i O₂ を含んでもよい。

【 0 0 6 6 】

I n M O₃ (Z n O)_m (m > 0) のように表記される酸化物半導体材料がある。ここで、M はガリウム (G a)、アルミニウム (A l)、鉄 (F e)、ニッケル (N i)、マンガン (M n)、コバルト (C o) などから選ばれた一の金属元素または複数の金属元素を示す。例えば M としては、G a、G a 及び A l、G a 及び F e、G a 及び N i、G a 及び M n、G a 及び C o などを用いることができる。M に G a を用いた、I n G a O₃ (Z n O)_m (m > 0) で表記される酸化物半導体は、上記した I n G a Z n O 系酸化

10

20

30

40

50

物半導体材料の代表例である。なお、上述の組成は結晶構造から導き出されるものであり、あくまでも一例に過ぎないことを付記する。

【0067】

また、酸化物半導体層には、RTA (Rapid Thermal Anneal : ラピッドサーマルアニール) 法等で高温短時間の脱水または脱水素化処理をしたものを用いる。酸化物半導体層は、脱水化または脱水素化の工程により酸素欠損が生じる。従って、酸素欠損部に酸素が供給される必要がある。この過程を経て高純度化された酸化物半導体層となる。高純度化された酸化物半導体層のキャリア濃度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下に抑制される。

【0068】

本実施の形態では、ゲート電極111aを含む第1の導電層と、第1の電極115a、及び第2の電極115bを含む第2の導電層を、透光性を有する導電膜で形成する。

【0069】

なお、透光性を有する導電膜は、可視光の透過率が75~100%である膜厚を指す。また、可視光に対して半透明の導電膜を用いてもよい。可視光に対して半透明とは可視光の透過率が50~75%であることを指す。

【0070】

また、ゲート電極、第1の電極、及び第2の電極として用いる透光性を有する導電膜の電気抵抗率は $200 \times 10^{-6} \cdot \text{cm}$ 以上 $2000 \times 10^{-6} \cdot \text{cm}$ 以下、好ましくは $250 \times 10^{-6} \cdot \text{cm}$ 以上 $2000 \times 10^{-6} \cdot \text{cm}$ 以下とする。

【0071】

透光性を有する導電膜としては、酸化物導電膜が好適である。具体的には、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などを用いることができる。なお、酸化ケイ素を添加したインジウム錫酸化物は結晶性が抑制され、加工性に優れた非晶質な膜となる。また、酸化亜鉛、アルミニウムを添加した酸化亜鉛、ガリウムを添加した酸化亜鉛等を用いることができる。本実施の形態ではインジウム錫酸化物（ITO）を用いる。

【0072】

透光性を有する酸化物導電層は、その組成、添加する不純物、並びに成膜条件により導電性を高めることができる。例えば、還元雰囲気中で成膜されて酸素欠損が生じた酸化物導電層は導電性が向上する。また、不純物（例えば水素等を含む化合物等）が添加されることによって、酸化物導電層は非晶質となり加工性だけでなく、導電性も向上する。

【0073】

本実施の形態では、バリア層114a、及びバリア層114bを窒化チタンで形成する。バリア層の厚みは1nm以上50nm以下、好ましくは2nm以上10nm以下とし、透光性を有する。

【0074】

バリア層114aは、高純度化された酸化物半導体層123と第1の電極115aの間に設けられ、バリア層114bは、高純度化された酸化物半導体層123と第2の電極115bの間に設けられる。バリア層114a、及びバリア層114bは水素及び酸素の拡散を阻害する層である。

【0075】

バリア層114a、及びバリア層114bは、酸化物導電層が含む不純物（例えば、水素原子を含む不純物）が酸化物半導体層に拡散する現象を抑制する。また、バリア層114a、及びバリア層114bは、酸化物半導体層が含む酸素原子が酸化物導電層に拡散する現象を抑制する。

【0076】

なお、バリア層114a、及びバリア層114bとしては、窒化チタン層の他、窒化タン

10

20

30

40

50

タル層、窒化タングステン層、窒化モリブデン層など、導電性の窒化物層や、極薄い窒化珪素層、窒化アルミニウム層など、バリア性を有する窒化物層を用いることができる。

【0077】

本実施の形態では、第1の絶縁層102に窒化珪素(SiN_y ($y > 0$))上に、酸化珪素を積層した積層体を用いる。また、第2の絶縁層107に酸化珪素上に、窒化珪素(SiN_y ($y > 0$))を積層した積層体を用いる。

【0078】

窒化珪素層を用いることにより、トランジスタ151に設けた酸化物半導体層123に、外部から不純物が拡散して到達する現象を防止できる。

【0079】

また、酸化物半導体層123と接する側の第1の絶縁層102、及び酸化物半導体層123と接する側の第2の絶縁層107に酸化珪素を用いることにより、酸化物半導体層123に生じた酸素欠損に酸素を補填できる。

【0080】

なお、第1の絶縁層102、及び第2の絶縁層107を構成する酸化珪素、窒化珪素は透光性を有する。

【0081】

なお、第1の絶縁層102としては、窒化酸化珪素層、酸化窒化珪素層、窒化珪素層または酸化珪素層の他、アルミニウム、タンタル、イットリウム、またはハフニウムの酸化物、窒化物、酸化窒化物、又は窒化酸化物の一種又はそれらの化合物を少なくとも2種以上含む化合物層を単層で、または積層して用いることもできる。

【0082】

特に、第1の絶縁層102に酸化珪素より高い誘電率を有する絶縁層を用いると、ゲート絶縁層としての特性が向上するため好ましい。

【0083】

また、基板100は可視光を透過し、絶縁表面を有するものを用いる。例えば、ガラス基板、セラミック基板の他、作製工程の処理温度に耐えうる程度の耐熱性を有するプラスチック基板等を用いることができる。

【0084】

ガラス基板としては、例えば、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス若しくはアルミノケイ酸ガラス等の無アルカリガラス基板を用いるとよい。他に、石英基板、サファイア基板などを用いることができる。本実施の形態では、基板100にアルミノホウケイ酸ガラスを用いる。

【0085】

また、基板の大きさは、使用目的、製造装置等を勘案して、適宜決定すればよいが、第3世代(550mm×650mm)、第3.5世代(600mm×720mm、または620mm×750mm)、第4世代(680mm×880mm、または730mm×920mm)、第5世代(1100mm×1300mm)、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm、2450mm×3050mm)、第10世代(2950mm×3400mm)等のガラス基板を用いることができる。

【0086】

なお基板100上に、下地膜として、窒化珪素膜、窒化酸化珪素膜を、単層若しくは積層して形成することができる。下地膜は、スパッタリング法、CVD法、塗布法、印刷法等を適宜用いることができる。なお、膜中にリン(P)や硼素(B)がドーピングされていても良い。

【0087】

ここでは、トランジスタのチャネルが形成される半導体層にキャリア濃度が $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下に高純度化され、広いバンドギャップを有する酸化物半導体を適用する意義について説明する。

10

20

30

40

50

【 0 0 8 8 】

< 酸化物半導体の真性化 >

酸化物半導体において、DOS (density of state) 等の物性研究は多くなされているが、これらの研究は、局在準位そのものを十分に減らすという思想を含まない。開示する発明の一態様では、局在準位の原因たり得る水や水素を酸化物半導体中より除去することで、高純度化し、真性化 (i 型化) した酸化物半導体を作製する。これは、局在準位そのものを十分に減らすという思想に立脚するものである。そして、これによって極めて優れた工業製品の製造を可能とするものである。

【 0 0 8 9 】

なお、水素や水などを除去する際には、同時に酸素が除去されてしまうことがある。このため、酸素欠乏により発生する金属の未結合手に対して酸素を供給し、酸素欠陥による局在準位を減少させることにより、酸化物半導体をさらに高純度化、真性化 (i 型化) するのは好適である。たとえば、酸化物半導体を含むチャネル形成領域に密接して酸素過剰の酸化膜を形成し、200 ~ 400 、代表的には250 程度の温度条件での熱処理を行うことで、当該酸化膜から酸化物半導体へ酸素を供給して、酸素欠陥による局在準位を低減させることが可能である。

10

【 0 0 9 0 】

酸化物半導体の特性を悪化させる要因は、過剰な水素による伝導帯下0.1 eV ~ 0.2 eVの浅い準位や、酸素欠損による深い準位、などに起因するものと考えられる。これらの欠陥をなくすために、水素を徹底的に除去し、酸素を十分に供給する。

20

【 0 0 9 1 】

なお、酸化物半導体は一般にn型とされているが、開示する発明の一態様では、水や水素などの不純物を除去すると共に、酸化物半導体の構成元素である酸素を供給することでi型化を実現する。この点、シリコンなどのように不純物元素を添加してのi型化ではなく、従来にない技術思想を含むものといえる。

【 0 0 9 2 】

< 酸化物半導体を用いたトランジスタの電導機構 >

ここで、酸化物半導体を用いたトランジスタの電導機構につき、図2乃至図5を用いて説明する。なお、以下の説明では、理解の容易のため理想的な状況を仮定しており、そのすべてが現実の様子を反映しているとは限らない。また、以下の説明はあくまでも一考察に過ぎず、発明の有効性に影響を与えるものではないことを付記する。

30

【 0 0 9 3 】

図2は、酸化物半導体を用いたトランジスタの断面図である。ゲート電極 (GE1) 上にゲート絶縁層 (GI) を介して酸化物半導体層 (OS) が設けられ、その上にソース電極 (S) 及びドレイン電極 (D) が設けられている。

【 0 0 9 4 】

図3には、図2のA - A' 断面におけるエネルギーバンド図 (模式図) を示す。また、図3中の黒丸 () は電子を示し、白丸 () は正孔を示し、それぞれは電荷 (- q , + q) を有している。ドレイン電極に正の電圧 ($V_D > 0$) を印加した上で、破線はゲート電極に電圧を印加しない場合 ($V_G = 0$) 、実線はゲート電極に正の電圧 ($V_G > 0$) を印加する場合を示す。ゲート電極に電圧を印加しない場合は高いポテンシャル障壁のために電極から酸化物半導体側へキャリア (電子) が注入されず、電流を流さないオフ状態を示す。一方、ゲートに正の電圧を印加するとポテンシャル障壁が低下し、電流を流すオン状態を示す。

40

【 0 0 9 5 】

図4には、図2におけるB - B' の間におけるエネルギーバンド図 (模式図) を示す。図4 (A) は、ゲート電極 (GE1) に正の電位 ($V_G > 0$) が与えられた状態であり、ソースとドレインとの間にキャリア (電子) が流れるオン状態を示している。また、図4 (B) は、ゲート (GE1) に負の電位 ($V_G < 0$) が印加された状態であり、オフ状態 (少数キャリアは流れない状態) である場合を示す。

50

【0096】

図5は、真空準位と金属の仕事関数 (ϕ_M)、酸化物半導体の電子親和力 (χ) の関係を示す。

【0097】

常温において金属中の電子は縮退しており、フェルミ準位は伝導帯内に位置する。従来の酸化物半導体はn型であり、そのフェルミ準位 (E_F) は、バンドギャップ中央に位置する真性フェルミ準位 (E_i) から離れて、伝導帯寄りに位置している。なお、酸化物半導体において水素はドナーとなりn型化する要因の一つであることが知られている。

【0098】

これに対して開示する発明の一態様に係る酸化物半導体は、n型化の要因である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の元素 (不純物元素) が極力含まれないように高純度化することにより真性 (i型) とし、または真性とせんとしたものである。すなわち、不純物元素を添加してi型化するのでなく、水素や水等の不純物を極力除去することにより、高純度化された結果、真性 (i型) またはそれに近づけることを特徴としている。これにより、フェルミ準位 (E_F) は真性フェルミ準位 (E_i) と同程度とすることができる。

10

【0099】

酸化物半導体のバンドギャップ (E_g) は3.15 eVで、電子親和力 (χ) は4.3 Vとされている。ソース電極及びドレイン電極を構成するチタン (Ti) の仕事関数は、酸化物半導体の電子親和力 (χ) とほぼ等しい。この場合、金属 - 酸化物半導体界面において、電子に対してショットキー型の障壁は形成されない。

20

【0100】

このとき電子は、図4 (A) で示すように、ゲート絶縁層と高純度化された酸化物半導体との界面付近 (酸化物半導体のエネルギー的に安定な最低部) を移動する。

【0101】

また、図4 (B) に示すように、ゲート電極 (GE1) に負の電位が与えられると、少数キャリアであるホールは実質的にゼロであるため、電流は限りなくゼロに近い値となる。

【0102】

このように酸化物半導体の主成分以外の元素 (不純物元素) が極力含まれないように高純度化することにより、真性 (i型) とし、または実質的に真性となるため、ゲート絶縁層との界面特性が顕在化する。そのため、ゲート絶縁層には、酸化物半導体と良好な界面を形成できるものが要求される。具体的には、例えば、VHF帯～マイクロ波帯の電源周波数で生成される高密度プラズマを用いたCVD法で作製される絶縁層や、スパッタリング法で作製される絶縁層などを用いることが好ましい。

30

【0103】

酸化物半導体を高純度化しつつ、酸化物半導体とゲート絶縁層との界面を良好なものとするることにより、例えば、トランジスタのチャネル幅Wが $1 \times 10^4 \mu\text{m}$ 、チャネル長Lが $3 \mu\text{m}$ の場合には、常温で、 10^{-13}A 以下のオフ電流、 $0.1 \text{V}/\text{dec}$ のサブスレッショルドスイング値 (S値) (ゲート絶縁層の厚さ: 100nm) が実現され得る。

【0104】

このように、酸化物半導体の主成分以外の元素 (不純物元素) が極力含まれないように高純度化することにより、トランジスタの動作を良好なものとするることができる。

40

【0105】

このように透光性を有する材料で構成する本実施の形態のトランジスタは透光性を有する。

【0106】

本実施の形態のトランジスタは、酸素欠損や不純物 (例えば水素等) を含み、導電率が高められた酸化物導電層を用いてソース電極、及びドレイン電極を形成しているため、オン電流の損失が少ない。

【0107】

50

広いバンドギャップを有し、キャリア濃度を $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下に抑制された酸化物半導体を用いるため、本実施の形態のトランジスタはノーマリーオフの挙動を示し、そのオフ電流は低い。具体的には、チャネル幅 $1 \mu\text{m}$ あたりの室温でのオフ電流を $1 \times 10^{-16} \text{ A} / \mu\text{m}$ 以下、さらには $1 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{ A} / \mu\text{m}$) 以下にすることが可能である。

【0108】

なお、トランジスタのオフ電流の流れ難さをオフ抵抗率として表すことができる。オフ抵抗率とは、トランジスタがオフのときのチャネル形成領域の抵抗率であり、オフ抵抗率はオフ電流から算出することができる。

【0109】

具体的には、オフ電流とドレイン電圧との値が分かればオームの法則からトランジスタがオフのときの抵抗値（オフ抵抗 R ）を算出することができる。そして、チャネル形成領域の断面積 A とチャネル形成領域の長さ（ソースドレイン電極間の距離に相当する） L が分かれば $R = R_A / L$ の式（ R はオフ抵抗）からオフ抵抗率を算出することができる。

【0110】

ここで、断面積 A は、チャネル形成領域の膜厚を d とし、チャネル幅を W とするとき、 $A = dW$ から算出することができる。また、チャネル形成領域の長さ L はチャネル長 L である。以上のように、オフ電流からオフ抵抗率を算出することができる。

【0111】

本実施の形態の酸化物半導体層を具備するトランジスタのオフ抵抗率は $1 \times 10^9 \cdot \text{m}$ 以上の優れた値を示す。

【0112】

本実施の形態のトランジスタにおいて、酸化物導電層と高純度化された酸化物半導体層の間に水素及び酸素の拡散を阻害するバリア層を設けているため、酸化物導電層が含む不純物（例えば、水素原子を含む不純物）が酸化物半導体層に拡散する現象が抑制される。また、バリア層によって、酸化物半導体層が含む酸素原子が酸化物導電層に拡散する現象が抑制される。

【0113】

本実施の形態で例示した透光性を有するトランジスタは、高純度化された酸化物半導体層がバリア層により保護されているため、ノーマリーオフの特性と、オフ電流が低減された特性を有し、また経時的に特性が変化し難く、信頼性に優れている。

【0114】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0115】

（実施の形態2）

本実施の形態では、半導体装置の一態様として可視光を透過するボトムゲート型のトランジスタを適用した表示装置について図6を用いて説明する。また、可視光を透過するボトムゲート型のトランジスタの作製方法について、図7を用いて説明する。

【0116】

なお、可視光を透過するボトムゲート型のトランジスタと共に作製可能なチャネル保護型のトランジスタの作製方法についても、図7を用いて説明する。

【0117】

図6（A）は、可視光を透過するボトムゲート型のトランジスタを適用した表示装置の画素部の上面図である。また、図6（B）は、可視光を透過するボトムゲート型のトランジスタを適用した表示装置の画素部の積層構成を示す断面図である。なお、図6（A）におけるA1 - A2の鎖線は、図6（B）における断面A1 - A2に相当し、図6（A）におけるB1 - B2の鎖線は、図6（B）における断面B1 - B2に相当し、図6（A）におけるC1 - C2の鎖線は、図6（B）における断面C1 - C2に相当し、図6（A）におけるD1 - D2の鎖線は、図6（B）における断面D1 - D2に相当する。

【0118】

断面A1 - A2はトランジスタ153の積層構造を説明する図である。また、断面D1 - D2はトランジスタ153の積層構造を断面A1 - A2とは異なる断面から説明する図である。

【0119】

トランジスタ153は、透光性を有する基板100上にゲート電極111aを有する。なお、ゲート電極111aはゲート配線111cと電氣的に接続されている。また、ゲート電極111a上に第1の絶縁層102を有し、ゲート電極111a上の第1の絶縁層102に接して酸化物半導体層123を有する。また、ゲート電極111a上に端部を重畳する第1の電極115a、及び第2の電極115bを有する。なお、第1の電極115aと酸化物半導体層123の間にはバリア層114aを有し、第2の電極115bと酸化物半導体層123の間にはバリア層114bを有する。

10

【0120】

ゲート電極111a上で、酸化物半導体層123と第1の電極115aとが重なる領域と、酸化物半導体層123と第2の電極115bとが重なる領域の間で、第2の絶縁層107と酸化物半導体層123は接する。第2の絶縁層107に開口部127を形成し、信号線116aを設け、第2の絶縁層107及び信号線116a上に第3の絶縁層108を有し、第3の絶縁層108上に第4の絶縁層109を有する。また、第2の絶縁層107、第3の絶縁層108、及び第4の絶縁層109に形成した開口部128を介して第2の電極115bと電氣的に接続する画素電極120を第4の絶縁層109上に有する。

20

【0121】

断面B1 - B2は容量部の積層構造を説明する図である。

【0122】

容量部は基板100上に設けられた第1の容量電極111b上に、第1の絶縁層102及びバリア層114bを挟んでトランジスタ153の第2の電極115bが延在して形成されている。第1の容量電極111bは、トランジスタ153のゲート電極111aと共に形成し、第1の絶縁層102、バリア層114b、並びに第2の電極115bはトランジスタ153と共に作製できる。

【0123】

第1の容量電極111b及び第2の電極115bは透光性を有するため、容量部は透光性を有し、画素の開口率が低下しない。また、第1の容量電極111b及び第2の電極115bの間隔が狭いため、大きな容量が得られる。

30

【0124】

断面C1 - C2はゲート配線111cと信号線116aの交差部の断面構造を説明する図である。

【0125】

基板100上に設けられたゲート配線111c上に第1の絶縁層102、酸化物半導体層113c、第2の絶縁層107を挟んで信号線116aが交差する。ゲート配線111cはトランジスタ153のゲート電極と接続する。

【0126】

ゲート配線111cと信号線116aの交差部において、その間隔が広げられているため、配線容量が低減されている。

40

【0127】

次に、可視光を透過するボトムゲート型のトランジスタ153の作製方法について図7を用いて説明する。

【0128】

図7(D)に示すトランジスタ153は、図6に示す表示装置の画素部に適用された可視光を透過するボトムゲート型のトランジスタと同じ構成を有する。

【0129】

なお、図7(D)には、トランジスタ153と異なる構成を有するが、トランジスタ15

50

3と並行して同一基板上に作製可能なトランジスタ154も例示されている。

【0130】

トランジスタ154は、ゲート配線111cと同一の材料からなるゲート電極111dを有し、信号線116aと同一の材料で形成された第3の電極116c、及び第4の電極116dを有する。また、トランジスタ154は、酸化物半導体層113cのチャネル形成領域上に絶縁層107cを有し、絶縁層107cはチャネル保護層として機能する。

【0131】

なお、本実施の形態において、「Aと同一の材料からなるB」とは、AとBが同一の工程にて同一の材料から形成されることを指す。

【0132】

本実施の形態では、基板100にアルミノホウケイ酸ガラスを用いる。

【0133】

はじめに、ゲート電極111a、ゲート電極111d、並びにゲート電極と電氣的に接続するゲート配線を形成する。本実施の形態では、ゲート電極111aとなる導電層とゲート配線を含む導電層を合わせて第1の導電層と呼ぶ。なお、ゲート配線は図7には図示されていない。

【0134】

本実施の形態では、ゲート配線及びゲート電極111dをチタン層とアルミニウム層とチタン層を積層した3層構造の導電層を用い、可視光を透過するゲート電極111aとなる導電層にインジウム錫酸化物(ITO)を用いる。

【0135】

基板100上に、スパッタリング法を用いて、チタン層とアルミニウム層とチタン層を積層した3層構造の導電層を成膜する。次いで、第1のフォトリソグラフィ工程で形成したレジストマスクを用いて選択的にエッチングしてゲート電極111d、及びゲート配線を形成する。なお、ゲート配線と同一の材料で形成するゲート電極111dは、トランジスタ154のゲート電極となる。

【0136】

次に、インジウム錫酸化物(ITO)を成膜し、第2のフォトリソグラフィ工程で形成したレジストマスクを用いて選択的にエッチングし、透光性を有するゲート電極111aを形成する。なお、透光性を有するゲート電極111aはトランジスタ153のゲート電極となる。

【0137】

ゲート配線を形成する導電膜としては、Al、Cu、Cr、Ta、Ti、Mo、Wなどの金属材料、または該金属材料を成分とする合金材料で形成する。また、Al、Cuなどの金属膜の一方または双方にCr、Ta、Ti、Mo、Wなどの高融点金属膜を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、YなどAl膜に生ずるヒロックやウイスカーの発生を防止する元素が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

【0138】

本実施の形態では、ゲート配線を形成した後に透光性を有するゲート電極を形成する場合について説明したが、透光性を有するゲート電極を形成した後にゲート配線を形成してもよい。

【0139】

次に、第1の絶縁層102を形成する。本実施の形態では、窒化珪素層上に酸化珪素を積層して第1の絶縁層102を形成する。

【0140】

第1の絶縁層102は酸化珪素層、酸化窒化珪素層、窒化酸化珪素層、窒化珪素層、酸化アルミニウム層、酸化タンタル層などの単層膜または積層膜を用いることができる。また、膜厚を50nm以上250nm以下とし、CVD法やスパッタ法などで形成する。また、膜中にリン(P)や硼素(B)がドーブされていても良い。

10

20

30

40

50

【0141】

なお、第1の絶縁層102は酸化物半導体層と接する側に酸化物絶縁層を有する構成が好ましい。また、本実施の形態で用いる、不純物を除去することによりi型化または実質的にi型化された酸化物半導体（高純度化された酸化物半導体）は界面準位、界面電荷に対して極めて敏感であるため、絶縁層との界面は重要である。そのため高純度化された酸化物半導体に接する絶縁層は、高品質化が要求される。

【0142】

次いで、酸化物半導体層を形成する。本実施の形態では、In-Ga-Zn-O系酸化物半導体成膜用ターゲットをスパッタリングして成膜したIn-Ga-Zn-O系非単結晶膜から、酸化物半導体層を形成する。

10

【0143】

酸化物半導体層の膜厚は5nm以上200nm以下、好ましくは10nm以上20nm以下、例えば15nmとする。

【0144】

なお、酸化物半導体層を成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、第1の絶縁層102の表面に付着しているゴミを除去することが好ましい。

【0145】

逆スパッタとは、アルゴン雰囲気下で基板にRF電源を用いて電圧を印加してプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。また、アルゴン雰囲気に酸素、N₂Oなどを加えた雰囲気で行ってもよい。また、アルゴン雰囲気にCl₂、CF₄などを加えた雰囲気で行ってもよい。

20

【0146】

また、逆スパッタ処理後、大気に曝すことなく酸化物半導体膜を成膜することによって、第1の絶縁層102と酸化物半導体層の界面にゴミや水分が付着するのを防ぐことができる。

【0147】

また、酸化物半導体膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（代表的にはアルゴン）及び酸素混合雰囲気下においてスパッタ法により形成することができる。また、スパッタ法を用いる場合、SiO₂を2重量%以上10重量%以下含むターゲットを用いて成膜を行い、酸化物半導体膜に結晶化を阻害するSiO_x（x>0）を含ませても良い。

30

【0148】

ここでは、In、Ga、及びZnを含む酸化物半導体成膜用ターゲット（モル数比がIn₂O₃：Ga₂O₃：ZnO=1：1：1[mol数比]、またはIn₂O₃：Ga₂O₃：ZnO=1：1：2[mol数比]）を用いて、基板とターゲットの間との距離を100mm、圧力0.6Pa、直流（DC）電源0.5kW、酸素（酸素流量比率100%）雰囲気下で成膜する。なお、パルス直流（DC）電源を用いると、ごみが軽減でき、膜厚分布も均一となるために好ましい。

【0149】

この場合において、処理室内の残留水分を除去しつつ酸化物半導体膜を成膜することが好ましい。酸化物半導体膜に水素、水酸基又は水分が含まれないようにするためである。

40

【0150】

本実施の形態で用いるマルチチャンバー型のスパッタリング装置は、珪素もしくは酸化珪素（人工石英）ターゲットと、酸化物半導体成膜用のターゲットを備えており、少なくとも、酸化物半導体成膜用のターゲットを設けた成膜室は、排気手段としてクライオポンプを有している。なお、クライオポンプに代えて、ターボ分子ポンプを用い、当該ターボ分子ポンプの吸気口上に水分などを吸着させるべくコールドトラップを設ける構成としても良い。

【0151】

50

クライオポンプを用いて排気した成膜室は、例えば、水素原子や、 H_2O など水素原子を含む化合物や、炭素原子や炭素原子を含む化合物等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

【0152】

なお、酸化物半導体膜を第1の絶縁層102上に連続成膜するのが好ましい。

【0153】

酸化物半導体膜を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が、濃度1ppm程度、濃度10ppb程度まで除去された高純度ガスを用いることが好ましい。

【0154】

また、酸化物半導体膜は基板を加熱しながら成膜してもよい。このとき基板温度を100以上600以下好ましくは200以上400以下とする。基板を加熱しながら成膜することにより、成膜した酸化物半導体膜に含まれる不純物濃度を低減することができる。

【0155】

次に、第3のフォトリソグラフィ工程で形成したレジストマスクを用いて選択的にエッチングし、 $In-Ga-Zn-O$ 系非単結晶からなる島状の酸化物半導体層113a、及び酸化物半導体層113cを形成する。

【0156】

エッチングには、例えば、クエン酸やシュウ酸などの有機酸をエッチング液として用いることができる。島状の酸化物半導体層の端部をテーパ状にエッチングすることで、段差形状による配線の段切れを防ぐことができる。なお、ここでのエッチングは、ウェットエッチングに限定されずドライエッチングを用いてもよい。

【0157】

次いで、島状の酸化物半導体層113a、及び酸化物半導体層113cを設けた基板に第1の加熱処理を施し、島状の酸化物半導体層の脱水化または脱水素化を行う。

【0158】

なお、本明細書では、窒素、または希ガス等の不活性気体雰囲気下での加熱処理を脱水化または脱水素化のための加熱処理と呼ぶ。本明細書では、この加熱処理によって H_2 として脱離させていることのみを脱水素化と呼んでいるわけではなく、 H 、水酸基などを脱離することを含めて脱水化または脱水素化と便宜上呼ぶこととする。

【0159】

本実施の形態では、第1の加熱処理として、島状の酸化物半導体層を設けた基板の基板温度を温度Tに加熱する。温度Tは700以下（若しくはガラス基板の歪点以下の温度）、好ましくは350以上500以下で1分間以上10分間以下程度のRTA(Rapid Thermal Anneal)処理で行う

【0160】

第1の加熱処理に用いる不活性ガス雰囲気としては、窒素、または希ガス（ヘリウム、ネオン、アルゴン等）を主成分とする雰囲気であって、雰囲気中に、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する不活性ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。

【0161】

また、酸化物半導体層に対して脱水化または脱水素化をおこなう際は、酸化物半導体層を大気にさらすことなく、水または水素を再び混入させないことが重要である。

【0162】

なお、第1の加熱処理を行う熱処理装置は電気炉や、加熱されたガスなどの媒体からの熱伝導、または熱輻射によって、被処理物を加熱する装置であっても良い。例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Therm

10

20

30

40

50

a l Anneal) 装置を用いることができる。L R T A 装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。

【0163】

R T A 法を用いれば、短時間に脱水化または脱水素化が行えるため、ガラス基板の歪点を超える温度でも処理することができる。また、G R T A 装置は、高温のガスを用いて熱処理を行う装置である。

【0164】

また、加熱処理は、このタイミングに限らず、フォトリソグラフィ工程や成膜工程の前後などで複数回行って良い。

10

【0165】

上記条件で脱水化または脱水素化を十分に行った酸化物半導体層は、昇温脱離ガス分析法（TDS: Thermal Desorption Spectroscopy）で450 まで昇温して測定した際に、スペクトルに水分の脱離を示す2つのピークのうち、少なくとも250～300 付近に現れる1つのピークは検出されない。

【0166】

なお、酸化物半導体層は、成膜された段階では多くの未結合手を有する非晶質であるが、上記脱水化または脱水素化処理の第1の加熱処理を施すことで、近距離にある未結合同士が結合し合い、秩序化された非晶質構造とすることができる。また、秩序化が発展すると、非晶質領域中に微結晶が点在した非晶質と微結晶の混合物が形成される。

20

【0167】

なお、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、島状の酸化物半導体層に加工するためのフォトリソグラフィ工程を行う。

【0168】

なお、この段階の断面図を図7（A）に示す。

【0169】

次いで、バリア層114a、及びバリア層114b、並びに第1の電極115a、及び第2の電極115bを形成する。

30

【0170】

本実施の形態では、バリア層114a、及びバリア層114bとして窒化チタンを用い、第1の電極115a、及び第2の電極115bとなる第2の導電膜にインジウム錫酸化物（ITO）を用いる。

【0171】

第1の絶縁層102上に形成した島状の酸化物半導体層113aを覆って、バリア層となる窒化チタン膜を成膜し、窒化チタン膜上に可視光を透過する導電膜であるインジウム錫酸化物（ITO）膜を成膜する。なお、窒化チタン膜、及びインジウム錫酸化物（ITO）膜は、スパッタリング法により成膜することができる。

【0172】

40

インジウム錫酸化物（ITO）膜は、還元雰囲気中で成膜する。例えば、酸化インジウム（ In_2O_3 ）と酸化錫（ SnO_2 ）を重量比で85：15（ $=\text{In}_2\text{O}_3:\text{SnO}_2$ ）で混合、焼結した直径302mmのターゲットを用い、チャンバー内の圧力を0.4Paとし、1Kwの電力で、DCスパッタリング法により成膜することができる。成膜ガスとしては、アルゴン、酸素、及び水素の混合ガスや、アルゴン、酸素、及び水蒸気の混合ガスを用いることができる。具体的には、アルゴン、酸素、及び水素を標準状態における体積比50：1：10（ $=\text{Ar}:\text{O}_2:\text{H}_2$ ）で混合したガスを用いることができる。また、アルゴン、酸素、及び水蒸気を標準状態における体積比50：1：1（ $=\text{Ar}:\text{O}_2:\text{H}_2\text{O}$ ）で混合したガスを用いることができる。

【0173】

50

水素や水蒸気を添加したガスを用いることにより、インジウム錫酸化物（ITO）膜は非晶質となり加工性が向上する。また、還元雰囲気中で成膜されて生じた酸素欠損と、添加された不純物（例えば水素、水素を含む化合物等）により導電性が向上する。

【0174】

なお、脱水化または脱水素化された酸化物半導体層113aはバリア層となる窒化チタン膜で覆われているため、透光性を有する導電膜の導電率を高めるための還元雰囲気に曝されることがない。

【0175】

次いで、第4のフォトリソグラフィ工程で形成したレジストマスクを用いて選択的にエッチングして、バリア層114a、及びバリア層114b並びに第1の電極115a、及び第2の電極115bを形成する。

10

【0176】

なお、この段階の断面図を図7（B）に示す。

【0177】

また、バリア層114a、及びバリア層114b並びに第1の電極115a、及び第2の電極115bを形成する前に、第1の絶縁層102を選択的にエッチングし、ゲート配線、またはゲート電極に達するコンタクトホールを形成してもよい。ゲート配線、またはゲート電極に達するコンタクトホールを形成した後にバリア層となる窒化チタン膜と透光性を有する導電膜を形成すると、他の導電層を介することなくゲート配線、またはゲート電極と、窒化チタン膜と透光性を有する導電膜を直接接続できる。このような構成とすることで、接続に要するコンタクトホールの数を減らすことができる。接続に要するコンタクトホールの数が減ると、電気抵抗を小さくできるだけでなく、コンタクトホールが占有する面積も小さくできる。

20

【0178】

次いで、第2の絶縁層107を第1の絶縁層102、酸化物半導体層113a及び酸化物半導体層113c、第1の電極115a、及び第2の電極115b上に形成する。第2の絶縁層107は無機絶縁層を含み、酸化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などを用いる。また、第2の絶縁層107は、少なくとも1nm以上の膜厚とし、スパッタリング法など、酸化物絶縁層に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。この段階で、酸化物半導体層と第2の絶縁層107が接する領域が形成される。

30

【0179】

ゲート電極に重畳し、第2の絶縁層107と第1の絶縁層102に接して挟まれる酸化物半導体層の領域がチャネル形成領域となる。第2の絶縁層107は酸化物半導体層のチャネル形成領域となる領域上に接して設けられ、チャネル保護層として機能する。

【0180】

また、第2の絶縁層107は、 H_2O に代表される水素原子を含む化合物や炭素原子を含む化合物、もしくは水素原子や炭素原子等の不純物の含有量が少ない酸化物半導体層に接して設けられる。第2の絶縁層107は、水分や、水素イオンや、水酸基などの不純物を含まず、これらが外部から侵入することをブロックする。

40

【0181】

本実施の形態では、第2の絶縁層107として酸化珪素を用いる。

【0182】

第2の絶縁層107となる酸化珪素膜はスパッタリング法を用いて成膜する。成膜時の基板温度は室温以上600以下、好ましくは200以上400以下とすればよく、本実施の形態では100とする。酸化珪素膜のスパッタリング法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガス（代表的にはアルゴン）及び酸素混合雰囲気下において行うことができる。なお、スパッタ法で形成した酸化物絶縁層は特に緻密であり、接する層へ不純物が拡散する現象を抑制する保護膜として単層であっても利用することができる。また、リン（P）や硼素（B）をドーブしたターゲットを

50

用い、酸化物絶縁層にリン（P）や硼素（B）を添加することもできる。

【0183】

また、ターゲットとして酸化珪素ターゲットまたは珪素ターゲットを用いることができ、特に珪素ターゲットが好ましい。珪素ターゲットを用いて、酸素、及び希ガス混合雰囲気下でスパッタリング法により成膜した酸化珪素膜は、珪素原子または酸素原子の未結合手（ダングリングボンド）を多く含んでいる。

【0184】

本実施の形態で例示する酸化珪素を用いた第2の絶縁層107は未結合手を多く含むため、酸化物半導体層113a、酸化物半導体層113cに残存する不純物は、酸化物半導体層と第2の絶縁層107が接する界面を介して、第2の絶縁層107に拡散し易くなる。具体的には、酸化物半導体層に含まれる水素原子や、 H_2O など水素原子を含む化合物が第2の絶縁層107に拡散移動し易くなる。

10

【0185】

本実施の形態では、純度が6Nであり、柱状多結晶Bドーパの珪素ターゲット（抵抗値0.01 cm）を用い、基板とターゲットの間との距離（T-S間距離）を89mm、圧力0.4Pa、直流（DC）電源6kW、酸素（酸素流量比率100%）雰囲気下でパルスDCスパッタ法により成膜する。膜厚は300nmとする。

【0186】

次いで、第5のフォトリソグラフィ工程で形成したレジストマスクを用いて選択的にエッチングして、第2の絶縁層に開口部126a、開口部126b、開口部127aを設ける。

20

【0187】

次いで、信号線116a、第3の電極116c、並びに第4の電極116dを形成する。まず、信号線116a、第3の電極116c、並びに第4の電極116dとなる第3の導電層を成膜する。

【0188】

第3の導電層としては、Al、Cu、Cr、Ta、Ti、Mo、Wなどの金属材料、または該金属材料を成分とする合金材料で形成する。また、Al、Cuなどの金属膜の一方または双方にCr、Ta、Ti、Mo、Wなどの高融点金属膜を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、YなどAl膜に生ずるヒロックやウィスカの発生を防止する元素が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

30

【0189】

第3の導電層として、チタン層とアルミニウム層とチタン層を積層した3層構造の導電膜を用いる。

【0190】

第2の絶縁層107、絶縁層107c、及び開口部を覆って、チタン層とアルミニウム層とチタン層を積層した3層構造の導電膜を、スパッタリング法を用いて成膜する。次いで、第6のフォトリソグラフィ工程で形成したレジストマスクを用いて選択的にエッチングして信号線116a、第3の電極116c、並びに第4の電極116dを形成する。なお、信号線116aと同一の材料で形成する第3の電極116c、及び第4の電極116dは、トランジスタ154のソース電極またはドレイン電極となる。

40

【0191】

なお、この段階の断面図を図7（C）に示す。

【0192】

次いで、第3の絶縁層108を第2の絶縁層107上に形成する。なお、第3の絶縁層108としては、窒化珪素膜、窒化酸化珪素膜、または窒化アルミニウム膜などを用いることができる。

【0193】

本実施の形態では、第3の絶縁層108として窒化珪素を用いる。第3の絶縁層108は

50

R F スパッタ法を用いて形成できる。

【0194】

第2の絶縁層107の形成後、第2の加熱処理（好ましくは200 以上400 以下、例えば250 以上350 以下）を希ガス雰囲気下、または窒素ガス雰囲気下で行ってもよい。

【0195】

例えば、窒素ガス雰囲気下で250 、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物半導体層113a、及び酸化物半導体層113cの一部が第2の絶縁層107と接した状態で加熱され、また、酸化物半導体層113aの他の一部はバリア層（114a及び114b）と接し、酸化物半導体層113cの他の一部が信号線（116a、及び116b）と接した状態で加熱される。

10

【0196】

第1の加熱処理を施して脱水化または脱水素化された酸化物半導体層は、同時に酸素欠損が生じ、即ちN型化（N⁻化、N⁺化など）する。

【0197】

N型化（N⁻化、N⁺化など）した酸化物半導体層が酸化物絶縁層と接した状態で第2の加熱処理を施されると酸素欠損が解消されて高抵抗化（i型化）する。

【0198】

このような工程を経て酸化物半導体層は高純度化される。また、高純度化された酸化物半導体層を用いて作製したトランジスタは、ゲート電極の電位が0のときにオフ状態（所謂ノーマリーオフの特性）のスイッチング素子を実現できる。

20

【0199】

なお、トランジスタの電気特性のうち、特にしきい値電圧（V_{th}）は重要である。電界効果移動度が高くともしきい値電圧値が高い、或いはしきい値電圧値がマイナスであると、回路として制御することが困難である。しきい値電圧の絶対値が大きいトランジスタの場合には、駆動電圧が低い状態ではトランジスタとしてのスイッチング機能を果たすことができず、負荷となる恐れがある。

【0200】

nチャンネル型のトランジスタの場合、ゲート電圧に正の電圧を印加してはじめてチャンネルが形成されて、ドレイン電流が流れ出すトランジスタが望ましい。駆動電圧を高くしないとチャンネルが形成されないトランジスタや、負の電圧状態でもチャンネルが形成されてドレイン電流が流れるトランジスタは、回路に用いるトランジスタとしては不向きである。なお、トランジスタのしきい値電圧値がマイナスであると、ゲート電圧が0Vでもソース電極とドレイン電極の間に電流が流れる、所謂ノーマリーオン特性となりやすい。

30

【0201】

アクティブマトリクス型の表示装置においては、回路を構成するトランジスタの電気特性が重要であり、この電気特性が表示装置の性能を左右する。トランジスタを表示装置に用いる場合、0Vにできるだけ近い正のしきい値電圧をゲートに加えてチャンネルが形成されることが表示装置には望ましい。

【0202】

本実施の形態においては、酸化物半導体層113a、及び酸化物半導体層113cのチャンネル形成領域が第2の絶縁層107と接した状態で加熱され、高抵抗化（i型化）する。その結果、酸化物半導体層113aを有するトランジスタ153、及び酸化物半導体層113cを有するトランジスタ154はノーマリーオフの特性を示すようになる。

40

【0203】

また、酸化物半導体層に酸素親和性の強い金属導電層が接する場合、第2の加熱処理を行うと該金属導電層側に酸素が移動しやすくなり、該酸化物半導体層の金属導電層が接する領域はN型化する。

【0204】

本実施の形態においては、酸化物半導体層113cの第3の電極116cが接する領域と

50

、第4の電極116dが接する領域が加熱によりN型化する。

【0205】

なお、第2の加熱処理を行うタイミングは、第6のフォトリソグラフィ工程の終了直後に限定されず、第5のフォトリソグラフィ工程よりも後の工程であれば特に限定されない。

【0206】

以上の工程により、トランジスタ153、及びトランジスタ154を作製することができる。

【0207】

本実施の形態の半導体素子の作製方法によれば、酸化物導電層と高純度化された酸化物半導体層の間に水素及び酸素の拡散を阻害するバリア層が設けられ、酸化物導電層が含む不純物（例えば、水素原子を含む不純物）が酸化物半導体層に拡散する現象が抑制された。半導体素子を作製できる。また、バリア層によって、酸化物半導体層が含む酸素原子が酸化物導電層に拡散する現象が抑制された半導体素子を作製できる。

10

【0208】

また、本実施の形態で例示した半導体素子の作製方法によれば、高純度化された酸化物半導体層がバリア層により保護され、ノーマリ - オフの特性と、オフ電流が低減された特性を有し、また経時的に特性が変化し難く、信頼性に優れた透光性を有する半導体素子を作製できる。

【0209】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

20

【0210】

（実施の形態3）

本実施の形態では、半導体装置と同一基板上に設けられる端子部の構成の一例を図8に示す。なお、図8において、図1と同じ箇所には同じ符号を用いて説明する。

【0211】

図8（A-1）、図8（A-2）は、ゲート配線端子部の上面図及び断面図をそれぞれ図示している。図8（A-1）は図8（A-2）中のj - k線に沿った断面図に相当する。

【0212】

図8（A-1）において、第1の端子411は入力端子として機能する接続用の端子である。第1の端子411は、ゲート配線と同一の材料で形成される導電層111eと、第2の導電層と同一の材料で形成される導電層115eが、バリア層114eを介して積層されている。なお、図示されていないが導電層111eはゲート配線と電氣的に接続されている。

30

【0213】

また、図8（B-1）、図8（B-2）は、ゲート配線端子部の上面図及び断面図をそれぞれ図示している。図8（B-1）は図8（B-2）中のj - k線に沿った断面図に相当する。

【0214】

図8（B-1）において、第2の端子412は入力端子として機能する接続用の端子である。第2の端子412は、ゲート配線と同一の材料で形成される導電層111fと、第2の導電層と同一の材料で形成される導電層115fが、バリア層114fを介して積層されている。導電層111fは第3の導電層と同一の材料で形成される導電層116と電氣的に接続されている。また、図示されていないが導電層116は信号線と電氣的に接続されている。

40

【0215】

ゲート配線、信号線、共通電位線、及び電源供給線は画素密度に応じて複数本設けられるものである。また、端子部においては、ゲート配線と同電位の第1の端子、信号線と同電位の第2の端子、電源供給線と同電位の第3の端子、共通電位線と同電位の第4の端子などが複数並べられて配置される。それぞれの端子の数は、それぞれ任意な数で設ければ良

50

いものとし、実施者が適宜決定すれば良い。

【0216】

本実施の形態は他の実施の形態と自由に組み合わせることができる。

【0217】

(実施の形態4)

本実施の形態では、酸化物半導体層のチャネル形成領域の上下に絶縁層を介して一对の電極層を配置する4端子構造のトランジスタを2つ用いてインバータ回路を構成する例を、図9を用いて以下に説明する。図9(A)に示すトランジスタは、実施の形態1の図1に示したトランジスタ152と同様な方法で作成できる。なお、本実施の形態のインバータ回路は画素部を駆動する駆動回路に用いることができる。

10

【0218】

画素部を駆動するための駆動回路は、例えば画素部の周辺に配置され、インバータ回路、容量、抵抗などを用いて構成する。インバータ回路の一態様には2つのnチャネル型の特性を有するトランジスタを組み合わせ形成するものがある。例えば、エンハンスメント型トランジスタとデプレッション型トランジスタとを組み合わせ形成するもの(以下、EDMOS回路という)と、エンハンスメント型トランジスタ同士で形成するもの(以下、EEMOS回路という)がある。

【0219】

駆動回路のインバータ回路の断面構造を図9(A)に示す。

【0220】

20

第1のトランジスタ440Aは、基板400上に第1の導電層で形成されるゲート電極421aを有し、ゲート電極421a上に第1の絶縁層402に接してチャネル形成領域を含む酸化物半導体層404aを有する。また、第2の導電層で形成され、ゲート電極421a上に端部を重畳し、酸化物半導体層404aにバリア層を介して接する第1の電極455aと第2の電極455bを有する。なお、第1の電極455aと第2の電極455bは第1のトランジスタ440Aのソース電極またはドレイン電極として機能する。また、第1の電極455a、第2の電極455b、第1の絶縁層402、並びに酸化物半導体層404a上に、第2の絶縁層428を有し、第2の絶縁層428上に第3の導電層からなる電極422aを有する。

【0221】

30

第2のトランジスタ440Bは、基板400上に第1の導電層で形成されるゲート電極421bを有し、ゲート電極421b上に第1の絶縁層402に接してチャネル形成領域を含む酸化物半導体層404bを有する。また、第2の導電層で形成され、ゲート電極421b上に端部を重畳し、酸化物半導体層404bにバリア層を介して接する第3の電極455cと第4の電極455dを有する。なお、第3の電極455cと第4の電極455dは第2のトランジスタ440Bのソース電極またはドレイン電極として機能する。また、第3の電極455c、第4の電極455d、第1の絶縁層402、並びに酸化物半導体層404b上に、第2の絶縁層428を有し、第2の絶縁層428上に第3の導電層からなる電極422bを有する。

【0222】

40

なお、第1のトランジスタ440Aと第2のトランジスタ440Bは同一の導電膜で形成される第2の電極455bと第3の電極455cで電気的に接続されている。また、第3の電極455cは、コンタクトホール408を介して第2のトランジスタ440Bのゲート電極421bと接続されている。

【0223】

第1のトランジスタ440A及び第2のトランジスタ440Bは、実施の形態2で説明した方法を用いて作製できるため詳細な説明を省略する。なお、第1の絶縁層402にコンタクトホール408を形成した後に、第2の導電層を設け、コンタクトホール408を介して第3の電極455cと接続された第2の配線410bと第2の電極455bが直接接続する構成が好ましい。接続に要するコンタクトホール数が少ないため、電気抵抗を小

50

さくできるだけでなく、コンタクトホールが占有する面積を小さくできる。

【0224】

第1のトランジスタ440Aが有する第1の電極455aと接続する第1の配線410aは、負の電圧VDLが印加される電源線（負電源線）である。この電源線は、接地電位の電源線（接地電源線）としてもよい。

【0225】

また、第2のトランジスタ440Bが有する第4の電極455dと接続する第3の配線410cは、正の電圧VDHが印加される電源線（正電源線）である。

【0226】

また、駆動回路のインバータ回路の上面図を図9（C）に示す。図9（C）において、鎖線Z1 - Z2で切断した断面が図9（A）に相当する。

10

【0227】

また、EDMOS回路の等価回路を図9（B）に示す。図9（A）に示す回路接続は、図9（B）に相当し、第1のトランジスタ440Aをエンハンスメント型のnチャネル型トランジスタとし、第2のトランジスタ440Bをデプレッション型のnチャネル型トランジスタとする例である。

【0228】

本実施の形態では、第1のトランジスタ440A、及び第2のトランジスタ440Bの閾値を制御するため、高純度化された酸化物半導体層のチャネル形成領域の上に絶縁層を介して設けた第3の導電層からなる電極を用いる。具体的には、第1のトランジスタ440Aをエンハンスメント型、第2のトランジスタ440Bをデプレッション型にするよう、それぞれの電極422aと電極422bに電圧を与えればよい。

20

【0229】

なお、図9（A）及び図9（C）では、第2の配線410bは、第1の絶縁層402に形成されたコンタクトホール408を介してゲート電極421bと直接接続する例を示したが、特に限定されず、接続電極を別途設けて第2の配線410bとゲート電極421bとを電氣的に接続してもよい。

【0230】

以上のように、酸化物半導体層のチャネル形成領域の上に絶縁層を介して電極層を配置して、トランジスタの閾値を制御し、インバータ回路を構成できる。デュアルゲート構造によりトランジスタの閾値を制御することで、酸化物半導体膜を作り分けずにエンハンスメント型トランジスタとデプレッション型トランジスタを同一基板上に作製できるため作製工程が簡便である。

30

【0231】

また、高純度化された酸化物半導体により高い電界効果移動度を有するトランジスタを用いて、動特性に優れたインバータ回路を提供できる。

【0232】

また、本実施の形態は、他の実施の形態と自由に組み合わせることができる。

【0233】

（実施の形態5）

40

本実施の形態では、画素部の透光性を有するトランジスタと同一基板上に、同一の工程で並行して作製できるトランジスタを有する駆動回路と、それを用いた表示装置の駆動方法の一例について以下に説明する。

【0234】

画素部に配置するトランジスタは、実施の形態1または実施の形態2に従って形成する。また、実施の形態1または実施の形態2に示すトランジスタはnチャネル型トランジスタであるため、駆動回路のうち、nチャネル型トランジスタで構成することができる駆動回路の一部を画素部のトランジスタと同一基板上に形成する。

【0235】

アクティブマトリクス型表示装置のブロック図の一例を図10（A）に示す。表示装置の

50

基板 5300 上には、画素部 5301、第 1 の走査線駆動回路 5302、第 2 の走査線駆動回路 5303、信号線駆動回路 5304 を有する。画素部 5301 には、複数の信号線が信号線駆動回路 5304 から延伸して配置され、複数の走査線が第 1 の走査線駆動回路 5302、及び第 2 の走査線駆動回路 5303 から延伸して配置されている。なお走査線と信号線との交差領域には、各々、表示素子を有する画素がマトリクス状に配置されている。また、表示装置の基板 5300 は FPC (Flexible Printed Circuit) 等の接続部を介して、タイミング制御回路 5305 (コントローラ、制御 IC ともいう) に接続されている。

【0236】

図 10 (A) では、第 1 の走査線駆動回路 5302、第 2 の走査線駆動回路 5303、信号線駆動回路 5304 は、画素部 5301 と同じ基板 5300 上に形成される。そのため、外部に設ける駆動回路等の部品の数が減るので、コストの低減を図ることができる。また、基板 5300 外部に駆動回路を設けた場合、配線を延伸させる必要が生じ、配線間の接続数が増える。同じ基板 5300 上に駆動回路を設けた場合、その配線間の接続数を減らすことができ、信頼性の向上、又は歩留まりの向上を図ることができる。

【0237】

なお、タイミング制御回路 5305 は、第 1 の走査線駆動回路 5302 に対し、一例として、第 1 の走査線駆動回路用スタート信号 (GSP1) (スタート信号はスタートパルスともいう)、走査線駆動回路用クロック信号 (GCK1) を供給する。また、タイミング制御回路 5305 は、第 2 の走査線駆動回路 5303 に対し、一例として、第 2 の走査線駆動回路用スタート信号 (GSP2)、走査線駆動回路用クロック信号 (GCK2) を供給する。信号線駆動回路 5304 に、信号線駆動回路用スタート信号 (SSP)、信号線駆動回路用クロック信号 (SCK)、ビデオ信号用データ (DATA) (単にビデオ信号ともいう)、ラッチ信号 (LAT) を供給するものとする。なお各クロック信号は、周期のずれた複数のクロック信号でもよいし、クロック信号を反転させた信号 (CKB) とともに供給されるものであってもよい。なお、第 1 の走査線駆動回路 5302 と第 2 の走査線駆動回路 5303 との一方を省略することが可能である。

【0238】

図 10 (B) では、駆動周波数が低い回路 (例えば、第 1 の走査線駆動回路 5302、第 2 の走査線駆動回路 5303) を画素部 5301 と同じ基板 5300 に形成し、信号線駆動回路 5304 を画素部 5301 とは別の基板に形成する構成について示している。当該構成により、単結晶半導体を用いたトランジスタと比較すると電界効果移動度が小さいトランジスタによって、基板 5300 に形成する駆動回路を構成することができる。したがって、表示装置の大型化、工程数の削減、コストの低減、又は歩留まりの向上などを行うことができる。

【0239】

また、実施の形態 1 または実施の形態 2 に示すトランジスタは、n チャネル型トランジスタである。図 11 (A)、図 11 (B) では n チャネル型トランジスタで構成する信号線駆動回路の構成、動作について一例を示し説明する。

【0240】

信号線駆動回路は、シフトレジスタ 5601、及びスイッチング回路 5602 を有する。スイッチング回路 5602 は、スイッチング回路 5602_1 ~ 5602_N (N は自然数) という複数の回路を有する。スイッチング回路 5602_1 ~ 5602_N は、各々、トランジスタ 5603_1 ~ 5603_k (k は自然数) という複数のトランジスタを有する。トランジスタ 5603_1 ~ 5603_k は、N チャネル型トランジスタである例を説明する。

【0241】

信号線駆動回路の接続関係について、スイッチング回路 5602_1 を例にして説明する。トランジスタ 5603_1 ~ 5603_k の第 1 端子は、各々、配線 5604_1 ~ 5604_k と接続される。トランジスタ 5603_1 ~ 5603_k の第 2 端子は、各々

10

20

30

40

50

、信号線 $S_1 \sim S_k$ と接続される。トランジスタ $5603_1 \sim 5603_k$ のゲートは、配線 5605_1 と接続される。

【0242】

シフトレジスタ 5601 は、配線 $5605_1 \sim 5605_N$ に順番に H レベル (H 信号、高電源電位レベル、ともいう) の信号を出力し、スイッチング回路 $5602_1 \sim 5602_N$ を順番に選択する機能を有する。

【0243】

スイッチング回路 5602_1 は、配線 $5604_1 \sim 5604_k$ と信号線 $S_1 \sim S_k$ との導通状態 (第 1 端子と第 2 端子との間の導通) を制御する機能、即ち配線 $5604_1 \sim 5604_k$ の電位を信号線 $S_1 \sim S_k$ に供給するか否かを制御する機能を有する。このように、スイッチング回路 5602_1 は、セレクトとしての機能を有する。またトランジスタ $5603_1 \sim 5603_k$ は、各々、配線 $5604_1 \sim 5604_k$ と信号線 $S_1 \sim S_k$ との導通状態を制御する機能、即ち配線 $5604_1 \sim 5604_k$ の電位を信号線 $S_1 \sim S_k$ に供給する機能を有する。このように、トランジスタ $5603_1 \sim 5603_k$ は、各々、スイッチとしての機能を有する。

【0244】

なお、配線 $5604_1 \sim 5604_k$ には、各々、ビデオ信号用データ (DATA) が入力される。ビデオ信号用データ (DATA) は、画像情報又は画像信号に応じたアナログ信号である場合が多い。

【0245】

次に、図 11 (A) の信号線駆動回路の動作について、図 11 (B) のタイミングチャートを参照して説明する。図 11 (B) には、信号 $S_{out_1} \sim S_{out_N}$ 、及び信号 $V_{data_1} \sim V_{data_k}$ の一例を示す。信号 $S_{out_1} \sim S_{out_N}$ は、各々、シフトレジスタ 5601 の出力信号の一例であり、信号 $V_{data_1} \sim V_{data_k}$ は、各々、配線 $5604_1 \sim 5604_k$ に入力される信号の一例である。なお、信号線駆動回路の 1 動作期間は、表示装置における 1 ゲート選択期間に対応する。1 ゲート選択期間は、一例として、期間 $T_1 \sim$ 期間 T_N に分割される。期間 $T_1 \sim T_N$ は、各々、選択された行に属する画素にビデオ信号用データ (DATA) を書き込むための期間である。

【0246】

期間 $T_1 \sim$ 期間 T_N において、シフトレジスタ 5601 は、H レベルの信号を配線 $5605_1 \sim 5605_N$ に順番に出力する。例えば、期間 T_1 において、シフトレジスタ 5601 は、ハイレベルの信号を配線 5605_1 に出力する。すると、トランジスタ $5603_1 \sim 5603_k$ はオンになるので、配線 $5604_1 \sim 5604_k$ と、信号線 $S_1 \sim S_k$ とが導通状態になる。このとき、配線 $5604_1 \sim 5604_k$ には、 $Data(S_1) \sim Data(S_k)$ が入力される。 $Data(S_1) \sim Data(S_k)$ は、各々、トランジスタ $5603_1 \sim 5603_k$ を介して、選択される行に属する画素のうち、1 列目 $\sim k$ 列目の画素に書き込まれる。こうして、期間 $T_1 \sim T_N$ において、選択された行に属する画素に、 k 列ずつ順番にビデオ信号用データ (DATA) が書き込まれる。

【0247】

以上のように、ビデオ信号用データ (DATA) が複数の列ずつ画素に書き込まれることによって、ビデオ信号用データ (DATA) の数、又は配線の数減らすことができる。よって、外部回路との接続数を減らすことができる。また、ビデオ信号が複数の列ずつ画素に書き込まれることによって、書き込み時間を長くすることができ、ビデオ信号の書き込み不足を防止することができる。

【0248】

なお、シフトレジスタ 5601 及びスイッチング回路 5602 としては、実施の形態 1 または実施の形態 2 に示すトランジスタで構成される回路を用いることが可能である。この場合、シフトレジスタ 5601 が有する全てのトランジスタの極性を N チャネル型、又は

10

20

30

40

50

Pチャネル型のいずれかの極性のみで構成することができる。

【0249】

なお、走査線駆動回路の構成について説明する。走査線駆動回路は、シフトレジスタを有している。また場合によってはレベルシフタやバッファ等を有していても良い。走査線駆動回路において、シフトレジスタにクロック信号(CLK)及びスタートパルス信号(SP)が入力されることによって、選択信号が生成される。生成された選択信号はバッファにおいて緩衝増幅され、対応する走査線に供給される。走査線には、1ライン分の画素のトランジスタのゲート電極が接続されている。そして、1ライン分の画素のトランジスタを一斉にONにしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

10

【0250】

走査線駆動回路、信号線駆動回路のシフトレジスタについて、図12及び図13を参照して説明する。シフトレジスタは、第1のパルス出力回路10_1乃至第Nのパルス出力回路10_N(Nは3以上の自然数)を有している(図12(A)参照)。図12(A)に示すシフトレジスタの第1のパルス出力回路10_1乃至第Nのパルス出力回路10_Nには、第1の配線11より第1のクロック信号CK1、第2の配線12より第2のクロック信号CK2、第3の配線13より第3のクロック信号CK3、第4の配線14より第4のクロック信号CK4が供給される。また第1のパルス出力回路10_1では、第5の配線15からのスタートパルスSP1(第1のスタートパルス)が入力される。また2段目以降の第nのパルス出力回路10_n(nは、2以上N以下の自然数)では、一段前段のパルス出力回路からの信号(前段信号OUT(n-1)という)(nは2以上の自然数)が入力される。また第1のパルス出力回路10_1では、2段後段の第3のパルス出力回路10_3からの信号が入力される。同様に、2段目以降の第nのパルス出力回路10_nでは、2段後段の第(n+2)のパルス出力回路10_(n+2)からの信号(後段信号OUT(n+2)という)が入力される。したがって、各段のパルス出力回路からは、後段及び/または二つ前段のパルス出力回路に入力するための第1の出力信号(OUT(1)(SR)~OUT(N)(SR))、別の回路等に入力される第2の出力信号(OUT(1)~OUT(N))が出力される。なお、図12(A)に示すように、シフトレジスタの最終段の2つの段には、後段信号OUT(n+2)が入力されないが、一例としては、別途第6の配線16より第2のスタートパルスSP2、第7の配線17より第3のスタートパルスSP3をそれぞれ入力する構成とすればよい。または、別途シフトレジスタの内部で生成された信号であってもよい。例えば、画素部へのパルス出力に寄与しない第(N+1)のパルス出力回路10_(N+1)、第(N+2)のパルス出力回路10_(N+2)を設け(ダミー段ともいう)、当該ダミー段より第2のスタートパルス(SP2)及び第3のスタートパルス(SP3)に相当する信号を生成する構成としてもよい。

20

30

【0251】

なお、クロック信号(CK)は、一定の間隔でHレベルとLレベル(L信号、低電源電位レベル、ともいう)を繰り返す信号である。ここで、第1のクロック信号(CK1)~第4のクロック信号(CK4)は、順に1/4周期分遅延している。本実施の形態では、第1のクロック信号(CK1)~第4のクロック信号(CK4)を利用して、パルス出力回路の駆動の制御等を行う。なお、クロック信号は、入力される駆動回路に応じて、GCK、SCKということもあるが、ここではCKとして説明を行う

40

【0252】

第1の入力端子21、第2の入力端子22及び第3の入力端子23は、第1の配線11~第4の配線14のいずれかと電氣的に接続されている。例えば、図12(A)において、第1のパルス出力回路10_1は、第1の入力端子21が第1の配線11と電氣的に接続され、第2の入力端子22が第2の配線12と電氣的に接続され、第3の入力端子23が第3の配線13と電氣的に接続されている。また、第2のパルス出力回路10_2は、第1の入力端子21が第2の配線12と電氣的に接続され、第2の入力端子22が第3の配線13と電氣的に接続され、第3の入力端子23が第4の配線14と電氣的に接続されて

50

いる。

【0253】

第1のパルス出力回路10__1～第Nのパルス出力回路10__Nの各々は、第1の入力端子21、第2の入力端子22、第3の入力端子23、第4の入力端子24、第5の入力端子25、第1の出力端子26、第2の出力端子27を有しているとする(図12(B)参照)。第1のパルス出力回路10__1において、第1の入力端子21に第1のクロック信号CK1が入力され、第2の入力端子22に第2のクロック信号CK2が入力され、第3の入力端子23に第3のクロック信号CK3が入力され、第4の入力端子24にスタートパルスが入力され、第5の入力端子25に後段信号OUT(3)が入力され、第1の出力端子26より第1の出力信号OUT(1)(SR)が出力され、第2の出力端子27より第2の出力信号OUT(1)が出力されていることとなる。また、図示していないが、パルス出力回路は、電源線51、電源線52、及び電源線53と接続されている。

10

【0254】

次に、パルス出力回路の具体的な回路構成の一例について、図12(C)で説明する。

【0255】

第1のパルス出力回路10__1は、第1のトランジスタ31～第11のトランジスタ41を有している(図12(C)参照)。また、上述した第1の入力端子21～第5の入力端子25、及び第1の出力端子26、第2の出力端子27に加え、第1の高電源電位VDDが供給される電源線51、第2の高電源電位VCCが供給される電源線52、低電源電位VSSが供給される電源線53から、第1のトランジスタ31～第11のトランジスタ41に信号、または電源電位が供給される。ここで図12(C)の各電源線の電源電位の大小関係は、第1の高電源電位VDD>第2の高電源電位VCC>低電源電位VSS(VCCはVDDより低電位であり、VSSはVCCよりも低電位である)とする。なお、第1のクロック信号(CK1)～第4のクロック信号(CK4)は、一定の間隔でHレベルとLレベルを繰り返す信号であるが、HレベルのときVDD、LレベルのときVSSであるとする。なお電源線52の電位VCCを、電源線51の電位VDDより低くすることにより、動作に影響を与えることなく、トランジスタのゲート電極に印加される電位を低く抑えることができ、トランジスタのしきい値のシフトを低減し、劣化を抑制することができる。

20

【0256】

図12(C)において第1のトランジスタ31は、第1端子が電源線51に電氣的に接続され、第2端子が第9のトランジスタ39の第1端子に電氣的に接続され、ゲート電極が第4の入力端子24に電氣的に接続されている。第2のトランジスタ32は、第1端子が電源線53に電氣的に接続され、第2端子が第9のトランジスタ39の第1端子に電氣的に接続され、ゲート電極が第4のトランジスタ34のゲート電極に電氣的に接続されている。第3のトランジスタ33は、第1端子が第1の入力端子21に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続されている。第4のトランジスタ34は、第1端子が電源線53に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続されている。第5のトランジスタ35は、第1端子が電源線53に電氣的に接続され、第2端子が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続され、ゲート電極が第4の入力端子24に電氣的に接続されている。第6のトランジスタ36は、第1端子が電源線52に電氣的に接続され、第2端子が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続され、ゲート電極が第5の入力端子25に電氣的に接続されている。第7のトランジスタ37は、第1端子が電源線52に電氣的に接続され、第2端子が第8のトランジスタ38の第2端子に電氣的に接続され、ゲート電極が第3の入力端子23に電氣的に接続されている。第8のトランジスタ38は、第1端子が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続され、ゲート電極が第2の入力端子22に電氣的に接続されている。第9のトランジスタ39は、第1端子が第1のトランジスタ31の第2端子及び第2のトランジスタ32の第2端子に電氣的に接続され、第2端子

30

40

50

が第3のトランジスタ33のゲート電極及び第10のトランジスタ40のゲート電極に電氣的に接続され、ゲート電極が電源線52に電氣的に接続されている。第10のトランジスタ40は、第1端子が第1の入力端子21に電氣的に接続され、第2端子が第2の出力端子27に電氣的に接続され、ゲート電極が第9のトランジスタ39の第2端子に電氣的に接続されている。第11のトランジスタ41は、第1端子が電源線53に電氣的に接続され、第2端子が第2の出力端子27に電氣的に接続され、ゲート電極が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続されている。

【0257】

図12(C)において、第3のトランジスタ33のゲート電極、第10のトランジスタ40のゲート電極、及び第9のトランジスタ39の第2端子の接続箇所をノードAとする。また、第2のトランジスタ32のゲート電極、第4のトランジスタ34のゲート電極、第5のトランジスタ35の第2端子、第6のトランジスタ36の第2端子、第8のトランジスタ38の第1端子、及び第11のトランジスタ41のゲート電極の接続箇所をノードBとする(図13(A)参照)。

【0258】

なお、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことが出来る。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。

【0259】

ここで、図13(A)に示したパルス出力回路を複数具備するシフトレジスタのタイミングチャートについて図13(B)に示す。なおシフトレジスタが走査線駆動回路である場合、図13(B)中の期間61は垂直帰線期間であり、期間62はゲート選択期間に相当する。

【0260】

なお、図13(A)に示すように、ゲート電極に第2の高電源電位VCCが印加される第9のトランジスタ39を設けておくことにより、ブートストラップ動作の前後において、以下のような利点がある。

【0261】

ゲート電極に第2の高電源電位VCCが印加される第9のトランジスタ39がない場合、ブートストラップ動作によりノードAの電位が上昇すると、第1のトランジスタ31の第2端子であるソースの電位が上昇していき、第1の高電源電位VDDより大きくなる。そして、第1のトランジスタ31のソースが第1端子側、即ち電源線51側に切り替わる。そのため、第1のトランジスタ31においては、ゲートとソースの間、ゲートとドレインの間ともに、大きなバイアス電圧が印加されるために大きなストレスがかかり、トランジスタの劣化の要因となりうる。そこで、ゲート電極に第2の高電源電位VCCが印加される第9のトランジスタ39を設けておくことにより、ブートストラップ動作によりノードAの電位は上昇するものの、第1のトランジスタ31の第2端子の電位の上昇を生じないようにすることができる。つまり、第9のトランジスタ39を設けることにより、第1のトランジスタ31のゲートとソースの間に印加される負のバイアス電圧の値を小さくすることができる。よって、本実施の形態の回路構成とすることにより、第1のトランジスタ31のゲートとソースの間に印加される負のバイアス電圧も小さくできるため、ストレスによる第1のトランジスタ31の劣化を抑制することができる。

【0262】

なお、第9のトランジスタ39を設ける箇所については、第1のトランジスタ31の第2端子と第3のトランジスタ33のゲートとの間に第1端子と第2端子を介して接続される

ように設ける構成であればよい。なお、本実施形態でのパルス出力回路を複数具備するシフトレジスタの場合、走査線駆動回路より段数の多い信号線駆動回路では、第9のトランジスタ39を省略してもよく、トランジスタ数を削減する利点がある。

【0263】

なお第1のトランジスタ31乃至第11のトランジスタ41の半導体層として、酸化物半導体を用いることにより、トランジスタのオフ電流を低減すると共に、オン電流及び電界効果移動度を高めることが出来る。また、劣化の度合いを低減することが出来るため、回路内の誤動作を低減することができる。また酸化物半導体を用いたトランジスタは、アモルファスシリコンを用いたトランジスタに比べ、ゲート電極に高電位が印加されることによるトランジスタの劣化の程度が小さい。そのため、第2の高電源電位VCCを供給する電源線に、第1の高電源電位VDDを供給しても同様の動作が得られ、且つ回路間を引き回す電源線の数低減することができるため、回路の小型化を図ることが出来る。

10

【0264】

なお、第7のトランジスタ37のゲート電極に第3の入力端子23によって供給されるクロック信号、第8のトランジスタ38のゲート電極に第2の入力端子22によって供給されるクロック信号は、第7のトランジスタのゲート電極に第2の入力端子22によって供給されるクロック信号、第8のゲート電極に第3の入力端子23によって供給されるクロック信号となるように、結線関係を入れ替えても同様の作用を奏する。なお、図13(A)に示すシフトレジスタにおいて、第7のトランジスタ37及び第8のトランジスタ38が共にオンの状態から、第7のトランジスタ37がオフ、第8のトランジスタ38がオンの状態、次いで第7のトランジスタ37がオフ、第8のトランジスタ38がオフの状態とすることによって、第2の入力端子22及び第3の入力端子23の電位が低下することで生じる、ノードBの電位の低下が第7のトランジスタ37のゲート電極の電位の低下、及び第8のトランジスタ38のゲート電極の電位の低下に起因して2回生じることとなる。一方、図13(A)に示すシフトレジスタにおいて、第7のトランジスタ37及び第8のトランジスタ38が共にオンの状態から、第7のトランジスタ37がオン、第8のトランジスタ38がオフの状態、次いで、第7のトランジスタ37がオフ、第8のトランジスタ38がオフの状態とすることによって、第2の入力端子22及び第3の入力端子23の電位が低下することで生じるノードBの電位の低下を、第8のトランジスタ38のゲート電極の電位の低下による一回に低減することができる。そのため、第7のトランジスタ37のゲート電極に第3の入力端子23からクロック信号CK3が供給され、第8のトランジスタ38のゲート電極に第2の入力端子22からクロック信号CK2が供給される結線関係とすることが好適である。なぜなら、ノードBの電位の変動回数が低減され、ノイズを低減することが出来るからである。

20

30

【0265】

このように、第1の出力端子26及び第2の出力端子27の電位をLレベルに保持する期間に、ノードBに定期的にHレベルの信号が供給される構成とすることにより、パルス出力回路の誤動作を抑制することができる。

【0266】

(実施の形態6)

本実施の形態では、本発明の半導体装置の一例として、実施の形態1または実施の形態2と同様に形成したトランジスタを画素部、さらには駆動回路に用いて表示機能を有する半導体装置(表示装置ともいう)を作製することができる。また、実施の形態1または実施の形態2と同様に形成したトランジスタを用いた駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

40

【0267】

表示装置は表示素子を含む。表示素子としては液晶素子(液晶表示素子ともいう)、発光素子(発光表示素子ともいう)を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子とその範疇に含んでおり、具体的には無機EL(Electro Luminescence)素子、有機EL素子等が含まれる。また、電子インクな

50

ど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

【0268】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。さらに本発明の一態様は、該表示装置を作製する過程における、表示素子が完成する前の一形態に相当する素子基板に関し、該素子基板は、電流を表示素子に供給するための手段を複数の各画素に備える。素子基板は、具体的には、表示素子の画素電極層のみが形成された状態であっても良いし、画素電極層となる導電膜を成膜した後であって、エッチングして画素電極層を形成する前の状態であっても良いし、あらゆる形態があてはまる。

【0269】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源（照明装置含む）を指す。また、コネクタ、例えばFPC（Flexible printed circuit）もしくはTAB（Tape Automated Bonding）テープもしくはTCP（Tape Carrier Package）が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG（Chip On Glass）方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0270】

本実施の形態では、本発明の半導体装置の一形態に相当する液晶表示パネルの外観及び断面について、図14を用いて説明する。図14は、第1の基板4001上に実施の形態2と同様に形成したトランジスタ4010、4011、及び液晶素子4013を、第1の基板4001と第2の基板4006との間にシール材4005によって封止した、パネルの上面図であり、図14（B）は、図14（A1）（A2）のM-Nにおける断面図に相当する。

【0271】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006によって、液晶層4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。

【0272】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG法、ワイヤボンディング法、或いはTAB法などを用いることができる。図14（A1）は、COG法により信号線駆動回路4003を実装する例であり、図14（A2）は、TAB法により信号線駆動回路4003を実装する例である。

【0273】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図14（B）では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。トランジスタ4010、4011上には絶縁層4020、4021が設けられている。

【0274】

トランジスタ4010、4011は、例えば実施の形態1または実施の形態2に示すトランジスタを適用することができる。本実施の形態において、トランジスタ4010、4011はnチャネル型トランジスタである。

【0275】

また、液晶素子4013が有する画素電極層4030は、トランジスタ4010と電氣的に接続されている。そして液晶素子4013の対向電極層4031は第2の基板4006

10

20

30

40

50

上に形成されている。画素電極層4030と対向電極層4031と液晶層4008とが重なっている部分が、液晶素子4013に相当する。なお、画素電極層4030、対向電極層4031はそれぞれ配向膜として機能する絶縁層4032、4033が設けられ、絶縁層4032、4033を介して液晶層4008を挟持している。

【0276】

なお、第1の基板4001、第2の基板4006としては、ガラス、金属（代表的にはステンレス）、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP（Fiberglass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

10

【0277】

またスペーサ4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層4030と対向電極層4031との間の距離（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極層4031は、トランジスタ4010と同一基板上に設けられる共通電位線と導電性粒子を介して電氣的に接続される。なお、導電性粒子はシール材4005に含有させる。

【0278】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層4008を形成する。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が $10\mu s \sim 100\mu s$ と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

20

【0279】

なお本実施の形態は透過型液晶表示装置の例であるが、本発明の一態様は反射型液晶表示装置でも半透過型液晶表示装置でも適用できる。

【0280】

また、本実施の形態の液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、ブラックマトリクスとして機能する遮光膜を設けてもよい。

30

【0281】

また、本実施の形態では、トランジスタ起因の表面凹凸を低減するため、及びトランジスタの信頼性を向上させるため、実施の形態1または実施の形態2で得られたトランジスタを保護膜や平坦化絶縁膜として機能する絶縁層（絶縁層4020、絶縁層4021）で覆う構成となっている。なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護膜は、スパッタ法を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。本実施の形態では保護膜をスパッタ法で形成する例を示すが、特に限定されず種々の方法で形成すればよい。

40

【0282】

また、保護膜を形成した後に、インジウム、ガリウム、及び亜鉛を含む酸化物半導体層のアニール（300～400）を行ってもよい。

【0283】

また、平坦化絶縁膜として絶縁層4021を形成する。絶縁層4021としては、ポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の、耐熱

50

性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。シロキサン系樹脂は、置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層4021を形成してもよい。

【0284】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。

【0285】

絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。絶縁層4021を材料液を用いて形成する場合、バークする工程で同時に、インジウム、ガリウム、及び亜鉛を含む酸化物半導体層のアニール（300～400）を行ってもよい。絶縁層4021の焼成工程とインジウム、ガリウム、及び亜鉛を含む酸化物半導体層のアニールを兼ねることで効率よく半導体装置を作製することが可能となる。

【0286】

画素電極層4030、対向電極層4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0287】

また、画素電極層4030、対向電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極層は、シート抵抗が10000 / 以下、波長550nmにおける透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が0.1・cm以下であることが好ましい。

【0288】

導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはこれらの2種以上の共重合体などがあげられる。

【0289】

また別途形成された信号線駆動回路4003と、走査線駆動回路4004と、画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0290】

本実施の形態では、接続端子電極4015が、液晶素子4013が有する画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

【0291】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0292】

また図14においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、本実施の形態はこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0293】

10

20

30

40

50

図15は、本発明の一態様を適用して作製されるトランジスタ基板2600を用いて半導体装置として液晶表示モジュールを構成する一例を示している。

【0294】

図15は液晶表示モジュールの一例であり、トランジスタ基板2600と対向基板2601がシール材2602により固着され、その間にトランジスタ等を含む画素部2603、液晶層を含む表示素子2604、着色層2605が設けられ表示領域を形成している。着色層2605はカラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。トランジスタ基板2600と対向基板2601の外側には偏光板2606、偏光板2607、拡散板2613が配設されている。光源は冷陰極管2610と反射板2611により構成され、回路基板2612は、フレキシブル配線基板2609によりトランジスタ基板2600の配線回路部2608と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

10

【0295】

液晶表示モジュールには、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、MVA(Multi-domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

20

【0296】

以上の工程により、動作の安定性に優れたトランジスタを搭載した表示装置を作製できる。本実施の形態の液晶表示装置は動作の安定性に優れたトランジスタを搭載しているため信頼性が高い。

【0297】

本実施の形態の表示装置は、画素部に透光性を有するトランジスタを有し、開口率が高い。また、酸素欠損や不純物(例えば水素等)を含み、導電率が高められた酸化物導電層を用いてソース電極、及びドレイン電極を形成しているため、オン電流の損失が少ない。

30

【0298】

また、本実施の形態の表示装置の画素部及び駆動回路に設けたトランジスタは、広いバンドギャップを有し、キャリア濃度を $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下に抑制された酸化物半導体を用いるため、ノーマリーオフの挙動を示し、そのオフ電流は低い。具体的には、チャネル幅 $1 \mu\text{m}$ あたりの室温でのオフ電流を $1 \times 10^{-16} \text{A} / \mu\text{m}$ 以下、さらには $1 \text{aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{A} / \mu\text{m}$)以下にすることが可能である。

【0299】

その結果、漏れ電流が抑制され省電力化された表示装置を提供できる。また、オン電流とオフ電流の比が大きい表示装置を提供できる。また、コントラストが優れ、表示品位が高い表示装置を提供できる。

40

【0300】

また、本実施の形態の表示装置は、高純度化された酸化物半導体層を用いた電界効果移動度が高いトランジスタを搭載しているため、高速に動作し、動画の表示特性や、高精細な表示が可能である。

【0301】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0302】

50

(実施の形態 7)

本実施の形態では、本発明の半導体装置の一例として発光表示装置を示す。表示装置の有する表示素子としては、本実施の形態ではエレクトロルミネッセンスを利用する発光素子を用いて示す。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機 EL 素子、後者は無機 EL 素子と呼ばれている。

【0303】

有機 EL 素子は、発光素子に電圧を印加することにより、一对の電極から電子及び正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子及び正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【0304】

無機 EL 素子は、その素子構成により、分散型無機 EL 素子と薄膜型無機 EL 素子とに分類される。分散型無機 EL 素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー - アクセプター再結合型発光である。薄膜型無機 EL 素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、本実施の形態では、発光素子として有機 EL 素子を用いて説明する。

【0305】

図 16 は、本発明の一態様を適用した半導体装置の例としてデジタル時間階調駆動を適用可能な画素構成の一例を示す図である。なお、図中の OS は酸化物半導体 (Oxide Semiconductor) を用いたトランジスタであることを示している。

【0306】

デジタル時間階調駆動を適用可能な画素の構成及び画素の動作について説明する。本実施の形態では実施の形態 1 または実施の形態 2 で示した酸化物半導体層 (In - Ga - Zn - O 系膜) をチャネル形成領域に用いる n チャネル型のトランジスタを 1 つの画素に 2 つ用いる例を示す。

【0307】

画素 6400 は、スイッチング用トランジスタ 6401、駆動用トランジスタ 6402、発光素子 6404 及び容量素子 6403 を有している。スイッチング用トランジスタ 6401 はゲートが走査線 6406 に接続され、第 1 電極 (ソース電極及びドレイン電極の一方) が信号線 6405 に接続され、第 2 電極 (ソース電極及びドレイン電極の他方) が駆動用トランジスタ 6402 のゲートに接続されている。駆動用トランジスタ 6402 は、ゲートが容量素子 6403 を介して電源線 6407 に接続され、第 1 電極が電源線 6407 に接続され、第 2 電極が発光素子 6404 の第 1 電極 (画素電極層) に接続されている。発光素子 6404 の第 2 電極は共通電極 6408 に相当する。共通電極 6408 は、同一基板上に形成される共通電位線と電氣的に接続される。

【0308】

なお、発光素子 6404 の第 2 電極 (共通電極 6408) には低電源電位が設定されている。なお、低電源電位とは、電源線 6407 に設定される高電源電位を基準にして低電源電位 < 高電源電位を満たす電位であり、低電源電位としては例えば GND、0V などが設定されていても良い。この高電源電位と低電源電位との電位差を発光素子 6404 に印加して、発光素子 6404 に電流を流して発光素子 6404 を発光させるため、高電源電位と低電源電位との電位差が発光素子 6404 の順方向しきい値電圧以上となるようにそれぞれの電位を設定する。

【0309】

なお、容量素子 6403 は駆動用トランジスタ 6402 のゲート容量を代用して省略することも可能である。駆動用トランジスタ 6402 のゲート容量については、チャネル領域

10

20

30

40

50

とゲート電極層との間で容量が形成されていてもよい。なお、実施の形態 1 及び 2 で示したトランジスタはオフ電流が極めて低いので、容量素子 6403 の容量を少なくすることや、容量素子を設けない構成とすることが可能である。

【0310】

ここで、電圧入力電圧駆動方式の場合には、駆動用トランジスタ 6402 のゲートには、駆動用トランジスタ 6402 が十分にオンするか、オフするかの二つの状態となるようなビデオ信号を入力する。つまり、駆動用トランジスタ 6402 は線形領域で動作させる。駆動用トランジスタ 6402 は線形領域で動作させるため、電源線 6407 の電圧よりも高い電圧を駆動用トランジスタ 6402 のゲートにかける。なお、信号線 6405 には、(電源線電圧 + 駆動用トランジスタ 6402 の V_{th}) 以上の電圧をかける。

10

【0311】

また、デジタル時間階調駆動に代えて、アナログ階調駆動を行う場合、信号の入力を異ならせることで、図 16 と同じ画素構成を用いることができる。

【0312】

アナログ階調駆動を行う場合、駆動用トランジスタ 6402 のゲートに発光素子 6404 の順方向電圧 + 駆動用トランジスタ 6402 の V_{th} 以上の電圧をかける。発光素子 6404 の順方向電圧とは、所望の輝度とする場合の電圧を指しており、少なくとも順方向しきい値電圧を含む。なお、駆動用トランジスタ 6402 が飽和領域で動作するようなビデオ信号を入力することで、発光素子 6404 に電流を流すことができる。駆動用トランジスタ 6402 を飽和領域で動作させるため、電源線 6407 の電位は、駆動用トランジスタ 6402 のゲート電位よりも高くする。ビデオ信号をアナログとすることで、発光素子 6404 にビデオ信号に応じた電流を流し、アナログ階調駆動を行うことができる。

20

【0313】

なお、図 16 に示す画素構成は、これに限定されない。例えば、図 16 に示す画素に新たにスイッチ、抵抗素子、容量素子、トランジスタ又は論理回路などを追加してもよい。

【0314】

次に、発光素子の構成について、図 17 を用いて説明する。本実施の形態では、駆動用トランジスタが n 型の場合を例に挙げて、画素の断面構造について説明する。図 17 (A) (B) (C) の半導体装置に用いられる駆動用トランジスタ 7001、7011、7021 は、実施の形態 1 または実施の形態 2 で示すトランジスタと同様に作製できる。

30

【0315】

発光素子は発光を取り出すために少なくとも陽極又は陰極の一方が透明であればよい。そして、基板上にトランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側の面及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、本発明の一態様の画素構成はどの射出構造の発光素子にも適用することができる。

【0316】

下面射出構造の発光素子について図 17 (A) を用いて説明する。

【0317】

駆動用トランジスタ 7011 が n 型で、発光素子 7012 から発せられる光が第 1 の電極 7013 側に射出する場合の、画素の断面図を示す。図 17 (A) では、駆動用トランジスタ 7011 のソース電極またはドレイン電極と電気的に接続された透光性を有する導電膜 7017 上に、発光素子 7012 の第 1 の電極 7013 が形成されており、第 1 の電極 7013 上に EL 層 7014、第 2 の電極 7015 が順に積層されている。

40

【0318】

透光性を有する導電膜 7017 としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いることができる。

【0319】

50

また、発光素子の第1の電極7013は様々な材料を用いることができる。例えば、第1の電極7013を陰極として用いる場合には、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、及びMg、Ca、Sr等のアルカリ土類金属、及びこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。図17(A)では、第1の電極7013の膜厚は、可視光を透過する程度(好ましくは、5nm~30nm程度)とする。例えば20nmの膜厚を有するアルミニウム膜を、第1の電極7013として用いる。

【0320】

なお、透光性を有する導電膜とアルミニウム膜を積層成膜した後、選択的にエッチングして透光性を有する導電膜7017と第1の電極7013を形成してもよく、この場合、同じマスクを用いてエッチングすることができるため、好ましい。

10

【0321】

また、隔壁7019は、保護絶縁層7035、オーバーコート層7034及び絶縁層7032に形成され、且つ、ドレイン電極層に達するコンタクトホール上に、透光性を有する導電膜7017を介して配置する。なお、第1の電極7013の周縁部は、隔壁で覆ってもよい。隔壁7019は、ポリイミド、アクリル樹脂、ポリアミド、エポキシ樹脂等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7019は、特に感光性の樹脂材料を用い、第1の電極7013上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7019として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

20

【0322】

また、第1の電極7013及び隔壁7019上に形成するEL層7014は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7014を複数の層で構成し、第1の電極7013を陰極として用いる場合は、第1の電極7013上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの内、発光層以外の層を全て設ける必要はない。

【0323】

また、上記積層順に限定されず、第1の電極7013を陽極として用いる場合は、第1の電極7013上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。ただし、消費電力を比較する場合、第1の電極7013を陰極として機能させ、第1の電極7013上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが、駆動回路部の電圧上昇を抑制でき、消費電力を少なくできるため好ましい。

30

【0324】

また、EL層7014上に形成する第2の電極7015としては、様々な材料を用いることができる。例えば、第2の電極7015を陽極として用いる場合、仕事関数が大きい材料、例えば、ZrN、Ti、W、Ni、Pt、Cr等や、ITO、IZO、ZnOなどの透明導電性材料が好ましい。また、第2の電極7015上に遮蔽膜7016、例えば光を遮光する金属、光を反射する金属等を用いる。本実施の形態では、第2の電極7015としてITO膜を用い、遮蔽膜7016としてTi膜を用いる。

40

【0325】

第1の電極7013及び第2の電極7015で、発光層を含むEL層7014を挟んでいる領域が発光素子7012に相当する。図17(A)に示した素子構造の場合、発光素子7012から発せられる光は、矢印で示すように第1の電極7013側に射出する。

【0326】

なお、図17(A)において、発光素子7012から発せられる光は、カラーフィルタ層7033を通過し、絶縁層7032、ゲート絶縁層7030、及び基板7010を通過して射出させる。

50

【0327】

カラーフィルタ層7033はインクジェット法などの液滴吐出法や、印刷法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。

【0328】

また、カラーフィルタ層7033はオーバーコート層7034で覆われ、さらに保護絶縁層7035によって覆う。なお、図17(A)ではオーバーコート層7034は薄い膜厚で図示したが、オーバーコート層7034は、アクリル樹脂などの樹脂材料を用い、カラーフィルタ層7033に起因する凹凸を平坦化する機能を有している。

【0329】

次に、両面射出構造の発光素子について、図17(B)を用いて説明する。

10

【0330】

図17(B)では、駆動用トランジスタ7021のソース電極またはドレイン電極と電氣的に接続された透光性を有する導電膜7027上に、発光素子7022の第1の電極7023が形成されており、第1の電極7023上にEL層7024、第2の電極7025が順に積層されている。

【0331】

透光性を有する導電膜7027としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いることができる。

20

【0332】

また、第1の電極7023は様々な材料を用いることができる。例えば、第1の電極7023を陰極として用いる場合、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、及びMg、Ca、Sr等のアルカリ土類金属、及びこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。金属膜を第1の電極7023に用いる場合、その膜厚は光を透過する程度(好ましくは、5nm~30nm程度)とする。例えば、第1の電極7023を陰極に用いる場合、20nmの膜厚を有するアルミニウム膜を適用できる。

【0333】

なお、透光性を有する導電膜と透光性を有する金属膜を積層成膜した後、選択的にエッチングして透光性を有する導電膜7027と第1の電極7023を形成してもよく、この場合、同じマスクを用いてエッチングすることができ、好ましい。

30

【0334】

また、隔壁7029は、保護絶縁層7045、オーバーコート層7044及び絶縁層7042に形成され、且つドレイン電極層に達するコンタクトホール上に、透光性を有する導電膜7027を介して配置する。なお、第1の電極7023の周縁部は、隔壁で覆ってもよい。隔壁7029は、ポリイミド、アクリル樹脂、ポリアミド、エポキシ樹脂等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7029は、特に感光性の樹脂材料を用い、第1の電極7023上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7029として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

40

【0335】

また、第1の電極7023及び隔壁7029上に形成するEL層7024は、発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7024を複数の層で構成し、第1の電極7023を陰極として用いる場合は、電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

【0336】

また、上記積層順に限定されず、第1の電極7023を陽極として用いる場合は、第1の

50

電極 7023 上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。ただし、消費電力を比較する場合、第 1 の電極 7023 を陰極として用い、第 1 の電極 7023 上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが駆動回路部の電圧上昇を抑制でき、消費電力が少ないため好ましい。

【0337】

また、EL 層 7024 上に形成する第 2 の電極 7025 としては、様々な材料を用いることができる。例えば、第 2 の電極 7025 を陽極として用いる場合、仕事関数が高い材料、例えば、ITO、IZO、ZnO などの透明導電性材料を好ましく用いることができる。本実施の形態では、第 2 の電極 7025 を陽極として用い、酸化珪素を含む ITO 膜を形成する。

10

【0338】

第 1 の電極 7023 及び第 2 の電極 7025 で、発光層を含む EL 層 7024 を挟んでいる領域が発光素子 7022 に相当する。図 17 (B) に示した素子構造の場合、発光素子 7022 から発せられる光は、矢印で示すように第 2 の電極 7025 側と第 1 の電極 7023 側の両方に射出する。

【0339】

なお、図 17 (B) において、発光素子 7022 から第 1 の電極 7023 側に発せられる一方の光は、カラーフィルタ層 7043 を通過し、絶縁層 7042、ゲート絶縁層 7040、及び基板 7020 を通過して射出させる。

20

【0340】

カラーフィルタ層 7043 はインクジェット法などの液滴吐出法や、印刷法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。

【0341】

また、カラーフィルタ層 7043 はオーバーコート層 7044 で覆われ、さらに保護絶縁層 7045 によって覆う。

【0342】

ただし、両面射出構造の発光素子を用い、どちらの表示面もフルカラー表示とする場合、第 2 の電極 7025 側からの光はカラーフィルタ層 7043 を通過しないため、別途カラーフィルタ層を備えた封止基板を第 2 の電極 7025 上方に設けることが好ましい。

30

【0343】

次に、上面射出構造の発光素子について、図 17 (C) を用いて説明する。

【0344】

図 17 (C) に、駆動用トランジスタ 7001 が n 型で、発光素子 7002 から発せられる光が第 2 の電極 7005 側に抜ける場合の、画素の断面図を示す。図 17 (C) では、駆動用トランジスタ 7001 のソース電極またはドレイン電極と電氣的に接続された発光素子 7002 の第 1 の電極 7003 が形成されており、第 1 の電極 7003 上に EL 層 7004、第 2 の電極 7005 が順に積層されている。

【0345】

また、第 1 の電極 7003 は様々な材料を用いることができる。例えば、第 1 の電極 7003 を陰極として用いる場合、仕事関数が小さい材料、具体的には、例えば、Li や Cs 等のアルカリ金属、及び Mg、Ca、Sr 等のアルカリ土類金属、及びこれらを含む合金 (Mg:Ag、Al:Li など) の他、Yb や Er 等の希土類金属等が好ましい。

40

【0346】

また、隔壁 7009 は、保護絶縁層 7052 及び絶縁層 7055 に形成され、且つ、ドレイン電極層に達するコンタクトホール上に、第 1 の電極 7003 を介して配置する。なお、第 1 の電極 7003 の周縁部を、隔壁で覆ってもよい。隔壁 7009 は、ポリイミド、アクリル樹脂、ポリアミド、エポキシ樹脂等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁 7009 は、特に感光性の樹脂材料を用い、第 1 の電極 7003 上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜

50

面となるように形成することが好ましい。隔壁 7009 として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

【0347】

また、第 1 の電極 7003 及び隔壁 7009 上に形成する EL 層 7004 は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL 層 7004 を複数の層で構成し、第 1 の電極 7003 を陰極として用いる場合は、電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なお、これらの層を全て設ける必要はない。

【0348】

また、上記積層順に限定されず、第 1 の電極 7003 を陽極として用いる場合は、第 1 の電極 7003 上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層に積層してもよい。

10

【0349】

例えば、Ti 膜、アルミニウム膜、Ti 膜を積層した第 1 の電極 7003 を陽極とし、第 1 の電極 7003 上に、ホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層し、その上に Mg:Ag 合金薄膜と ITO との積層を形成する。

【0350】

なお、駆動用トランジスタ 7001 が n 型の場合、第 1 の電極 7003 上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが、駆動回路における電圧上昇を抑制することができ、消費電力を少なくできるため好ましい。

20

【0351】

第 2 の電極 7005 は可視光を透過する透光性を有する導電性材料を用いて形成し、例えば酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いても良い。

【0352】

第 1 の電極 7003 及び第 2 の電極 7005 で発光層を含む EL 層 7004 を挟んでいる領域が発光素子 7002 に相当する。図 17 (C) に示した画素の場合、発光素子 7002 から発せられる光は、矢印で示すように第 2 の電極 7005 側に射出する。

30

【0353】

平坦化絶縁層 7053 は、ポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の樹脂材料を用いることができる。また上記樹脂材料の他に、低誘電率材料 (low-k 材料)、シロキサン系樹脂、PSG (リンガラス)、BPSG (リンボロンガラス) 等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁層 7053 を形成してもよい。平坦化絶縁層 7053 の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG 法、スピンコート、ディップ、スプレー塗布、液滴吐出法 (インクジェット法、スクリーン印刷、オフセット印刷等)、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。

40

【0354】

また、図 17 (C) の構造においては、フルカラー表示を行う場合、例えば発光素子 7002 として緑色発光素子とし、隣り合う一方の発光素子を赤色発光素子とし、もう一方の発光素子を青色発光素子とする。また、3 種類の発光素子だけでなく白色素子を加えた 4 種類の発光素子でフルカラー表示ができる発光表示装置を作製してもよい。

【0355】

また、図 17 (C) の構造においては、配置する複数の発光素子を全て白色発光素子として、発光素子 7002 上方にカラーフィルタなどを有する封止基板を配置する構成とし、フルカラー表示ができる発光表示装置を作製してもよい。白色などの単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行う

50

ことができる。

【0356】

もちろん単色発光の表示を行ってもよい。例えば、白色発光を用いて照明装置を形成してもよいし、単色発光を用いてエリアカラータイプの発光装置を形成してもよい。

【0357】

また、必要があれば、円偏光板などの偏光フィルムなどの光学フィルムを設けてもよい。

【0358】

なお、ここでは、発光素子として有機EL素子について述べたが、発光素子として無機EL素子を設けることも可能である。

【0359】

なお、発光素子の駆動を制御するトランジスタ（駆動用トランジスタ）と発光素子が電氣的に接続されている例を示したが、駆動用トランジスタと発光素子との間に電流制御用トランジスタが接続されている構成であってもよい。

【0360】

なお本実施の形態で示す半導体装置は、図17に示した構成に限定されるものではなく、本発明の技術的思想に基づく各種の変形が可能である。

【0361】

次に、実施の形態1または実施の形態2に示すトランジスタを適用した半導体装置の一形態に相当する発光表示パネル（発光パネルともいう）の外観及び断面について、図18を用いて説明する。図18は、第1の基板上に形成されたトランジスタ及び発光素子を、第2の基板との間にシール材によって封止した、パネルの上面図であり、図18（B）は、図18（A）のH-Iにおける断面図に相当する。

【0362】

第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bを囲むようにして、シール材4505が設けられている。また画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bの上に第2の基板4506が設けられている。よって画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、第1の基板4501とシール材4505と第2の基板4506とによって、充填材4507と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

【0363】

また第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、トランジスタを複数有しており、図18（B）では、画素部4502に含まれるトランジスタ4510と、信号線駆動回路4503aに含まれるトランジスタ4509とを例示している。

【0364】

トランジスタ4509、4510は、酸化物半導体層（In-Ga-Zn-O系膜）を含む信頼性の高い実施の形態1または実施の形態2に示すトランジスタを適用することができる。本実施の形態において、トランジスタ4509、4510はnチャネル型トランジスタである。

【0365】

絶縁層4544上において駆動回路用のトランジスタ4509の酸化物半導体層のチャネル形成領域と重なる位置に導電層4540が設けられている。導電層4540を酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、BT試験前後におけるトランジスタ4509のしきい値電圧の変化量を低減することができる。また、導電層4540は、電位がトランジスタ4509のゲート電極層と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層4540の電位がGND、0V、或いはフローティング状態であってもよい。

【0366】

また4511は発光素子に相当し、発光素子4511が有する画素電極である第1の電極層4517は、トランジスタ4510のソース電極層またはドレイン電極層と電氣的に接続されている。なお発光素子4511の構成は、第1の電極層4517、電界発光層4512、第2の電極層4513の積層構造であるが、本実施の形態に示した構成に限定されない。発光素子4511から取り出す光の方向などに合わせて、発光素子4511の構成は適宜変えることができる。

【0367】

隔壁4520は、有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。特に感光性の材料を用い、第1の電極層4517上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

10

【0368】

電界発光層4512は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【0369】

発光素子4511に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4513及び隔壁4520上に保護膜を形成してもよい。保護膜としては、窒化珪素膜、窒化酸化珪素膜、DLC膜等を形成することができる。

【0370】

また、信号線駆動回路4503a、4503b、走査線駆動回路4504a、4504b、または画素部4502に与えられる各種信号及び電位は、FPC4518a、4518bから供給されている。

20

【0371】

本実施の形態では、接続端子電極4515が、発光素子4511が有する第1の電極層4517と同じ導電膜から形成され、端子電極4516は、トランジスタ4509が有するソース電極層及びドレイン電極層と同じ導電膜から形成されている。

【0372】

接続端子電極4515は、FPC4518aが有する端子と、異方性導電膜4519を介して電氣的に接続されている。

【0373】

発光素子4511からの光の取り出し方向に位置する第2の基板は透光性でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリル樹脂フィルムのような透光性を有する材料を用いる。

30

【0374】

また、充填材4507としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル樹脂、ポリイミド、エポキシ樹脂、シリコン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。本実施の形態は充填材として窒素を用いる。

【0375】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ / 4板、 / 2板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

40

【0376】

信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜によって形成された駆動回路で実装されていてもよい。また、信号線駆動回路のみ、或いは一部、又は走査線駆動回路のみ、或いは一部のみを別途形成して実装しても良く、本実施の形態は図18の構成に限定されない。

50

【0377】

以上の工程により、動作の安定性に優れたトランジスタを搭載した表示装置を作製できる。本実施の形態の発光表示装置は動作の安定性に優れたトランジスタを搭載しているため信頼性が高い。

【0378】

また、本実施の形態の表示装置の画素部及び駆動回路に設けたトランジスタは、広いバンドギャップを有し、キャリア濃度を $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下に抑制された酸化物半導体を用いるため、ノーマリーオフの挙動を示し、そのオフ電流は低い。具体的には、チャネル幅 $1 \mu\text{m}$ あたりの室温でのオフ電流を $1 \times 10^{-16} \text{ A} / \mu\text{m}$ 以下、さらには $1 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{ A} / \mu\text{m}$) 以下にすることが可能である。

10

【0379】

その結果、漏れ電流が抑制され省電力化された表示装置を提供できる。また、オン電流とオフ電流の比が大きい表示装置を提供できる。また、コントラストが優れ、表示品位が高い表示装置を提供できる。

【0380】

また、本実施の形態の表示装置は、高純度化された酸化物半導体層を用いた電界効果移動度が高いトランジスタを搭載しているため、高速に動作し、動画の表示特性や、高精細な表示が可能である。

【0381】

20

なお、本実施の形態に示す構成は、他の実施の形態に示した構成を適宜組み合わせる用いることができることとする。

【0382】

(実施の形態8)

本実施の形態では、本発明の半導体装置の一例である表示装置として電子ペーパーの例を示す。

【0383】

図19は、本発明の一態様を適用した表示装置の例としてアクティブマトリクス型の電子ペーパーを示す。表示装置に用いられるトランジスタ581としては、実施の形態1または実施の形態2と同様に作製できる。

30

【0384】

図19の電子ペーパーは、ツイストボール表示方式を用いた表示装置の例である。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第1の電極層及び第2の電極層の間に配置し、第1の電極層及び第2の電極層に電位差を生じさせて球形粒子の向きを制御することにより、表示を行う方法である。

【0385】

トランジスタ581のソース電極層又はドレイン電極層は、第1の電極層587と絶縁層585に形成された開口を介して接しており電氣的に接続している。第1の電極層587と第2の電極層588との間には、黒色領域590aと白色領域590bと、黒色領域590aと白色領域590bの周りに設けられ液体で満たされているキャピティ594とを有する球形粒子589が設けられており、球形粒子589の周囲は樹脂等の充填材595で充填されている(図19参照。)。なお、図19において580は基板、583は層間絶縁膜、584は保護膜、596は基板である。

40

【0386】

また、ツイストボールの代わりに、電気泳動素子を用いることも可能である。透明な液体と、正に帯電した白い微粒子と負に帯電した黒い微粒子とを封入した直径 $10 \mu\text{m} \sim 200 \mu\text{m}$ 程度のマイクロカプセルを用いる。第1の電極層と第2の電極層との間に設けられるマイクロカプセルは、第1の電極層と第2の電極層によって、電場が与えられると、白い微粒子と、黒い微粒子が逆の方向に移動し、白または黒を表示することができる。この原理を応用した表示素子が電気泳動表示素子であり、電気泳動表示素子を用いたデバイス

50

は一般的に電子ペーパーとよばれている。電気泳動表示素子は、液晶表示素子に比べて反射率が高いため、補助ライトは不要であり、また消費電力が小さく、薄暗い場所でも表示部を認識することが可能である。また、表示部に電源が供給されない場合であっても、一度表示した像を保持することが可能である。従って、例えば電源供給源となる電波発信源から表示機能付き半導体装置（単に表示装置、又は表示装置を具備する半導体装置ともいう）を遠ざけた場合であっても、表示された像を保存しておくことが可能となる。

【0387】

以上の工程により、動作の安定性に優れたトランジスタを搭載した電子ペーパーを作製できる。本実施例の電子ペーパーは動作の安定性に優れたトランジスタを搭載しているため信頼性が高い。

10

【0388】

また、本実施の形態の表示装置の画素部及び駆動回路に設けたトランジスタは、広いバンドギャップを有し、キャリア濃度を $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 以下に抑制された酸化物半導体を用いるため、ノーマリーオフの挙動を示し、そのオフ電流は低い。具体的には、チャネル幅 $1 \mu\text{m}$ あたりの室温でのオフ電流を $1 \times 10^{-16} \text{ A} / \mu\text{m}$ 以下、さらには $1 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{ A} / \mu\text{m}$) 以下にすることが可能である。

【0389】

その結果、漏れ電流が抑制され省電力化された表示装置を提供できる。また、オン電流とオフ電流の比が大きい表示装置を提供できる。また、コントラストが優れ、表示品位が高い表示装置を提供できる。

20

【0390】

また、本実施の形態の表示装置は、高純度化された酸化物半導体層を用いた電界効果移動度が高いトランジスタを搭載しているため、高速に動作し、動画の表示特性や、高精細な表示が可能である。

【0391】

本実施の形態は、実施の形態1または実施の形態2に記載した構成と適宜組み合わせて実施することが可能である。

【0392】

（実施の形態9）

本発明の一態様の表示装置は、電子ペーパーとして適用することができる。電子ペーパーは、情報を表示するものであればあらゆる分野の電子機器に用いることが可能である。例えば、電子ペーパーを用いて、電子書籍（電子ブック）、ポスター、電車などの乗り物の車内広告、クレジットカード等の各種カードにおける表示等に適用することができる。電子機器の一例を図20、図21に示す。

30

【0393】

図20（A）は、電子ペーパーで作られたポスター2631を示している。広告媒体が紙の印刷物である場合には、広告の交換は人手によって行われるが、本発明の一態様を適用した電子ペーパーを用いれば短時間で広告の表示を変えることができる。また、表示も崩れることなく安定した画像が得られる。なお、ポスターは無線で情報を送受信できる構成としてもよい。

40

【0394】

また、図20（B）は、電車などの乗り物の車内広告2632を示している。広告媒体が紙の印刷物である場合には、広告の交換は人手によって行われるが、本発明の一態様を適用した電子ペーパーを用いれば人手を多くかけることなく短時間で広告の表示を変えることができる。また表示も崩れることなく安定した画像が得られる。なお、車内広告は無線で情報を送受信できる構成としてもよい。

【0395】

また、図21は、電子書籍2700を示している。例えば、電子書籍2700は、筐体2701及び筐体2703の2つの筐体で構成されている。筐体2701及び筐体2703

50

は、軸部 2711 により一体とされており、該軸部 2711 を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

【0396】

筐体 2701 には表示部 2705 が組み込まれ、筐体 2703 には表示部 2707 が組み込まれている。表示部 2705 及び表示部 2707 は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部（図 21 では表示部 2705）に文章を表示し、左側の表示部（図 21 では表示部 2707）に画像を表示することができる。

【0397】

また、図 21 では、筐体 2701 に操作部などを備えた例を示している。例えば、筐体 2701 において、電源 2721、操作キー 2723、スピーカ 2725などを備えている。操作キー 2723 により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB 端子、または AC アダプタ及び USB ケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍 2700 は、電子辞書としての機能を持たせた構成としてもよい。

10

【0398】

また、電子書籍 2700 は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

20

【0399】

上記実施の形態で示したトランジスタを用いて、動作の安定性に優れたトランジスタを搭載した表示装置を作製できる。動作の安定性に優れたトランジスタを搭載した表示装置は信頼性が高い。

【0400】

（実施の形態 10）

本発明の一態様に係る半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

30

【0401】

図 22（A）は、テレビジョン装置 9600 を示している。テレビジョン装置 9600 は、筐体 9601 に表示部 9603 が組み込まれている。表示部 9603 により、映像を表示することが可能である。また、本実施の形態では、スタンド 9605 により筐体 9601 を支持した構成を示している。

【0402】

テレビジョン装置 9600 の操作は、筐体 9601 が備える操作スイッチや、別体のリモコン操作機 9610 により行うことができる。リモコン操作機 9610 が備える操作キー 9609 により、チャンネルや音量の操作を行うことができ、表示部 9603 に表示される映像を操作することができる。また、リモコン操作機 9610 に、当該リモコン操作機 9610 から出力する情報を表示する表示部 9607 を設ける構成としてもよい。

40

【0403】

なお、テレビジョン装置 9600 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【0404】

50

図 2 2 (B) は、デジタルフォトフレーム 9 7 0 0 を示している。例えば、デジタルフォトフレーム 9 7 0 0 は、筐体 9 7 0 1 に表示部 9 7 0 3 が組み込まれている。表示部 9 7 0 3 は、各種画像を表示することが可能であり、例えばデジタルカメラなどで撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【 0 4 0 5 】

なお、デジタルフォトフレーム 9 7 0 0 は、操作部、外部接続用端子 (U S B 端子、U S B ケーブルなどの各種ケーブルと接続可能な端子など)、記録媒体挿入部などを備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部 9 7 0 3 に表示させることができる。

10

【 0 4 0 6 】

また、デジタルフォトフレーム 9 7 0 0 は、無線で情報を送受信出来る構成としてもよい。無線により、所望の画像データを取り込み、表示させる構成とすることもできる。

【 0 4 0 7 】

図 2 3 (A) は携帯型遊技機であり、筐体 9 8 8 1 と筐体 9 8 9 1 の 2 つの筐体で構成されており、連結部 9 8 9 3 により、開閉可能に連結されている。筐体 9 8 8 1 には表示部 9 8 8 2 が組み込まれ、筐体 9 8 9 1 には表示部 9 8 8 3 が組み込まれている。また、図 2 3 (A) に示す携帯型遊技機は、その他、スピーカ部 9 8 8 4、記録媒体挿入部 9 8 8 6、LED ランプ 9 8 9 0、入力手段 (操作キー 9 8 8 5、接続端子 9 8 8 7、センサ 9 8 8 8 (力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に おい 又は 赤外線 を測定する機能を含むもの)、マイクロフォン 9 8 8 9) 等を備えている。もちろん、携帯型遊技機の構成は上述のものに限定されず、少なくとも本発明の一態様に係る半導体装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。図 2 3 (A) に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能や、他の携帯型遊技機と無線通信を行って情報を共有する機能を有する。なお、図 2 3 (A) に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

20

【 0 4 0 8 】

図 2 3 (B) は大型遊技機であるスロットマシン 9 9 0 0 を示している。スロットマシン 9 9 0 0 は、筐体 9 9 0 1 に表示部 9 9 0 3 が組み込まれている。また、スロットマシン 9 9 0 0 は、その他、スタートレバーやストップスイッチなどの操作手段、コイン投入口、スピーカなどを備えている。もちろん、スロットマシン 9 9 0 0 の構成は上述のものに限定されず、少なくとも本発明の一態様に係る半導体装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。

30

【 0 4 0 9 】

図 2 4 は、携帯電話機 1 0 0 0 を示している。携帯電話機 1 0 0 0 は、筐体 1 0 0 1 に組み込まれた表示部 1 0 0 2 の他、操作ボタン 1 0 0 3、外部接続ポート 1 0 0 4、スピーカ 1 0 0 5、マイク 1 0 0 6などを備えている。

40

【 0 4 1 0 】

図 2 4 に示す携帯電話機 1 0 0 0 は、表示部 1 0 0 2 を指などで触れることで、情報を入力することができる。また、電話を掛ける、或いはメールを打つなどの操作は、表示部 1 0 0 2 を指などで触れることにより行うことができる。

【 0 4 1 1 】

表示部 1 0 0 2 の画面は主として 3 つのモードがある。第 1 は、画像の表示を主とする表示モードであり、第 2 は、文字等の情報の入力を主とする入力モードである。第 3 は表示モードと入力モードの 2 つのモードが混合した表示 + 入力モードである。

【 0 4 1 2 】

例えば、電話を掛ける、或いはメールを作成する場合は、表示部 1 0 0 2 を文字の入力を

50

主とする文字入力モードとし、画面に表示させた文字の入力操作を行えばよい。この場合、表示部 1 0 0 2 の画面のほとんどにキーボードまたは番号ボタンを表示させることが好ましい。

【 0 4 1 3 】

また、携帯電話機 1 0 0 0 内部に、ジャイロ、加速度センサ等の傾きを検出するセンサを有する検出装置を設けることで、携帯電話機 1 0 0 0 の向き（縦か横か）を判断して、表示部 1 0 0 2 の画面表示を自動的に切り替えるようにすることができる。

【 0 4 1 4 】

また、画面モードの切り替えは、表示部 1 0 0 2 を触れること、又は筐体 1 0 0 1 の操作ボタン 1 0 0 3 の操作により行われる。また、表示部 1 0 0 2 に表示される画像の種類によって切り替えるようにすることもできる。例えば、表示部に表示する画像信号が動画のデータであれば表示モード、テキストデータであれば入力モードに切り替える。

10

【 0 4 1 5 】

また、入力モードにおいて、表示部 1 0 0 2 の光センサで検出される信号を検知し、表示部 1 0 0 2 のタッチ操作による入力が一定期間ない場合には、画面のモードを入力モードから表示モードに切り替えるように制御してもよい。

【 0 4 1 6 】

表示部 1 0 0 2 は、イメージセンサとして機能させることもできる。例えば、表示部 1 0 0 2 に掌や指を触れることで、掌紋、指紋等を撮像することで、本人認証を行うことができる。また、表示部に近赤外光を発光するバックライトまたは近赤外光を発光するセンシング用光源を用いれば、指静脈、掌静脈などを撮像することもできる。

20

【 0 4 1 7 】

上記実施の形態で示したトランジスタを用いて、動作の安定性に優れたトランジスタを搭載した表示装置を作製できる。以上の電子機器は動作の安定性に優れたトランジスタを搭載しているため、信頼性が高い。

【 符号の説明 】

【 0 4 1 8 】

- 1 0 パルス出力回路
- 1 1 配線
- 1 2 配線
- 1 3 配線
- 1 4 配線
- 1 5 配線
- 1 6 配線
- 1 7 配線
- 2 1 入力端子
- 2 2 入力端子
- 2 3 入力端子
- 2 4 入力端子
- 2 5 入力端子
- 2 6 出力端子
- 2 7 出力端子
- 3 1 トランジスタ
- 3 2 トランジスタ
- 3 3 トランジスタ
- 3 4 トランジスタ
- 3 5 トランジスタ
- 3 6 トランジスタ
- 3 7 トランジスタ
- 3 8 トランジスタ

30

40

50

3 9	トランジスタ	
4 0	トランジスタ	
4 1	トランジスタ	
5 1	電源線	
5 2	電源線	
5 3	電源線	
6 1	期間	
6 2	期間	
1 0 0	基板	
1 0 2	絶縁層	10
1 0 2 a	絶縁層	
1 0 7	絶縁層	
1 0 7 c	絶縁層	
1 0 8	絶縁層	
1 0 9	絶縁層	
1 1 1 a	ゲート電極	
1 1 1 b	容量電極	
1 1 1 c	ゲート配線	
1 1 1 d	ゲート電極	
1 1 1 e	導電層	20
1 1 1 f	導電層	
1 1 3 a	酸化物半導体層	
1 1 3 c	酸化物半導体層	
1 1 4 a	バリア層	
1 1 4 b	バリア層	
1 1 4 e	バリア層	
1 1 4 f	バリア層	
1 1 5 a	電極	
1 1 5 b	電極	
1 1 5 e	導電層	30
1 1 5 f	導電層	
1 1 6	導電層	
1 1 6 a	信号線	
1 1 6 b	信号線	
1 1 6 c	電極	
1 1 6 d	電極	
1 2 0	画素電極	
1 2 3	酸化物半導体層	
1 2 6 a	開口部	
1 2 6 b	開口部	40
1 2 7	開口部	
1 2 7 a	開口部	
1 2 7 b	開口部	
1 2 8	開口部	
1 2 9	導電層	
1 5 1	トランジスタ	
1 5 2	トランジスタ	
1 5 3	トランジスタ	
1 5 4	トランジスタ	
4 0 0	基板	50

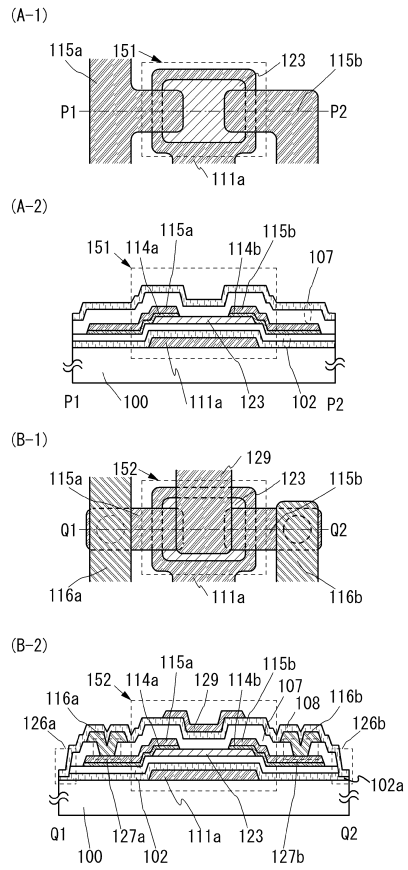
4 0 2	絶縁層	
4 0 4 a	酸化物半導体層	
4 0 4 b	酸化物半導体層	
4 0 8	コンタクトホール	
4 1 0 a	配線	
4 1 0 b	配線	
4 1 0 c	配線	
4 1 1	端子	
4 1 2	端子	
4 2 1 a	ゲート電極	10
4 2 1 b	ゲート電極	
4 2 2 a	電極	
4 2 2 b	電極	
4 2 8	絶縁層	
4 4 0 A	トランジスタ	
4 4 0 B	トランジスタ	
4 5 5 a	電極	
4 5 5 b	電極	
4 5 5 c	電極	
4 5 5 d	電極	20
5 8 0	基板	
5 8 1	トランジスタ	
5 8 3	層間絶縁膜	
5 8 4	保護膜	
5 8 5	絶縁層	
5 8 7	電極層	
5 8 8	電極層	
5 8 9	球形粒子	
5 9 0 a	黒色領域	
5 9 0 b	白色領域	30
5 9 4	キャビティ	
5 9 5	充填材	
5 9 6	基板	
1 0 0 0	携帯電話機	
1 0 0 1	筐体	
1 0 0 2	表示部	
1 0 0 3	操作ボタン	
1 0 0 4	外部接続ポート	
1 0 0 5	スピーカ	
1 0 0 6	マイク	40
2 6 0 0	トランジスタ基板	
2 6 0 1	対向基板	
2 6 0 2	シール材	
2 6 0 3	画素部	
2 6 0 4	表示素子	
2 6 0 5	着色層	
2 6 0 6	偏光板	
2 6 0 7	偏光板	
2 6 0 8	配線回路部	
2 6 0 9	フレキシブル配線基板	50

2 6 1 0	冷陰極管	
2 6 1 1	反射板	
2 6 1 2	回路基板	
2 6 1 3	拡散板	
2 6 3 1	ポスター	
2 6 3 2	車内広告	
2 7 0 0	電子書籍	
2 7 0 1	筐体	
2 7 0 3	筐体	
2 7 0 5	表示部	10
2 7 0 7	表示部	
2 7 1 1	軸部	
2 7 2 1	電源	
2 7 2 3	操作キー	
2 7 2 5	スピーカ	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	20
4 0 0 6	基板	
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	
4 0 1 8	F P C	
4 0 1 9	異方性導電膜	
4 0 2 0	絶縁層	30
4 0 2 1	絶縁層	
4 0 3 0	画素電極層	
4 0 3 1	対向電極層	
4 0 3 2	絶縁層	
4 0 3 3	絶縁層	
4 0 3 5	スペーサ	
4 5 0 1	基板	
4 5 0 2	画素部	
4 5 0 3 a	信号線駆動回路	
4 5 0 3 b	信号線駆動回路	40
4 5 0 4 a	走査線駆動回路	
4 5 0 4 b	走査線駆動回路	
4 5 0 5	シール材	
4 5 0 6	基板	
4 5 0 7	充填材	
4 5 0 9	トランジスタ	
4 5 1 0	トランジスタ	
4 5 1 1	発光素子	
4 5 1 2	電界発光層	
4 5 1 3	電極層	50

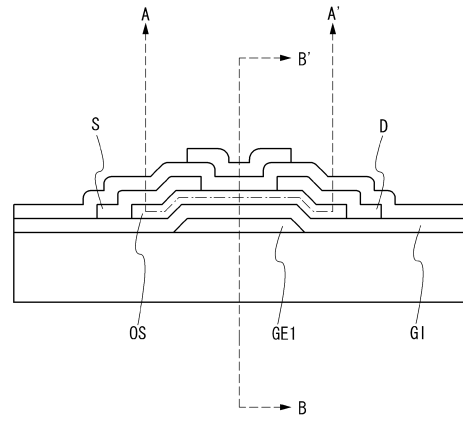
4 5 1 5	接続端子電極	
4 5 1 6	端子電極	
4 5 1 7	電極層	
4 5 1 8 a	F P C	
4 5 1 9	異方性導電膜	
4 5 2 0	隔壁	
4 5 4 0	導電層	
4 5 4 4	絶縁層	
5 3 0 0	基板	
5 3 0 1	画素部	10
5 3 0 2	走査線駆動回路	
5 3 0 3	走査線駆動回路	
5 3 0 4	信号線駆動回路	
5 3 0 5	タイミング制御回路	
5 6 0 1	シフトレジスタ	
5 6 0 2	スイッチング回路	
5 6 0 3	トランジスタ	
5 6 0 4	配線	
5 6 0 5	配線	
6 4 0 0	画素	20
6 4 0 1	スイッチング用トランジスタ	
6 4 0 2	駆動用トランジスタ	
6 4 0 3	容量素子	
6 4 0 4	発光素子	
6 4 0 5	信号線	
6 4 0 6	走査線	
6 4 0 7	電源線	
6 4 0 8	共通電極	
7 0 0 1	駆動用トランジスタ	
7 0 0 2	発光素子	30
7 0 0 3	電極	
7 0 0 4	E L 層	
7 0 0 5	電極	
7 0 0 9	隔壁	
7 0 1 0	基板	
7 0 1 1	駆動用トランジスタ	
7 0 1 2	発光素子	
7 0 1 3	電極	
7 0 1 4	E L 層	
7 0 1 5	電極	40
7 0 1 6	遮蔽膜	
7 0 1 7	導電膜	
7 0 1 9	隔壁	
7 0 2 0	基板	
7 0 2 1	駆動用トランジスタ	
7 0 2 2	発光素子	
7 0 2 3	電極	
7 0 2 4	E L 層	
7 0 2 5	電極	
7 0 2 7	導電膜	50

7 0 2 9	隔壁	
7 0 3 0	ゲート絶縁層	
7 0 3 2	絶縁層	
7 0 3 3	カラーフィルタ層	
7 0 3 4	オーバーコート層	
7 0 3 5	保護絶縁層	
7 0 4 0	ゲート絶縁層	
7 0 4 2	絶縁層	
7 0 4 3	カラーフィルタ層	
7 0 4 4	オーバーコート層	10
7 0 4 5	保護絶縁層	
7 0 5 2	保護絶縁層	
7 0 5 3	平坦化絶縁層	
7 0 5 5	絶縁層	
9 6 0 0	テレビジョン装置	
9 6 0 1	筐体	
9 6 0 3	表示部	
9 6 0 5	スタンド	
9 6 0 7	表示部	
9 6 0 9	操作キー	20
9 6 1 0	リモコン操作機	
9 7 0 0	デジタルフォトフレーム	
9 7 0 1	筐体	
9 7 0 3	表示部	
9 8 8 1	筐体	
9 8 8 2	表示部	
9 8 8 3	表示部	
9 8 8 4	スピーカ部	
9 8 8 5	操作キー	
9 8 8 6	記録媒体挿入部	30
9 8 8 7	接続端子	
9 8 8 8	センサ	
9 8 8 9	マイクロフォン	
9 8 9 0	L E D ランプ	
9 8 9 1	筐体	
9 8 9 3	連結部	
9 9 0 0	スロットマシン	
9 9 0 1	筐体	
9 9 0 3	表示部	

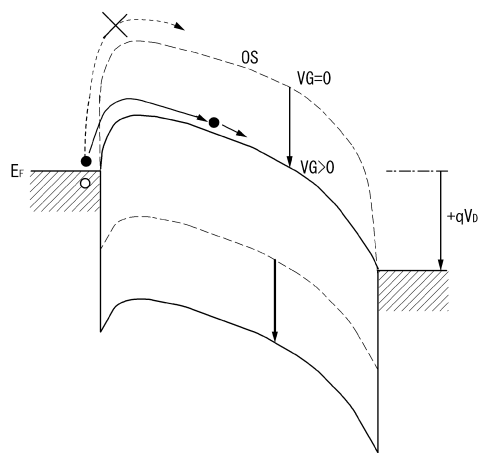
【図 1】



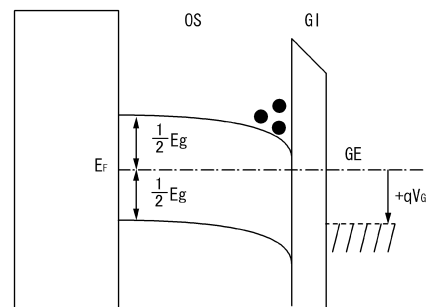
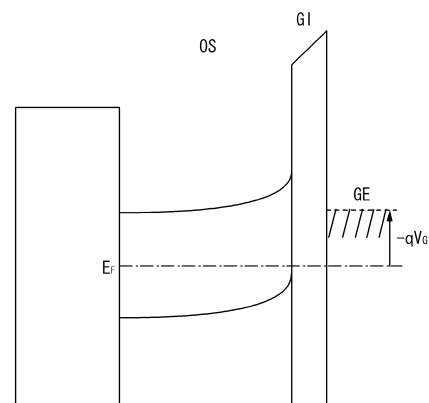
【図 2】



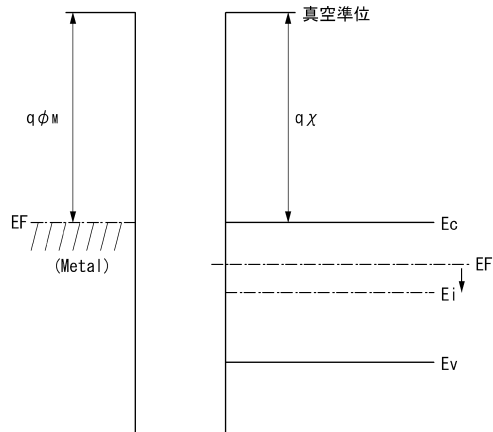
【図 3】



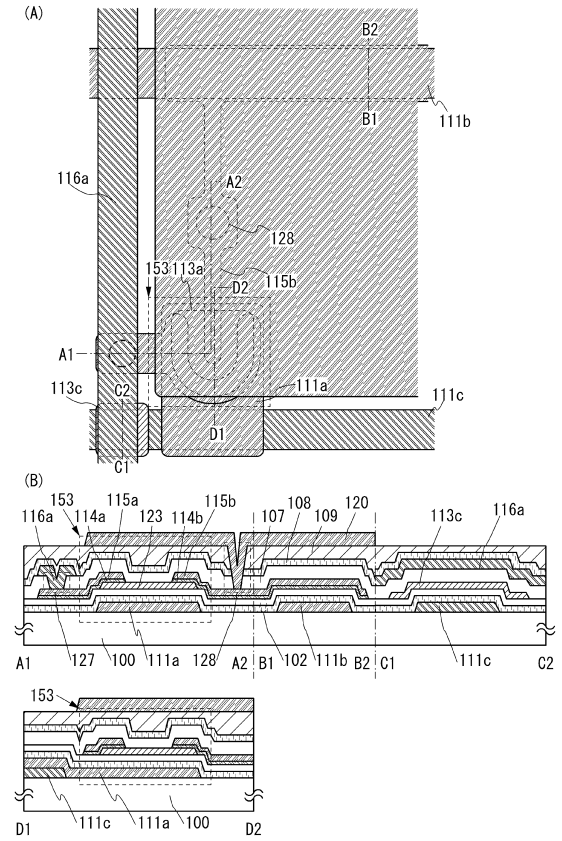
【図 4】

(A) B-B' 間エネルギーバンド図 ($V_G > 0$)(B) B-B' 間エネルギーバンド図 ($V_G < 0$)

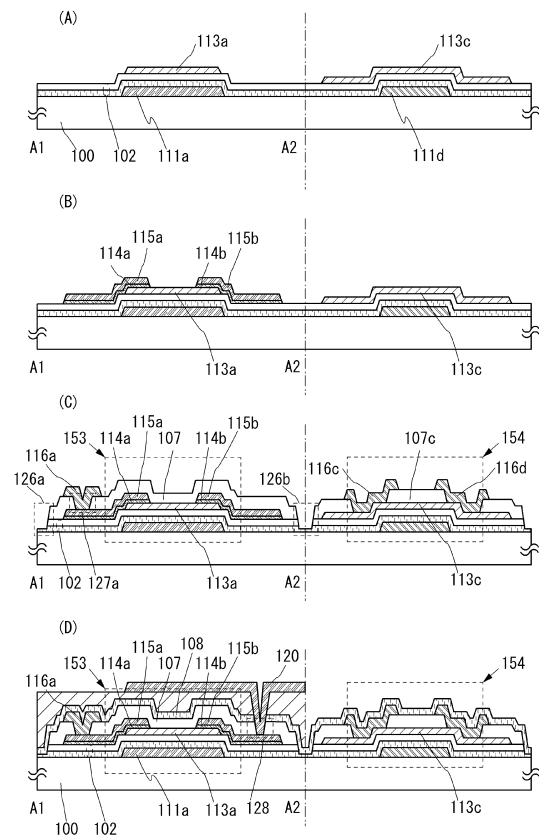
【 図 5 】



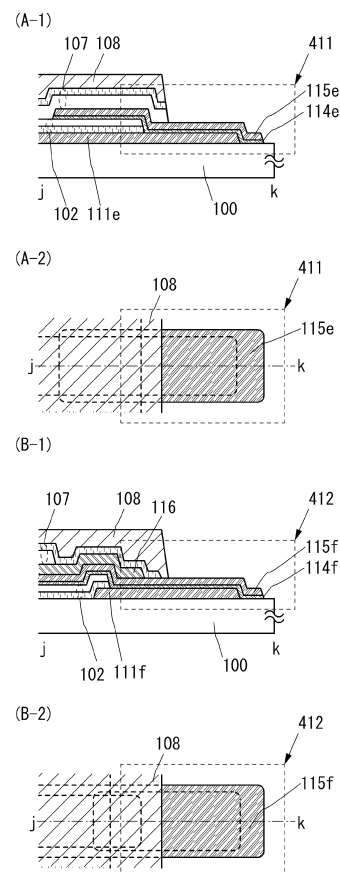
【 図 6 】



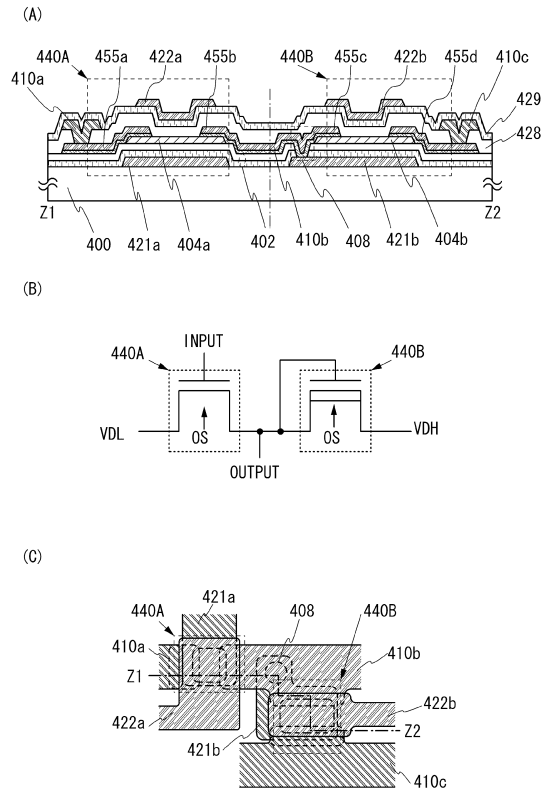
【圖 7】



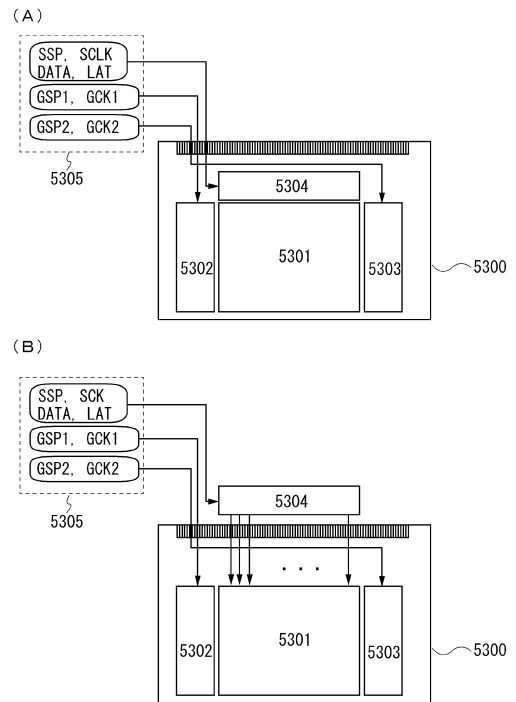
【圖 8】



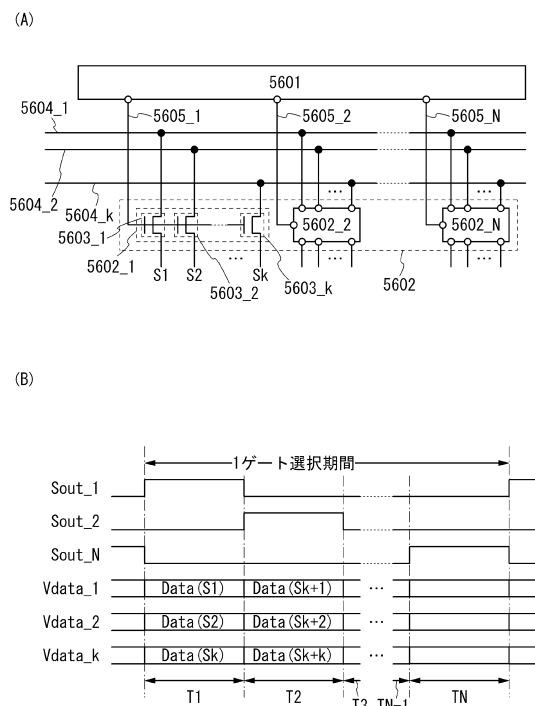
【図 9】



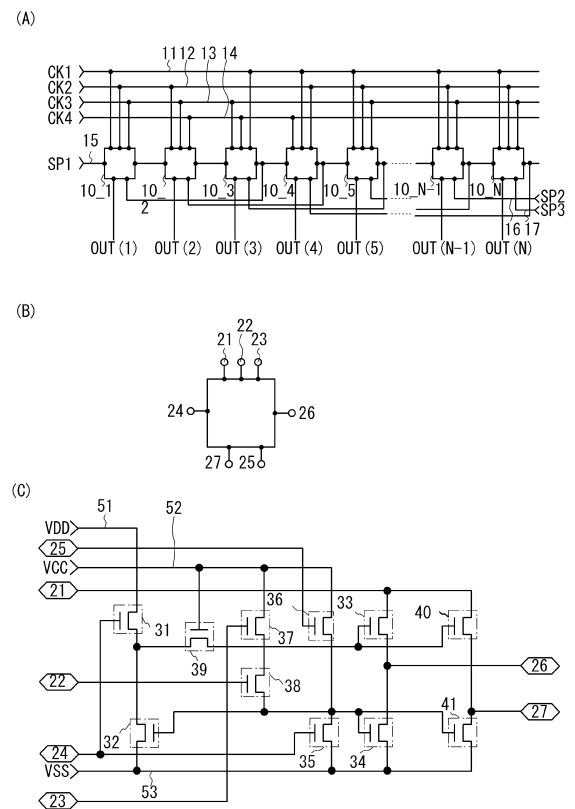
【図 10】



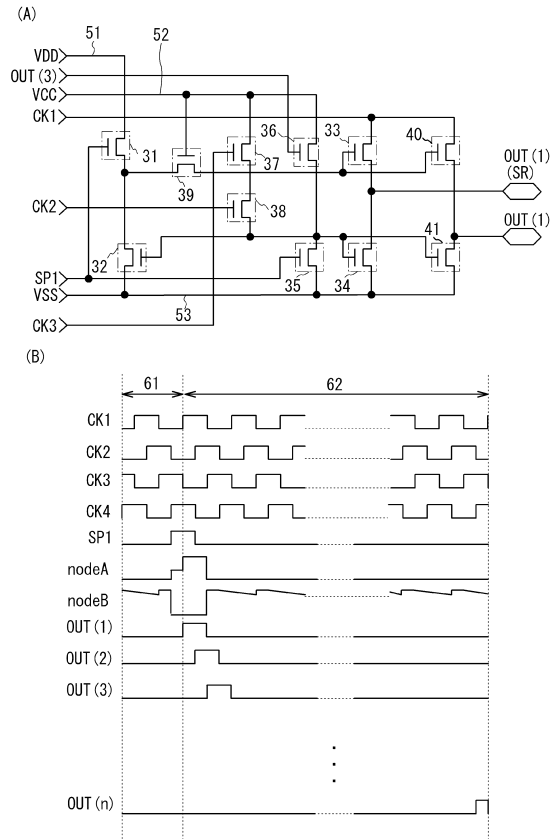
【図 11】



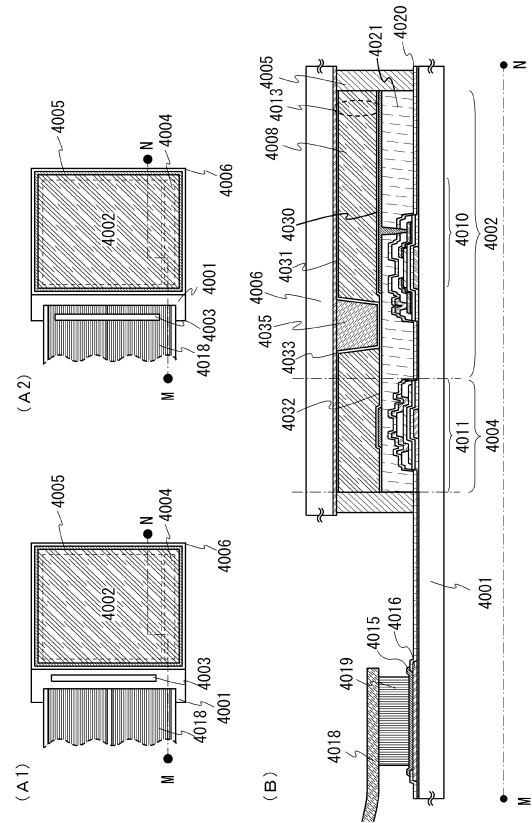
【図 12】



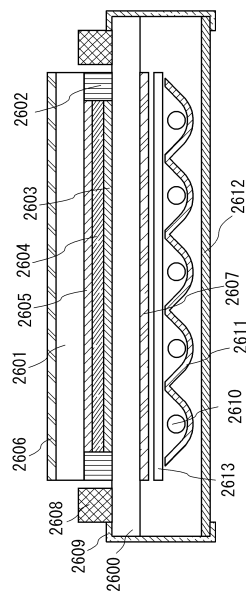
【図 13】



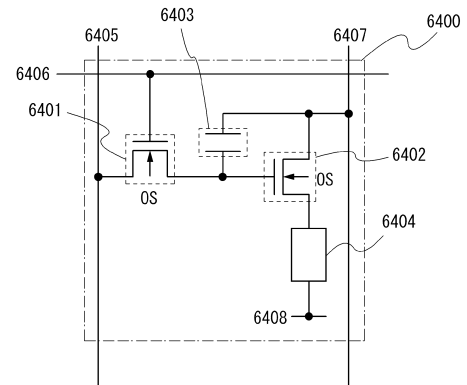
【図 14】



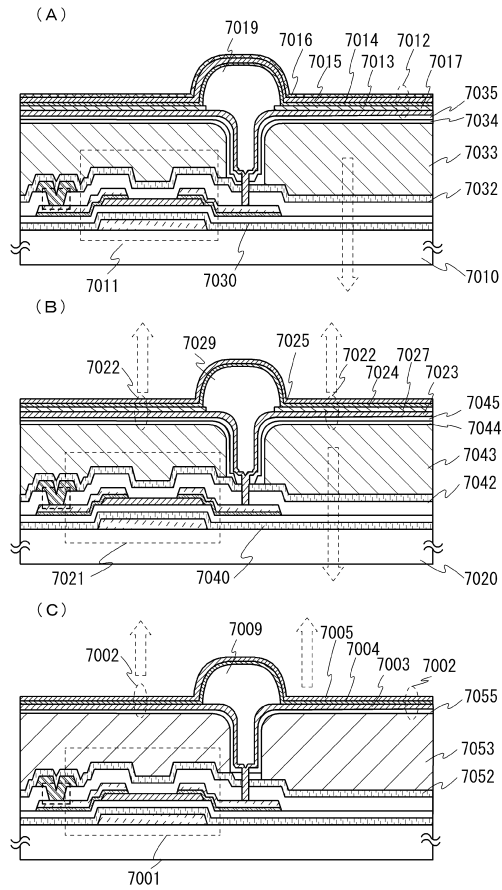
【図 15】



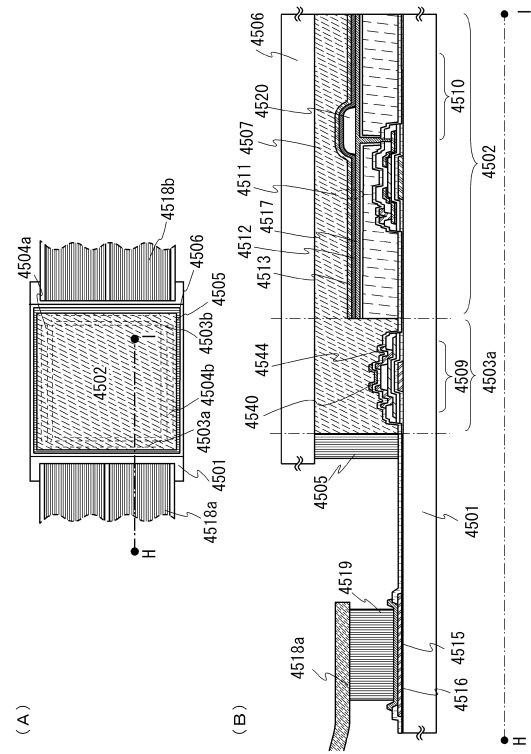
【図 16】



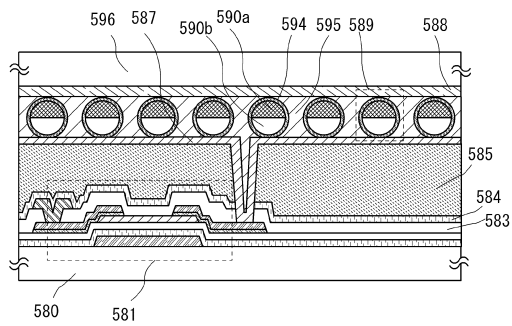
【図 17】



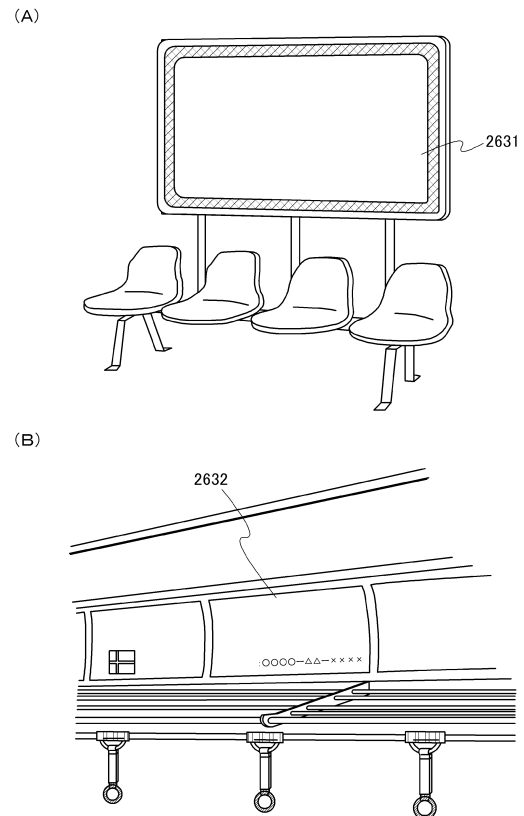
【図 18】



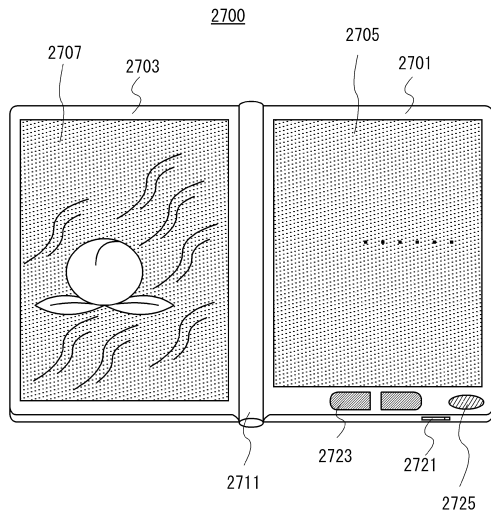
【図 19】



【図 20】

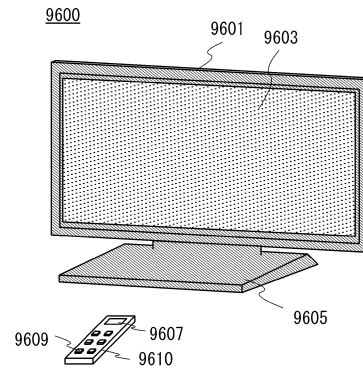


【図 2 1】

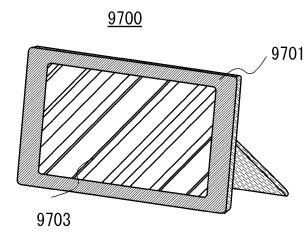


【図 2 2】

(A)

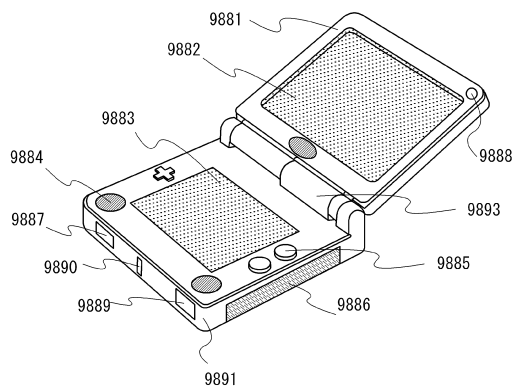


(B)

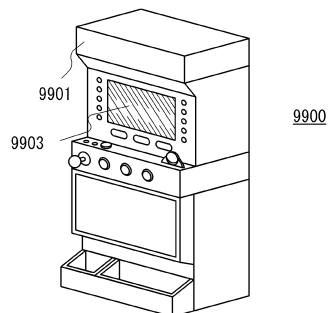


【図 2 3】

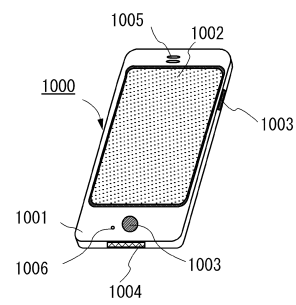
(A)



(B)



【図 2 4】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 6 1 7 U
H 0 1 L 29/78 6 1 9 A

(56)参考文献 特開 2 0 0 8 - 0 5 3 3 5 6 (J P , A)
特開 2 0 0 9 - 2 6 0 3 7 8 (J P , A)
特開 2 0 0 6 - 1 6 5 5 3 2 (J P , A)
特開平 0 2 - 0 4 8 6 3 9 (J P , A)
特開平 0 5 - 2 5 1 7 0 5 (J P , A)
特開 2 0 0 8 - 1 9 2 7 2 1 (J P , A)
特開 2 0 0 7 - 1 2 3 8 6 1 (J P , A)
特開平 0 5 - 2 4 3 5 7 9 (J P , A)
特開平 0 6 - 0 9 5 1 4 9 (J P , A)
特開 2 0 0 7 - 1 4 2 1 9 6 (J P , A)
特開 2 0 0 7 - 1 4 2 1 9 5 (J P , A)
特開平 1 1 - 3 5 4 8 0 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H 0 1 L 2 9 / 7 8 6
H 0 1 L 2 1 / 3 3 6