

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 4 区分

【発行日】平成 17 年 11 月 24 日 (2005.11.24)

【公表番号】特表 2000-516800(P2000-516800A)

【公表日】平成 12 年 12 月 12 日 (2000.12.12)

【出願番号】特願 平 10-529425

【国際特許分類第 7 版】

H 0 2 M 3/155

【F I】

H 0 2 M 3/155 Q

【手続補正書】

【提出日】平成 17 年 4 月 18 日 (2005.4.18)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

手 続 補 正 書

平成17年 4月18日

特許庁長官 小川 洋 殿

1 事件の表示

平成10年 特許願 第529425号

2 補正をする者

名 称 コーニンクレッカ フィリップス エレクトロニクス エヌ
ヴィ

3 代 理 人

住 所 東京都千代田区霞が関3丁目2番4号

霞山ビルディング7階 電話(3581)2241番(代表)

氏 名 (7205) 弁理士 杉 村 興 作



- 4 補正対象書類名 請求の範囲
5 補正対象項目名 請求の範囲
6 補正の内容 別紙のとおり

万 式
審 査

請 求 の 範 囲

1. 入力電圧受電用の入力端子及びD C出力電圧を負荷に供給する出力端子と；
キャパシタンス及びインダクタンスと；
入力電圧を受電し、キャパシタンスに結合されて、第1期間中キャパシタンスに電荷を周期的に蓄積する充電手段と；
インダクタンスと出力端子の一方との間に結合されて、D C出力電圧を供給する整流手段と；
インダクタンスに結合されたスイッチング素子と；
スイッチング素子をオン又はオフ状態に制御し、該スイッチング素子が第2期間中に周期的にオン状態となるようにする制御回路と；
を具えているスイッチドモード電源回路において、
キャパシタンス、インダクタンス及びスイッチング素子を、スイッチング素子のオン状態において、キャパシタンスに蓄積された電荷を前記整流手段を経て負荷へ転送する共振回路を形成すべく配置し、前記第1及び第2期間を分離させて、入力端子から出力端子へのエネルギーの転送量が、キャパシタンスに蓄積される電荷量によってほぼ決定されるようにしたことを特徴とするスイッチドモード電源回路。
2. 前記入力電圧をA C幹線電圧とし、
前記充電回路を第1期間中前記キャパシタンスに電流を供給する単相又は二相の整流回路で構成し、且つ
前記制御回路を、A C幹線電圧を受電して、該A C幹線電圧に応答して第2期間を決定するのに適合させるようにしたことを特徴とする請求の範囲1に記載のスイッチドモード電源回路。
3. 前記充電回路が、A C幹線電圧の第1極性の少なくとも一部分の期間中前記キャパシタンスに電流を供給する単相整流回路を具え、且つ
前記制御回路が、A C幹線電圧の他の極性を検出して、A C幹線電圧が他の極性を有する期間の少なくとも一部分の期間中アクティブとなる制御信号を発生する電圧検出手段を具え、前記アクティブとなる制御信号が第2期間を決定

するようにしたことを特徴とする請求の範囲 2 に記載のスイッチドモード電源回路。

4. 前記スイッチング素子をサイリスタとし、該サイリスタが導通する場合に、該サイリスタの主電流通路が前記インダクタンス及びキャパシタンスと共に共振回路を形成すべく配置され、且つ前記サイリスタの制御入力端子が、前記電圧検出手段の制御信号を受信すべく結合されて、前記サイリスタを第 2 期間中導通状態に持たらすようにしたことを特徴とする請求の範囲 3 に記載のスイッチドモード電源回路。
5. 前記キャパシタンスとインダクタンスとの直列回路を前記充電回路を経て前記入力端子に結合させ、
前記整流手段を前記インダクタンスの一端と前記出力端子のうちの一方の出力端子との間に結合させ、且つ
前記スイッチング素子を前記キャパシタンスと前記インダクタンスとの直列回路の両端間に結合させたことを特徴とする請求の範囲 1 に記載のスイッチドモード電源回路。
6. 前記出力端子間に並列安定器を結合させたことを特徴とする請求の範囲 1 に記載のスイッチドモード電源回路。
7. 前記充電回路が、前記入力端子の少なくとも一方と前記キャパシタンスとの間に配置される可制御スイッチング素子を具え、且つ
前記制御回路が、前記第 1 期間中前記可制御スイッチング素子に別の制御信号を供給して、前記キャパシタンスを充電し得る状態に前記可制御スイッチング素子を制御し、且つ前記第 1 期間以外は前記キャパシタンスを前記少なくとも一方の入力端子から切り離すようにしたことを特徴とする請求の範囲 1 に記載のスイッチドモード電源回路。
8. 前記制御回路が、前記入力電圧か、出力電圧か、前記キャパシタンス間の電圧を基準信号と比較して、前記入力電圧又は負荷の変動の影響を低下させるために前記第 1 期間を制御する比較手段を具えていることを特徴とする請求の範囲 7 に記載のスイッチドモード電源回路。
9. 入り表示情報を表示するディスプレイデバイスと、

前記入り表示情報を処理して、前記ディスプレイデバイスを駆動させるのに適した表示信号を得るための信号処理回路と、

ユーザコマンドを受信し、前記信号処理回路によって行われる処理を調整するコマンド回路と、

前記信号処理回路の少なくとも一部分に電力を供給する主電源とを具え、且つ

入力電圧受電用の入力端子及びDC出力電圧を負荷に供給する出力端子と；

キャパシタンス及びインダクタンスと；

入力電圧を受電し、キャパシタンスに結合されて、第1期間中キャパシタンスに電荷を周期的に蓄積する充電手段と；

インダクタンスと出力端子の一方との間に結合されて、DC出力電圧を供給する整流手段と；

インダクタンスに結合されたスイッチング素子と；

スイッチング素子をオン又はオフ状態に制御し、該スイッチング素子が第2期間中に周期的にオン状態となるようにする制御回路と；

を具えているスイッチドモード電源回路を具えている表示装置において、

キャパシタンス、インダクタンス及びスイッチング素子を、スイッチング素子のオン状態において、キャパシタンスに蓄積された電荷を前記整流手段を経て負荷へ転送する共振回路を形成すべく配置し、前記第1及び第2期間を分離させて、入力端子から出力端子へのエネルギーの転送量が、キャパシタンスに蓄積される電荷量によってほぼ決定されるようにしたことを特徴とする表示装置。