



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 99802065.6

[45] 授权公告日 2003 年 11 月 12 日

[11] 授权公告号 CN 1127743C

[22] 申请日 1999.9.7 [21] 申请号 99802065.6

[30] 优先权

[32] 1998.9.7 [33] JP [31] 252970/1998

[86] 国际申请 PCT/JP99/04873 1999.9.7

[87] 国际公布 WO00/14756 日 2000.3.16

[85] 进入国家阶段日期 2000.7.7

[71] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 赤羽秀弘

审查员 张志杰

[74] 专利代理机构 中国专利代理(香港)有限公司

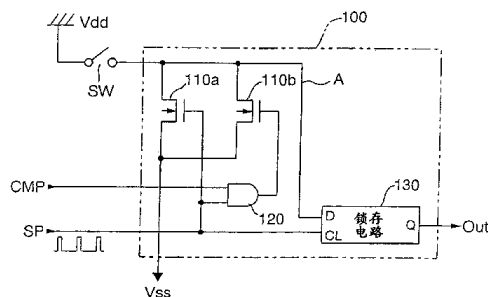
代理人 杨 凯 叶恺东

权利要求书 4 页 说明书 19 页 附图 12 页

[54] 发明名称 开关的开闭状态检测装置和电子装置

[57] 摘要

开关的开闭状态检测装置的控制电路由于根据电源的电压电平控制连接在应检测开闭状态的开关的一端与电源或接地线之间的电阻的值,所以可以扩展工作电压范围,抑制开关接通时流过的电流,谋求具有开关的开闭状态检测装置的电子装置的低功耗,同时,通过可靠地流过检测电流,可以谋求提高检测精度。



1、一种开关的开闭状态检测装置，其特征在于：
具有：

一端与接地线或电源连接的开关；

5 连接在上述开关的另一端与电源或接地线之间的多个电阻；以及
根据作为上述电源的电压电平与上述接地线的接地电平的差的电
源电压通过切换上述多个电阻间的连接，来控制上述多个电阻的总值
的控制装置，

10 输出与上述开关的另一端的电压电平对应的相当于上述开关的开
闭状态的信号。

2、如权利要求1记载的开关的开闭状态检测装置，其特征在于：
具有判别装置，该装置判别上述开关的另一端电压电平，并输出
相当于上述开关的开闭状态的信号。

15 3、如权利要求2记载的开关的开闭状态检测装置，其特征在于：
上述判别装置按照每个预先确定的规定的间隔进行上述电压电平
的判别。

4、如权利要求2记载的开关的开闭状态检测装置，其特征在于：
上述控制装置控制上述电阻的值，使上述电阻的值不超过预先确
定的上限电阻值。

20 5、如权利要求2记载的开关的开闭状态检测装置，其特征在于：
上述控制装置控制上述电阻的值，使上述电阻的值在由预先确定
的上限电阻值和下限电阻值决定的电阻值范围内。

6、如权利要求2记载的开关的开闭状态检测装置，其特征在于：
上述电阻是可变电阻，其电阻值随上述电源电压变化，

25 当用其绝对值比较电压时，把在上述电源电压比预先确定的规定
的基准电压高时利用上述控制装置设定的上述电阻的值假定为在上述
电源电压比上述规定的基准电压低的电源电压条件下进行了测定时得
到的上述电阻的值作为假想电阻值，

30 上述控制装置在用其绝对值比较电压时，控制应在上述电源电压
比上述规定的基准电压低时设定的上述电阻的值，使其在上述电源电
压条件下比上述假想电阻值小。

7、如权利要求6记载的开关的开闭状态检测装置，其特征在于：
上述电阻由多个副电阻构成，

上述控制装置根据上述电源电压控制应连接在上述开关的另一端
与电源或接地线之间的电阻的个数。

5 8、如权利要求6记载的开关的开闭状态检测装置，其特征在于：
上述电阻由具有大致相同电阻值的副电阻构成，

当上述电源电压比上述规定的基准电压低时，上述控制装置并联
连接多个上述副电阻，其数量比在上述电源电压比上述规定的基准电
压高时应连接的上述副电阻的个数多。

10 9、如权利要求6记载的开关的开闭状态检测装置，其特征在于：
上述电阻由具有不同电阻值的副电阻构成，

上述控制装置根据上述电源电压，在上述多个副电阻中选择应连
接在上述开关的另一端与电源或接地线之间的一个或多个上述副电
阻。

15 10、如权利要求6记载的开关的开闭状态检测装置，其特征在于：
上述控制装置预先确定互不相同的多个上述基准电压。

11、如权利要求2记载的开关的开闭状态检测装置，其特征在于：
上述电阻是晶体管，在每个判别上述开关另一端的电压电平的间
隔内处于导通状态。

20 12、一种开关的开闭状态检测装置，其特征在于：
具有：

一端与接地线或电源连接的开关；

连接在上述开关的另一端与电源或接地线之间的多个电阻；以及

25 根据作为上述电源的电压电平与上述接地线的接地电平的差的电
源电压通过切换上述多个电阻间的连接，来转换上述多个电阻的总值
的电阻值转换电路，

输出与上述开关的另一端的电压电平对应的相当于上述开关的开
闭状态的信号。

13、如权利要求12记载的开关的开闭状态检测装置，其特征在于：

30 具有锁存电路，该电路判别上述开关的另一端电压电平，并输出
相当于上述开关的开闭状态的信号。

14、如权利要求 13 记载的开关的开闭状态检测装置，其特征在于：上述锁存电路按照每个预先确定的规定的间隔进行上述电压电平的判别。

5 15、如权利要求 13 记载的开关的开闭状态检测装置，其特征在于：上述电阻是可变电阻，其电阻值随上述电源电压变化，

当用其绝对值比较电压时，把在上述电源电压比预先规定的基准电压高时利用上述电阻值切换电路设定的上述电阻的值假定为在上述电源电压比上述规定的基准电压还低的电源电压条件下进行了测定时得到的上述电阻的值作为假想电阻值，

10 上述电阻值转换电路在用其绝对值比较电压时，控制应在上述电源电压比上述规定的基准电压低时设定的上述电阻的值，使其在上述电源电压条件下比上述假想电阻值小。

16、一种电子装置，其特征在于，包括：

供给电力的电源；

15 检测上述电源的电压的电压检测装置；

一端与接地线或电源连接的开关；

连接在上述开关的另一端与电源或接地线之间的多个电阻；

根据由上述电压检测装置检测的作为上述电源的电压电平与上述接地线的接地电平的差的电源电压通过切换上述多个电阻间的连接，

20 来控制上述多个电阻的总值的控制装置；

判别上述开关的另一端电压电平并输出与上述开关的开闭状态对应的信号的判别装置；以及

根据由上述判别装置输出的信号执行由上述开关指示的处理内容的处理装置。

25 17、如权利要求 16 记载的电子装置，其特征在于：

上述判别装置按照每个预先确定的规定的间隔进行上述电压电平的判别。

18、如权利要求 16 记载的电子装置，其特征在于：

上述电阻是可变电阻，其电阻值随上述电源电压变化，

30 当用其绝对值比较电压时，把在上述电源电压比预先规定的基准电压高时利用上述控制装置设定的上述电阻的值假定为在上述电源电

压比上述规定的基准电压还低的电源电压条件下进行了测定时得到的上述电阻的值作为假想电阻值，

- 上述控制装置在用其绝对值比较电压时，控制应在上述电源电压比上述规定的基准电压低时设定的上述电阻的值，使其在上述电源电压条件下比上述假想电阻值小。
- 5

19、如权利要求 16 记载的电子装置，其特征在于：

上述处理装置具有计时装置，执行由上述开关指示的各种计时处理。

20、如权利要求 16 记载的电子装置，其特征在于：

- 上述电源包含存储由发电机构发出的电力的蓄电装置，由上述蓄电装置供给被蓄积的电力。
- 10

21、如权利要求 20 记载的电子装置，其特征在于：

具有电压控制装置，根据上述电压检测装置检测出的电压控制来自上述蓄电装置的输出电压。

15

开关的开闭状态检测装置和电子装置

技术领域

- 5 本发明涉及开关的开闭状态检测装置和电子装置，特别涉及可以低功耗且高精度地检测开关的开闭状态的开关的开闭状态检测装置和使用了该装置的电子装置。

背景技术

- 一般的电子装置都利用开关进行各种操作，特别是要求低功耗的电子装置，平常不检测开关的开闭状态，而是间断地进行检测，想办法尽可能抑制检测电路的功耗。

- 参照图 17 说明用于这样的电子装置的开关的开闭状态检测装置的构成。如该图所示，应检测开闭状态的开关 SW 的一端使高电位侧的基准电平 Vdd 接地，另一端与检测电路 900 连接。因此，检测电路 900 由 n 沟道场效应晶体管 910 和锁存电路 930 构成，晶体管 910 的漏极与开关 SW 的另一端连接，源极与负电源电压 Vss 连接。此外，对晶体管 910 的栅极供给采样脉冲 SP。

- 锁存电路 930 利用采样脉冲 SP 的下降沿将与开关 SW 的另一端连接的信号线 A 的电压电平锁存，作为表示开关 SW 的开闭状态的信号 Out 输出。

- 这样的检测电路 900 只在采样脉冲 SP 为高电平的期间才使晶体管 910 导通，利用其导通电阻将信号线 A 的电平下拉到电源电压 Vss 的电平。因此，若在采样脉冲 SP 的高电平的期间开关 SW 打开，信号线 A 的电压电平便维持在电源电压 Vss 电平，另一方面，若开关 SW 闭合，则变成接地电平。

因此，通过锁存电路 930 利用采样脉冲 SP 的下降沿将信号线 A 的电压锁存，可以输出与开关 SW 的开闭状态相对应的信号 Out。而且，与该开关的指示对应的处理可以根据该信号 Out 由后级电路（省略图示）进行。

- 30 若按照这样的检测电路 900，因晶体管 910 的漏源之间不始终流过电流，所以，能够降低检测电路 900 的功耗。

但是，电源电压 V_{ss} 因其所应用的电子装置而异，不是一定值，其幅度会有一定程度的变动。例如，对于具有发电机构和蓄电机构、蓄电机构存储发电机构发生的电能并以蓄电机构存储的电能作为电源的电子装置，以其电源电压 V_{ss} 因蓄电状态而变动为前提。

- 5 这里，一般的晶体管具有这样一种性质，源漏间的电压越低其导通电阻越大，直截了当地说，即，电阻值相对电压的特性是非线性的。另一方面，当用大电阻下拉信号线 A 时，其电压电平容易不稳定。因此，即使源漏间的电压低，即，即使电源电压 V_{ss} 和接地电平的差小，为了使信号线 A 的电压电平稳定，晶体管 910 也必须使用导通电阻小
- 10 的型号的晶体管。

但是，使用导通电阻小的晶体管下拉信号线 A 的构成存在以下问题，即，因为检测电路 900 的功耗必然增大，所以，不仅违背原来企图降低功耗的目的，还使可检测出开关的开闭状态的电源电压的范围受晶体管特性的限制。

- 15 该问题在为了高精度检测开关 SW 的开闭状态而提高采样率时更显著。其理由如下。即，在信号线 A 的线路中存在因晶体管 910、实际安装时引线用的焊区和布线等引起的寄生电容。当开关 SW 处于打开状态时，该寄生电容因某种原因蓄积电荷，这时，当采样脉冲 SP 变成高电平时，信号线 A 的电平按照由寄生电容和下拉电阻决定的时间常数随
- 20 时间变化。因此，信号线 A 在下拉规定的时间之前不确定是低电平的状态，即开关 SW 打开的状态。因此，为了提高采样率，必须在某种程度上确保采样脉冲 SP 的脉冲幅度以便有足够的时间来确定信号线 A 的电平。这只能是意味着延长晶体管 910 的导通时间。

- 25 本发明是鉴于上述问题提出的，其目的在于提供一种开关的开闭状态检测装置和使用了该装置的电子装置，其中，上述开关的开闭状态检测装置能够同时扩大可检测出开关的开闭状态的电源电压范围和提高开关的开闭状态的检测精度。

发明的公开

- 30 本发明的第 1 方面的特征是，具有一端与接地线或电源连接的开关、连接在上述开关的另一端和电源或接地线之间的多个电阻以及根据电源的电压电平和接地线的接地电平的差、即电源电压通过切换上

述多个电阻间的连接，来控制多个电阻的总值的控制装置。

输出与开关的另一端的电压电平对应的相当于开关的开闭状态的信号。

5 进而，本发明的第 1 方面的另一个特征是，具有判别单元，判别开关的另一端电压电平，并输出相当于开关的开闭状态的信号。

进而，本发明的第 1 方面的判别单元的特征是，按照预先规定的间隔进行电压电平的判别。

此外，本发明的第 1 方面的控制单元的特征是，控制电阻的值，使电阻的值不超过预先规定的上限电阻值。

10 此外，本发明的第 1 方面的控制单元的特征是，控制电阻的值，使电阻的值在由预先规定的上限电阻值和下限电阻值决定的电阻值范围内。

此外，本发明的第 1 方面的电阻的特征是，是可变电阻，其电阻值随电源电压变化，当用其绝对值比较电压时，把在电源电压比预先规定的基准电压还高时利用控制单元设定的电阻的值假定是已经在电源电压比规定的基准电压还低的电源电压条件下测定的值，将在这种情况下得到的电阻的值作为假想电阻值，控制单元在用其绝对值比较电压时，控制应在电源电压比规定的基准电压还低时设定的电阻的值，使其在电源电压条件下比假想电阻值还小。

20 进而，本发明的第 1 方面的电阻的特征是，由多个副电阻构成，控制单元根据电源电压控制应连接在开关的另一端和电源或接地线之间的电阻的个数。

此外，本发明的第 1 方面的电阻的特征是，由具有大致相同电阻值的副电阻构成，当电源电压比规定的基准电压还低时，控制单元并
25 联连接多个副电阻，其数量比在电源电压比规定的基准电压还高时应连接的副电阻的个数还多。

此外，本发明的第 1 方面的电阻的特征是，由具有不同电阻值的副电阻构成，控制单元根据电源电压，在多个副电阻中选择应连接在开关的另一端和电源或接地线之间的一个或多个副电阻。

30 此外，本发明的第 1 方面的控制单元的特征是，预先决定互不相同的多个基准电压。

此外,本发明的第1方面的电阻的特征是,是晶体管,在每一个判别开关另一端的电压电平的时间间隔内接通。

此外,本发明的第1方面的特征是,具有一端与接地线或电源连接的开关、连接在开关的另一端和电源或接地线之间的多个电阻以及
5 根据电源的电压电平和接地线的接地电平的差、即电源电压通过切换上述多个电阻间的连接,来切换多个电阻的总值的电阻值切换电路,输出与开关的另一端的电压电平对应的相当于开关的开闭状态的信号。

进而,本发明的第1方面的特征是,具有锁存电路,判别开关的
10 另一端电压电平,并输出相当于开关的开闭状态的信号。

进而,本发明的第1方面的锁存电路的特征是,按照预先规定的间隔进行电压电平的判别。

此外,本发明的第1方面的电阻的特征是,是可变电阻,其电阻值随电源电压变化,当用其绝对值比较电压时,把在电源电压比预先
15 规定的基准电压还高时利用电阻值切换电路设定的电阻的值假定是已经在电源电压比规定的基准电压还低的电源电压条件下测定的值,将在这种情况下得到的电阻的值作为假想电阻值,电阻值切换电路在用其绝对值比较电压时,控制应在电源电压比规定的基准电压还低时设定的电阻的值,使其在电源电压条件下比假想电阻值还小。

20 本发明的第2方面的特征是,包括:供给电能的电源;检测上述电源的电压的电压检测装置;一端与接地线或电源连接开关;连接在开关的另一端与电源或接地线之间的多个电阻;根据由电压检测装置检测的电源的电压电平和接地线的接地电平的差、即电源电压通过切换上述多个电阻间的连接,来控制多个电阻的总值的控制单元;判别
25 开关的另一端电压电平并输出与开关的开闭状态对应的信号的判别单元;根据判别单元输出的信号执行由开关指示的处理内容的处理单元。

进而,本发明的第2方面的判别单元的特征是,按照预先规定的间隔进行电压电平的判别。

30 此外,本发明的第2方面的电阻的特征是,是可变电阻,其电阻值随电源电压变化,当用其绝对值比较电压时,把在电源电压比预先

规定的基准电压还高时利用控制单元设定的电阻的值假定是已经在电源电压比规定的基准电压还低的电源电压条件下测定的值，将在这种情况下得到的电阻的值作为假想电阻值，控制单元在用其绝对值比较电压时，控制应在电源电压比规定的基准电压还低时设定的电阻的值，使其在电源电压条件下比假想电阻值还小。

此外，本发明的第2方面的处理单元的特征是，具有计时单元，执行由开关指示的各种计时处理。

此外，本发明的第2方面的电源的特征是，包含存储由发电机构发出的电能的蓄电单元，由蓄电单元供给积蓄的电能。

10 进而，本发明的第2方面的特征是，具有电压控制单元，根据电压检测单元检测出的电压控制蓄电单元的输出电压。

附图的简单说明

图1是表示本发明第1实施形态的检测开关的开闭状态的检测电路的构成的图。

15 图2是用来说明第1实施形态的检测电路的工作的图。

图3是表示第1实施形态的检测电路的第1变形例的构成的电路图。

图4是表示第1实施形态的检测电路的第3变形例的构成的电路图。

20 图5是用来说明第1实施形态的检测电路的第3变形例的工作的图。

图6是第1实施形态的检测电路的第5变形例的说明图。

图7是表示作为使用第1实施形态的检测电路的一例的电子装置的电子表的构成的方框图。

25 图8是表示图7的电子表的发电机构的构成的斜视图。

图9是表示图7的电子表的电压检测电路的主要部分构成的方框图。

图10是用来说明电压检测电路的工作的图。

图11是用来说明采样脉冲和电压检测时序的关系的图。

30 图12是表示图7的电子表的电源电路的构成的电路图。

图13是表示图12的电源电路充电升压时的等效电路的简略图。

图 14 是用来说明图 12 的电源电路充电升压时的工作的图。

图 15 是表示本发明第 2 实施形态的检测开关的开闭状态的检测电路的构成的图。

图 16 是用来说明第 2 实施形态的检测电路的工作的图。

5 图 17 是表示现有的开关的开闭状态检测电路的构成的电路图。

实施本发明的最佳形态

下面，参照附图说明实施本发明的最佳形态。

【1】第 1 实施形态

[1. 1] 检测电路的电路构成

10 图 1 是表示本发明第 1 实施形态的检测电路 100 的构成的图。。

如图 1 所示，检测开闭状态的开关 SW 的一端使高电位侧的基准电平 Vdd 接地，另一端与检测电路 100 连接。

这里，检测电路 100 由 n 沟道场效应管晶体管 110a、110b、与门电路 120 和锁存电路 130 构成。

15 其中，晶体管 110a、110b 的型号相同，性能相近，各漏极分别与开关 SW 的另一端连接，同时，各源极分别与负侧电源电压 Vss 连接。

此外，向晶体管 110a 的栅极供给采样脉冲 SP，晶体管 110b 的栅极与与门电路 120 的输出端连接。这里，与门电路 120 输出从后述的电压检测电路 400（参照图 4）等供给的、在电源电压 Vss 和作为接地电平的基准电平 Vdd 的差在阈值 Vth 以下时成为高电平的信号 CMP 和采样脉冲 SP 的逻辑积的信号。

此外，锁存电路 130 与图 17 的锁存电路 930 一样，利用采样脉冲 SP 的下降沿锁存与开关 SW 的另一端连接的信号线 A 的电压电平，并输出表示开关 SW 的开闭状态的信号 Out。

25 [1. 2] 检测电路的工作

其次，参照图 1 和图 2 说明检测电路 100 的工作。这里，图 2 是表示电源电压 Vss 和下拉信号线 A 的电阻值的关系的图。再有，在该图 2 中，虽然横轴代表电源电压 Vss，但因电源电压实际上是负电源，故严格地说，横轴代表电源电压 Vss 和基准电平 Vdd 的差（= | Vdd - Vss | ），或者说，右方向代表负轴。

30 当该电压大于阈值 Vth 时，信号 CMP 变成低电平，所以，在采样

脉冲为高电平的期间，只有晶体管 110a 导通，将信号线 A 下拉。因此，若单从这一点来说，与现有的检测电路 900 没有什么差别。

进而，进行电源的放电，当电源电压 V_{ss} 和作为接地电平的基准电平 V_{dd} 的差在阈值 V_{th} 以下时，因信号 CMP 变成高电平，所以，与门电路 120 打开，与门电路 120 的输出变成高电平。

这里，阈值电压 V_{th} 被设定成相当于某个值的电压电平，该值是在晶体管 110a 为导通电阻时能可靠地确定信号线 A 的电压电平的范围内的上限值 M 跟前的值。

在与门电路 120 打开的状态下、在采样脉冲 SP 为高电平的期间内晶体管 110a、110b 都导通，因导通电阻的并联连接使信号线 A 下拉。因此，信号线 A 的电阻值如图 2 的②所示那样，与只有晶体管 110a 导通的情况相比大约是它的一半，所以，信号线 A 的电压电平可靠地被下拉。

更一般的说，通过使用晶体管（其电阻值是随电源电压变化的可变电阻）并以其绝对值来比较电压的情况下，就能可靠地下拉信号线 A 的电压电平，把在电源电压（ $|V_{dd}-V_{ss}|$ ）比预先规定的基准电压（ $=V_{th}$ ）高的条件下利用检测电路 100（相当于控制单元）设定的电阻值假定为在电源电压比预先规定的基准电压低的电源电压条件下已测定时得到的电阻值作为假想电阻值（相当于将图 2 中的①的曲线向低电压一侧延长的虚线部分），检测电路 100 控制其电阻值，使其成为象图 2 中的②号曲线所示那样的值，即，当以绝对值来比较电压时，在电源电压比预先规定的基准电压低的电源电压条件下，使应设定的电阻值比假想电阻值低，关于这一点，若从单个基准电压（后述的 V_{th1} 、 V_{th2} 等）来看，与象后述第 3 变形例那样具有多个基准电压的情况一样。

[1. 3] 第 1 实施形态的效果

如果象这样按照本第 1 实施形态的检测电路 100，当电源电压 V_{ss} 和基准电平 V_{dd} 的差比阈值 V_{th} 大时，在采样脉冲 SP 的高电平期间内，只有晶体管 110a 导通，能够降低功耗，另一方面，当差值在阈值 V_{th} 之下时，晶体管 110a、110b 都导通，能够使信号线 A 的电压电平稳定，所以，即使电源电压 V_{ss} 在某一幅度范围内变动，也可以同时

实现低功耗和高精度检测。

换言之，对于只利用 1 个晶体管来下拉信号线 A 的现有的构成，使信号线 A 的电压电平稳定的电源电压 V_{ss} 的范围被限定在阈值 V_{th} 以上的区域，但若按照本实施形态的检测电路 100，可以将该范围扩大到阈值 V_{th} 以下的区域。

[1. 4] 第 1 实施形态的变形例

再有，本发明不限于上述实施形态的检测电路 100，可以进行种种应用和变形。

[1. 4. 1] 第 1 变形例

例如，在本实施形态的检测电路 100 中，就电源电压是负电源的类型进行了说明，但也可以如图 3 所示那样，使晶体管 110a、110b 为 p 沟道型晶体管，采用电源电压是正电源的类型。

[1. 4. 2] 第 2 变形例

此外，还考虑这样一种构成，即，不象上述实施形态那样晶体管 110a、110B 是同一型号，例如，晶体管 110a 为导通电阻较大的晶体管，晶体管 110b 为导通电阻较小的晶体管，根据电源电压有选择地使其中一个晶体管导通，当电源电压高时使晶体管 110a 导通，当电源电压低时使晶体管 110b 导通。

[1. 4. 3] 第 3 变形例

进而，还考虑这样一种构成，即，晶体管不只 2 个，并列地配置 3 个以上的晶体管，使导通的晶体管的个数随电源电压的降低而呈阶梯状地增加。

[1. 4. 3. 1] 第 3 变形例的具体构成

更具体一点说，图 4 示出表示并列地配置 3 个晶体管时的检测电路 100A 的构成的电路图。

如图 4 所示，检测开闭状态的开关 SW 的一端被接地为高电位侧的基准电平 V_{dd} ，另一端与检测电路 100 连接。

这里，检测电路 100 由 n 沟道场效应管晶体管 110a、110b、110c、与门电路 120、120A 和锁存电路 130 构成。

其中，晶体管 110a、110b、110c 的型号相同，性能相近，各漏极分别与开关 SW 的另一端连接，同时，各源极分别与负侧电源电压 V_{ss}

连接。

此外，向晶体管 110a 的栅极供给采样脉冲 SP，晶体管 110b 的栅极与与门电路 120 的输出端连接，晶体管 110c 的栅极与与门电路 120A 的输出端连接。

- 5 这里，与门电路 120 输出在从未图示的电压检测电路供给的电源电压 V_{ss} 和作为接地电平的基准电平 V_{dd} 的差在阈值 V_{th1} 以下时为高电平的信号 CMP1 和采样脉冲 SP 的逻辑积的信号。此外，与门电路 120 输出在从未图示的电压检测电路等供给的电源电压 V_{ss} 和作为接地电平的基准电平 V_{dd} 的差在阈值 V_{th2} ($<V_{th1}$) 以下时为高电平的信号
10 CMP2 和采样脉冲 SP 的逻辑积的信号。

进而，锁存电路 130 与图 17 的锁存电路 930 一样，利用采样脉冲 SP 的下降沿锁存与开关 SW 的另一端连接的信号线 A 的电压电平，并输出表示开关 SW 的开闭状态的信号 Out。

[1. 4. 3. 2] 第 3 变形例的工作

- 15 其次，参照图 4 和图 5 说明检测电路 100A 的工作。这里，图 5 和图 2 一样，是表示电源电压 V_{ss} 和下拉信号线 A 的电阻值的关系的图。

当该电压大于阈值 V_{th1} 时，信号 CMP1 变成低电平，信号 CMP2 变成低电平，所以，在采样脉冲 SP 为高电平的期间内，只有晶体管 110a 导通，将信号线 A 下拉。因此，若单从这一点来说，与现有的检测电路
20 900 没有什么差别。

进而，进行电源的放电，当电源电压 V_{ss} 和作为接地电平的基准电平 V_{dd} 的差在阈值 V_{th1} 以下时，因信号 CMP1 变成高电平，所以，与门电路 120 打开，与门电路 120 的输出变成高电平。此外，信号 CMP2 没有变，仍然是低电平，所以，与门电路 120A 依然关闭，与门电路 120A
25 的输出还是低电平。

这里，阈值电压 V_{th1} 被设定成相当于某个值的电压电平，该值是在晶体管 110a 的导通电阻中能可靠地确定信号线 A 的电压电平的范围内的上限值 M 跟前的值。

- 30 在与门电路 120 打开的状态下、在采样脉冲 SP 为高电平的期间内，晶体管 110a、110b 都导通，因导通电阻的并联连接使信号线 A 下拉。因此，下拉信号线 A 的电阻值如图 5 的②所示那样，与只有晶体

管 110a 导通的情况相比大约是它的一半，所以，信号线 A 的电压电平可靠地被下拉。

进而，又进行电源的放电，当电源电压 V_{ss} 和作为接地电平的基准电平 V_{dd} 的差在阈值 V_{th2} 以下时，因信号 CMP1 和信号 CMP2 变成高电平，所以，与门电路 120 和与门电路 120A 打开，与门电路 120 和与门电路 120A 的输出变成高电平。

这里，阈值电压 V_{th2} 被设定成相当于某个值的电压电平，该值是在晶体管 110a 和晶体管 110b 为并联导通电阻时能可靠地确定信号线 A 的电压电平的范围内的上限值 M 跟前的值。

在与门电路 120 和与门电路 120A 打开的状态下、在采样脉冲 SP 为高电平的期间内，晶体管 110a、110b、110c 都导通，因导通电阻的并联连接使信号线 A 下拉。因此，下拉信号线 A 的电阻值如图 5 的③所示那样，与只有晶体管 110a 导通的情况相比大约是它的三分之一，所以，信号线 A 的电压电平可靠地被下拉。

[1. 4. 4] 第 4 变形例

另外，也可以构成为根据电源电压去控制开关 SW 的一端到电源电压的连接形式。例如，若电源电压高，使电阻串联连接，若电源电压低，使电阻并联连接。

[1. 4. 5] 第 5 变形例

在以上说明中，阈值电压 V_{th} 被设定成相当于某个值的电压电平，该值是在晶体管的导通电阻或为并联导通电阻中能可靠地确定信号线 A 的电压电平的范围内的上限值 M 跟前的值，但为了使流过应降低开关 SW 导通时的功耗的晶体管的电流不超过必要的值，也可以如图 6 所示那样，构成为将阈值电压 V_{th} 设定成相当于某个值的电压电平，该值是使开关 SW 接通时的电流量为规定电流量的、能可靠地确定信号线 A 的电压电平的范围内的下限值 M' 跟前的值。

[1. 4. 6] 第 6 变形例

在上述第 1 实施形态和各变形例中，按照与采样脉冲 SP 对应的规定的间隔检测开关 SW 的状态，但也可以构成为常时检测开关 SW 的状态。

更具体一点说，省略图 1 中的与门电路 120 和锁存电路 130，对晶

晶体管 110a 的栅极施加规定的电压，使其经常处于导通状态，信号 CMP 直接输入晶体管 110b 的栅极，使信号线 A 的电压电平直接作为表示开关 SW 的开闭状态的信号 Out 输出。

[1. 5] 电子装置

5 下面，说明将第 1 实施形态的检测电路 100 用于实际的电子装置的例子。

图 7 是表示作为一例的电子装置的电子表的构成的方框图。下面，概述一下该电子装置，由发电机构 410 产生的电力对电源电路 430 充电，将充电后的电力供给各部分，除通常的显示时间的功能之外，还具有 1/10 秒的精密计时功能，利用开关 SW 的开闭来指示精密计时功能中的计时工作的开始或停止。

[1. 5. 1] 电子表的构成

下面，说明电子表的各部分。

[1. 5. 1. 1] 发电机构

15 首先参照图 8 详细说明发电机构 410。

如图 8 所示，发电机构 410 具有 2 极磁化了的圆盘状转子 411 和缠绕有输出线圈 412 的定子 413。在该构成中，当戴电子表的人的手腕摆动时，旋转锤 414 进行旋转运动，该运动通过齿轮机构 415 使转子 411 旋转，由于该旋转在输出线圈 412 中产生电动势，变成交流输出。

20 如图 7 所示，由发电机构发出的交流电输出利用整流二极管变成直流后，对后述电源电路 430 的电容器 C1 充电。因此，精确地说，电容器 C1 的电压是发电机构的输出电压减去整流二极管的正向电压所得的电压。

[1. 5. 1. 2] 限幅电路

25 限幅电路 420 是为了防止该电容器 C1 的过充电而设的电路，详细地说，当因充电而上升的电容器 C1 的电压超过额定值时，限幅电路 420 导通，将充电电流旁路。

[1. 5. 1. 3] 电源电路

30 详细的电源电路 430 将在后面叙述，简单地说，具有包含电容器 C1 的多个电容器和多个开关，发电机构 410 产生的电流对电容器 C1 充电，同时，电容器 C1 的电压呈阶梯状升压并作为电源电压 Vss 供给

各个部分。

[1. 5. 1. 4] 电压检测电路

电压检测电路 440 检测电源电压 V_{ss} (电源电压 V_{ss} 和基准电压 V_{dd} 的差), 第 1, 当该检测值低于阈值 V_{th} 时, 便输出高电平的信号
5 CMP, 第 2, 将检测的电源电压 V_{ss} 通知给升压控制电路 450。

这里, 说明电压检测电路 440 的具体构成。

图 9 示出电压检测电路 440 的主要部分的概要构成方框图。

电压检测电路 440 的构成包括: 在输入端输入在包含电压检测时
序的规定期间内为高电平的允许信号 ENABLE 的倒相器 440A; 源极端
10 子被施加基准电平 V_{dd} 、栅极端子与倒相器 440A 的输出端子连接的 p
沟道 MOS 晶体管 440B; 一端与 p 沟道 MOS 晶体管 440B 的漏极端子连
接的第 1 分压电阻 $RR1$; 一端与第 1 分压电阻 $RR1$ 连接、另一端被施加
电源电压 V_{ss} 的第 2 分压电阻 $RR2$; 产生基准电压的基准电压发生电路
440C; 倒相输入端与第 1 分压电阻 $RR1$ 和第 2 分压电阻 $RR2$ 的连接点
15 连接、同相输入端与基准电压发生电路 440C 连接、控制端输入允许信
号 ENABLE、将比较结果作为比较结果数据输出的比较器 440D; 以及在
时钟端 C 输入在电压检测时间之前变成高电平的电压检测时序信号
DETECT、在数据端 D 输入比较结果数据 RESULT、在倒相输出端 XQ 输
出信号 CMP 的锁存电路 440E。

20 在图 9 中, 括弧内的数值是较具体的数值例, 当基准电平 $V_{dd} = 0.0V$ 、电源电压 $V_{ss} = -1.2V$ 时, 第 1 分压电阻 $RR1$ 是 $100K\Omega$, 第 2 分压电阻 $RR2$ 是 $20K\Omega$, 基准电压发生电路 440C 的基准电压是 $-1.0V$ 。

其次, 参照图 10 和图 11 说明电压检测电路 440 的电压检测工作。

允许信号 ENABLE 在每隔 2sec 的规定期间内为高电平。

25 而且, 在允许信号 ENABLE 为高电平的期间内, 倒相器 440A 输出低电平的输出信号, p 沟道 MOS 晶体管 440B 导通。同样, 比较器 440D 也处于工作状态。

与此并行地, 电源电压 V_{ss} 由第 1 分压电阻 $RR1$ 和第 2 分压电阻 $RR2$ 分压, 并作为比较对象电压输入到比较器 440D 的倒相输入端。

30 结果, 比较器 440D 将由基准电压发生电路 440C 产生的基准电压与比较对象电压进行比较, 将该比较结果作为比较结果数据 RESULT 输

出到锁存电路 440E 的数据端 D。

这时，当比较对象电压比基准电压发生电路 440C 产生的基准电压低时，则如图 10 的时刻 t1 所示，比较结果数据变成高电平，在时刻 t2，当电压检测时序信号 DETECT 下降时，比较结果数据 RESULT 被取
5 入到锁存电路 440E 中。

但是，这时，因倒相输出端 XQ 已经是低电平，故从倒相输出端 XQ 输出的信号 CMP 没有任何变化。

相反，当比较对象电压比基准电压发生电路 440C 产生的基准电压高时，则如图 10 的时刻 t3 所示，在允许信号 ENABLE 为高电平的期间，
10 比较结果数据 RESULT 变成低电平，在时刻 t4，当电压检测时序信号 DETECT 下降时，比较结果数据被取入到锁存电路 440E 中。

这时，从倒相输出端 XQ 输出的信号 CMP 从低电平变成高电平。

当进行这样的判别时，有必要象图 11 的时刻 t1 和时刻 t2 那样，将输入到检测电路 110 的锁存电路 130 中的采样脉冲信号 SP 的输入时
15 间和电压检测时序信号 DETECT 的输入时间设定为不同的值。这是因为，当采样脉冲信号 SP 的输入时间和电压检测时序信号 DETECT 的输入时间一致时，检测结果会变得不确定。

再有，在图 11 中，信号 $\phi 128$ 是实现 1/10 秒精确计时时使用的 1/128 秒周期的基准基准信号，采样脉冲 SP 和允许信号 ENABLE 与信
20 号 $\phi 128$ 同步。

[1. 5. 1. 5] 升压控制电路

升压控制电路 450 根据电压检测电路 440 检测出的电源电压 Vss 分别对电源电路 430 的各开关供给控制开闭的信号，从而控制电源电
路 430 的升压。

25 [1. 5. 1. 6] 开关

开关 SW 利用其开闭指示精确计时功能的起动或停止，它的一端接地，另一端与检测电路 100 连接。因此，检测电路 100 是上述实施形态中的检测电路，检测开关 SW 的开闭状态，并输出表示该状态的信号 Out。时钟电路 460 除通常的显示时间的功能之外，还根据信号 Out 执
30 行精确计时功能。再有，除此之外，未图示的振荡电路向升压控制电路 450 供给升压/充电切换信号，向检测电路 100 供给采样脉冲 SP，

向时钟电路 460 供给时钟显示和精确计时的基准信号。

[1. 5. 2] 详细的电源电路

这里，参照图 12 说明电源电路 430 的详细构成。如图 12 所示，电源电路 430 由电容器 C1 ~ C4 和开关 S1 ~ S7 构成，由发电机构发出的电力给电容器 C1 充电，同时，利用开关 S1 ~ S7 使电容器 C1 的输出电压 V_{ss}' 呈阶梯状升压，并作为电源电压 V_{ss} 供给各个部分。这里，开关 S1 ~ S7 实际上由传输门或晶体管等构成。

[1. 5. 2. 1] 电源电路的具体工作

假定各部分能工作的电压范围是 0.9V ~ 1.8V，而且在电容器 C1 满充电后发电机构 410 停止发电，说明在这种情况下这样构成的电源电路 430 的工作。这时，电源电路 430 在工作开始时，电容器 C1、C2 的电位相同，详细一点说，利用升压控制电路 450 只使开关 S3、S4 接通，同时，控制其它开关使其断开。结果，因电源电路 430 与图 13(a) 所示的电路等效，故电容器 C1 的输出电压 V_{ss}' 直接作为电源电压 V_{ss} 输出。

其次，进行电容器 C1 的放电，当电源电压 V_{ss} 在图 14 所示的时间 t_1 达到 1.2V 时，电源电路 430 进行升压工作，使电容器 C1 的输出电压 V_{ss}' 升至 1.5 倍。

详细一点说，当电压检测电路 440 检测出电源电压 V_{ss} 达到 1.2V 时，接收到该检测结果的通知的升压控制电路 450 首先使开关 S1、S3、S6 接通，并控制其它开关使其断开。结果，因电源电路 430 与图 13(b) 的左栏所示的电路等效，故电容器 C3、C4 分别充电到电容器 C1 的输出电压 V_{ss}' 的 0.5 倍的电压。

然后，升压控制电路 450 使开关 S2、S4、S5、S7 接通，并控制其它开关使其断开。结果，电源电路 430 与图 13(b) 的右栏所示的电路等效，电容器 C1 和已充电到其 0.5 倍电压的电容器 C3 (C4) 串联连接并对电容器 C2 进行充电，结果，将电容器 C1 的输出电压 V_{ss}' 的 1.5 倍电压作为电源电压 V_{ss} 输出。

进而，进行电容器 C1 的放电，当电源电压 V_{ss} 在图 14 所示的时间 t_2 达到 1.2V 时，电源电路 430 进行升压工作，使电容器 C1 的输出电压 V_{ss}' 升至 2 倍。

详细一点说，当电压检测电路 440 检测出电源电压 V_{ss} 再次达到 1.2V 时，接收到该检测结果的通知的升压控制电路 450 首先使开关 S1、S3、S5、S7 接通，并控制其它开关使其断开。结果，因电源电路 430 与图 13 (C) 的左栏所示的电路等效，故电容器 C3、C4 分别充电到电容器 C1 的输出电压 V_{ss}' 的 1 倍的电压。

然后，升压控制电路 450 使开关 S2、S4、S5、S7 接通，并控制其它开关使其断开。结果，电源电路 430 与图 13 (C) 的右栏所示的电路等效，电容器 C2 和已充电到其 1 倍电压的电容器 C3 (C4) 串联连接并对电容器 C2 进行充电，结果，将电容器 C1 的输出电压 V_{ss}' 的 2 倍电压作为电源电压 V_{ss} 输出。

接着，电容器 C1 进一步放电，当电源电压 V_{ss} 在图 14 所示的时间 t_3 达到 1.2V 时，电源电路 430 进行升压工作，使电容器 C1 的输出电压 V_{ss}' 升至 3 倍。

详细一点说，当电压检测电路 440 检测出电源电压 V_{ss} 再次达到 1.2V 时，接收到该检测结果的通知的升压控制电路 450 首先使开关 S1、S3、S5、S7 接通，并控制其它开关使其断开。结果，因电源电路 430 与图 13 (d) 的左栏所示的电路等效，故电容器 C3、C4 分别充电到电容器 C1 的输出电压 V_{ss}' 的 1 倍的电压。

然后，升压控制电路 450 使开关 S2、S4、S6 接通，并控制其它开关使其断开。结果，电源电路 430 与图 13 (d) 的右栏所示的电路等效，电容器 C2 和已充电与其电压相等的电容器 C3 以及同样的电容器 C4 三者串联连接并对电容器 C2 进行充电，结果，将电容器 C1 的输出电压 V_{ss}' 的 3 倍电压作为电源电压 V_{ss} 输出。

再有，这里的工作说明是在假定发电机构 410 停止发电的情况下进行说明的，相反，对于发电机构 410 进行发电的情况，当发电的电力超过各部分电路消耗的电力时，因电容器 C1 被充电，故其输出电压 V_{ss}' 上升。

这里，当电容器 C1 的输出电压 V_{ss}' 因发电而上升并使电源电压 V_{ss} 达到 1.8V 时，执行使升压倍数呈阶梯状下降的工作。例如，若当现在的升压倍数分别是 3、2、1.5 倍时电源电压 V_{ss} 达到 1.8V，升压控制电路 450 控制电源电路 430，使升压倍数分别为 2、1.5、1 倍。

这样，在电源电路 430 中，当电源电压降低到 1.2V 时进行使升压的倍数上升一级的工作，当电源电压上升到 1.8V 时进行使升压的倍数下降一级的工作，结果，即使当由发电的电力充电的电容器 C1 的输出电压 V_{ss}' 为 0.3 ~ 0.9V，在能工作的电压范围之外，因能够将电源电压 V_{ss} 维持在 0.9 ~ 1.8V 的能工作的电压范围之内，所以，能够有效地利用已充电的电力，同时，可以将能工作的时间延长到例如图 14 中的 t_4 。

[1. 5. 3] 电子表的效果

此外，若按照该电子表，利用开关 SW 的开闭，指示精确计时功能的起动或停止，同时，利用检测电路 100 检测该开关的开闭状态，所以可以同时实现低功耗和提高检测精度。

而且，该电子表使用共用的电压检测电路 440 进行电源电路 430 的升压和检测电路 100 的晶体管的切换所必要的电源电压 V_{ss} 的检测，所以，能够实现电路构成的简单化。

特别是，若对检测电路 100 内部的晶体管 110a、110b（再加上晶体管 110c）进行选择和设计，使作为升压的判断基准的电压电平是相同的 1.2V，不用使应判断的电压电平增加，所以，能够进一步推进电路构成的简单化。

[1. 5. 4] 电子表的变形例

再有，上述电子表把电容器 C1 作为由发电机构发出的电力充电的主体，但完全可以是可以能够积蓄电能的二次电池。此外，作为发电机构，除了图 5 所示的发电机构之外，也可以使用太阳能电池、热发电元件和压电元件等所有形式的发电机构。

此外，作为使用上述实施形态的检测电路 100 的电子装置，除了上述电子表之外，作为例子，还可以举出液晶电视机、录像机、笔记本电脑、电话手机、PDA（Personal Digital Assistant：个人信息终端）和计算器等。

【2】 第 2 实施形态

其次，说明第 2 实施形态的检测电路。

[2. 1] 检测电路的电路构成

图 15 是表示本发明第 2 实施形态的检测电路 100B 的构成的电路

图。

如图 15 所示，检测开闭状态的开关 SW 的一端被接地为高电位侧的基准电平 Vdd，另一端与检测电路 100B 连接。

这里，检测电路 100B 由 n 沟道场效应管晶体管 140a、140b、2 输入与门电路 150A、150C、3 输入与门电路 150B、或门电路 160A、160B 和锁存电路 170 构成。

其中，晶体管 140a 与晶体管 110b 相比有较大的阻抗（电阻值），各漏极分别与开关 SW 的另一端连接，同时，各源极分别与负侧电源电压 Vss 连接。

此外，与门电路 150A 输出信号 CMP1 的倒相信号和采样脉冲 SP 的逻辑积的信号。

这里，信号 CMP1 由电压检测电路等供给，是当电源电压 Vss 和作为接地电平的基准电平 Vdd 的差小于阈值 Vth1 时便变成高电平的信号。

进而，与门电路 150B 输出信号 CMP1、信号 CMP2 的倒相信号和采样脉冲 SP3 个信号的逻辑积的信号。

这里，信号 CMP2 由电压检测电路等供给，是当电源电压 Vss 和作为接地电平的基准电平 Vdd 的差小于阈值 Vth2 ($<Vth1$) 时便变成高电平的信号。

进而，与门电路 150C 输出信号 CMP2 和采样脉冲 SP 的逻辑积的信号。

此外，或门电路 160A 输出与门电路 150A 的输出信号和与门电路 150C 的输出信号的逻辑和的信号。

进而，或门电路 160B 输出与门电路 150B 的输出信号和与门电路 150C 的输出信号的逻辑和的信号。

此外，锁存电路 170 与图 17 的锁存电路 930 一样，利用采样脉冲 SP 的下降沿锁存与开关 SW 的另一端连接的信号线 A 的电压电平，并输出表示开关 SW 的开闭状态的信号 Out。

[2. 2] 检测电路的工作

其次，参照图 16 说明检测电路 100B 的工作。

当电源电压 Vss 和基准电平 Vdd 的差 ($= |Vdd - Vss|$) 在阈值

V_{th1} 以上时, 信号 CMP1、CMP2 变成低电平, 所以, 在采样脉冲为高电平的期间内, 与门电路 150A 为高电平, 与门电路 150B 为低电平, 与门电路 150C 为低电平。

5 结果, 或门电路 160A 的输出变成高电平, 或门电路 160B 的输出变成低电平, 在采样脉冲为高电平的期间内, 只有与晶体管 140b 相比具有较大的阻抗 (电阻值) 的晶体管 140a 导通, 将信号线 A 下拉。

10 进而, 进行电源的放电, 当电源电压 V_{ss} 和作为接地电平的基准电平 V_{dd} 的差在阈值 V_{th1} 以下而在阈值 V_{th2} 以上时, 因信号 CMP2 变成低电平、信号 CMP1 变成高电平, 所以, 在采样脉冲为高电平的期间内, 与门电路 150A 的输出变成低电平, 与门电路 150B 的输出变成高电平, 与门电路 150C 的输出变成低电平。

结果, 或门电路 160A 的输出变成低电平, 或门电路 160B 的输出变成高电平, 在采样脉冲为高电平的期间内, 只有晶体管 140b 导通并将信号线 A 下拉。

15 进而, 进行电源的放电, 当电源电压 V_{ss} 和基准电平 V_{dd} 的差在阈值 V_{th2} 以下时, 因信号 CMP1、CMP2 变成高电平, 所以, 在采样脉冲 SP 为高电平的期间内, 与门电路 150A 的输出变成低电平, 与门电路 150B 的输出变成低电平, 与门电路 150C 的输出变成高电平。

20 结果, 或门电路 160A 的输出变成高电平, 或门电路 160B 的输出变成高电平, 在采样脉冲 SP 为高电平的期间内, 晶体管 140a 和晶体管 140b 导通并将信号线 A 下拉。

这样, 下拉信号线 A 的电阻值伴随电源电压的降低慢慢下降, 所以, 能可靠地将信号线 A 的电压电平下拉。

[2. 3] 第 2 实施形态的效果

25 如果象这样按照本第 2 实施形态的检测电路 100B, 当电源电压 V_{ss} 和基准电平 V_{dd} 的差比阈值 V_{th1} 大时, 在采样脉冲 SP 的高电平期间内, 只有电阻值较大的晶体管 140a 导通, 能够降低功耗, 当差值在阈值 V_{th1} 之下而在阈值 V_{th2} 之上时, 只有电阻值较小的晶体管 140b 导通, 能够降低功耗, 且可靠地下拉, 进而, 当差值在阈值 V_{th2} 之下时, 晶体管 140a、140b 都导通, 能够使信号线 A 的电压电平稳定, 所以, 30 即使电源电压 V_{ss} 在某一幅度范围内变动, 也可以同时实现低功耗和

高精度检测。

[3] 实施形态的效果

5 若按照以上说明的本实施形态，利用控制电路根据电源电压电平控制连接在检测开闭状态的开关的一端和电源或接地线之间的电阻的值，由此，可以扩展工作电压的范围，可以同时实现低功耗和提高检测精度。

这时，作为提高检测精度的例子，可以举出：

(1) 不容易错误地检测开关的通断状态；

(2) 能够准确地识别开关的接通时间或断开时间；

10 (3) 能够在从开关操作时刻算起的短时间内把握开关状态的转换状态，从接通状态到断开状态的转移和从断开状态到接通状态的转移等。

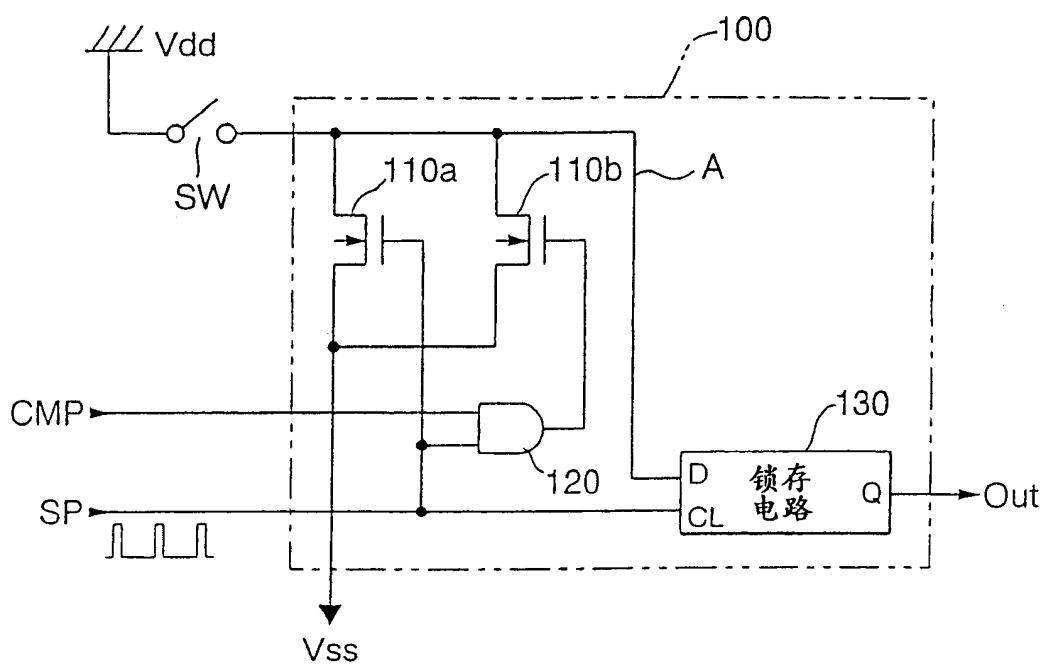


图 1

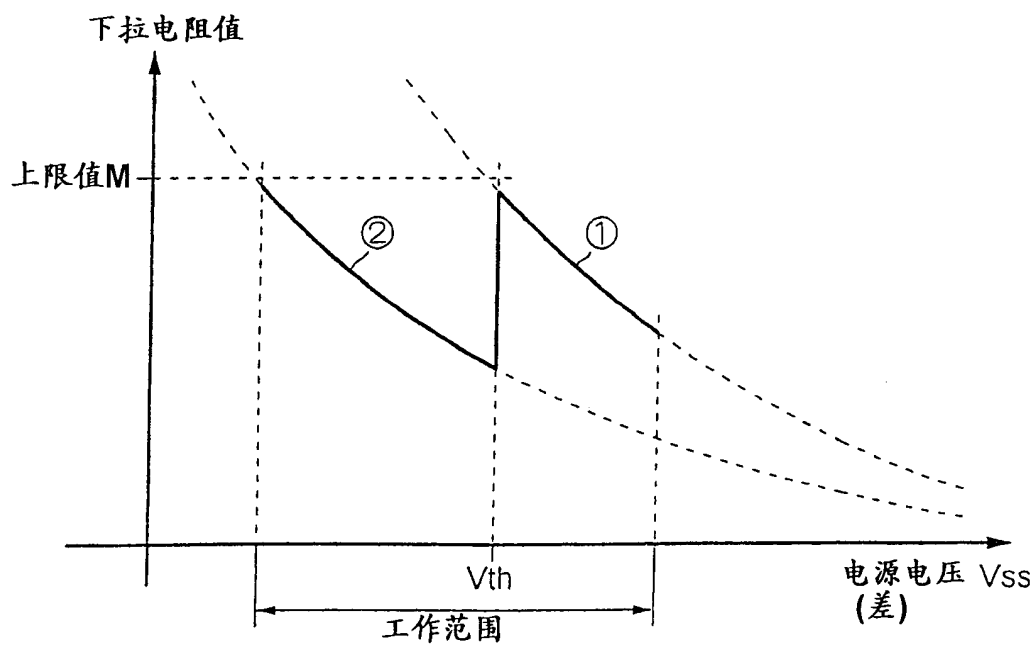


图 2

- ①：单个晶体管a的导通电阻
②：晶体管a,b并联导通电阻

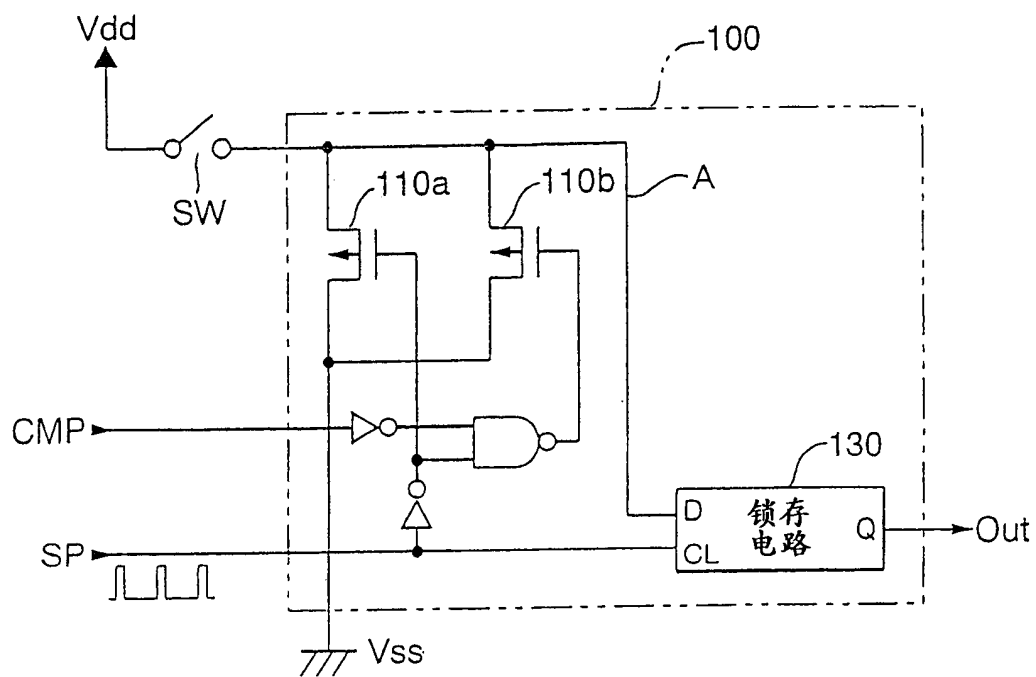


图 3

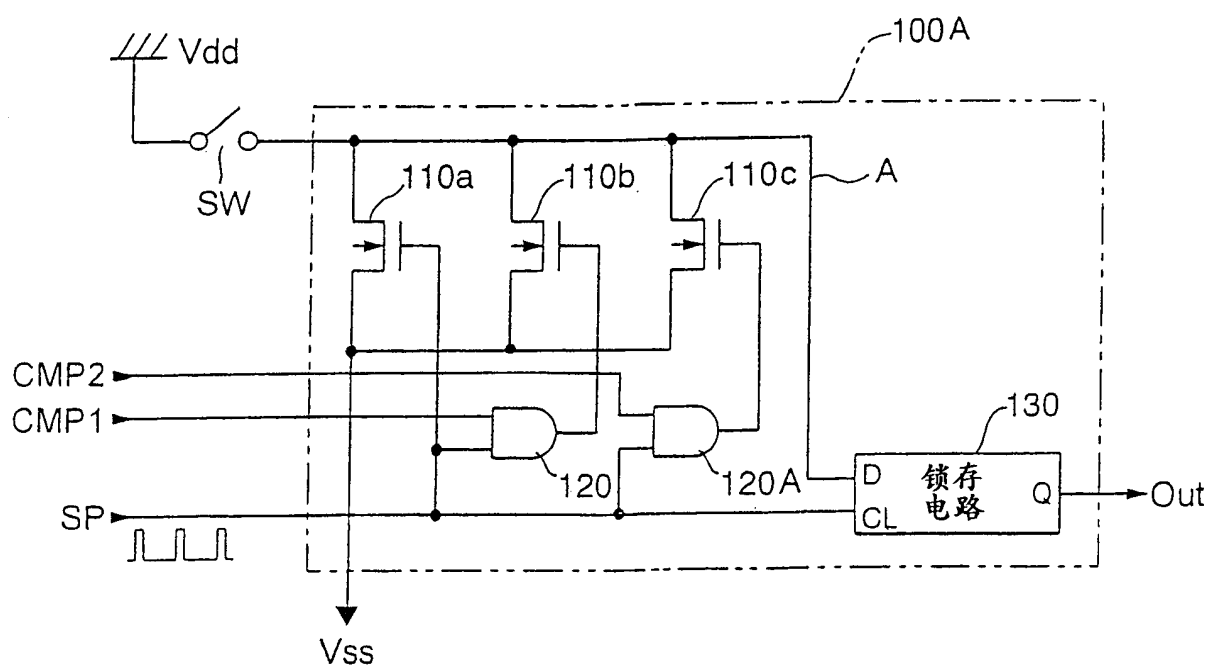
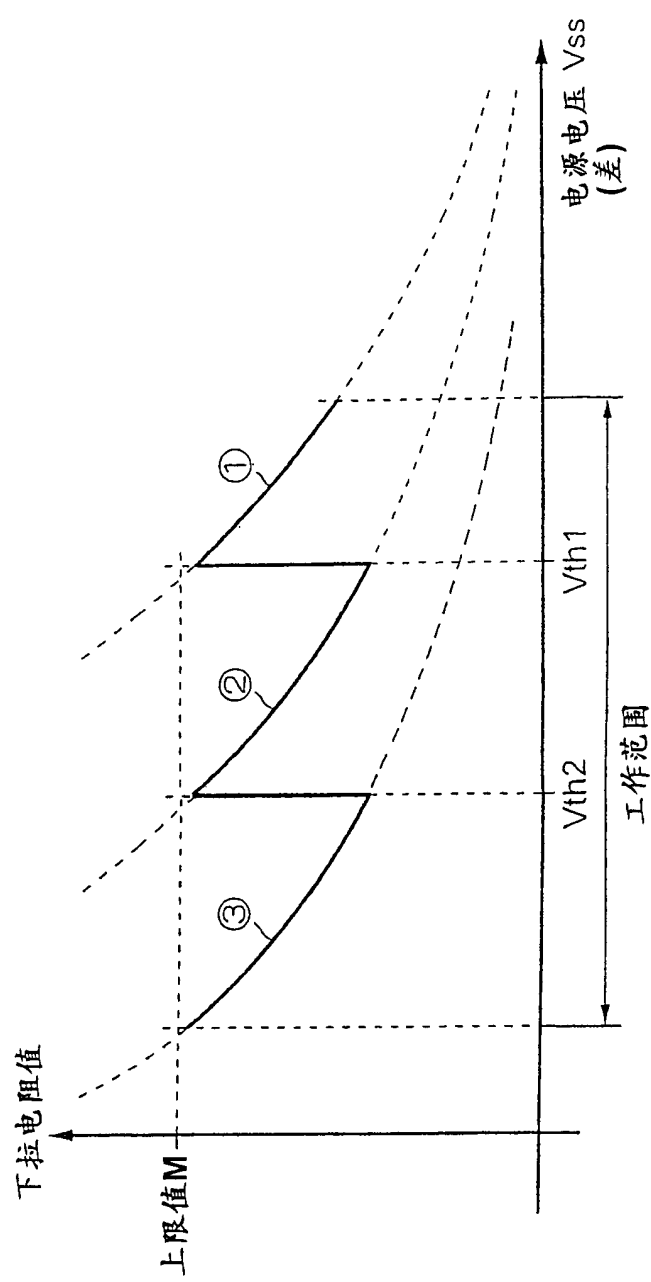
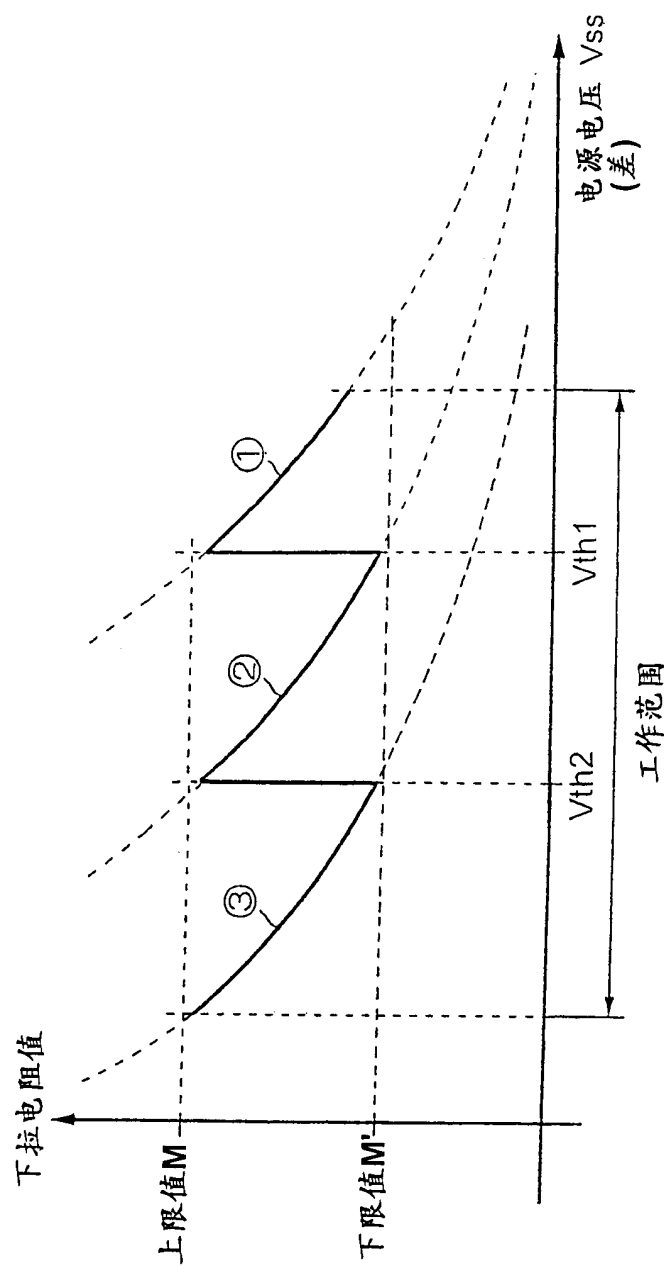


图 4



- ①：单个晶体管a的导通电阻
- ②：晶体管a,b并联导通电阻
- ③：晶体管a,b,c并联导通电阻

图 5



- ① : 单个晶体管a的导通电阻
- ② : 晶体管a,b并联导通电阻
- ③ : 晶体管a,b,c并联导通电阻

图 6

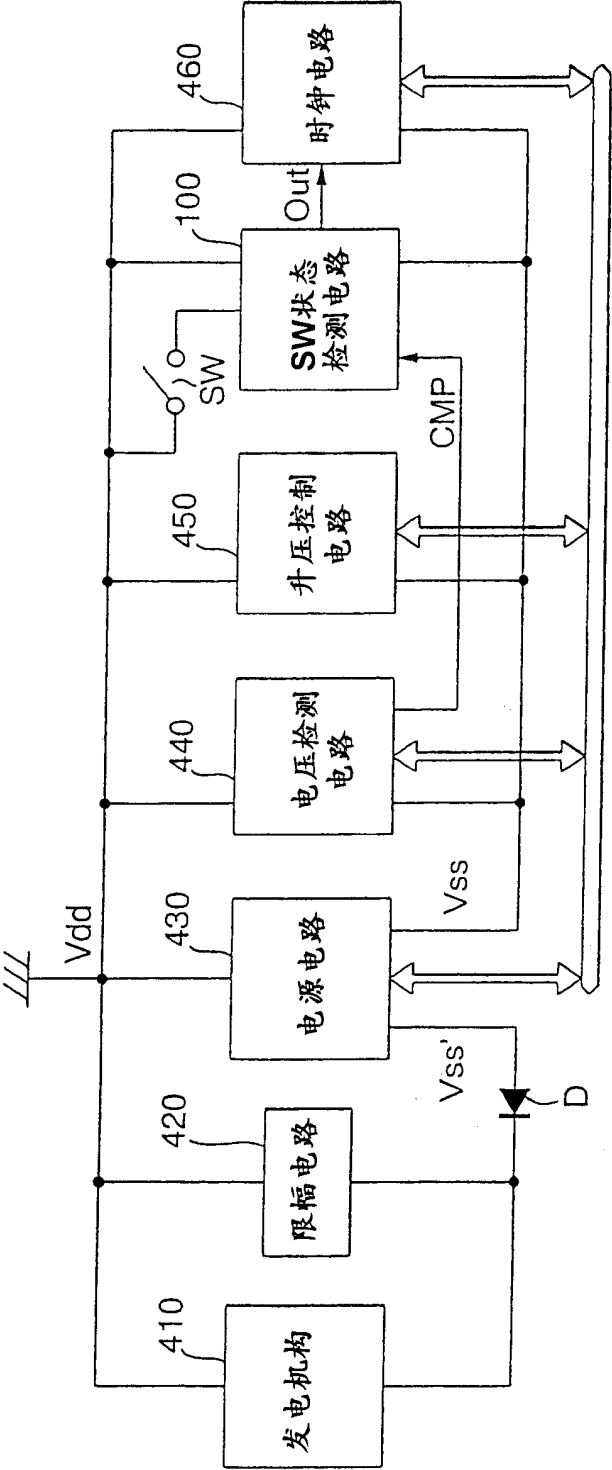


图 7

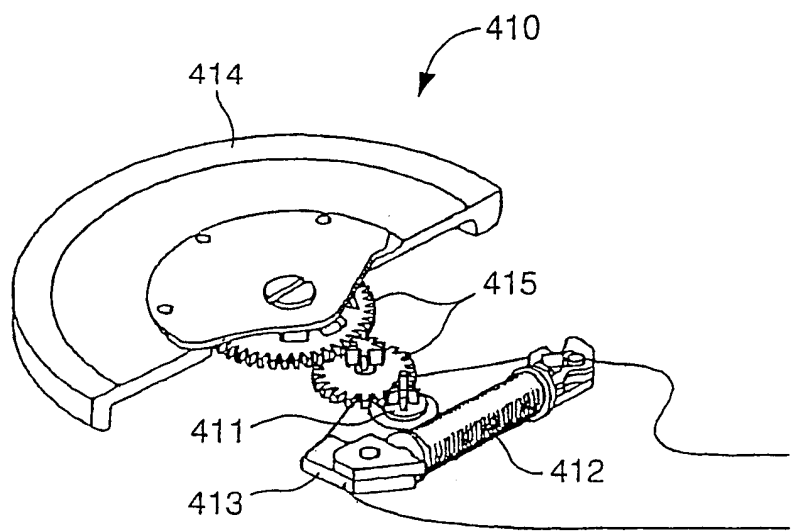


图 8

440：电压检测电路

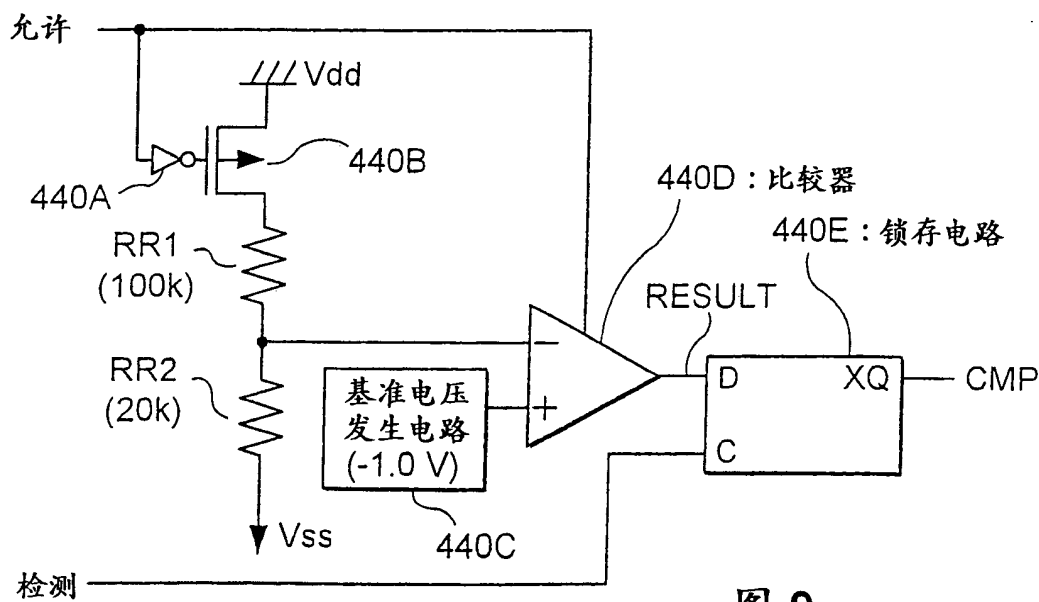


图 9

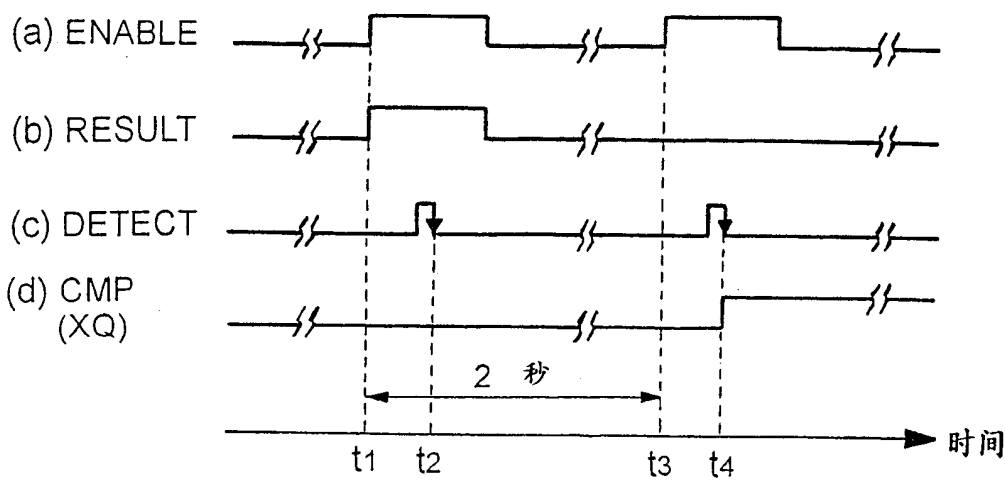


图 10

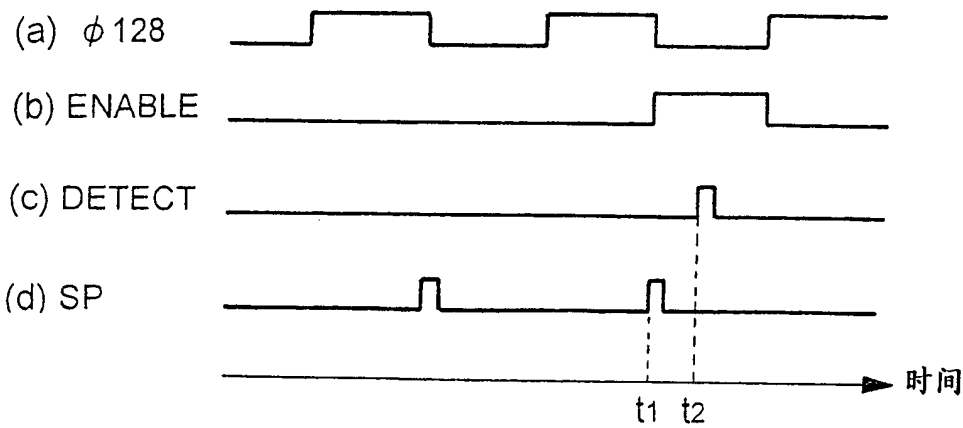


图 11

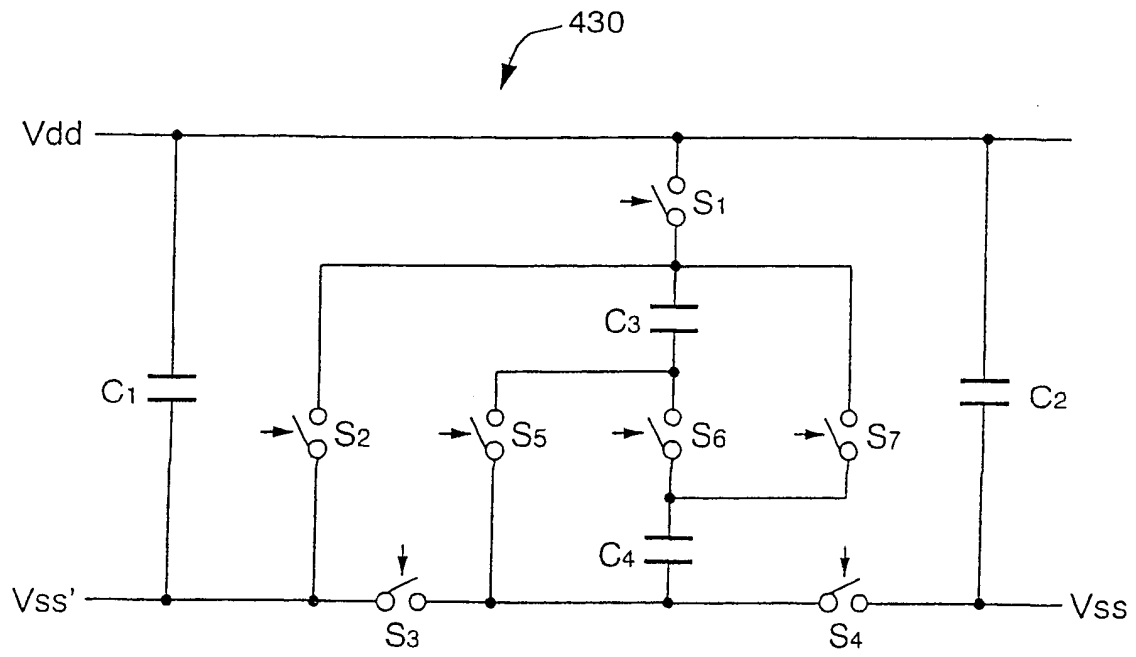
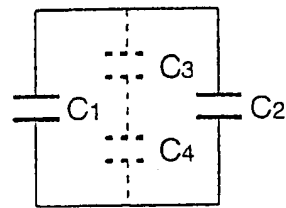
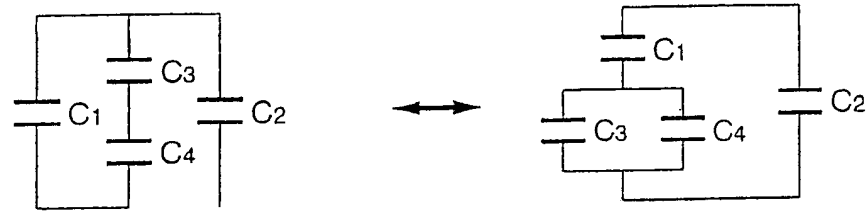


图 12

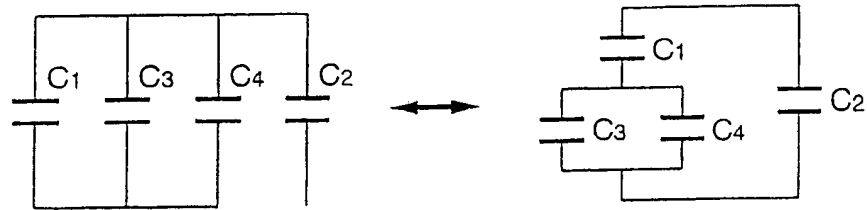
(a) 1倍升压



(b) 1.5倍升压



(c) 2倍升压



(d) 3倍升压

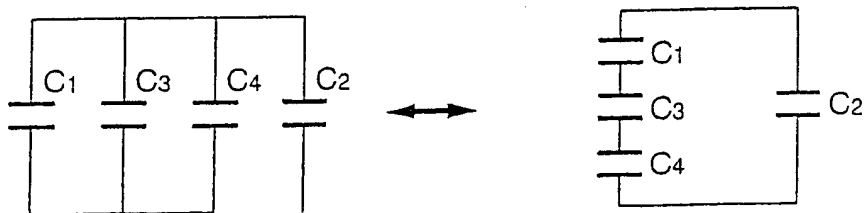


图 13

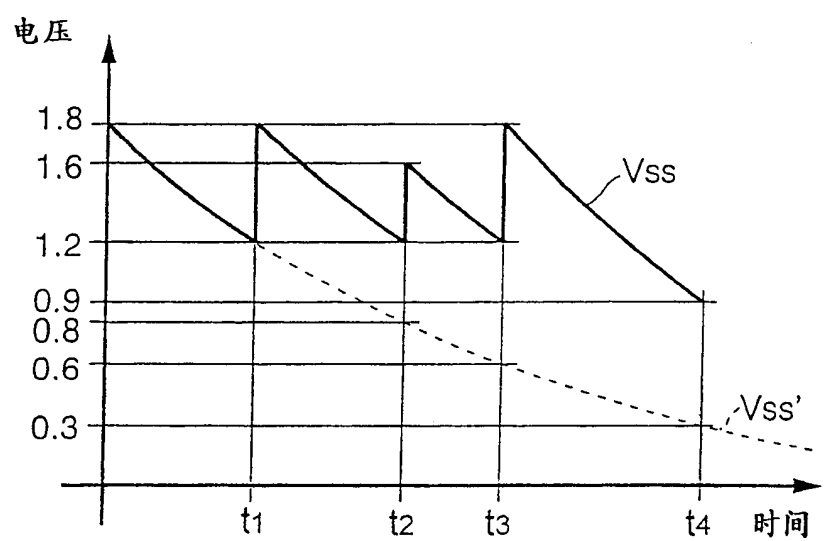


图 14

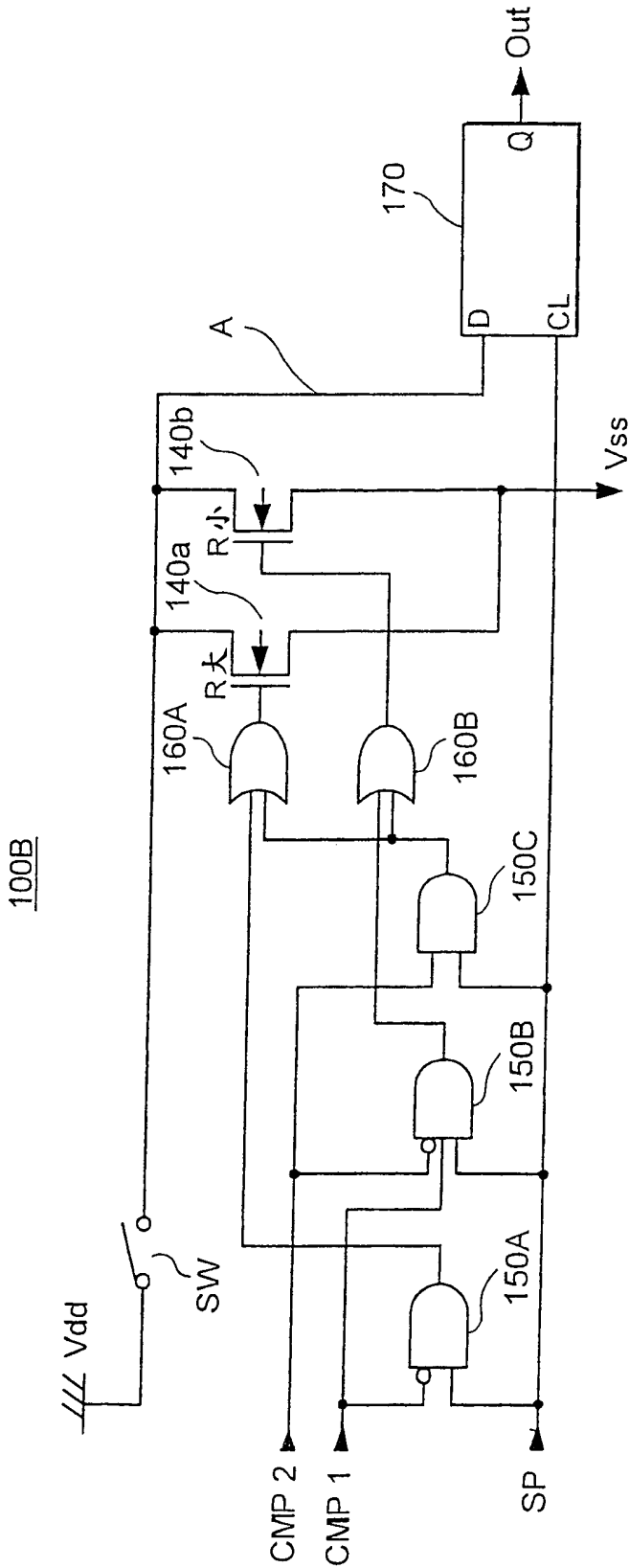


图 15

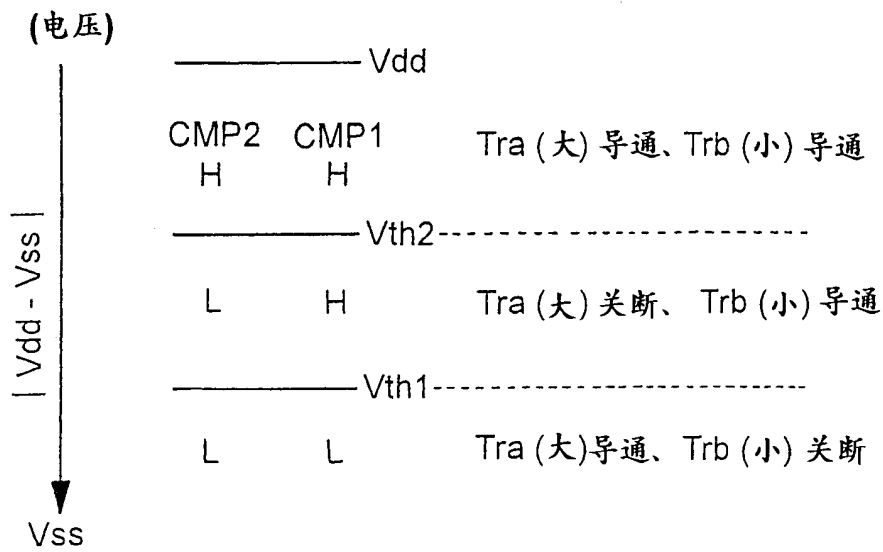


图 16

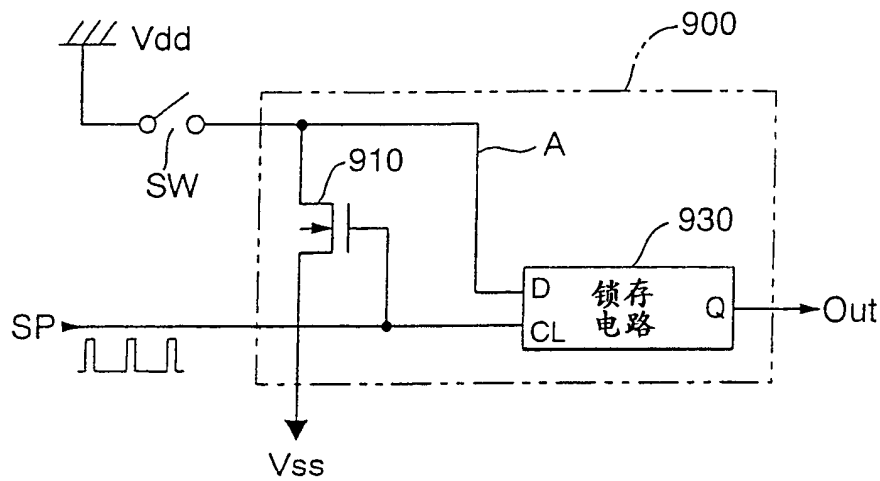


图 17