

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국

(43) 국제공개일  
2024년 2월 15일 (15.02.2024)



(10) 국제공개번호  
**WO 2024/034734 A1**

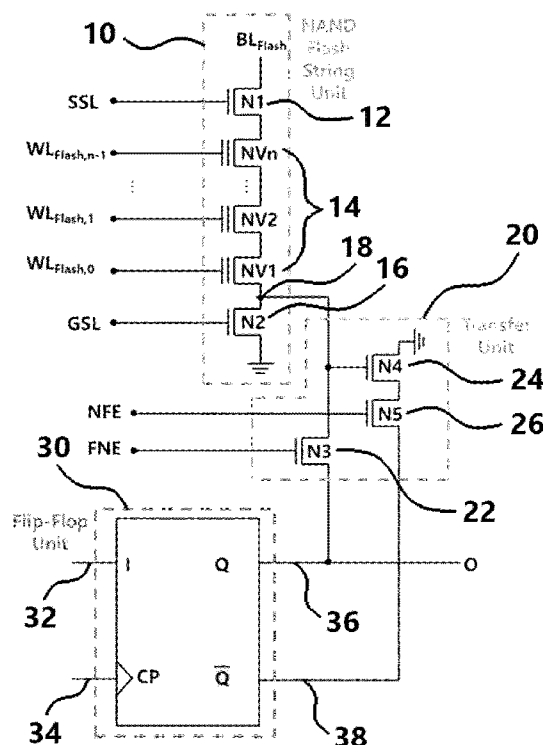
- (51) 국제특허분류:  
*G11C 16/04* (2006.01) *G11C 19/28* (2006.01)  
*H03K 3/037* (2006.01)
- (21) 국제출원번호: PCT/KR2022/017003
- (22) 국제출원일: 2022년 11월 2일 (02.11.2022)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:  
10-2022-0101055 2022년 8월 12일 (12.08.2022) KR
- (71) 출원인: 서울시립대학교 산학협력단 (UNIVERSITY OF SEOUL INDUSTRY COOPERATION FOUNDATION) [KR/KR]; 02504 서울특별시 동대문구 서울시립대로 163, Seoul (KR). 인천대학교 산학협력단 (INCHEON NATIONAL UNIVERSITY RESEARCH BUSINESS FOUNDATION) [KR/KR]; 22012 인천광역시 연수구 아카데미로 119, Incheon (KR).
- (72) 발명자: 김윤 (KIM, Yoon); 02084 서울특별시 중랑구 신내로7나길 24, 211동 2002호, Seoul (KR). 이원주 (LEE, Won Joo); 02556 서울특별시 동대문구 전동로 31길 22, 103호, Seoul (KR). 안지훈 (AHN, Ji Hoon);

02550 서울특별시 동대문구 답십리로23나길 4, 304호, Seoul (KR). 구민석 (KOO, Min Suk); 21971 인천광역시 연수구 번우금로 19, 103동 1409호, Incheon (KR).

- (74) 대리인: 권오준 (KWON, O Jun); 06151 서울특별시 강남구 테헤란로 313, 1809호 소중환특허법률사무소, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

(54) Title: NAF MEMORY DEVICE IN WHICH NAND FLASH MEMORY AND FLIP-FLOP ARE COUPLED TOGETHER, AND OPERATING METHOD THEREOF

(54) 발명의 명칭: NAND 플래시 메모리와 플립플롭을 결합한 NAF 메모리 장치 및 그 동작방법



(57) Abstract: The present invention relates to a NAF memory device in which a NAND flash memory and a flip-flop are coupled together, and an operating method thereof, wherein, by configuring a NAF memory in which a flip-flop is fused to a NAND memory string, data of a register including the flip-flop may be directly called to a non-volatile memory and inversely, data stored in the non-volatile memory may be directly called to the register, through a transfer unit without having to pass through a separate input/output processor and a data bus, unlike an existing von Neumann architecture, and thus not only an existing bottleneck phenomenon may be resolved, but also a transmission efficiency of data may be increased.

(57) 요약서: 본 발명은 NAND 플래시 메모리와 플립플롭을 결합한 NAF 메모리 장치 및 그 동작방법에 관한 것으로, NAND 메모리 스트링에 플립플롭을 융합한 NAF memory를 구성함으로써, 기존 폰 노이만 구조와 달리, 별도의 입출력 프로세서 및 데이터 버스를 통하지 않고 전송 유닛을 통해 플립플롭으로 구성된 레지스터의 데이터를 비휘발성 메모리에, 그 역으로 비휘발성 메모리에 저장된 데이터를 레지스터로 직접 불러올 수 있어 종래 병목 현상의 해소는 물론 데이터의 전송 효율을 높일 수 있는 효과가 있다.

ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM,  
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,  
KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

## 명세서

### 발명의 명칭: NAND 플래시 메모리와 플립플롭을 결합한 NAF 메모리 장치 및 그 동작방법

#### 기술분야

- [1] 본 발명은 컴퓨팅 시스템에서 유닛 간의 데이터 전송을 효율적으로 하기 위한 메모리 장치에 관한 것으로, 더욱 상세하게는 NAND 플래시 메모리(NAND flash memory)와 플립플롭(Flip-flop)을 결합한 NAF 메모리 장치 및 그 동작방법에 관한 것이다.

#### 배경기술

- [2] 컴퓨팅 시스템에 있어 기존 컴퓨터 구조는 프로세싱 유닛과 메모리 유닛이 구분되는 폰 노이만 구조를 따르고 있다.
- [3] CPU(central processing unit)로 대변되는 프로세싱 유닛에서는 로직 연산 및 메모리 내의 데이터를 불러오기 위한 명령어 전송 등의 역할을 하고 있으며 이러한 역할의 중간값 및 결과값을 레지스터에 저장하게 된다.
- [4] 메모리 유닛에서는 이러한 레지스터의 값들을 SRAM(static random-access memory)으로 대변되는 캐시 기억 장치, DRAM(dynamic random access memory)으로 대변되는 주기억 장치 또는 HDD(hard disk drive), SSD(solid-state drive)으로 대변되는 비휘발성 기억 장치에 선택적으로 저장하게 된다.
- [5] 이러한 프로세스 유닛과 메모리 유닛 간의 데이터 전송 또는 메모리 유닛 간의 데이터 전송에는 데이터 버스(data bus) 및 입출력 프로세서(I/O processor) 등이 활용된다.
- [6] 도 1은 상술한 기존 폰 노이만 구조의 컴퓨팅 시스템에서 데이터 흐름을 보여주고 있다. 기존 컴퓨팅 시스템에서의 데이터 흐름은 프로세싱 유닛의 빠른 동작 속도와 메모리 유닛의 느린 동작 속도 차이에 의한 전체 시스템 성능 제한에 대한 문제를 야기하는 병목(bottleneck) 현상을 발생시킨다. 또한 프로세싱 유닛과 메모리 유닛 또는 메모리 유닛들 사이의 데이터 전송에서 데이터 버스를 통하는 전송 시스템 특성상 시스템의 대역폭(bandwidth)에 따라 데이터 전송 속도가 제한된다. 특히 다량의 데이터를 전송할 경우, 데이터를 일정단위로 끊어서 전송하게 되는데 이는 속도 및 전력 면에서의 비효율성을 높인다. 이를 개선하기 위해서는 각 유닛 간 데이터 전송을 효율적으로 하기 위한 메모리 구조가 필요하다.

#### 발명의 상세한 설명

##### 기술적 과제

- [7] 이에 본 발명은 효율적인 데이터 전송을 위해 레지스터를 구성하는 플립플롭(flip-flop)과 고집적 및 비휘발성의 NAND flash memory array를 융합 집적한 NAF memory(NAND flash memory + Flip-flop)를 제안한다. 구체적으로, 개별 플립플롭

출력에 NAND flash memory array를 융합하여 별도의 입출력 프로세서 및 데이터 버스를 통하지 않고 레지스터의 데이터를 비휘발성 메모리에 직접적으로 저장할 수 있으며 역으로 비휘발성 메모리의 데이터를 레지스터로 직접적으로 불러올 수 있는 NAND 플래시 메모리와 플립플롭을 결합한 NAF 메모리 장치 및 그 동작방법을 제공하고자 한다.

### 과제 해결 수단

- [8] 상기 목적을 달성하기 위하여, 본 발명에 의한 NAF 메모리 장치는 NAND memory 스트링을 포함하는 비휘발성 기억장치; 상기 NAND memory 스트링에 연결된 플립플롭; 및 상기 NAND memory 스트링과 상기 플립플롭 사이에 삽입되어 서로의 데이터를 주고 받을 수 있도록 구비된 전송 유닛을 포함하여 구성된 것을 특징으로 한다.
- [9] 상기 전송 유닛은 상기 NAND memory 스트링의 한 접점과 상기 플립플롭의 출력단 또는 반전 출력단 사이에 연결된 복수 개의 트랜지스터로 구성될 수 있다.
- [10] 상기 접점은 상기 NAND memory 스트링의 셀 소자와 접지 선택 트랜지스터가 연결된 기준 노드이고, 상기 복수 개의 트랜지스터는 상기 기준 노드와 상기 플립플롭의 출력단 사이에 연결되어 FNE 제어 신호로 개폐되는 FNT 트랜지스터, 접지와 상기 플립플롭의 반전 출력단 사이에 직렬로 연결되어 상기 기준 노드의 전압과 NFE 제어 신호로 각각 개폐되는 제 1 NFT 트랜지스터 및 제 2 NFT 트랜지스터를 포함할 수 있다.
- [11] 상기 복수 개의 트랜지스터는 상기 기준 노드와 상기 제 1 NFT 트랜지스터의 게이트 사이에 연결되어 상기 NFE 제어 신호로 개폐되는 제 3 NFT 트랜지스터를 더 포함할 수 있다.
- [12] 다른 실시예로, 상기 접점은 상기 NAND memory 스트링의 셀 소자와 접지 선택 트랜지스터가 연결된 기준 노드이고, 상기 복수 개의 트랜지스터는 상기 기준 노드와 상기 플립플롭의 출력단 사이에 연결되어 FNE 제어 신호로 개폐되는 FNT 트랜지스터,  $V_{DD}$  공급전압과 상기 플립플롭의 출력단 사이에 직렬로 연결되어 상기 기준 노드의 전압과 NFE 제어 신호로 각각 개폐되는 제 1 NFT 트랜지스터 및 제 2 NFT 트랜지스터를 포함할 수 있다.
- [13] 본 발명에 의한 NAF 메모리 장치의 동작방법은 상술한 NAF 메모리 장치를 이용한 NFT(NAND to Flip-flop Transfer) 모드 동작방법으로, 상기 FNT 트랜지스터는 턴오프(turn-off)시킨 상태에서 상기 제 1 NFT 트랜지스터 및 상기 제 2 NFT 트랜지스터를 턴온(turn-on)시키며 상기 NAND memory 스트링에 저장된 데이터를 상기 플립플롭의 출력단으로 전달하되, 상기 플립플롭의 출력단의 전압이 0 V인 상태에서 상기 접지 선택 트랜지스터를 턴온시켜 상기 기준 노드의 전압을 0 V로 초기화하는 단계; 상기 플립플롭의 CP(clock pulse)를 중지시켜 상기 출력단의 전압이 0 V인 상태에서 상기 접지 선택 트랜지스터는

턴오프시키고 상기 NAND memory 스트링에 읽기 동작을 위한 전압들을 인가하여 읽고자 하는 특정 셀 소자의 메모리 상태에 따라 상기 기준 노드의 전압이 결정되도록 하는 단계; 상기 NFE 제어 신호로 상기 제 2 NFT 트랜지스터를 턴온시켜 상기 특정 셀 소자에 저장된 데이터를 상기 플립플롭의 출력단으로 전달하는 단계; 및 상기 NFE 제어 신호로 상기 제 2 NFT 트랜지스터를 턴오프시키는 단계를 포함하여 순차 진행하는 것을 특징으로 한다.

- [14] 본 발명에 의한 NAF 메모리 장치의 동작방법은 상술한 NAF 메모리 장치를 이용한 FNT(Flip-flop to NAND Transfer) 모드 동작방법으로, 상기 제 2 NFT 트랜지스터는 턴오프시킨 상태에서 상기 FNT 트랜지스터를 턴온시키며 상기 플립플롭의 출력단 데이터를 상기 NAND memory 스트링으로 전달하되, 상기 NAND memory 스트링에서 적어도 쓰고자 하는 특정 셀 소자의 메모리 상태를 지워 초기화하는 단계; 상기 플립플롭의 CP를 중지시켜 상기 출력단의 전압을 유지한 상태에서 상기 FNE 제어 신호로 상기 FNT 트랜지스터를 턴온시키고 상기 NAND memory 스트링에 쓰기 동작을 위한 전압들이 인가하여 상기 특정 셀 소자에 상기 출력단의 데이터가 저장되도록 하는 단계; 및 상기 FNE 제어 신호로 상기 FNT 트랜지스터를 턴오프시키는 단계를 포함하여 순차 진행하는 것을 특징으로 한다.

### 발명의 효과

- [15] 본 발명은 NAND memory 스트링에 플립플롭을 융합한 NAF memory를 구성함으로써, 기존 폰 노이만 구조와 달리, 별도의 입출력 프로세서 및 데이터 버스를 통하지 않고 전송 유닛을 통해 플립플롭으로 구성된 레지스터의 데이터를 비휘발성 메모리에, 그 역으로 비휘발성 메모리에 저장된 데이터를 레지스터로 직접 불러올 수 있어 종래 병목 현상의 해소는 물론 데이터의 전송 효율을 높일 수 있는 효과가 있다.

### 도면의 간단한 설명

- [16] 도 1은 기존 컴퓨팅 시스템에서 데이터 버스를 통한 CPU(central processing unit) 내의 레지스터와 비휘발성 기억 장치(캐시, 주기억, HDD, SSD) 간의 데이터 흐름을 보여주는 블록도이다.
- [17] 도 2는 본 발명의 일 실시예에 따른 NAF 메모리 장치를 활용한 CPU 내 레지스터 구조에서 데이터 흐름을 보여주는 블록도이다.
- [18] 도 3은 본 발명의 일 실시예에 따른 NAF 메모리 장치의 구성을 보인 블록도이다.
- [19] 도 4는 도 3의 일 실시예에 따른 내부 구조를 보인 회로도이다.
- [20] 도 5는 도 4의 NAND memory 스트링의 구체적인 실시예를 보인 회로도이다.
- [21] 도 6은 도 4의 NAND memory 스트링의 셀 소자에 대한 전하 주입 여부에 따른 memory state 정의 및 state에 따른 문턱 전압(threshold voltage,  $V_{th}$ ) 분포를 보인

그래프이다.

- [22] 도 7은 도 4에서 NFT 모드 동작 개요를 보여주는 회로도이다.
- [23] 도 8은 도 7에서 NFT 모드의 각 유닛 별 동작 타이밍 다이어그램이다.
- [24] 도 9는 도 4에서 FNT 모드 동작 개요를 보여주는 회로도이다.
- [25] 도 10은 도 9에서 FNT 모드의 각 유닛 별 동작 타이밍 다이어그램이다.
- [26] 도 11은 도 4의 NAF memory를 활용한 4비트 레지스터를 보여준다.
- [27] 도 12는 도 4의 NAF memory를 활용한 4비트 시프트 레지스터를 보여준다.
- [28] 도 13은 도 4의 NAF memory를 활용한 4비트 범용 시프트 레지스터를 보여준다.
- [29] 도 14는 도 3의 다른 실시예에 따른 내부 구조를 보인 회로도이다.
- [30] 도 15는 도 3의 또 다른 실시예에 따른 내부 구조를 보인 회로도이다.
- [31] 도 16은 도 15의 NAF memory를 활용한 4비트 레지스터를 보여준다.
- [32] 도 17은 도 15의 NAF memory를 활용한 4비트 시프트 레지스터를 보여준다.
- [33] 도 18은 도 15의 NAF memory를 활용한 4비트 범용 시프트 레지스터를 보여준다.

#### 발명의 실시를 위한 형태

- [34] 이하, 첨부된 도면을 참조하며 본 발명의 바람직한 실시예에 대하여 설명한다.
- [35] 도 2를 참조하면, 본 발명의 일 실시예에 의한 NAF 메모리 장치는 레지스터를 구성하는 플립플롭(flip-flop)과 고집적 및 비휘발성의 NAND flash memory array를 융합 집적한 NAF memory(NAND flash memory + Flip-flop)를 포함하여 구성된다. 이렇게 함으로써, CPU 내에서 별도의 입출력 프로세서 및 데이터 버스를 통하지 않고 레지스터의 데이터를 비휘발성 메모리에 직접 저장할 수 있으며 비휘발성 메모리의 데이터를 레지스터로 직접 불러올 수 있게 된다. 이러한 데이터 전송은 후술하는 바와 같이 단순한 구조의 전송 유닛(transfer unit)으로 이루어질 수 있다. 본 실시예의 장점은 NAF memory의 개별 동작을 통해 병렬적으로 레지스터의 데이터를 비휘발성 메모리에 저장할 수 있어 데이터 전송의 효율을 높일 수 있다는 것이다. 또한 최근 누설 전력을 줄이기 위한 파워 게이팅(power-gating, 대기 시간에는 회로의 전원을 차단) 기법에서도 플립플롭 및 레지스터 데이터 백업을 효율적으로 실행하는데 활용될 수 있다. 이하, 본 발명의 구체적인 NAF 메모리 장치의 구조와 그 동작방법에 대하여 살펴본다.
- [36] 도 3 및 도 4를 참조하면, 본 발명의 일 실시예에 의한 NAF 메모리 장치는 NAND memory 스트링(10)을 포함하는 비휘발성 기억장치; 상기 NAND memory 스트링에 연결된 플립플롭(30); 및 상기 NAND memory 스트링(10)과 상기 플립플롭(30) 사이에 삽입되어 서로의 데이터를 주고 받을 수 있도록 구비된 전송 유닛(20)을 포함하여 구성된다.
- [37] 여기서, 상기 비휘발성 기억장치는 NAND flash memory를 포함하여 구성될 수

있고, NAND flash memory는, 도 3 및 도 4와 같이, NAND flash string unit(10)의 string(이하, 'NAND memory 스트링'이라 함)이 전송 유닛(20)을 거쳐 플립플롭(30)의 출력에 연결되는 구조를 가진다. NAND memory 스트링의 flash memory cell(이하, '셀 소자'라 함)의 개수는 1개 또는 도 4와 같이 다수 개(NV1, NV2, ..., NVn; 14)일 수 있다.

- [38] 셀 소자(14)의 형태는 floating-gate memory, CTF(charge-trap memory), e-flash memory(embedded flash memory) 등 모든 형태의 flash memory 형태가 가능하다. 그 중에서 플립플롭 및 CPU 제작에 사용되는 CMOS(complementary metal-oxide-semiconductor) logic 공정과 호환성 있는(compatible) e-flash memory가 가장 바람직할 수 있다. 도 5는 셀 소자(14)를 2가지 형태의 e-flash memory로 구현 가능함을 보여주고 있다. 2Tr e-flash NAND cell(14a)의 경우는 WL(word line)의 동작 전압(program voltage,  $V_{PP}$  혹은 erase voltage 혹은 read voltage,  $V_{read}$ )를 CC(coupling capacitor)에 인가하여 FG(floating gate)에 동작 전압을 coupling 하여 FG로 전하를 주입 또는 제거하여 cell을 memory state를 결정하거나 memory state를 읽는 동작을 하게 된다. 예를 들어, 도 6에 나타난 것처럼 전하가 주입되어 셀 소자의 문턱전압(threshold voltage,  $V_{TH}$ )이 높아진 상태는 '0'으로 정의하고, 전하가 제거되어 문턱전압이 낮아진 상태를 '1'로 정의할 수 있다. 3Tr e-flash NAND cell(14b)의 경우는 CC 외에 EC(erase capacitor)를 CC에 병렬로 구성하여 FG의 전하를 제거하는 역할을 하게 된다. CC의 크기는 EC에 비해 약 8배 큰 구조로 구성하여 FG는 CC에 의해서만 coupling이 되도록 하고, EC는 전하를 제거하는 역할만 수행하도록 함이 바람직하다. 이러한 구조를 통해 전자인 2Tr e-flash NAND cell 구조에 비해 낮은 동작 전압을 가져갈 수 있다. 이 외에도 본 발명에 사용 가능한 e-flash memory에는 1.5Tr 구조 등 모든 e-flash 형태가 포함될 수 있다.
- [39] 상기 플립플롭(30)은, 도 4에서 상승에지 트리거 D-플립플롭으로 도시되었으나, 이에 제한되지 않고 통상과 같이 복수 개의 게이트(AND, NOR, NAND 게이트 등)와 궤환(feed back) 회로로 구성되어 CP(clock pulse)의 상승에지 혹은 하강에지에 따라 출력단(Q)과 반전 출력단( $\overline{Q}$ )으로 안정된 출력을 가지는 1비트 기억소자로 레지스터(register)를 구성하는 것이면 모두 이에 해당된다.
- [40] 상기 전송 유닛(20)은 상기 NAND memory 스트링(10)의 한 접점(18)과 상기 플립플롭(30)의 출력단(Q, 36) 또는 반전 출력단( $\overline{Q}$ , 38) 사이에 연결된 복수 개의 트랜지스터로 구성될 수 있다.
- [41] 상기 전송 유닛(20)의 구체적 실시예로, 도 4, 도 7 및 도 9를 참조하면, 상기 접점(18)은 상기 NAND memory 스트링(10)의 셀 소자(14)와 접지 선택 트랜지스터(16)가 연결된 기준 노드(Node G)이고, 상기 복수 개의 트랜지스터는 상기 기준 노드(18)와 상기 플립플롭(30)의 출력단(36) 사이에 연결되어 FNE

제어 신호로 개폐되는 FNT 트랜지스터(22), 접지와 상기 플립플롭(30)의 반전 출력단(38) 사이에 직렬로 연결되어 상기 기준 노드(18)의 전압( $V_{\text{Node G}}$ )과 NFE 제어 신호로 각각 개폐되는 제 1 NFT 트랜지스터(24) 및 제 2 NFT 트랜지스터(26)를 포함하여 구성될 수 있다.

[42] 상기와 같이 구성된 NAF 메모리 장치의 동작은 다음 3가지로 구분된다. NAND memory 스트링(10)에서 플립플롭(30)으로 데이터를 전송하는 NFT(NAND to Flip-flop Transfer), 플립플롭(30)에서 NAND memory 스트링(10)으로 데이터를 전송하는 FNT(Flip-flop to NAND Transfer) 그리고 NAND memory 스트링(10)과 플립플롭(30) 간 연결을 끊고 플립플롭(30) 독립적으로 동작하는 3가지 모드가 있다. NFT 모드는 NAND flash의 읽기 동작과 유사하며, FNT 모드는 NAND flash의 쓰기 동작과 유사하다. 본 발명의 NAF 메모리 장치는 평소 독립적인 플립플롭(30)으로 동작하여 레지스터 역할을 하다가 NAND memory 스트링(10)의 비휘발성 메모리로 데이터 이전이 필요한 경우 및 반대로 NAND memory 스트링(10)의 비휘발성 메모리로부터 데이터를 불러들이는 경우에 각각 FNT 및 NFT 모드로 동작한다. 이하, 상술한 NAF 메모리 장치의 동작방법에 대하여 살펴본다.

[43] 먼저, 도 7 및 도 8을 참조하며, NFT(NAND to Flip-flop Transfer) 모드로 동작하는 방법에 대하여 기술한다.

[44] NAF 메모리 장치의 NFT 모드 동작은 기본적으로, 상기 FNT 트랜지스터(22)는 턴오프(turn-off)시킨 상태에서 상기 제 1 NFT 트랜지스터(24) 및 상기 제 2 NFT 트랜지스터(26)를 턴온(turn-on)시키며 상기 NAND memory 스트링(10)에 저장된 데이터를 상기 플립플롭(30)의 출력단(36)으로 전달하는 방식으로 이루어진다.

[45] 이는, 도 8을 참조하면, 상기 플립플롭(30)의 출력단(36)의 전압( $V_{\text{Node Q}}$ )이 0 V인 상태에서 상기 접지 선택 트랜지스터(16)를 턴온시켜 상기 기준 노드(18)의 전압( $V_{\text{Node G}}$ )을 0 V로 초기화하는 단계( $T_1 \sim T_2$ ); 상기 플립플롭(30)의 CP(clock pulse)를 중지시켜 상기 출력단(36)의 전압( $V_{\text{Node Q}}$ )이 0 V인 상태에서 상기 접지 선택 트랜지스터(16)는 턴오프시키고 나머지 상기 NAND memory 스트링(10)에 읽기 동작을 위한 전압들을 인가하여, 예컨대 bit line( $BL_{\text{flash}}$ )은  $V_{\text{DD}}$ , 스트링 선택 트랜지스터(12)는  $V_{\text{DD}}$ , 비선택 셀 소자들(NV1, NVn)은  $V_{\text{pass}}$ , 선택 셀 소자(NV2)는  $V_{\text{read}}$ 를 각각 인가하여, 읽고자 하는 선택된 특정 셀 소자(예컨대, NV2)의 메모리 상태(Flash State: '1'/'0')에 따라 상기 기준 노드(18)의 전압( $V_{\text{Node G}}$ )이 결정되도록 하는 단계( $T_2 \sim T_3$ ); 상기 NFE 제어 신호(예컨대,  $V_{\text{DD}}$ )로 상기 제 2 NFT 트랜지스터(26)를 턴온시켜 상기 특정 셀 소자(NV2)에 저장된 데이터를 상기 플립플롭(30)의 출력단(36)으로 전달하는 단계( $T_3 \sim T_4$ ); 및 상기 NFE 제어 신호(예컨대, 0 V)로 상기 제 2 NFT 트랜지스터(26)를 턴오프시키는 단계( $T_4 \sim T_5$ )를 포함하여 순차 진행하는 것으로 실시될 수 있다.

[46] 이렇게 함으로써, NAND memory 스트링(10)의 특정 셀 소자(NV2)에 저장된 데이터를 플립플롭(30)의 출력단(36)으로 전달할 수 있게 된다.

- [47] 상기 NAF 메모리 장치의 NFT 모드 동작을 보다 구체적으로 설명하면, NFT 모드는 NAND memory 스트링(10)의 특정 셀 소자(NV2)에 저장되어 있는 데이터를 플립플롭(30)으로 옮겨 출력해주는 동작이다. 도 7에 나타난 것과 같이 NAND memory 스트링(10)에서 NAND flash 읽기 동작으로 NFT 동작이 이루어진다. 선택된 셀 소자(NV2)의  $V_{TH}$ 에 따라 기준 노드(18)의 전압( $V_{Node G}$ )이 변하게 되어 NAND memory 스트링(10)의 데이터가 전송 유닛(20)을 통해 플립플롭(30)의 출력단(36)에 입력하게 된다. 해당 동작의 자세한 동작은 도 8의 타이밍 다이어그램을 통해 자세히 설명할 수 있다. 초기 독립적인 플립플롭 동작을 하는 NAF 메모리 장치의 입력에 0 V를 인가하여 초기화를 시켜준다( $T_1 \sim T_2$ ). 이 순간의 기준 노드(18)의 전압( $V_{Node G}$ )은 0 V로 초기화 되어 있는 상태이다. 그 후, CP를 중지시킨 뒤 NAND memory 스트링(10)에 읽기 동작하여 선택된 셀 소자(NV2)의 memory state에 따라 기준 노드(18)의 전압( $V_{Node G}$ )을 결정한다. 읽기 동작의 경우 선택된 셀 소자(NV2)에는  $V_{read}$ 를 인가하여 주고, 선택되지 않은 셀 소자들(NV1, NVn)의 WL에는  $V_{pass}$ 를 인가하여 준다. NAND memory 스트링(10)의 bit line( $BL_{flash}$ )에  $V_{DD}$ (~1 V, 전압 값은 적용하는 시스템, 응용 분야 등 상황에 따라 다양하게 바뀔 수 있음)를 인가하고 접지(ground)와 연결된 접지 선택 트랜지스터(16)의 게이트 라인(GSL)에  $V_{ss}$ (약 0 V), bit line(BL)과 연결된 스트링 선택 트랜지스터(12)의 게이트 라인(SSL)에  $V_{DD}$  신호를 입력하여 스트링 선택 트랜지스터(12)를 턴온(turn-on)한다. 선택된 셀 소자(NV2)의 memory state가 '1'일 경우 읽기 동작을 통해 기준 노드(18)의 전압( $V_{Node G}$ )을  $V_{DD} - V_{TH}$ 까지 상승시킬 수 있으며, 이 때 전송 유닛(20)의 제 1 NFT 트랜지스터(24)가 턴온하게 된다. 반대로 상기 Memory state가 '0'일 경우에는 기준 노드(18)의 전압( $V_{Node G}$ )이 0 V로 유지되어 제 1 NFT 트랜지스터(24)가 오프(off) 상태를 유지한다( $T_2 \sim T_3$ ). 그 후 제 1 NFT 트랜지스터(24)에 직렬로 연결된 제 2 NFT 트랜지스터(26)의 게이트 제어신호(NFE)에  $V_{DD}$ 를 인가해주어 전송 유닛(20)의 동작을 실시하게 된다. 이 때 제 1 NFT 트랜지스터(24)가 온(on)되어 있는 '1' 상태이면 접지(ground) 신호가 플립플롭(30)의 반전 출력단(38)에 인가되어 플립플롭(30)의 출력단(36)은  $V_{DD}$ 에 해당하는 'High' 신호를 출력하게 되고, 제 1 NFT 트랜지스터(24)가 오프(off) 되어 있는 '0' 상태이면 플립플롭(30)에 어떠한 신호도 인가되지 않아 초기의 0 V 상태로 유지된다( $T_3 \sim T_4$ ). 플립플롭(30)의 출력단(36) 값이 상기 memory state에 따라 변하고 난 뒤에 전송 유닛(20) 및 NAND memory 스트링(10)의 신호를 차단하여 플립플롭(30)의 독립적인 동작이 가능하도록 준비한다. 이 때, NAND memory 스트링(10)의 접지(ground)에 연결된 접지 선택 트랜지스터(16)를 GSL 신호( $V_{DD}$ )로 켜주어 기준 노드(18) 또한 초기화하여 제 1 NFT 트랜지스터(24)를 오프(off) 상태로 만든다( $T_4 \sim T_5$ ). 모든 전송 유닛(20)이 오프(off) 및 초기화되면 CP가 다시 플립플롭(30)에 인가되면서 독립적인 플립플롭 동작을 하며 NFT 모드 동작이 끝나게 된다.

- [48] 다음, 도 9 및 도 10을 참조하며, FNT(Flip-flop to NAND Transfer) 모드로 동작하는 방법에 대하여 기술한다.
- [49] 상기 제 2 NFT 트랜지스터(26)는 턴오프시킨 상태에서 상기 FNT 트랜지스터(22)를 턴온시키며 상기 플립플롭(30)의 출력단(36) 데이터를 상기 NAND memory 스트링(10)으로 전달하는 방식으로 이루어진다.
- [50] 이는, 도 10을 참조하면, 상기 NAND memory 스트링(10)에서 적어도 쓰고자 하는 특정 셀 소자(NV2)의 메모리 상태를 지워 초기화하는 단계( $T_1 \sim T_2$ ); 상기 플립플롭(30)의 CP를 중지시켜 상기 출력단(36)의 전압을 유지한 상태에서 상기 FNE 제어 신호( $V_{DD}$ )로 상기 FNT 트랜지스터(22)를 턴온시키고 상기 NAND memory 스트링(10)에 쓰기 동작을 위한 전압들이 인가하여, 예컨대 bit line( $BL_{flash}$ )은 플로팅 또는  $V_{SS}$ , 스트링 선택 트랜지스터(12)는 턴오프될  $V_{SS}$ , 비선택 셀 소자들(NV1, NVn)은  $V_{pass}$ , 선택 셀 소자(NV2)는  $V_{PP}$ 를 각각 인가하여, 상기 특정 셀 소자(NV2)에 상기 출력단(36)의 데이터가 저장되도록 하는 단계( $T_2 \sim T_4$ ); 및 상기 FNE 제어 신호(0 V)로 상기 FNT 트랜지스터(22)를 턴오프시키는 단계( $T_4 \sim T_5$ )를 포함하여 순차 진행하는 것으로 실시될 수 있다.
- [51] 이렇게 함으로써, 플립플롭(30)의 출력단(36) 데이터를 NAND memory 스트링(10)의 특정 셀 소자(NV2)로 전달하여 저장할 수 있게 된다.
- [52] 상기 NAF 메모리 장치의 FNT 모드 동작을 보다 구체적으로 설명하면, FNT 모드는 플립플롭(30)에서 출력한 출력단(36)의 데이터를 NAND memory 스트링(10)의 특정 셀 소자(NV2)로 전달하여 저장하는 동작이다. 도 9에서 보는 것과 같이 플립플롭(30)의 출력에 의해서 NAND memory 스트링(10)의 채널 전압( $V_{channel}$ )이 결정된다.  $V_{channel}$ 은 self-boosting 되거나(플립플롭의 출력이 'High'일 경우)  $V_{SS}$ (약 0 V, 플립플롭의 출력이 'Low'일 경우)가 된다.  $V_{channel}$ 의 전압 상태는 선택된 셀 소자(NV2)의 게이트에  $V_{PP}$ (~ 20 V)가 인가되었을 때 FN program을 억제하거나 발생시키는 역할을 하게 된다. 이러한 동작을 통해 선택된 셀 소자(NV2)에 플립플롭(30)의 출력 상태를 저장할 수 있다. 자세한 동작 원리는 도 10에 표시된 타이밍 다이어그램을 통해 설명할 수 있다. 초기 동작에서 플립플롭의 출력은 NAND memory 스트링(10)에 저장할 값을 출력하고 있다( $T_1 \sim T_2$ ). 이 후 전송 유닛(20)의 FNT 트랜지스터(22)의 게이트 제어 신호(FNE)에  $V_{DD}$ 를 인가하여 턴온시키고 NAND memory 스트링(10)의 모든 셀 소자들의 WL에  $V_{pass}$ 를 입력하여 전체  $V_{channel}$ 이 플립플롭 출력단(36)의 신호에 맞게 설정되도록 한다. 이 때 플립플롭(30)의 출력을 유지하기 위해 CP를 중단한다. 또한 채널을 플립플롭(30)의 출력에만 연결시키기 위해 SSL, GSL에  $V_{SS}$ 를 인가하여 스트링 선택 트랜지스터(12)와 접지 선택 트랜지스터(16)를 오프시켜준다( $T_2 \sim T_3$ ). 그 후 선택된 셀 소자(NV2)의 WL에  $V_{PP}$ 를 인가하여 FN program 동작을 실시한다.  $V_{channel}$  값이 플립플롭(30)의 출력에 의해 self-boosted 되었다면 선택된 셀 소자(NV2)의 게이트 전압과 채널 전압의 차이가 크지 않아 FN program이 'inhibit'되어 초기 state '1'을 유지하게 된다. 반대로  $V_{channel}$  값이

플립플롭(30)의 출력에 의해  $V_{ss}$ 로 고정되면 선택된 셀 소자(NV2)의 게이트 전압과 채널 전압의 차이가 크게 유지되어 FN program이 발생하여 state '0'으로 'program'된다. 해당 동작에 대한 요약은 아래 표 1(FNT 모드에서 플립플롭 출력에 따른  $V_{channel}$ 과 선택된 셀 소자 상태)과 같다( $T_3 \sim T_4$ ). 플립플롭(30)의 출력 값을 선택된 셀 소자(NV2)에 전송한 후에 전송 유닛(20)을 모두 off한 뒤 GSL에  $V_{DD}$ 를 입력하여  $V_{channel}$ 을 접지(ground) 상태로 초기화한다( $T_4 \sim T_5$ ). 그 후 NAND memory 스트링(10)의 모든 신호를 off하고 CP를 다시 인가하여 독립적인 플립플롭 동작으로 복귀시키며 FNT 동작을 마무리하게 된다( $T_5$  이후).

[53] [표1]

| Q      | Vchannel     | selected flash memory state |
|--------|--------------|-----------------------------|
| 'High' | Self-boosted | Inhibit                     |
| 'Low'  | $V_{ss}$     | Program                     |

[54] 상술한 NAF 메모리 장치를 널리 쓰이는 레지스터에 활용할 수 있는 방안에 대해 제시한다. 하기에서 제시되는 활용 방안들은 단편적인 예일 뿐 플립플롭으로 구성할 수 있는 모든 레지스터에 활용할 수 있다.

[55] (1) 4비트 레지스터

[56] D-플립플롭만으로 이루어진 가장 단순한 4비트 레지스터에 NAF 메모리 장치를 활용한 도식이 도 11에 나타난다. 이 레지스터는 CP의 상승 에지에서 입력 데이터( $I_A, I_B, I_C, I_D$ )를 입력하여 저장할 수 있으며, 출력( $O_A, O_B, O_C, O_D$ )에서 데이터를 출력할 수 있다. NAF 메모리의 FNT 모드를 활용하여 각 플립플롭에 병렬적으로 입력된 데이터를 따로 저장할 수 있으며, NFT 모드를 활용하여 NAF 메모리 장치에 저장된 데이터를 개별적으로 출력할 수 있다.

[57] (2) 4비트 시프트 레지스터

[58] D-플립플롭을 이용하여 구성된 4비트 시프트 레지스터에 NAF 메모리 장치를 활용한 도식이 도 12에 나타난다. CP가 입력될 때 마다 입력 데이터가 한 비트씩 오른쪽으로 시프트하며 저장된다( $I \rightarrow Q_A, Q_A \rightarrow Q_B, Q_B \rightarrow Q_C, Q_C \rightarrow Q_D$ ). 시프트하는 중간 과정에서 데이터를 FNT 모드를 활용해 NAND memory 스트링에 저장할 수 있으며 반대로 ND memory 스트링에 저장된 데이터를 NFT 모드를 활용하여 플립플롭에 개별적 또는 병렬적으로 입력하여 시프트 레지스터를 통해 직렬 출력이 가능하다.

[59] (3) 4비트 범용(universal) 시프트 레지스터

[60] D-플립플롭을 이용하여 구성된 4비트 범용 시프트 레지스터에 NAF 메모리 장치를 활용한 도식이 도 13에 나타난다. 4비트 범용 시프트 레지스터는 양방향으로 직렬 입력 데이터를 시프트할 수 있을 뿐만 아니라 시프트한 데이터를 병렬로 출력할 수 있다. 반대로 병렬로 입력한 데이터를 직렬로 시프트하면서 병렬로 출력할 수 있다. 이러한 동작은 멀티플렉서(multiplexer,

MUX)의 제어 신호( $S_1$ ,  $S_0$ )에 따라 각 플립플롭의 입력이 변하면서 시프트 동작 또는 병렬 동작을 가능하게 한다. 해당 동작은 아래 표 2(4비트 범용 시프트 레지스터의 제어표)에서 자세히 보여준다. 해당 범용 시프트 레지스터에 NAF 메모리 장치를 활용하게 되면 FNT 모드에서 시프트 중간 과정에서 데이터 저장 뿐만 아니라 병렬 입력 데이터도 NAND memory 스트링에 저장할 수 있게 된다. 게다가 NFT 모드에서 NAND memory 스트링에 저장된 데이터를 시프트할 수 있을 뿐만 아니라 병렬 출력이 가능하다.

[61] [표2]

| 모드 제어 |       | MUX 입력 채널 | 레지스터 상태 | 설명                                                                        |
|-------|-------|-----------|---------|---------------------------------------------------------------------------|
| $S_1$ | $S_0$ |           |         |                                                                           |
| 0     | 0     | 0         | 불변      | 레지스터의 출력 값이 다시 플립플롭 D에 입력되어 CP가 입력되어도 출력을 유지                              |
| 0     | 1     | 1         | 오른쪽 시프트 | 각 플립플롭의 출력 Q는 오른쪽 플립플롭의 D입력에 연결되어 오른쪽 시프트 수행<br>맨 왼쪽 플립플롭 D입력에는 직렬 데이터 입력 |
| 1     | 0     | 2         | 왼쪽 시프트  | 각 플립플롭의 출력 Q는 오른쪽 플립플롭의 D입력에 연결되어 왼쪽 시프트 수행<br>맨 오른쪽 플립플롭 D입력에는 직렬 데이터 입력 |
| 1     | 1     | 3         | 병렬 입력   | 병렬 입력 ( $I_A \sim I_D$ )의 2진 데이터는 CP가 입력될 때 레지스터에 로드                      |

[62] 위에서 본 발명의 NAF 메모리 장치를 활용한 예로, 4비트 레지스터, 4비트 시프트 레지스터 및 4비트 범용 시프트 레지스터에 대해 설명하였으나, 4비트에 제한되지 않고 각각 임의 N비트 레지스터, N비트 시프트 레지스터 및 N비트 범용 시프트 레지스터(N은 2 이상 자연수)로 구성될 수 있음은 자명하다.

[63] 본 발명의 실시예에 따라, 도 14와 같이, 본 발명의 NAF 메모리 장치의 전송 유닛(20')은 상술한 도 4의 실시예에서 기준 노드(18)와 제 1 NFT 트랜지스터(24)의 게이트 사이에 제 3 NFT 트랜지스터(28)가 더 연결되어 제 2 NFT 트랜지스터(26)과 함께 NFE 제어 신호로 개폐되도록 구비될 수 있다. 이렇게 함으로써, 도 4의 실시예에서 FNE 동작 시 플립플롭(30)의 출력단(36) Q 값이 1인 경우 NAND memory 스트링(10)을 self-boosting 할 시에 제 1 NFT 트랜지스터(24)의 게이트 커패시터가 NAND memory 스트링(10)의 커패시터에 비해 훨씬 큰 경우, NAND memory 스트링(10)이 self-boosting 전압으로 상승하기 어려운 문제점을 해소할 수 있게 된다. 즉, 본 실시예에서는 이러한 제 1 NFT 트랜지스터(24)의 게이트 커패시터로 인한 NAND memory 스트링(10)의 self-boosting 방해를 억제하기 위해 전송 유닛(20')에 제 3 NFT 트랜지스터(28)를 추가한 것이다. 제 3 NFT 트랜지스터(28)는 제 1 NFT 트랜지스터(24)의 게이트와 NAND memory 스트링(10) 사이에 존재하며 제 3 NFT 트랜지스터(28)의 개폐는 NFE 제어 신호에 의해 결정된다. FNT 모드에서 NFE 제어 신호는 제 2 NFT 트랜지스터(26) 및 제 3 NFT 트랜지스터(28)가 오프되는 신호로 인가되므로 제 1 NFT 트랜지스터(24)의 게이트 커패시터가 NAND memory 스트링(10)에 대해서

개방(open)된 것으로 볼 수 있다. 그리하여 제 1 NFT 트랜지스터(24)의 게이트 커패시턴스에 관계없이 self-boosting의 방해를 방지하여 원활한 FNT 모드 동작이 가능하게 된다.

- [64] 도 15를 참조하면, 본 발명에 따른 NAF 메모리 장치의 다른 실시예로, 접점(18)은 NAND memory 스트링(10)의 셀 소자(14)와 접지 선택 트랜지스터(16)가 연결된 기준 노드로 상술한 실시예와 같게 하되, 전송 유닛(20)을 이루는 복수 개의 트랜지스터는 기준 노드(18)와 플립플롭(30)의 출력단(36) 사이에 연결되어 FNE 제어 신호로 개폐되는 FNT 트랜지스터(22),  $V_{DD}$  공급전압(21)과 플립플롭의 출력단(36) 사이에 직렬로 연결되어 기준 노드(18)의 전압과 NFE 제어 신호로 각각 개폐되는 제 1 NFT 트랜지스터(24) 및 제 2 NFT 트랜지스터(26)를 포함하여 구성될 수 있다. 이렇게 함으로써, 도 4의 실시예에서 NFT 모드 시 NAND memory 스트링(10)의 데이터가 제 1 NFT 트랜지스터(24)에 연결된 접지(ground)를 통해 반전 데이터로 플립플롭의 반전 출력단(38)으로 들어가면서 플립플롭의 출력단(36) 출력이 NAND memory 스트링(10)의 데이터에 일치시키게 되었는데, 본 실시예에서는 제 1 NFT 트랜지스터(24)에  $V_{DD}$  공급전압(21)을 연결하여 플립플롭의 출력단(36)에 바로 NAND memory 스트링(10)의 데이터를 반전 없이 입력하여 주게 된다. 본 실시예에 의하면, 반전 출력이 없는 플립플롭에 사용하여 구조와 동작을 단순하게 할 수 있는 장점이 있지만 제 1 NFT 트랜지스터(24)에서 발생하는 전압 강하로 인해 플립플롭의 출력 Q를  $V_{DD}$ 까지 풀업(pull-up)하는 데에 지연 시간이 발생할 수 있다. 도 16 내지 도 18은 앞서 제시한 NAF 메모리 장치를 활용한 레지스터에 관한 실시예들인 도 11 내지 도 13에서 각각 플립플롭의 출력 Q만 사용한 것에 차이점이 있어, 반복된 설명은 생략한다.

### 산업상 이용가능성

- [65] 본 발명은 컴퓨팅 시스템에서 유닛 간의 데이터 전송을 효율적으로 하기 위한 메모리 장치에 관한 것이어서 산업상 이용가능성이 있다.

## 청구범위

- [청구항 1] NAND memory 스트링을 포함하는 비휘발성 기억장치;  
상기 NAND memory 스트링에 연결된 플립플롭; 및  
상기 NAND memory 스트링과 상기 플립플롭 사이에 삽입되어 서로의 데이터를 주고 받을 수 있도록 구비된 전송 유닛을 포함하여 구성된 것을 특징으로 하는 NAF 메모리 장치.
- [청구항 2] 제 1 항에 있어서,  
상기 전송 유닛은 상기 NAND memory 스트링의 한 접점과 상기 플립플롭의 출력단 또는 반전 출력단 사이에 연결된 복수 개의 트랜지스터로 구성된 것을 특징으로 하는 NAF 메모리 장치.
- [청구항 3] 제 2 항에 있어서,  
상기 접점은 상기 NAND memory 스트링의 셀 소자와 접지 선택 트랜지스터가 연결된 기준 노드이고,  
상기 복수 개의 트랜지스터는 상기 기준 노드와 상기 플립플롭의 출력단 사이에 연결되어 FNE 제어 신호로 개폐되는 FNT 트랜지스터, 접지와 상기 플립플롭의 반전 출력단 사이에 직렬로 연결되어 상기 기준 노드의 전압과 NFE 제어 신호로 각각 개폐되는 제 1 NFT 트랜지스터 및 제 2 NFT 트랜지스터를 포함하는 것을 특징으로 하는 NAF 메모리 장치.
- [청구항 4] 제 3 항에 있어서,  
상기 복수 개의 트랜지스터는 상기 기준 노드와 상기 제 1 NFT 트랜지스터의 게이트 사이에 연결되어 상기 NFE 제어 신호로 개폐되는 제 3 NFT 트랜지스터를 더 포함하는 것을 특징으로 하는 NAF 메모리 장치.
- [청구항 5] 제 2 항에 있어서,  
상기 접점은 상기 NAND memory 스트링의 셀 소자와 접지 선택 트랜지스터가 연결된 기준 노드이고,  
상기 복수 개의 트랜지스터는 상기 기준 노드와 상기 플립플롭의 출력단 사이에 연결되어 FNE 제어 신호로 개폐되는 FNT 트랜지스터,  $V_{DD}$  공급전압과 상기 플립플롭의 출력단 사이에 직렬로 연결되어 상기 기준 노드의 전압과 NFE 제어 신호로 각각 개폐되는 제 1 NFT 트랜지스터 및 제 2 NFT 트랜지스터를 포함하는 것을 특징으로 하는 NAF 메모리 장치.
- [청구항 6] 제 3 항에 따른 NAF 메모리 장치의 동작방법에 있어서,  
상기 FNT 트랜지스터는 턴오프(turn-off)시킨 상태에서 상기 제 1 NFT 트랜지스터 및 상기 제 2 NFT 트랜지스터를 턴온(turn-on)시키며 상기 NAND memory 스트링에 저장된 데이터를 상기 플립플롭의 출력단으로 전달하되,  
상기 플립플롭의 출력단의 전압이 0 V인 상태에서 상기 접지 선택

트랜지스터를 턴온시켜 상기 기준 노드의 전압을 0 V로 초기화하는 단계;  
 상기 플립플롭의 CP(clock pulse)를 중지시켜 상기 출력단의 전압이 0 V인  
 상태에서 상기 접지 선택 트랜지스터는 턴오프시키고 상기 NAND  
 memory 스트링에 읽기 동작을 위한 전압들을 인가하여 읽고자 하는 특정  
 셀 소자의 메모리 상태에 따라 상기 기준 노드의 전압이 결정되도록 하는  
 단계;

상기 NFE 제어 신호로 상기 제 2 NFT 트랜지스터를 턴온시켜 상기 특정  
 셀 소자에 저장된 데이터를 상기 플립플롭의 출력단으로 전달하는 단계;  
 및

상기 NFE 제어 신호로 상기 제 2 NFT 트랜지스터를 턴오프시키는 단계를  
 포함하여 순차 진행하는 것을 특징으로 하는 NAF 메모리 장치의  
 동작방법.

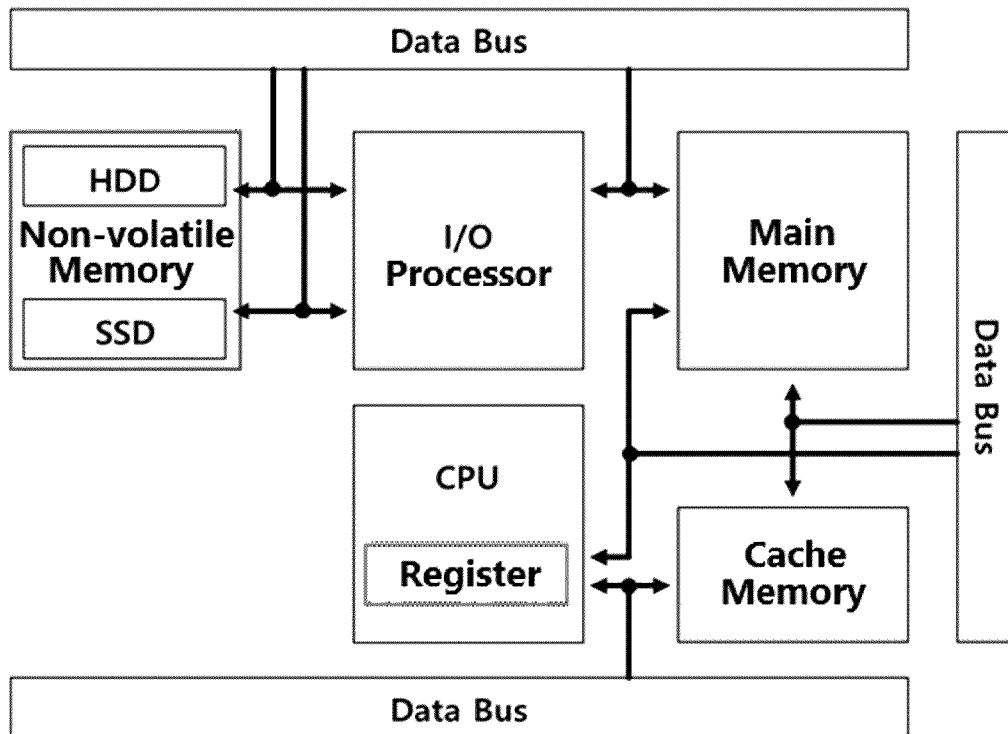
- [청구항 7] 제 3 항에 따른 NAF 메모리 장치의 동작방법에 있어서,  
 상기 제 2 NFT 트랜지스터는 턴오프시킨 상태에서 상기 FNT  
 트랜지스터를 턴온시키며 상기 플립플롭의 출력단 데이터를 상기 NAND  
 memory 스트링으로 전달하되,  
 상기 NAND memory 스트링에서 적어도 쓰고자 하는 특정 셀 소자의  
 메모리 상태를 지워 초기화하는 단계;  
 상기 플립플롭의 CP를 중지시켜 상기 출력단의 전압을 유지한 상태에서  
 상기 FNE 제어 신호로 상기 FNT 트랜지스터를 턴온시키고 상기 NAND  
 memory 스트링에 쓰기 동작을 위한 전압들이 인가하여 상기 특정 셀  
 소자에 상기 출력단의 데이터가 저장되도록 하는 단계; 및  
 상기 FNE 제어 신호로 상기 FNT 트랜지스터를 턴오프시키는 단계를  
 포함하여 순차 진행하는 것을 특징으로 하는 NAF 메모리 장치의  
 동작방법.

- [청구항 8] 제 3 항 또는 제 5 항에 따른 NAF 메모리 장치가 N개로 CP의 입력선에  
 연결된 것을 특징으로 하는 N비트 레지스터.

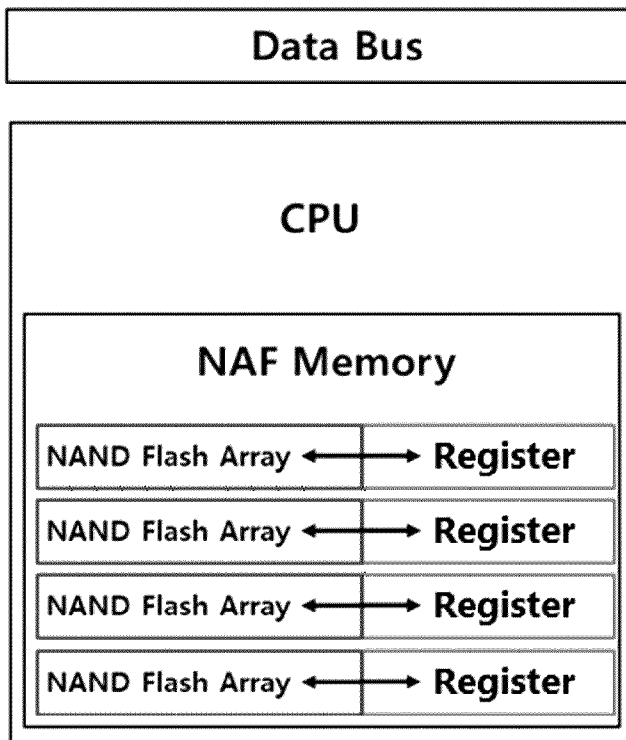
- [청구항 9] 제 3 항 또는 제 5 항에 따른 NAF 메모리 장치가 N개로 직렬로 CP의  
 입력선에 연결된 것을 특징으로 하는 N비트 시프트 레지스터.

- [청구항 10] 제 3 항 또는 제 5 항에 따른 NAF 메모리 장치가 N개로 같은 개수의  
 멀티플렉서로 구성되어 소정의 제어 신호에 따라 각 플립플롭의 입력이  
 변하면서 시프트 동작 또는 병렬 동작이 가능하게 구비된 것을 특징으로  
 하는 N비트 범용 시프트 레지스터.

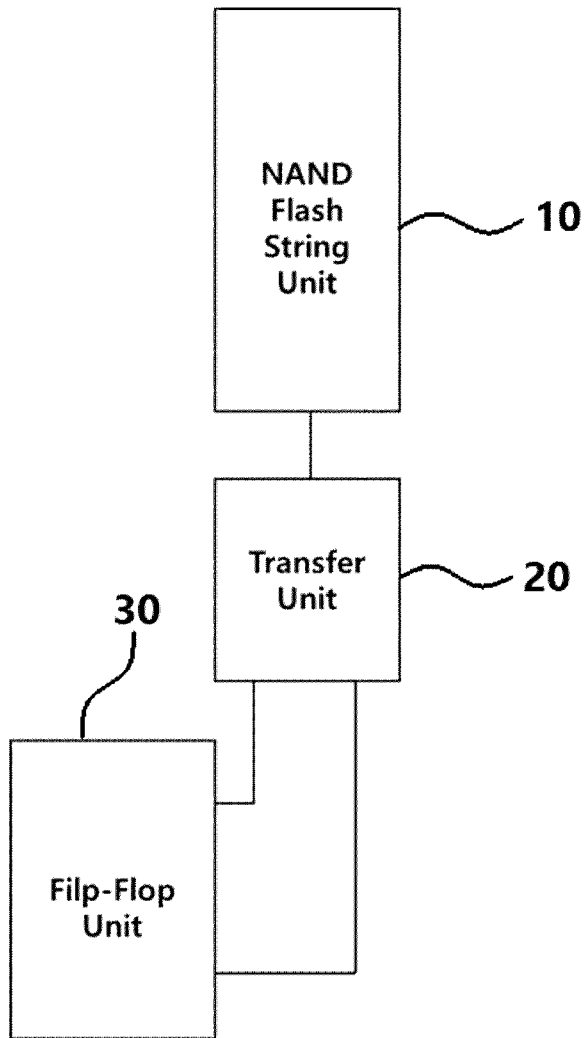
[도1]



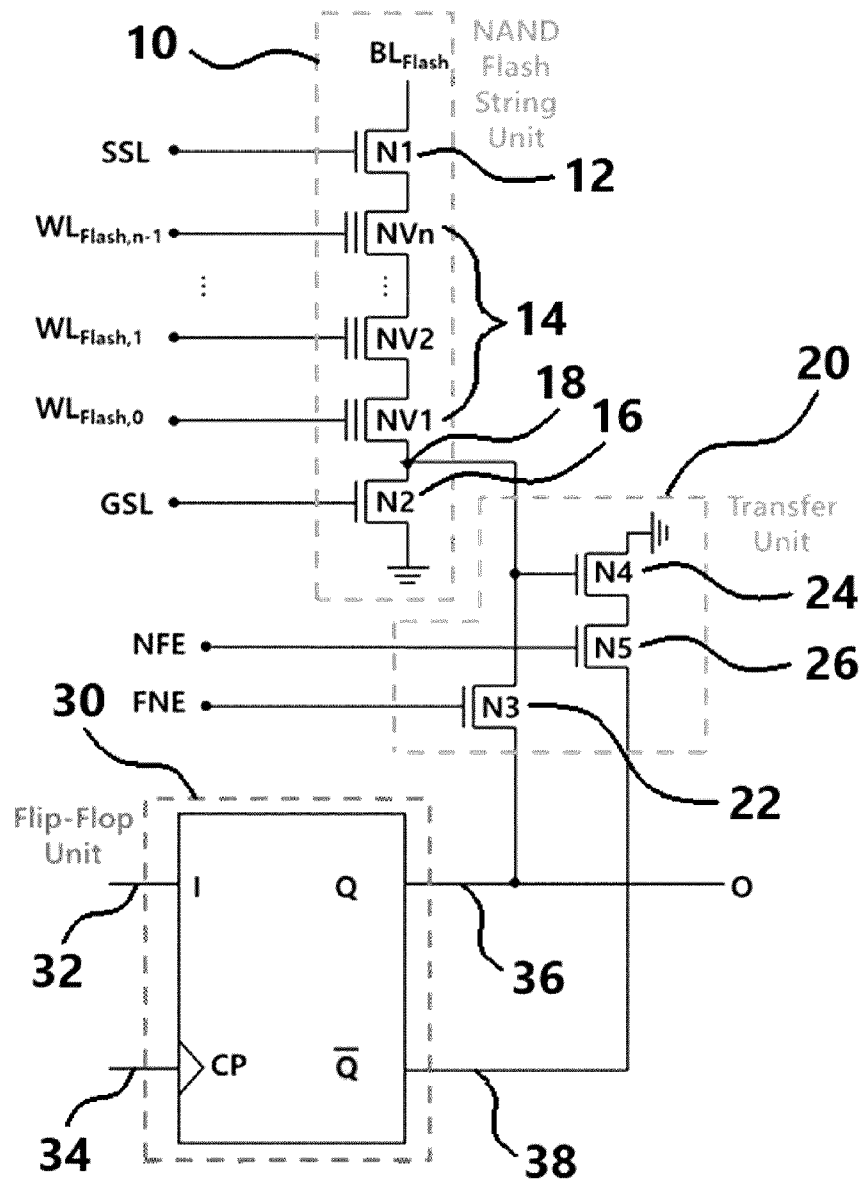
[도2]



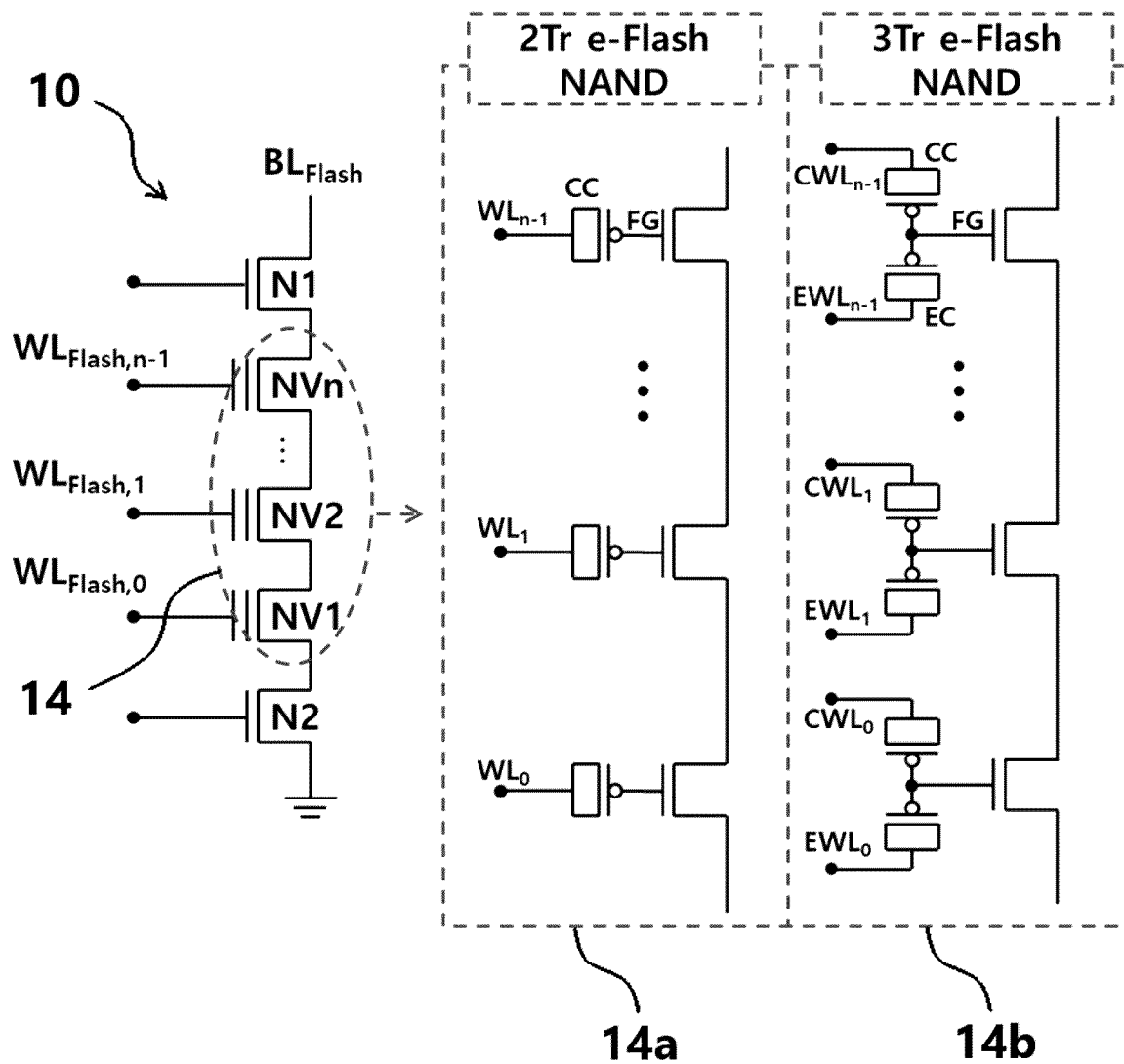
[도3]



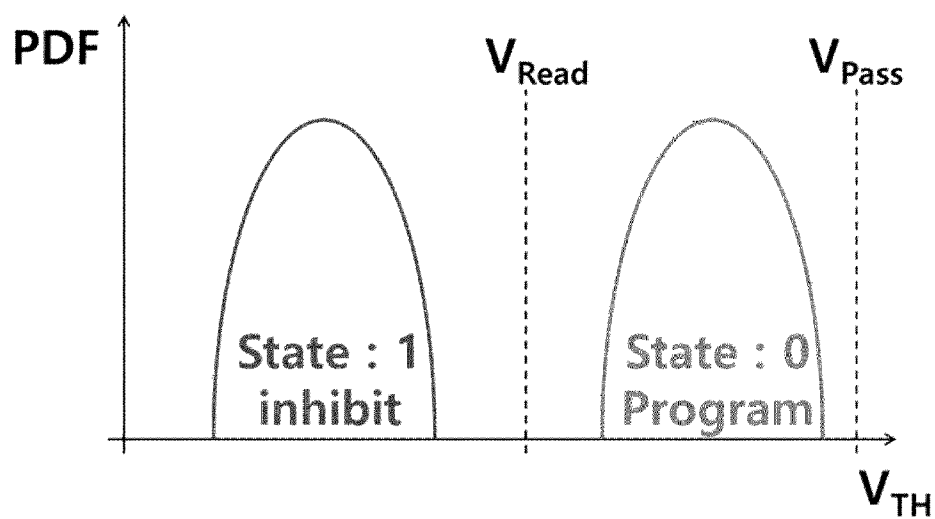
[도4]



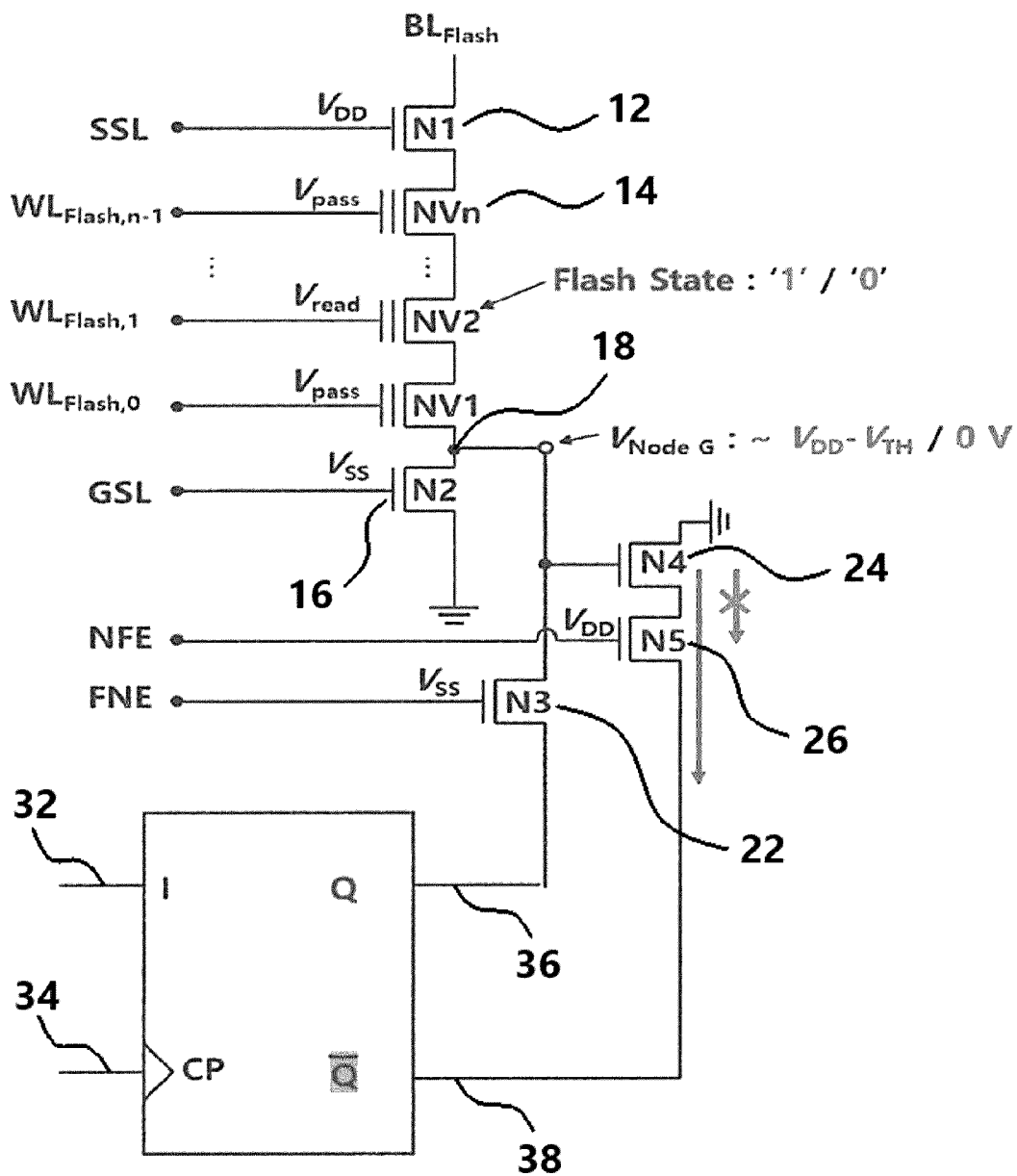
[도5]



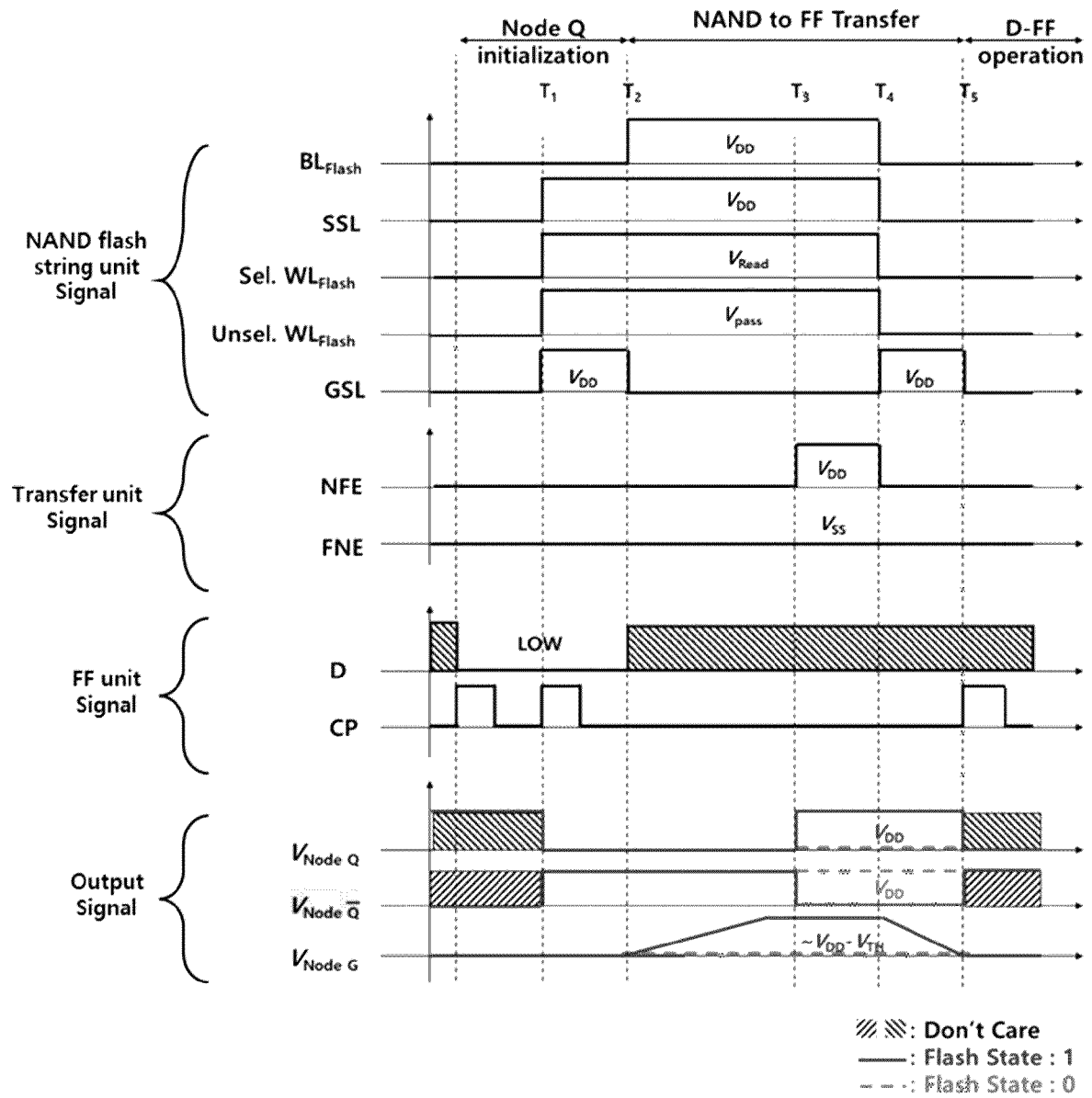
[도6]



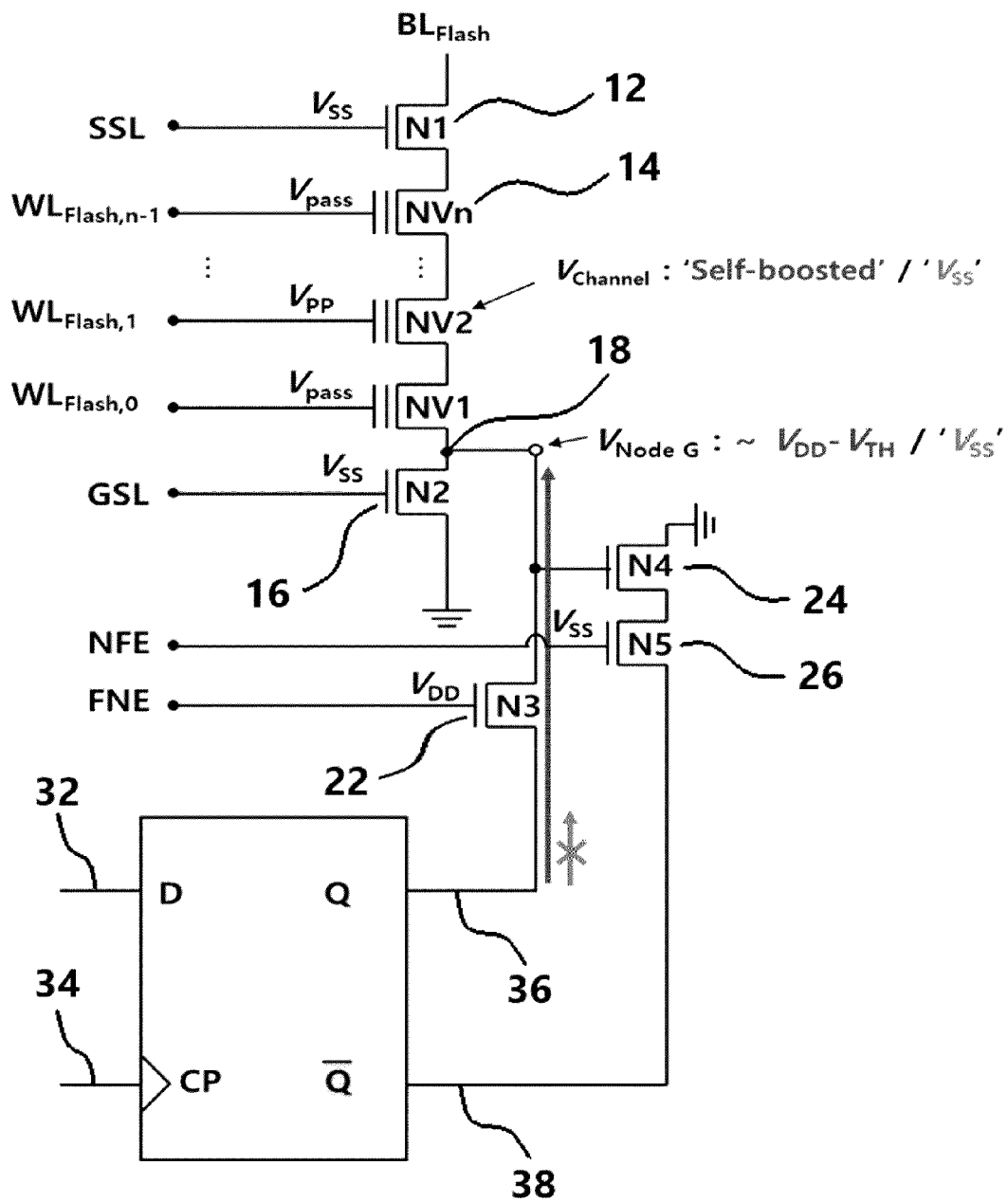
[57]



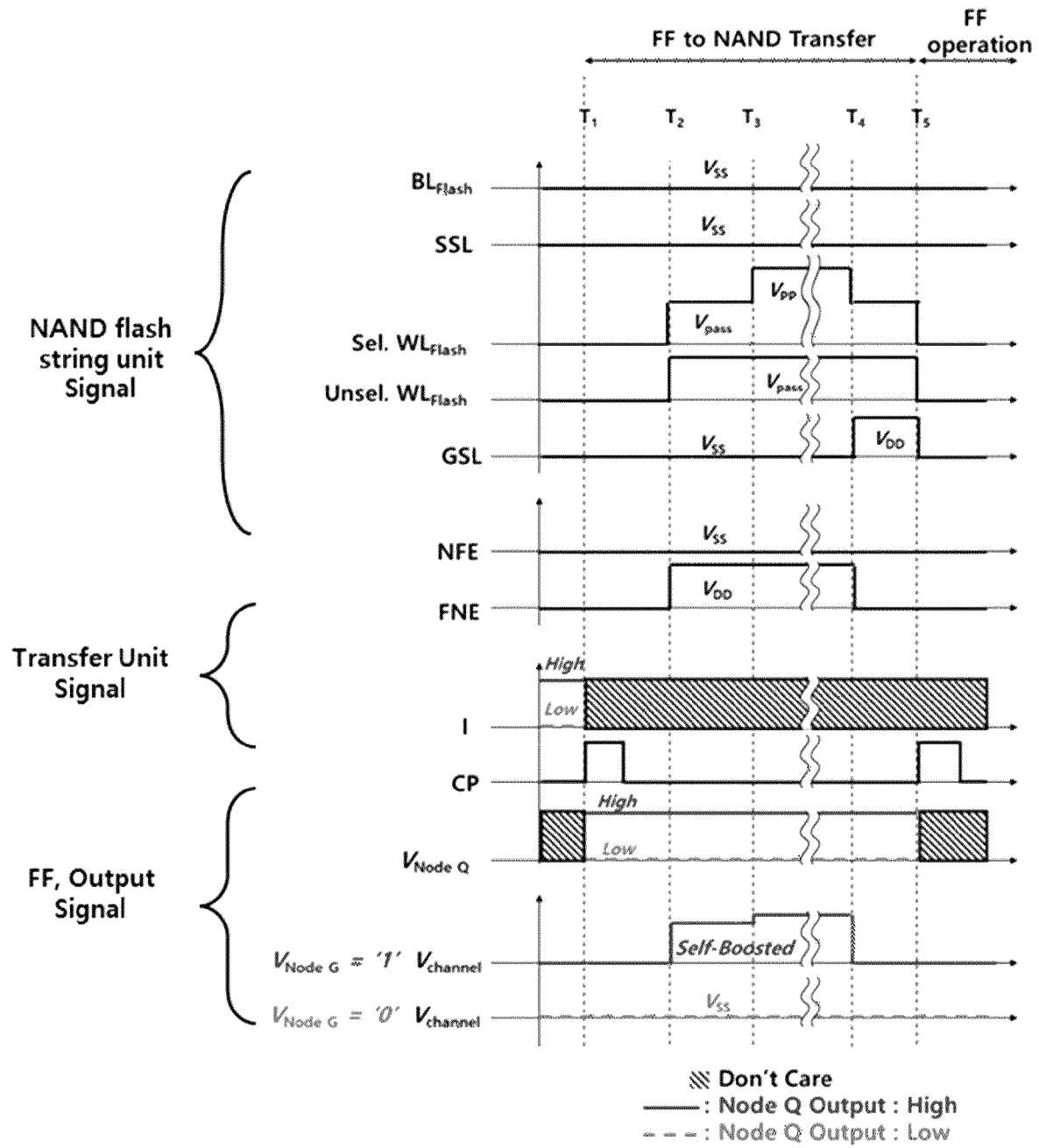
[도8]



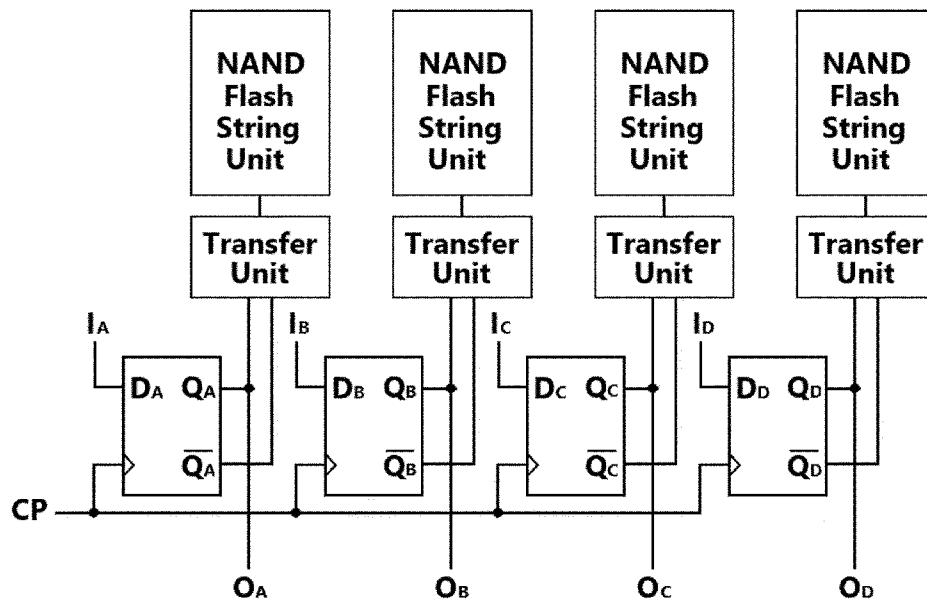
[도9]



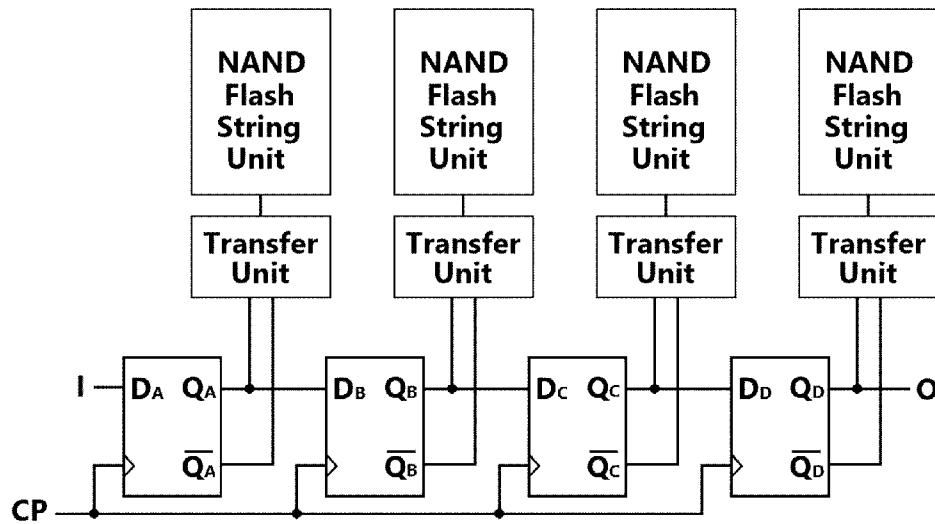
[도10]



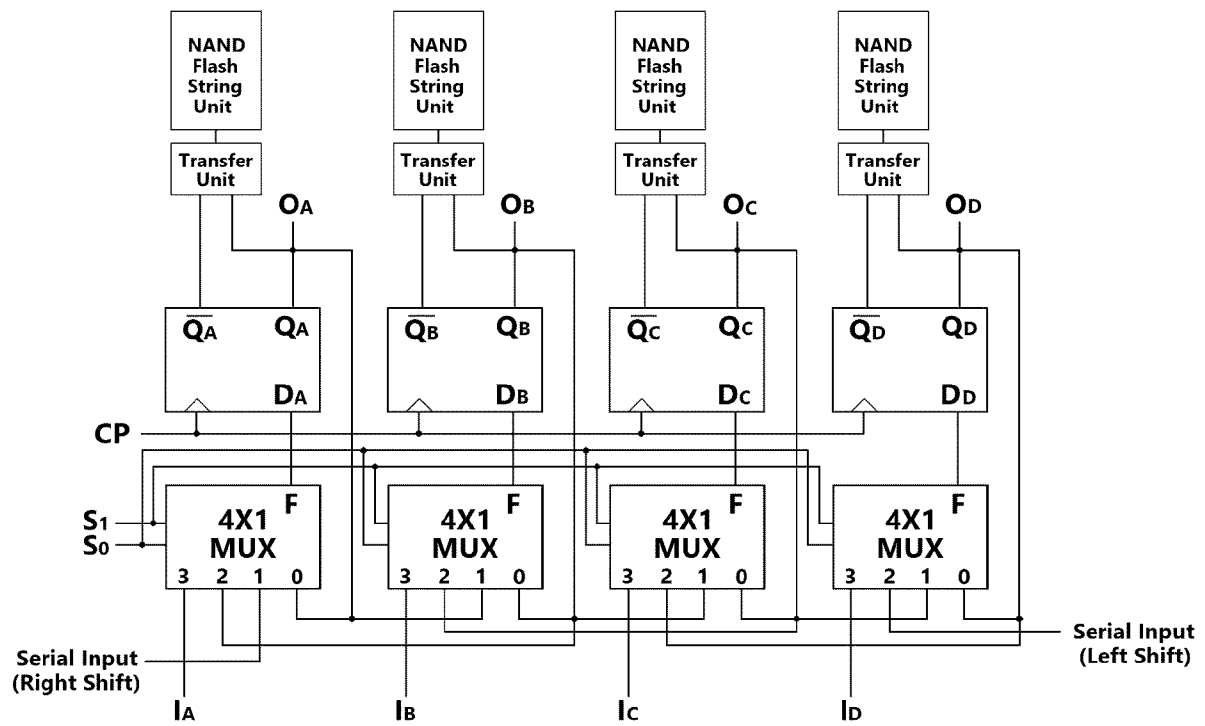
[도11]



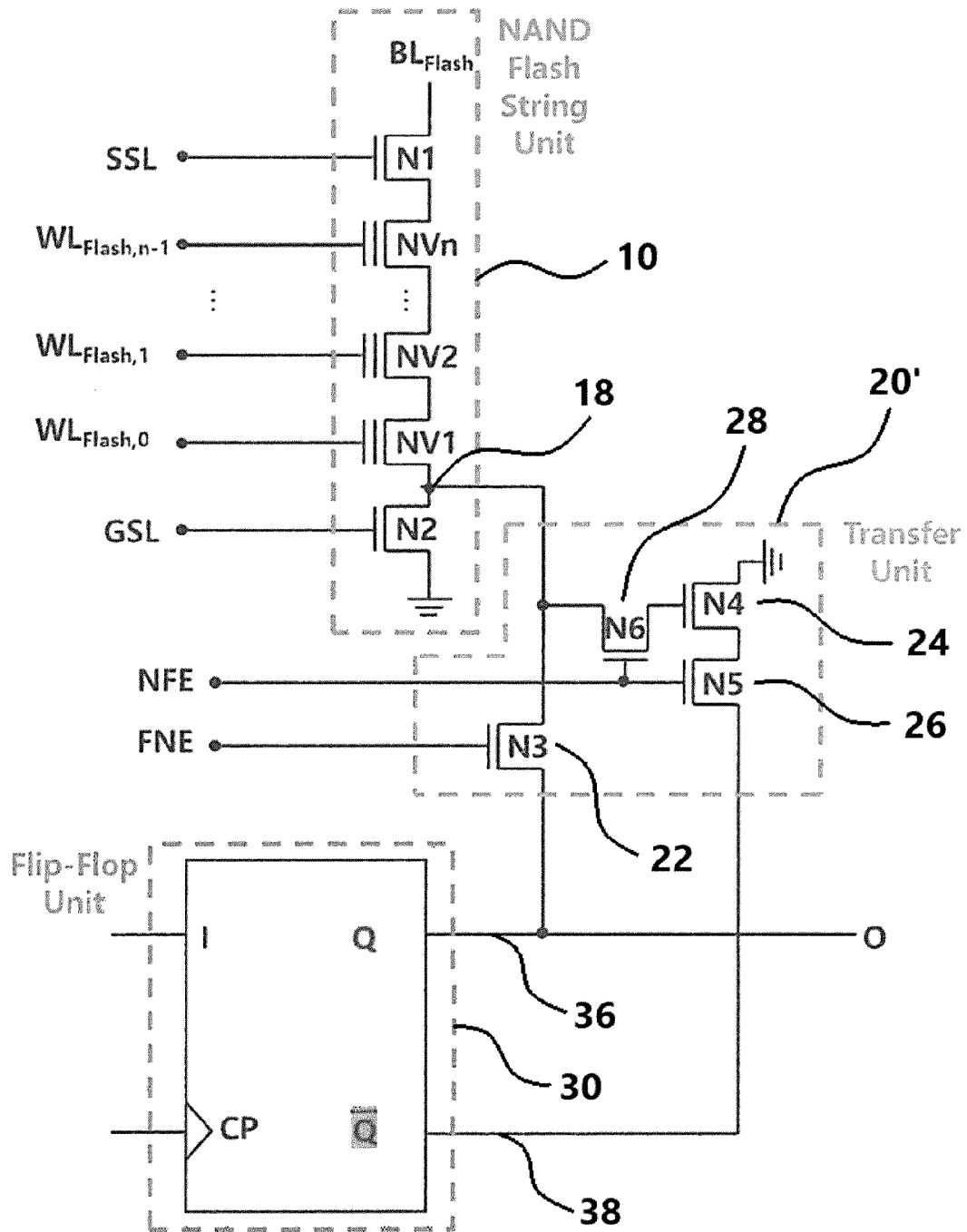
[도12]



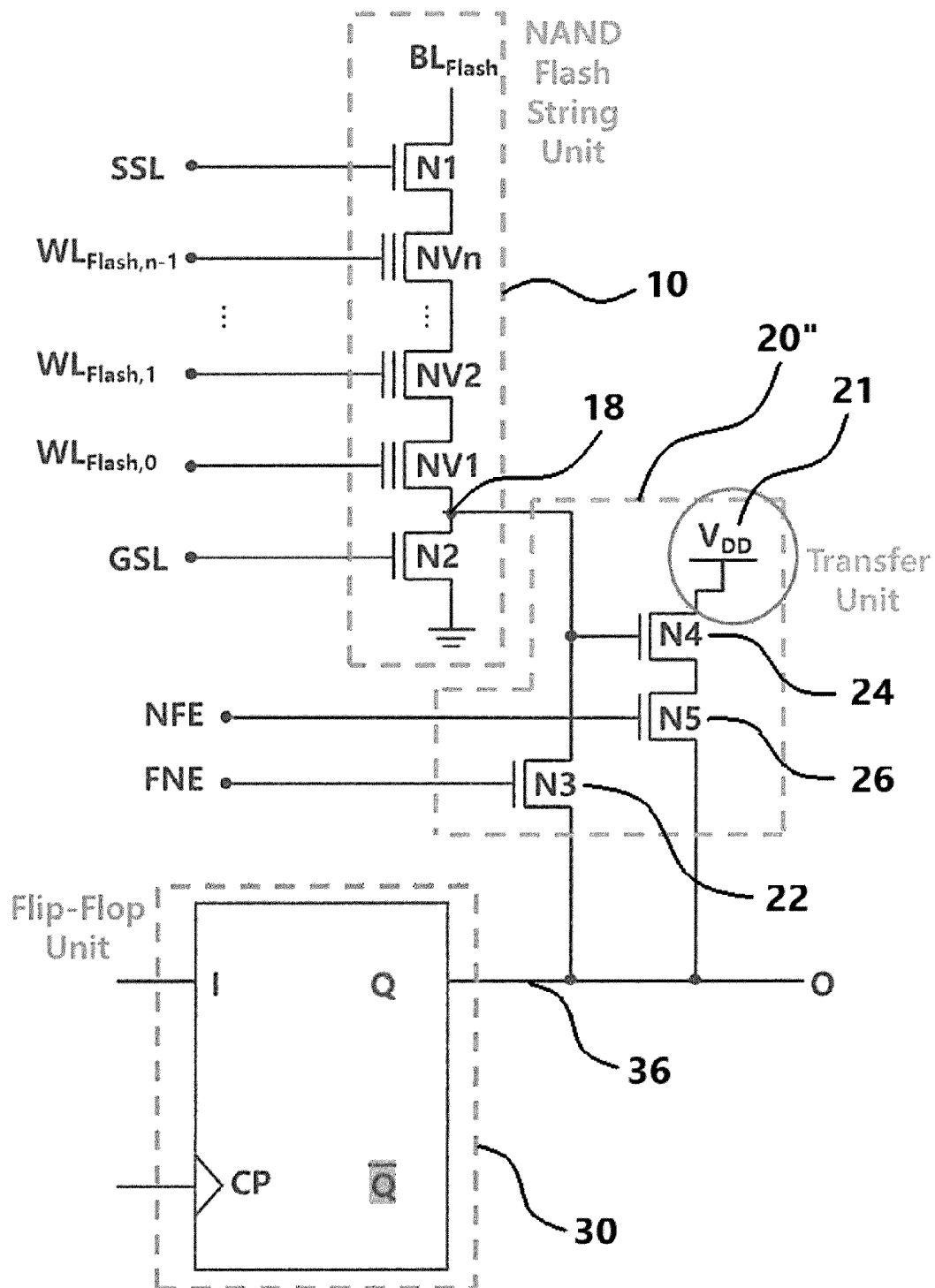
[513]



[도14]

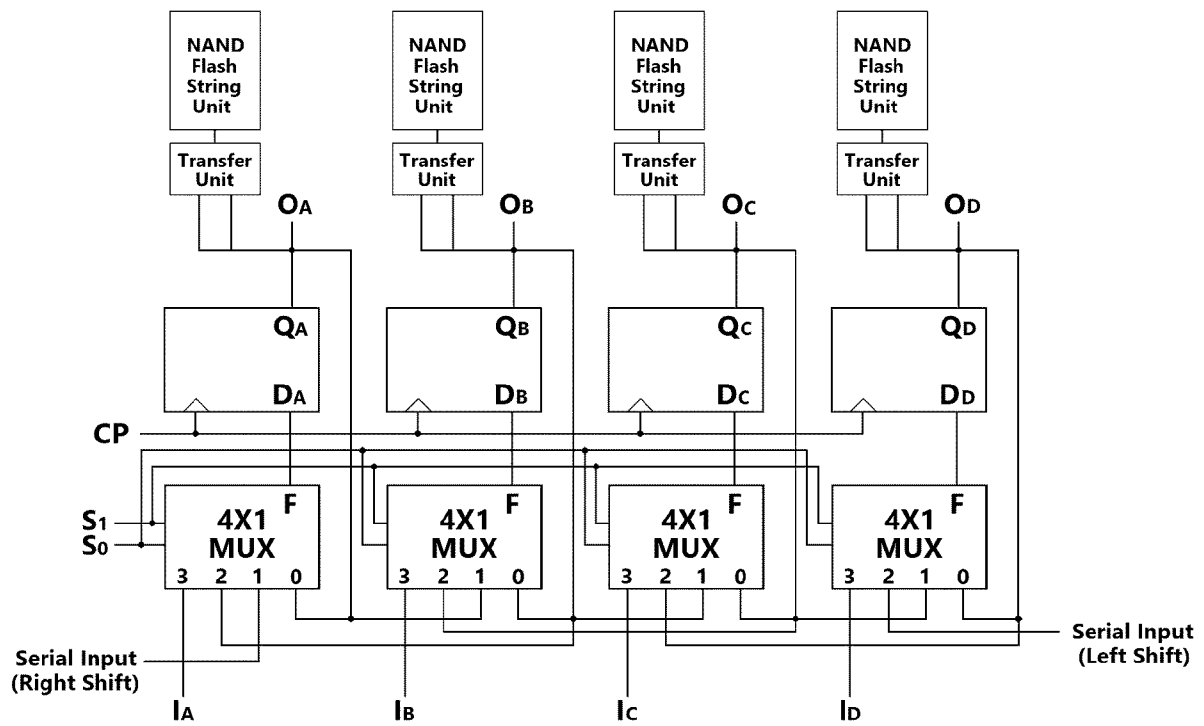


[도 15]





[518]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2022/017003

| <b>A. CLASSIFICATION OF SUBJECT MATTER</b><br><b>G11C 16/04(2006.01)i; H03K 3/037(2006.01)i; G11C 19/28(2006.01)i</b><br><br>According to International Patent Classification (IPC) or to both national classification and IPC                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |                                                                                                                                                  |                                                                          |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------|
| <b>B. FIELDS SEARCHED</b><br><br>Minimum documentation searched (classification system followed by classification symbols)<br>G11C 16/04(2006.01); G06F 13/16(2006.01); G11C 13/00(2006.01); G11C 16/06(2006.01); G11C 16/08(2006.01);<br>G11C 7/10(2006.01); G11C 7/22(2006.01)<br><br>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched<br>Korean utility models and applications for utility models: IPC as above<br>Japanese utility models and applications for utility models: IPC as above<br><br>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)<br>eKOMPASS (KIPO internal) & keywords: 낸드 메모리(nand memory), 플립플롭(flip-flop), 전송유닛(transfer unit)                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |                                                                                                                                                  |                                                                          |
| <b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |                                                                                                                                                  |                                                                          |
| Category*                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | Citation of document, with indication, where appropriate, of the relevant passages                                                               | Relevant to claim No.                                                    |
| X                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | US 2012-0155179 A1 (KOMINE, Yuji et al.) 21 June 2012 (2012-06-21)<br>See claims 1-5 and 15.                                                     | 1                                                                        |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                                                                                                                                  | 2-10                                                                     |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | US 2014-0063963 A1 (KABUSHIKI KAISHA TOSHIBA) 06 March 2014 (2014-03-06)<br>See paragraphs [0032]-[0150]; and figures 1-20.                      | 1-10                                                                     |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | KR 10-2012-0112125 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 11 October 2012 (2012-10-11)<br>See paragraphs [0055]-[0264]; and figures 1-11. | 1-10                                                                     |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | KR 10-2012-0025479 A (SANDISK 3D LLC) 15 March 2012 (2012-03-15)<br>See paragraphs [0008]-[0096]; and figures 1-16.                              | 1-10                                                                     |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | KR 10-2018-0093648 A (SK HYNIX INC.) 22 August 2018 (2018-08-22)<br>See paragraphs [0019]-[0302]; and figures 1-26.                              | 1-10                                                                     |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                  |                                                                          |
| * Special categories of cited documents:<br>"A" document defining the general state of the art which is not considered to be of particular relevance<br>"D" document cited by the applicant in the international application<br>"E" earlier application or patent but published on or after the international filing date<br>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)<br>"O" document referring to an oral disclosure, use, exhibition or other means<br>"P" document published prior to the international filing date but later than the priority date claimed<br>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention<br>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone<br>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art<br>"&" document member of the same patent family |                                                                                                                                                  |                                                                          |
| Date of the actual completion of the international search<br><b>04 May 2023</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |                                                                                                                                                  | Date of mailing of the international search report<br><b>04 May 2023</b> |
| Name and mailing address of the ISA/KR<br><b>Korean Intellectual Property Office<br/>         Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208</b><br>Facsimile No. +82-42-481-8578                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |                                                                                                                                                  | Authorized officer<br><br><br>Telephone No.                              |

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/KR2022/017003**

| Patent document<br>cited in search report |                 |    | Publication date<br>(day/month/year) | Patent family member(s) |              |    | Publication date<br>(day/month/year) |
|-------------------------------------------|-----------------|----|--------------------------------------|-------------------------|--------------|----|--------------------------------------|
| US                                        | 2012-0155179    | A1 | 21 June 2012                         | JP                      | 2012-128923  | A  | 05 July 2012                         |
|                                           |                 |    |                                      | JP                      | 4982605      | B2 | 25 July 2012                         |
|                                           |                 |    |                                      | US                      | 8467247      | B2 | 18 June 2013                         |
| US                                        | 2014-0063963    | A1 | 06 March 2014                        | JP                      | 2014-049173  | A  | 17 March 2014                        |
| KR                                        | 10-2012-0112125 | A  | 11 October 2012                      | JP                      | 2012-217158  | A  | 08 November 2012                     |
|                                           |                 |    |                                      | JP                      | 5839477      | B2 | 06 January 2016                      |
|                                           |                 |    |                                      | KR                      | 10-1929770   | B1 | 18 December 2018                     |
|                                           |                 |    |                                      | US                      | 2012-0250407 | A1 | 04 October 2012                      |
|                                           |                 |    |                                      | US                      | 2014-0126272 | A1 | 08 May 2014                          |
|                                           |                 |    |                                      | US                      | 8630130      | B2 | 14 January 2014                      |
|                                           |                 |    |                                      | US                      | 8923076      | B2 | 30 December 2014                     |
| KR                                        | 10-2012-0025479 | A  | 15 March 2012                        | CN                      | 102171762    | A  | 31 August 2011                       |
|                                           |                 |    |                                      | CN                      | 102171762    | B  | 14 January 2015                      |
|                                           |                 |    |                                      | CN                      | 102405499    | A  | 04 April 2012                        |
|                                           |                 |    |                                      | CN                      | 102405499    | B  | 09 September 2015                    |
|                                           |                 |    |                                      | EP                      | 2342713      | A1 | 13 July 2011                         |
|                                           |                 |    |                                      | EP                      | 2342713      | B1 | 30 November 2016                     |
|                                           |                 |    |                                      | EP                      | 2422345      | A1 | 29 February 2012                     |
|                                           |                 |    |                                      | EP                      | 2422345      | B1 | 12 August 2015                       |
|                                           |                 |    |                                      | JP                      | 2012-504840  | A  | 23 February 2012                     |
|                                           |                 |    |                                      | JP                      | 2012-524362  | A  | 11 October 2012                      |
|                                           |                 |    |                                      | JP                      | 5270040      | B2 | 21 August 2013                       |
|                                           |                 |    |                                      | JP                      | 5384653      | B2 | 08 January 2014                      |
|                                           |                 |    |                                      | KR                      | 10-1702641   | B1 | 03 February 2017                     |
|                                           |                 |    |                                      | US                      | 2010-0085822 | A1 | 08 April 2010                        |
|                                           |                 |    |                                      | US                      | 2010-0265750 | A1 | 21 October 2010                      |
|                                           |                 |    |                                      | US                      | 2011-0305071 | A1 | 15 December 2011                     |
|                                           |                 |    |                                      | US                      | 2012-0257433 | A1 | 11 October 2012                      |
|                                           |                 |    |                                      | US                      | 2012-0287734 | A1 | 15 November 2012                     |
|                                           |                 |    |                                      | US                      | 2013-0010523 | A1 | 10 January 2013                      |
|                                           |                 |    |                                      | US                      | 8027209      | B2 | 27 September 2011                    |
|                                           |                 |    |                                      | US                      | 8238174      | B2 | 07 August 2012                       |
|                                           |                 |    |                                      | US                      | 8279650      | B2 | 02 October 2012                      |
|                                           |                 |    |                                      | US                      | 8638586      | B2 | 28 January 2014                      |
|                                           |                 |    |                                      | US                      | 8711596      | B2 | 29 April 2014                        |
|                                           |                 |    |                                      | US                      | 8780651      | B2 | 15 July 2014                         |
|                                           |                 |    |                                      | WO                      | 2010-042354  | A1 | 15 April 2010                        |
|                                           |                 |    |                                      | WO                      | 2010-123517  | A1 | 28 October 2010                      |
| KR                                        | 10-2018-0093648 | A  | 22 August 2018                       | CN                      | 108428463    | A  | 21 August 2018                       |
|                                           |                 |    |                                      | CN                      | 108428463    | B  | 07 December 2021                     |
|                                           |                 |    |                                      | US                      | 10262705     | B2 | 16 April 2019                        |
|                                           |                 |    |                                      | US                      | 2018-0233184 | A1 | 16 August 2018                       |

| <b>A. 발명이 속하는 기술분류(국제특허분류(IPC))</b><br><b>G11C 16/04(2006.01)i; H03K 3/037(2006.01)i; G11C 19/28(2006.01)i</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |                                                                                         |                                               |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------|-----------------------------------------------|
| <b>B. 조사된 분야</b><br>조사된 최소문헌(국제특허분류를 기재)<br>G11C 16/04(2006.01); G06F 13/16(2006.01); G11C 13/00(2006.01); G11C 16/06(2006.01); G11C 16/08(2006.01);<br>G11C 7/10(2006.01); G11C 7/22(2006.01)<br>조사된 기술분야에 속하는 최소문헌 이외의 문헌<br>한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC<br>일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC<br>국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))<br>eKOMPASS(특허청 내부 검색시스템) & 키워드: 낸드 메모리(nand memory), 플립플롭(flip-flop), 전송유닛(transfer unit)                                                                                                                             |                                                                                         |                                               |
| <b>C. 관련 문헌</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |                                                                                         |                                               |
| 카테고리*                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              | 인용문헌명 및 관련 구절(해당하는 경우)의 기재                                                              | 관련 청구항                                        |
| X                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | US 2012-0155179 A1 (YUJI KOMINE 등) 2012.06.21                                           | 1                                             |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | 청구항 1-5, 15                                                                             | 2-10                                          |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | US 2014-0063963 A1 (KABUSHIKI KAISHA TOSHIBA) 2014.03.06<br>단락 [0032]-[0150]; 및 도면 1-20 | 1-10                                          |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | KR 10-2012-0112125 A (가부시키가이샤 한도오따이 에네루기 켄큐쇼) 2012.10.11<br>단락 [0055]-[0264]; 및 도면 1-11 | 1-10                                          |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | KR 10-2012-0025479 A (샌디스크 3디 엘엘씨) 2012.03.15<br>단락 [0008]-[0096]; 및 도면 1-16            | 1-10                                          |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | KR 10-2018-0093648 A (에스케이하이닉스 주식회사) 2018.08.22<br>단락 [0019]-[0302]; 및 도면 1-26          | 1-10                                          |
| <input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |                                                                                         |                                               |
| * 인용된 문헌의 특별 카테고리:<br>“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌<br>“D” 본 국제출원에서 출원인이 인용한 문헌<br>“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌<br>“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌<br>“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌<br>“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌<br>“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌<br>“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.<br>“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.<br>“&” 동일한 대응특허문헌에 속하는 문헌 |                                                                                         |                                               |
| 국제조사의 실제 완료일<br><b>2023년05월04일(04.05.2023)</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |                                                                                         | 국제조사보고서 발송일<br><b>2023년05월04일(04.05.2023)</b> |
| ISA/KR의 명칭 및 우편주소<br>대한민국 특허청<br>(35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)<br>팩스 번호 +82-42-481-8578                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |                                                                                         | 심사관<br>변성철<br>전화번호 +82-42-481-8262            |

| 국제조사보고서에서<br>인용된 특허문헌 | 공개일        | 대응특허문헌             | 공개일        |
|-----------------------|------------|--------------------|------------|
| US 2012-0155179 A1    | 2012/06/21 | JP 2012-128923 A   | 2012/07/05 |
|                       |            | JP 4982605 B2      | 2012/07/25 |
|                       |            | US 8467247 B2      | 2013/06/18 |
| US 2014-0063963 A1    | 2014/03/06 | JP 2014-049173 A   | 2014/03/17 |
| KR 10-2012-0112125 A  | 2012/10/11 | JP 2012-217158 A   | 2012/11/08 |
|                       |            | JP 5839477 B2      | 2016/01/06 |
|                       |            | KR 10-1929770 B1   | 2018/12/18 |
|                       |            | US 2012-0250407 A1 | 2012/10/04 |
|                       |            | US 2014-0126272 A1 | 2014/05/08 |
|                       |            | US 8630130 B2      | 2014/01/14 |
|                       |            | US 8923076 B2      | 2014/12/30 |
| KR 10-2012-0025479 A  | 2012/03/15 | CN 102171762 A     | 2011/08/31 |
|                       |            | CN 102171762 B     | 2015/01/14 |
|                       |            | CN 102405499 A     | 2012/04/04 |
|                       |            | CN 102405499 B     | 2015/09/09 |
|                       |            | EP 2342713 A1      | 2011/07/13 |
|                       |            | EP 2342713 B1      | 2016/11/30 |
|                       |            | EP 2422345 A1      | 2012/02/29 |
|                       |            | EP 2422345 B1      | 2015/08/12 |
|                       |            | JP 2012-504840 A   | 2012/02/23 |
|                       |            | JP 2012-524362 A   | 2012/10/11 |
|                       |            | JP 5270040 B2      | 2013/08/21 |
|                       |            | JP 5384653 B2      | 2014/01/08 |
|                       |            | KR 10-1702641 B1   | 2017/02/03 |
|                       |            | US 2010-0085822 A1 | 2010/04/08 |
|                       |            | US 2010-0265750 A1 | 2010/10/21 |
|                       |            | US 2011-0305071 A1 | 2011/12/15 |
|                       |            | US 2012-0257433 A1 | 2012/10/11 |
|                       |            | US 2012-0287734 A1 | 2012/11/15 |
|                       |            | US 2013-0010523 A1 | 2013/01/10 |
|                       |            | US 8027209 B2      | 2011/09/27 |
|                       |            | US 8238174 B2      | 2012/08/07 |
|                       |            | US 8279650 B2      | 2012/10/02 |
|                       |            | US 8638586 B2      | 2014/01/28 |
|                       |            | US 8711596 B2      | 2014/04/29 |
|                       |            | US 8780651 B2      | 2014/07/15 |
|                       |            | WO 2010-042354 A1  | 2010/04/15 |
|                       |            | WO 2010-123517 A1  | 2010/10/28 |
| KR 10-2018-0093648 A  | 2018/08/22 | CN 108428463 A     | 2018/08/21 |
|                       |            | CN 108428463 B     | 2021/12/07 |
|                       |            | US 10262705 B2     | 2019/04/16 |
|                       |            | US 2018-0233184 A1 | 2018/08/16 |