



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I477129 B

(45) 公告日：中華民國 104 (2015) 年 03 月 11 日

(21) 申請案號：102114533

(22) 申請日：中華民國 102 (2013) 年 04 月 23 日

(51) Int. Cl. : **H04L7/02 (2006.01)**

(30) 優先權：2012/09/14 美國 13/617,514

(71) 申請人：原相科技股份有限公司 (中華民國) PIXART IMAGING INC. (TW)

新竹縣新竹科學工業園區創新一路 5 號 5 樓

(72) 發明人：吳志彥 WU, CHIH YEN (TW)；黃建榮 HUANG, CHIEN JUNG (TW)；劉祥生 LIU, HSIANG SHENG (TW)；陳慶至 CHEN, CHING CHIH (TW)

(74) 代理人：花瑞銘

(56) 參考文獻：

US 2008/0291863A1

US 2010/0313059A1

US 2011/0016346A1

審查人員：李炳昌

申請專利範圍項數：7 項 圖式數：11 共 26 頁

(54) 名稱

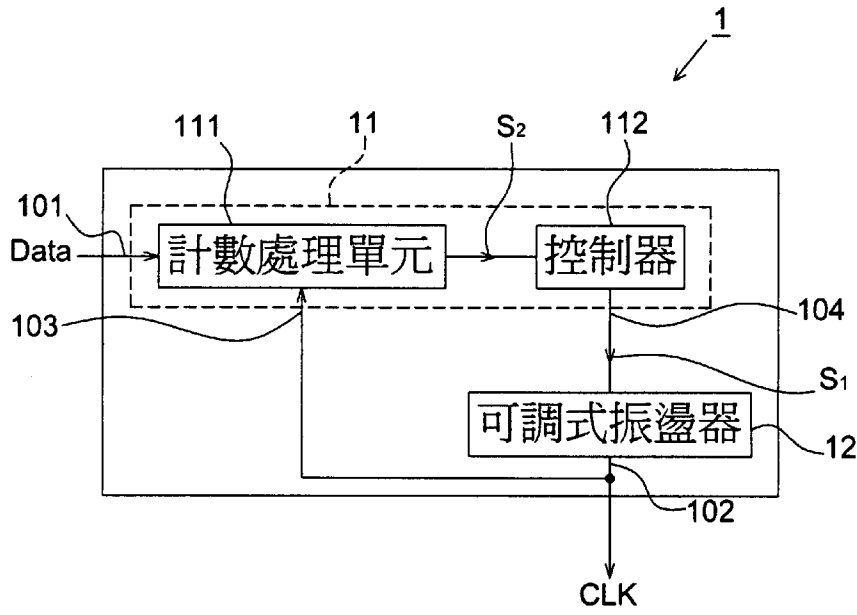
可調式振盪器之頻率調整方法

FREQUENCY CALIBRATION METHOD FOR PROGRAMMABLE OSCILLATOR

(57) 摘要

一種可調式振盪器之頻率調整方法，包含下列步驟：計數一過取樣信號之一過取樣數並根據該過取樣信號估測一 USB 資料流之一累計位元數；當該累計位元數大於等於一預設值時，計算該過取樣數及 M 倍該累計位元數之一差值；及根據該差值決定該過取樣信號之一頻率調整格數。本發明另提供一種可調式振盪器之頻率調整裝置。

A frequency calibration method for a programmable oscillator includes the steps of: counting an oversampling number of an oversampling signal and estimating an accumulated bit number of a USB data stream according to the oversampling signal; calculating a difference between the oversampling number and M times of the accumulated bit number when the accumulated bit number is larger than a predetermined value; and determining a frequency calibration step of the oversampling signal according to the difference. The present invention further provides a frequency calibration device for a programmable oscillator.



第1圖

- 1 . . . 自調式振盪電路
- 101 . . . 輸入端
- 102 . . . 輸出端
- 103 . . . 回饋輸入端
- 104 . . . 控制輸出端
- 11 . . . 頻率調整裝置
- 111 . . . 計數處理單元
- 112 . . . 控制器
- 12 . . . 可調式振盪器
- S₁ . . . 控制信號
- S₂ . . . 頻率調整格數
- Data . . . USB 資料流
- CLK . . . 時脈信號

發明摘要

※ 申請案號：102114533

※ 申請日：2013.4.23

※ IPC 分類：H04L 7/02 (2006.01)

【發明名稱】(中文/英文)

可調式振盪器之頻率調整方法

FREQUENCY CALIBRATION METHOD FOR PROGRAMMABLE
OSCILLATOR

【中文】

一種可調式振盪器之頻率調整方法，包含下列步驟：計數一過取樣信號之一過取樣數並根據該過取樣信號估測一 USB 資料流之一累計位元數；當該累計位元數大於等於一預設值時，計算該過取樣數及 M 倍該累計位元數之一差值；及根據該差值決定該過取樣信號之一頻率調整格數。本發明另提供一種可調式振盪器之頻率調整裝置。

【英文】

A frequency calibration method for a programmable oscillator includes the steps of: counting an oversampling number of an oversampling signal and estimating an accumulated bit number of a USB data stream according to the oversampling signal; calculating a difference between the oversampling number and M times of the accumulated bit number when the accumulated bit number is larger than a predetermined value; and determining a frequency calibration step of the oversampling signal according to the difference. The present invention further provides a frequency calibration device for a programmable oscillator.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

- 1 自調式振盪電路
- 101 輸入端
- 102 輸出端
- 103 回饋輸入端
- 104 控制輸出端
- 11 頻率調整裝置
- 111 計數處理單元
- 112 控制器
- 12 可調式振盪器
- S₁ 控制信號
- S₂ 頻率調整格數
- Data USB 資料流
- CLK 時脈信號

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

可調式振盪器之頻率調整方法

FREQUENCY CALIBRATION METHOD FOR PROGRAMMABLE

OSCILLATOR

【技術領域】

【0001】 本發明係關於一種資料傳輸結構及方法，特別係關於一種根據一資料流自動調整一可調式振盪器之振盪頻率的頻率調整裝置及頻率調整方法。

【先前技術】

【0002】 使用外部時序之一振盪電路可用以提供一時脈信號，而該振盪電路習知係使用一外掛的精確時序元件，例如晶體振盪器 (crystal resonator) 或陶磁振盪器 (ceramic resonator)，來提供一參考頻率至該振盪電路。然而，使用外掛精確時序元件不僅會增加系統成本，該振盪電路之控制晶片上還必須另外設置一或兩個接腳 (pin) 以作為與該精確時序元件之通訊介面。

【0003】 控制晶片除了可使用外掛的精確時序元件所提供之參考頻率外，亦可利用例如鎖相迴路 (PLL) 或延遲鎖相迴路 (DLL) 將內部頻率調整成與所接收之資料流的資料速率 (data rate) 一致；然而，此方法通常需要花費較長的調整時間，因而並不適用於某些應用，例如 USB 裝置上。

【0004】 有鑑於此，有必要提出一種不需使用外掛精確時序元件且能夠快速且自動調整一可調式振盪器的振盪頻率之頻率調整裝置及頻率調整方法，以解決習知技術中所存在之問題。

【發明內容】

【0005】 本發明之目的在提出一種不需使用外掛振盪器之可調式振盪器之頻率調整裝置及頻率調整方法，其可根據所接收之一 USB 資料流中任意型態的資料封包，自動調整一可調式振盪器之振盪頻率。

【0006】 本發明之目的在提出一種可調式振盪器之頻率調整裝置及

頻率調整方法，其可於資料傳輸期間即時地調整一可調式振盪器之振盪頻率，以避免該可調式振盪器因環境變化所造成之頻率漂移。

【0007】 本發明提出一種可調式振盪器之頻率調整方法，包含下列步驟：接收一 USB 資料流及一時脈信號；根據該時脈信號估測該 USB 資料流之一累計位元數並計數該時脈信號之一過取樣數；當該累計位元數大於等於一預設值時，比較該過取樣數及 M 倍該累計位元數；當該過取樣數大於 M 倍該累計位元數時，調降該時脈信號之頻率；及當該過取樣數小於 M 倍該累計位元數時，調升該時脈信號之頻率。

【0008】 本發明另提出一種可調式振盪器之頻率調整方法，用以根據一 USB 資料流調整一可調式振盪器發出之一過取樣信號。該頻率調整方法包含下列步驟：計數該過取樣信號之一過取樣數並根據該過取樣信號估測該 USB 資料流之一累計位元數；當該累計位元數大於等於一預設值時，計算該過取樣數及 M 倍該累計位元數之一差值；及根據該差值決定該過取樣信號之一頻率調整格數。

【0009】 本發明另提出一種可調式振盪器之頻率調整裝置，用以根據一 USB 資料流調整一可調式振盪器之振盪頻率。該頻率調整裝置包含一計數處理單元及一控制器。該計數處理單元計數該可調式振盪器之一振盪數並根據該振盪數估測該 USB 資料流之一累計位元數，並比較 M 倍該累計位元數及該振盪數以輸出一頻率調整格數。該控制器耦接於該計數處理單元及該可調式振盪器之間，根據該頻率調整格數調整該可調式振盪器之振盪頻率。

【0010】 本發明之可調式振盪器之頻率調整裝置及頻率調整方法中，係利用通用串列匯流排 (USB) 之任意型態的資料封包 (data packet)，例如，但不限於，設定封包 (SETUP packet)、資料封包 (DATA packet) 及輸出封包 (OUT packet) 中，介於閒置 (Idle) 位元及封包結束 (EOP) 位元間之位元作為頻率調整之依據，因此本發明中無須使用外掛的精確時序元件。本發明之頻率調整裝置及頻率調整方法係適用於使用通用串列匯流排之裝置，例如 USB 滑鼠。

【0011】 本發明可應用於無線通訊。在此應用上，一裝置透過連結在一主機的一收發器 (dongle) 或其內嵌的收發模組與該主機進行傳輸。藉

由本發明之應用，該收發器可基於主機的一精確時脈產生一調整後頻率。接著，該裝置可以基於該收發器的調整後頻率產生一調整後震盪頻率。

【0012】 為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0013】

圖 1 顯示本發明一實施例之自調式振盪電路之方塊圖。

圖 2a 顯示一 USB 主機所輸出之部分資料流。

圖 2b 顯示一 USB 裝置之過取樣信號與第 2a 圖之資料流之關係圖。

圖 3 顯示顯示一低速傳輸中所需之最大抖動預算。

圖 4 顯示本發明中 USB 資料流之相鄰轉換邊緣間之過取樣數所對應之位元數。

圖 5 顯示本發明實施例之可調式振盪器之頻率調整方法之示意圖。

圖 6 顯示本發明一實施例之可調式振盪器之頻率調整方法之流程圖。

圖 7 顯示本發明另一實施例之可調式振盪器之頻率調整方法之流程圖。

圖 8 顯示經過本發明之頻率調整方法調整一次後之最大頻率誤差。

圖 9 顯示使用本發明的應用例之一方塊圖。

圖 10 顯示裝置內部之一方塊示意圖。

圖 11 顯示時域上解調變之一示意圖。

【實施方式】

【0014】 爲了讓本發明之上述和其他目的、特徵和優點能更明顯，下文將配合所附圖示，作詳細說明如下。此外，於本發明之說明中，相同之構件係以相同之符號表示，於此合先敘明。

【0015】 根據通用串列匯流排之規格書（Universal Serial Bus Specification, version 1.1）所載，低速 USB 裝置的資料率誤差必須介於 $\pm 1.5\%$ 內方能正確的運作，同時納入 USB 主機之資料率誤差爲 $\pm 0.25\%$ ，一個低速 USB 裝置之內建振盪器的誤差必需維持於 $\pm 1.25\%$ 內才能夠保證 USB 介面正確地進行資料傳輸。因此，如果假設一 USB 裝置之過取樣頻率爲 24MHz（16 倍過取樣比），則該 USB 裝置之內建振盪器的振盪頻率必需介於 24MHz \pm 300KHz 的範圍內。必須了解的是，USB 裝置之過取樣頻率並不限定爲 24MHz。

【0016】 請參照第 1 圖所示，其顯示本發明一實施例之自調式振盪電路 1，其具有一輸入端 101 及一輸出端 102。該自調式振盪電路 1 可內建於一 USB 裝置，例如 USB 滑鼠，以作爲其本地振盪器，並根據一 USB 資料流 Data 產生一頻率可調之時脈信號 CLK。該時脈信號 CLK 例如爲用於資料回復（data recovery）之一過取樣信號（oversampling signal）。

【0017】 該輸入端 101 用以接收來自一 USB 主機之資料流（data stream）Data，並從該輸出端 102 輸出一時脈信號 CLK。該時脈信號 CLK 之頻率與該資料流 Data 之資料率（data rate）間的誤差例如可被調整至該資料流 Data 之 M 倍資料率的 0.805%~1.027%之間，其中 M 爲代表過取樣比（oversampling ratio）之正整數。該資料流 Data 例如爲 USB 資料流中任何形式之資料封包，例如設定封包（SETUP packet）、輸出封包（OUT packet）、資料封包（DATA packet）或其他格式之封包。一實施例中，該資料流 Data 例如可爲一低速（low speed）資料流，其資料率爲 1.5MHz。

【0018】 該自調式振盪電路 1 包含相互耦接之一頻率調整裝置 11 及一可調式振盪器 12。該可調式振盪器 12 例如可爲 RC 振盪器或其他適當的可調式振盪器。該頻率調整裝置 11 自該輸入端 101 接收來自一 USB 主機之 USB 資料流 Data。該頻率調整裝置 11 另包含一回授輸入端 103 及一控制輸出端 104。該頻率調整裝置 11 自該回授輸入端 103 接收回授自該可調式振盪器 12 之時脈信號 CLK 並自該控制輸出端 104 輸出一控制信號 S_i 至該可調

式振盪器 12，其中該控制信號 S_1 例如可為一包含複數位元之數位控制信號。該可調式振盪器 12 根據該控制信號 S_1 輸出一時脈信號 CLK 以作為一 USB 裝置之參考頻率。

【0019】 該頻率調整裝置 11 包含一計數處理單元 111 及一控制器 112。該計數處理單元 111 於一計數區間 (counting interval) CI 中，計數回授之該時脈信號 CLK 之一過取樣數 (振盪數) 並根據該過取樣信號估測該資料流 Data 中一累計位元數，當該累計位元數大於等於一預設值時，比較 M 倍該累計位元數及該過取樣數以輸出一頻率調整格數 S_2 ；其中 M 為以該可調式振盪器 12 之一期望振盪頻率 (desired oscillation frequency) 為被除數，並以該資料流 Data 之一資料率為除數所得的商，亦即該 USB 裝置於資料回復時之過取樣比。一種實施例中，該可調式振盪器 12 之期望振盪頻率例如為 24MHz，該資料流 Data 之資料率例如為 1.5MHz，因此 M 為 16。該計數區間 CI 則由該累計位元數的數目所決定，其大於或等於該預設值。

【0020】 該控制器 112 耦接於該計數處理單元 111 及該可調式振盪器 12 之間，其根據該頻率調整格數 S_2 輸出該控制信號 S_1 以調整該可調式振盪器 12 之振盪頻率，其中每一個頻率調整格數 (step size) 即為該可調式振盪器 12 之頻率調整解析度 (resolution)，其可根據實際使用之可調式振盪器而決定。

【0021】 請同時參照第 2a 及 2b 圖所示，第 2a 圖顯示一 USB 主機 (USB host) 傳送至一 USB 裝置 (USB device) 的資料封包之示意圖，此處包含一設定封包 (SETUP packet) 及一輸出封包 (OUTPUT packet)，但實際上亦可能包含其他任意型式之資料封包。第 2b 圖顯示第 2a 圖之部分放大圖以及 24MHz 過取樣頻率與 1.5MHz 資料流 Data 之關係，亦即此實施例中一 USB 裝置之內建振盪器於精準的情形下，於一個資料封包之每一個位元期間將取得 16 個過取樣點。

【0022】 請同時參照第 1、2a 及 2b 圖所示，該計數處理單元 111 於一計數區間 CI 同時計數該資料流 Data 之任意形式的資料封包中，介於同步 (SYNC) 位元之第一個位元及封包結束 (EOP) 位元前一個位元間之位元數目以及回授之該時脈信號 CLK 的過取樣數，並比較兩者間的關係以決定該可調式振盪器 12 之頻率調整格數 S_2 。該控制器 112 則根據該頻率調整格

數 S_2 進行該可調式振盪器 12 之振盪頻率調整；其中，如果一個計數區間 CI 至少包含 N 個位元，當該計數區間 CI 中之第一個資料封包（例如設定封包）從同步位元至封包結束位元前一個位元（如第 2a 圖中 SYNC+PID+ADDR+ENDP+CRC5 的位元數目）不足 N 個位元時，則於接收到封包結束位元時停止計數，而當再度接收下一個資料封包之同步位元的第一個位元（如第 2a 圖中之輸出封包）時，再度開始計數，直到數至大於 N 個位元時停止。

【0023】 由於資料流 Data 於傳輸時存在抖動（jitter），因此每個計數區間 CI 所包含的位元數必須能夠容許最差條件（worst-case）下的抖動預算（jitter budget）。請參照第 3 圖所示，其顯示一資料流經過 5 個串接的集線器（HUB）並傳輸連續 1 的情形，就 USB 規範定義，連續六個 1 會插入一個 0，即所謂位元填塞（Bit stuffing），此時即為最差條件。從圖中可知，成對轉換（paired transition）時存在最大時間抖動，其為 184ns。於低速傳輸中，若將最大時間抖動除以資料流 Data 中每一位元的時間以及資料率容許度（ $184/666.66 \times 1.25\% = 22.08$ 位元），即可求出於低速傳輸時一個計數區間 CI 最少必須包括 23 個位元，才能夠避免發生計數錯誤的情形。第 3 圖之詳細內容係記載於通用串列匯流排之規格書第 1.1 版。

【0024】 本發明中，於一計數區間 CI 中估測一資料流 Data 之位元數的方式係透過估測相鄰轉換邊緣（transition edge）間的一位元數並累計連續相鄰轉換邊緣間之該位元數來進行。由於通用串列匯流排中資料封包係採用不歸零反轉編碼（Non return to zero, NRZI）的編法方式，其最多可能包含有 6 個連續的 1。當資料流 Data 出現連續的位元 1 時，在連續 1 的期間不會出現轉換邊緣，因此本發明需要針對連續位元 1 之資料進行位元數估測。

【0025】 請同時參照第 2a、2b 及 4 圖所示，第 4 圖顯示本發明中一 USB 資料流之相鄰轉換邊緣間之過取樣數所對應之位元數。當該可調式振盪器 12 之出廠頻率誤差被調整為低於 3% 時，該計數處理單元 111 於根據該時脈信號 CLK 估測該資料流 Data 中之位元數時，可根據第 4 圖之設定估測相鄰轉換邊緣間之位元數目。如第 4 圖所示，當兩個相鄰連續轉換邊緣間之過取樣數目低於 24 個時，該計數處理單元 111 則判定僅包含 1 個位元；當兩個連續轉換邊緣間之過取樣數目介於 24 及 40 之間時，該計數處理單元

111 則判定包含 2 個位元；…；當兩個連續轉換邊緣間之過取樣數目大於 104 個時，該計數處理單元 111 則判定包含 7 個位元，此時資料流為 6 個連續 1 與 1 個 0。藉此，該計數處理單元 111 則可根據資料流 Data 中相鄰轉換邊緣間對應之過取樣數來估測兩相鄰轉換邊緣間之一位元數，並對連續相鄰轉換邊緣之該位元數進行累加以得到該累計位元數。

【0026】 請同時參照第 1、2a、2b 及 5 圖所示，第 5 圖顯示本發明實施例之可調式振盪器之頻率調整方法之示意圖。該計數處理單元 111 根據所接收之一 USB 資料流 Data 及一時脈信號 CLK 調整該可調式振盪器 12 所產生之該時脈信號 CLK 之振盪頻率。

【0027】 步驟 S₂₁₀：該計數處理單元 111 接收一 USB 資料流及一時脈信號，計數該時脈信號 CLK 之一過取樣數及根據該時脈信號 CLK 之過取樣數估測該資料流 Data 中之一累計位元數，其中於估測該累計位元數時與該資料流 Data 包含之資料型態 (pattern) 無關。該計數處理單元 111 根據第 4 圖中兩相鄰轉換邊緣間對應之過取樣數估測相鄰轉換邊緣間之一位元數，並累計連續相鄰轉換邊緣間之該位元數以得到該累計位元數。

【0028】 步驟 S₂₂₀：該計數處理單元 111 判斷該累計位元數是否大於一預設值，其中根據第 3 圖可知該預設值至少為 23。當該累計位元數大於該預設值，則進入步驟 S₂₃₀。

【0029】 步驟 S₂₃₀：該計數處理單元 111 判定該過取樣數是否大於 M 倍該累計位元數，其中 M 為以該可調式振盪器 12 之一期望振盪頻率或 USB 裝置之一系統頻率為被除數，並以該資料流 Data 之一資料率為除數的商，亦即過取樣比 (oversampling ratio)。例如第 2b 圖中，M 為 16。當該過取樣數大於 M 倍該累計位元數時，則執行步驟 S₂₄₀~S₂₄₃ 以調降該時脈信號 CLK 之振盪頻率；當該過取樣數小於 M 倍該累計位元數時，則執行步驟 S₂₅₀~S₂₅₃ 以調升該時脈信號 CLK 之振盪頻率。

【0030】 步驟 S₂₄₀：當該過取樣數大於 M 倍該累計位元數，將該過取樣數減去 M 倍該累計位元數以求得一第一差值。

【0031】 步驟 S₂₄₁：該計數處理單元 111 求得一調降格數並將其傳送至該控制器 112，其中該調降格數=(該第一差值/M 倍累計位元數)/(調整解析度/資料流之 M 倍資料率)。一個調降格數例如為該可調式振盪器 12 之頻率

調整解析度 (resolution)。例如於一低速傳輸中，M 可為 16，資料流之 M 倍資料率可為 24MHz，但本發明並不限於此。

【0032】 步驟 S₂₄₂：該計數處理單元 111 判定該調降格數是否小於 1；若是，則執行步驟 S₂₆₀；若否，則執行步驟 S₂₄₃。

【0033】 步驟 S₂₄₃：當該計數處理單元 111 判定該調降格數大於 1，則傳送該調降格數 S₂ 至該控制器 112。該控制器 112 則據以發出一控制信號 S_i 調降該可調式振盪器 12 之振盪頻率。同時，該計數處理單元 111 則重新由步驟 S₂₁₀ 開始下一次的調整。一種實施例中，每一個調降格數可介於 110KHz~140KHz，但並不限於此。一種實施例中，當所求出之調降格數不為正整數，可使用四捨五入法或直接將小數部分去除以使該調降格數成為正整數。

【0034】 步驟 S₂₆₀：當該計數處理單元 111 判定該調降格數小於 1，則表示該可調式振盪器 12 之振盪頻率已經穩定而不進行調整。接著，該計數處理單元 111 由已完成計數之計數區間 CI 的下一個位元開始重新計數該時脈信號 CLK 之過取樣數並估測該 USB 資料流之累計位元數，並從該步驟 S₂₁₀ 進行下一次的校正；可以了解的是，若該計數區間 CI 的最後一個位元剛好為 CRC5(參照第 2a 圖)的最後一個位元時，下一個計數區間則從下一個資料封包的 SYNC 的第一個位元開始。

【0035】 步驟 S₂₅₀：當該過取樣數小於 M 倍該累計位元數，將 M 倍該累計位元數減去該過取樣數以求得一第二差值。

【0036】 步驟 S₂₅₁：該計數處理單元 111 求得一調升格數並將其傳送至該控制器 112，其中該調升格數=(第二差值/M 倍累計位元數)/(調整解析度/資料流之 M 倍資料率)。一個調升格數例如為該可調式振盪器 12 之頻率調整解析度。

【0037】 步驟 S₂₅₂：該計數處理單元 111 判定該調升格數是否小於 1；若是，則執行步驟 S₂₆₀；若否，則執行步驟 S₂₅₃。

【0038】 步驟 S₂₅₃：當該計數處理單元 111 判定該調升格數大於 1，則傳送該調升格數 S₂ 至該控制器 112。該控制器 112 則據以發出一控制信號 S_i 調升該可調式振盪器 12 之振盪頻率。同時，該計數處理單元 111 則重新由步驟 S₂₁₀ 開始下一次的調整。一種實施例中，每一個調升格數可介於

110KHz~140KHz，但並不限於此。一種實施例中，當所求出之調升格數不為正整數，可使用四捨五入法或直接將小數部分去除以使該調升格數成為正整數。

【0039】 因此，本發明一實施例之可調式振盪器之頻率調整方法如第 6 圖所示，包含下列步驟：接收一 USB 資料流及一時脈信號（步驟 S₃₁₀）；根據該時脈信號估測該 USB 資料流之一累計位元數並計數該時脈信號之一過取樣數（步驟 S₃₂₀）；當該累計位元數大於一預設值時，比較該過取樣數及 M 倍該累計位元數（步驟 S₃₃₀）；當該過取樣數大於 M 倍該累計位元數，調降該時脈信號之頻率（步驟 S₃₄₀）；以及當該過取樣數小於 M 倍該累計位元數，調升該時脈信號之頻率（步驟 S₃₅₀）。本實施例之詳細實施方式已說明於第 5 圖及其相關說明中，故於此不再贅述。

【0040】 本發明另一實施例之可調式振盪器之頻率調整方法如第 7 圖所示，該頻率調整方法用以根據一 USB 資料流調整一可調式振盪器發出一過取樣信號。該頻率調整方法包含下列步驟：計數該過取樣信號之一過取樣數及根據該過取樣信號估測該 USB 資料流之一累計位元數（步驟 S₄₁₀）；當該累計位元數大於一預設值時，計算該過取樣數及 M 倍該累計位元數之一差值（步驟 S₄₂₀）；及根據該差值決定該過取樣信號之一頻率調整格數（步驟 S₄₃₀）。

【0041】 請參照第 8 圖所示，其顯示經過本發明之頻率調整裝置及方法調整一次後，該可調式振盪器 12 之最大誤差；其中，當初始誤差介於 1%~3% 間時，經本發明調整一次後之誤差可介於 0.805%~1.027% 之間。第 8 圖中，該計數區間 CI 係以包含 32 個位元的兩個輸入封包為例（共 64 個位元），一低速 USB 裝置之系統頻率（即可調式振盪器 12 之振盪頻率）假設為 24MHz（過取樣週期為 41.667 奈秒），亦即 16 倍過取樣比。於本發明之可調式振盪器之頻率調整裝置及方法中，該可調式振盪器 12 之初始誤差（initial error）較佳調整為低於 3%，以使該計數處理單元 111 可根據第 4 圖來估測相鄰轉換邊緣間之正確位元數目。此外，本實施例中，該可調式振盪器 12 之頻率調整解析度假設介於 110KHz~140KHz 之間，但本發明並不限於此。

【0042】 該可調式振盪器 12 之初始誤差為 1%~3%，其顯示於第 8 圖

之第一行。現以初始誤差 1% 為例說明第 8 圖之第一列的計算方式，而其他各列之計算方式均相同，故不再贅述。第二行中，64 個位元之理想位元時間為 $64 \times (1/1.5\text{MHz}) = 42667$ 奈秒 (ns)。

【0043】 第三行中，考慮抖動時 64 個位元之最短時間為理想位元時間-最大抖動時間，即 $42667 - 184 = 42483$ 奈秒；其中，最大抖動時間請參照第 3 圖。

【0044】 第四行中，考慮抖動時 64 個位元之最長時間為理想位元時間+最大抖動時間，即 $42667 + 184 = 42851$ 奈秒。

【0045】 第五行係為一計數區間 CI 中最小過取樣數，等於(位元最短時間 \times (1-初始誤差)/過取樣週期)-取樣誤差；本實施例中假設每一個資料封包具有 1 個位元之取樣誤差，因此 2 個輸入封包之取樣誤差為 2。最小過取樣數= $42483 \times (1 - 1\%) / 41.667 - 2 = 1007$ 。

【0046】 第六行係為該計數區間 CI 中最大過取樣數，等於(位元最長時間 \times (1+初始誤差)/過取樣週期)+取樣誤差，即等於 $42851 \times (1 + 1\%) / 41.667\text{ns} + 2 = 1041$ 。

【0047】 第七行及第八行分別為時脈最小範圍之最小值及最大值，其中最小值=(最小過取樣數-1) \times 1000/位元最長時間，即 $(1007 - 1) \times 1000 / 42851 = 23.477\text{MHz}$ ；最大值=(最小過取樣數-1) \times 1000/位元最短時間，即 $(1007 - 1) \times 1000 / 42483 = 23.680\text{MHz}$ 。

【0048】 第九行及第十行分別為時脈最大範圍之最小值及最大值，其中最小值=(最大過取樣數-1) \times 1000/位元最長時間，即 $(1041 - 1) \times 1000 / 42851 = 24.270\text{MHz}$ ；最大值=(最大過取樣數-1) \times 1000/位元最短時間，即 $(1041 - 1) \times 1000 / 42483 = 24.480\text{MHz}$ 。

【0049】 第十一行為相對於不同初始誤差之調升格數。

【0050】 第十二行及十三行分別為調升後振盪頻率之最小頻率及最大頻率。該最小頻率=時脈最小範圍的最小值+調升格數 \times 最小解析度，即為 $23.477\text{MHz} + 3 \times 110\text{KHz} = 23.807\text{MHz}$ ；該最大頻率=時脈最小範圍的最大值+調升格數 \times 最大解析度，即為 $23.680\text{MHz} + 3 \times 140\text{KHz} = 24.100\text{MHz}$ 。

【0051】 第十四行為相對於不同初始誤差之調降格數。

【0052】 第十五行及十六行分別為調降後振盪頻率之最小頻率及最

大頻率。該最小頻率=時脈最大範圍的最小值-調降格數×最大解析度，即為 $24.270\text{MHz} - 3 \times 140\text{KHz} = 23.850\text{MHz}$ ；該最大頻率=時脈最大範圍的最大值-調降格數×最小解析度，即為 $24.480\text{MHz} - 3 \times 110\text{KHz} = 24.150\text{MHz}$ 。

【0053】 第十七行為調整後振盪頻率之最大誤差，此處最大誤差係發生於調升後頻率之最小頻率，因此最大誤差為 $100\% \times (24 - 23.807) / 24 = 0.805\%$ 。

【0054】 可以了解的是，雖然本發明中係以一低速傳輸來進行說明，其僅為例示性的；本發明之頻率調整裝置及方法並不限定於低速之 USB 裝置。

【0055】 本發明可應用於無線通訊。在此應用上，一裝置（例如一人因介面裝置）可透過連結在一主機的一收發器或其內嵌的收發模組與該主機進行傳輸。圖 9 顯示使用本發明的應用例之一方塊圖。該收發器 92 可應用本發明前述之方法基於該主機 91 的一精確時脈產生一調整後頻率。然後該裝置 93 可以根據該收發器 92 的調整後頻率產生一調整後震盪頻率。當一通訊被建立在該收發器 92 與該裝置 93 之間時，通常該裝置 93 與該收發器 92 其中之一會發送一通訊請求，接著該裝置 93 與該收發器 92 之中另一個將同意該通訊請求以建立通訊。當該收發器 92 開始發送一有效負荷（payload）到該裝置 93 時，該有效負荷用以承載一同步信號。該同步信號具有一承載頻率及一信號頻率且兩者皆可被該收發器 92 及該裝置 93 識別。該裝置 93 在接收該同步信號的同時也在內部產生一震盪頻率。

【0056】 現階段該裝置 93 的初始震盪頻率是未經調整的，因此該裝置 93 可以從該同步信號擷取其信號頻率。該信號頻率可被該裝置 93 識別，因此該裝置 93 可以依據該信號頻率調整其震盪頻率。一般而言，該裝置 93 可以在時域上或頻域上調整其震盪頻率，將分別說明如下。

【0057】 圖 10 顯示該裝置 93 內部之一方塊示意圖。一接收器 916 接收該同步信號 901，該同步信號 901 包含一承載頻率（以 F_{carrier} 表示）與一信號頻率（以 F_{signal} 表示），接著該接收器 916 從該震盪器 912 接收一震盪頻率 902。因為該震盪器尚未被調整，該震盪頻率 902 包含一震盪頻率（以 F_{osc} 表示）及一誤差頻率（以 $F_{E_{\text{osc}}}$ 表示）。接著該接收器 916 產生一取樣信號 905，該取樣信號 905 包含一外加頻率（以 F_{add} 表示）加上一信

號頻率 (F_{signal}) 再加上一倍數誤差頻率 (以 $A \cdot F_{\text{Eosc}}$ 表示, 其中 A 為一倍數)。該取樣信號 905 則被該解調變器 915 處理以擷取相對該誤差頻率 (F_{Eosc}) 的誤差校正信號 906。接著該震盪器 912 根據該誤差校正信號 906 以調整該震盪頻率。當該誤差校正信號 906 指出前述的震盪頻率較快時, 該震盪器 912 將降低該震盪頻率, 反之亦然。

【0058】 在這個實施例中, 該接收器 916 可藉由一混合器 911 (mixer)、一轉換器 914 以及一合成器 913 (synthesizer) 的電路來實現。該混合器 911 接收該同步信號 901。該合成器 913 將該震盪頻率 902 合成至一具有 F_{carrier} 、 F_{add} 以及 $A \cdot F_{\text{Eosc}}$ 的預設頻率 903。該混合器 911 接著將該預設頻率 903 混合該同步信號 901 以消除 F_{carrier} 且擷取包含 F_{signal} 、 F_{add} 以及 $A \cdot F_{\text{Eosc}}$ 的一混合信號 904。 F_{add} 係特別由該合成器 913 所設計且產生, 且當 F_{osc} 被合成時, F_{add} 將被放入該預設頻率 903。當該同步信號及該預設頻率混合時, F_{add} 係被設計用來消除 F_{carrier} 。該混合信號 904 則被轉換器 914 轉換以產生具有 F_{signal} 、 F_{add} 以及 $A \cdot F_{\text{Eosc}}$ 資訊的該取樣信號 905。該解調變器 915 則解調變該取樣信號 905。

【0059】 由於 F_{signal} 、 F_{add} 以及 A 係被系統指定, 該解調變器 915 便可以將該取樣信號 905 進行解調且辨別出 F_{Eosc} 。當震盪器 912 產生頻率時, F_{Eosc} 代表誤差項。該震盪器 912 無法識別自身的誤差項, 因此在前述的運作之後, 該解調變器 915 便可以幫助該震盪器 912 識別 F_{Eosc} 以調整其震盪頻率。此調整運作可為一回饋運作, 因此該震盪頻率可以被重複地被調整直到震盪頻率介於一精確範圍之內。因為 F_{signal} 、 F_{add} 以及 $A \cdot F_{\text{Eosc}}$ 皆為頻率, 該解調變器 915 便可在頻域上將該取樣信號 905 進行解調。舉例而言, 該解調變器 915 可以從該取樣信號減去其 F_{signal} 及 F_{add} 的部份, 而剩餘的部份便僅與 $A \cdot F_{\text{Eosc}}$ 相關。倍數 A 為已知, 因此該解調變器 915 便可以用 A 去除剩餘的部分以擷取 F_{Eosc} 的部份用來調整該震盪頻率。

【0060】 在另一個實施例中, 該解調變器 915 可以在時域上對該取樣信號 905 進行解調。圖 11 顯示時域上解調變之一示意圖。假設 F_{signal} 為重複的相鄰的位元 0 與位元 1 的一序列, 且在位元 0 (信號 921) 的中央至相鄰的位元 1 (信號 922) 的中央的時間區間為預設的。該解調變器 915 則藉由一高頻信號 923 來計數其時間區間, 當其計數至時間區間的最後時,

便可產生一計數值。該高頻信號 923 係依據該震盪頻率所產生。該時間區間係藉由精確的 F_{signal} 預設的，而且如果該震盪頻率也是精確的，則此計數值將與一預設值幾乎相等。當該計數值比預設值大時，也表示該震盪頻率太快，而該震盪器 912 就要減少其震盪頻率，反之亦然。

【0061】 如前所述，習知 USB 裝置中所設置之額外精確振盪元件成本較高並需要額外接腳與其進行通訊。本發明另提出一種不需外掛精確振盪元件之可調式振盪器之頻率調整裝置及頻率調整方法，可根據所接收之 USB 資料流中任意型態的資料封包自動並即時地調整一可調式振盪器之振盪頻率。

【0062】 雖然本發明已以前述實施例揭示，然其並非用以限定本發明，任何本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與修改。因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0063】

- 1 自調式振盪電路
- 101 輸入端
- 102 輸出端
- 103 回饋輸入端
- 104 控制輸出端
- 11 頻率調整裝置
- 111 計數處理單元
- 112 控制器
- 12 可調式振盪器
- S₁ 控制信號
- S₂ 頻率調整格數
- Data USB 資料流
- CI 計數區間
- CLK 時脈信號

申請專利範圍

1. 一種頻率調整方法，用於一可調式振盪器及無線連結該可調式震盪器之一無線人因介面裝置，該頻率調整方法包含下列步驟：

接收一時脈信號及一 USB 資料流；

根據該時脈信號估測該 USB 資料流中介於同步位元之第一個位元與封包結束位元之前一個位元間一資料封包之一累計位元數並計數該時脈信號之一過取樣數；

當該累計位元數大於或等於一預設值時，比較該過取樣數及 M 倍該累計位元數；

當該過取樣數大於 M 倍該累計位元數時，調降該時脈信號之頻率；

當該過取樣數小於 M 倍該累計位元數時，調升該時脈信號之頻率；

接收來自該人因介面裝置之一通訊請求；以及

以一有效負荷傳送回覆該通訊請求之一封包，其中該有效負荷包含提供該無線人因介面裝置之一同步信號以調整其一震盪頻率；

其中該同步信號係對應該時脈信號之被調整頻率。

2. 根據申請專利範圍第 1 項之方法，其中該無線人因介面裝置包含一震盪器、一解調變器以及一接收器，該方法另包含下列步驟：

以該接收器接收該同步訊號；

以該震盪器產生該震盪頻率；

混合該同步信號與該震盪頻率以擷取一取樣信號；

以該解調變器解調變該取樣信號以擷取一誤差校正信號；以及

根據該誤差校正信號調整該震盪頻率。

3. 根據申請專利範圍第 2 項之方法，其中該同步信號包含一承載頻率與一信號頻率，且該震盪頻率包含一誤差頻率，該方法另包含下列步驟：

合成該震盪頻率至一預設頻率；

藉由混合該同步信號與該預設信號以消除該承載頻率；以及

藉由識別該信號頻率及一外加頻率來估測該誤差頻率。

4. 根據申請專利範圍第 3 項之方法，另包含下列步驟：

預先設定該信號頻率及該外加頻率；

識別該信號頻率及該外加頻率；

藉由計算該信號頻率相鄰的位元 1 與位元 0 以擷取一計數值來估測該誤差頻率；

當該計數值大於一預設值時，調降該震盪頻率；以及

當該計數值小於一預設值時，調升該震盪頻率。

5. 根據申請專利範圍第 3 項之方法，另包含下列步驟：

預先設定該信號頻率及該外加頻率；

識別該信號頻率及該外加頻率；

藉由混合該同步信號與該預設頻率以擷取該取樣信號來估測該承載頻率；

藉由將該取樣信號減去該信號頻率及該外加頻率來估測該誤差頻率。

6. 根據申請專利範圍第 2 項之方法，其中該接收器包含一混合器、一轉換器以及一合成器，該方法另包含下列步驟：

以該混合器接收該同步訊號；

以該震盪器產生該震盪頻率至該合成器，其中該震盪頻率包含一頻率及一誤差頻率；

以該合成器產生一承載頻率加上一外加頻率加上一倍數誤差頻率給該混合器；

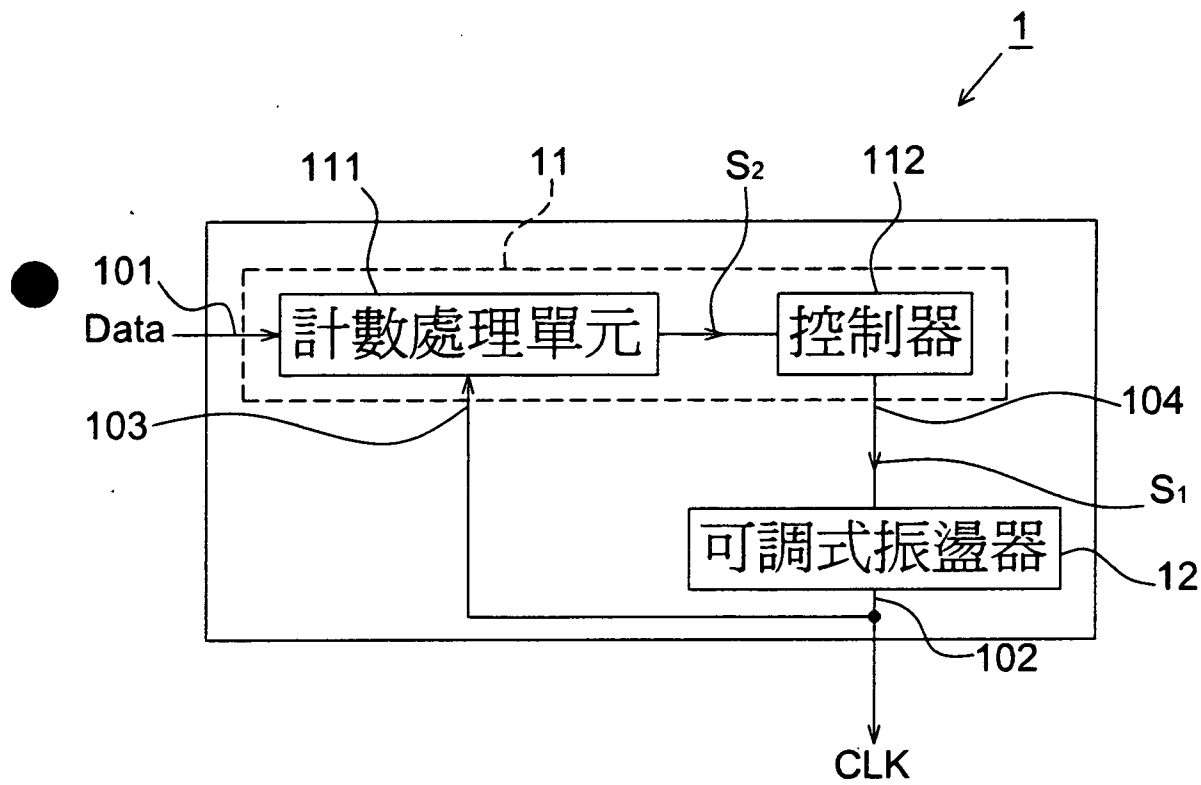
以該混合器將該承載頻率加上一外加頻率加上一倍數誤差頻率與該同步信號混合以擷取該外加頻率、該信號頻率以及該倍數誤差頻率；

轉換該外加頻率、該信號頻率以及該倍數誤差頻率為該取樣信號；以及

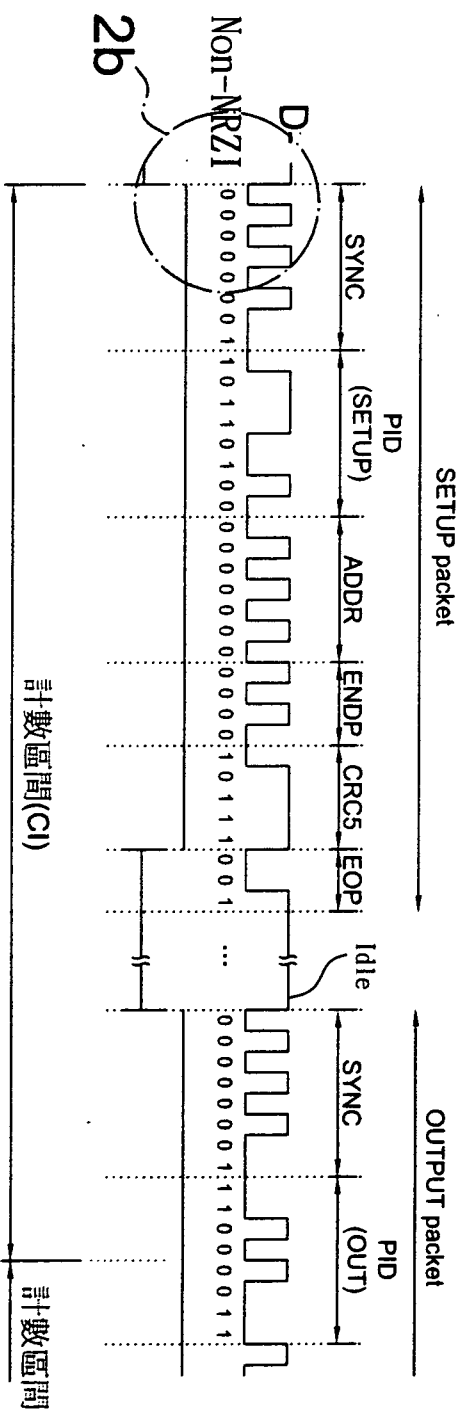
解調變該取樣信號以識別該誤差頻率用以調整該震盪頻率。

7. 根據申請專利範圍第 1 項之方法，其中該同步信號包含一承載頻率與一信號頻率，且該無線人因介面裝置藉由消除該承載頻率來調整其震盪頻率。

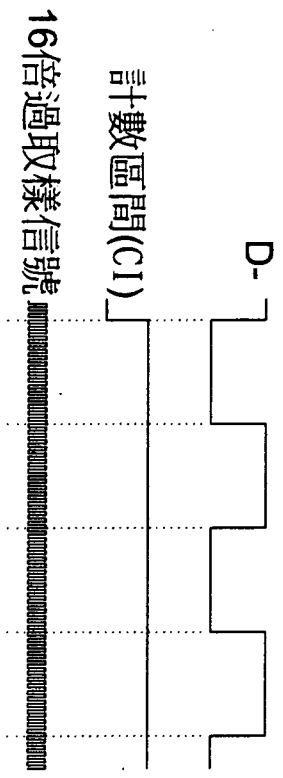
圖式



第1圖



第2a圖



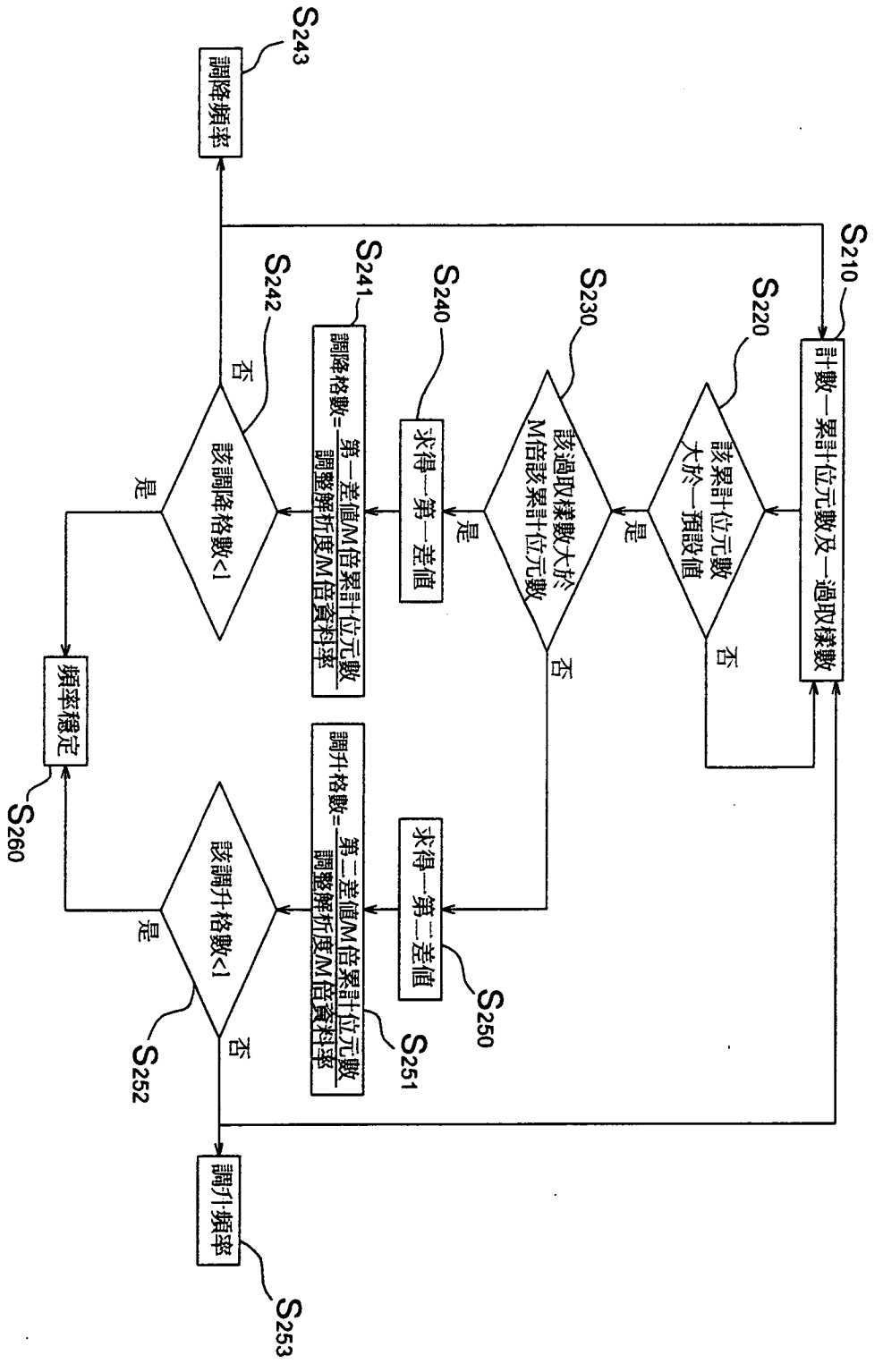
第2b圖

| | 低速下行 | | | |
|---------------|------------|------------|------------|------------|
| | 下一轉換 | | 成對轉換 | |
| | 每個 (ns) | 全部 (ns) | 每個 (ns) | 全部 (ns) |
| 主機驅動器抖動 | 2.0 | 2.0 | 1.0 | 1.0 |
| 主機頻率容許度(最差條件) | 1.7/bit | 12.0 | 1.7/bit | 24.0 |
| 整體來源抖動 | | 14.0 | | 25.0 |
| 低速裝置之集線器抖動 | 45.0 | 45.0 | 15.0 | 15.0 |
| 剩餘(全速)集線器抖動 | 3.0 | 12.0 | 1.0 | 4.0 |
| 抖動規格 | | 71.0 | | 44.0 |
| 功能頻率容許度 | 10.0/bit | 70.0 | 10.0/bit | 140.0 |
| 功能接收器抖動預算 | | 141.0 | | 184.0 |

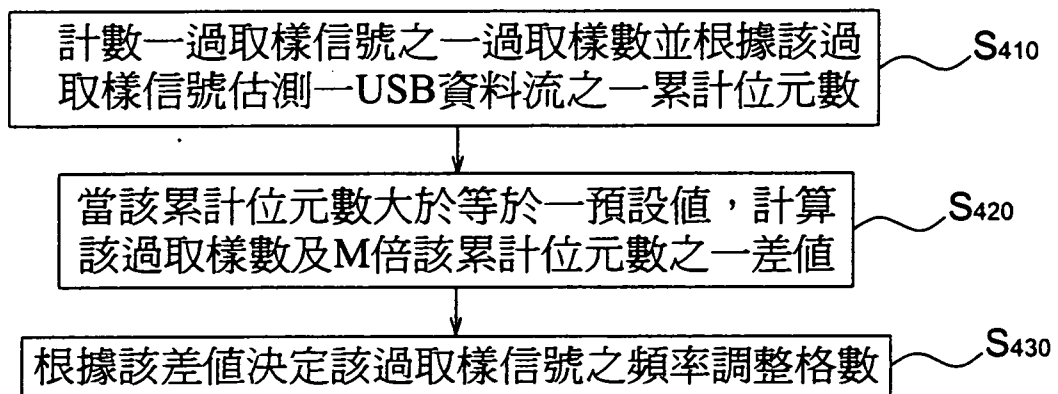
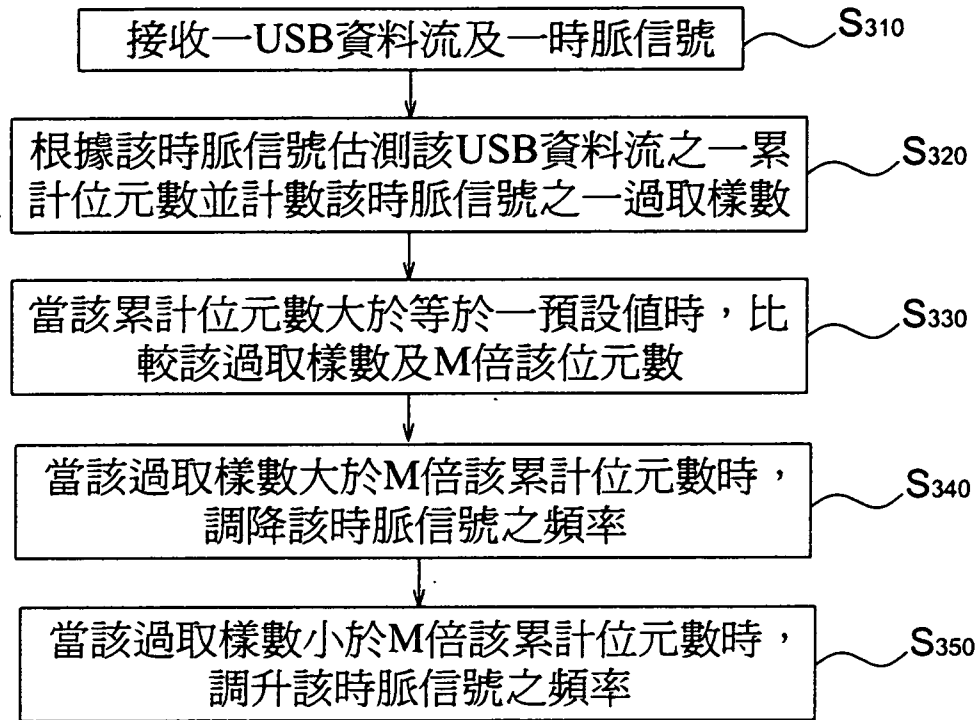
第3圖

| 過驅動數 | 位元數 | 頻率範圍 |
|----------------|-----|---------------------------------------|
| $24 > x$ | 1 | $36\text{MHz} > x$ |
| $40 > x > 24$ | 2 | $30\text{MHz} > x > 18\text{MHz}$ |
| $56 > x > 40$ | 3 | $28\text{MHz} > x > 20\text{MHz}$ |
| $72 > x > 56$ | 4 | $27\text{MHz} > x > 21\text{MHz}$ |
| $88 > x > 72$ | 5 | $26.4\text{MHz} > x > 21.6\text{MHz}$ |
| $104 > x > 88$ | 6 | $26\text{MHz} > x > 22\text{MHz}$ |
| $x > 104$ | 7 | $x > 22.28\text{MHz}$ |

第4圖

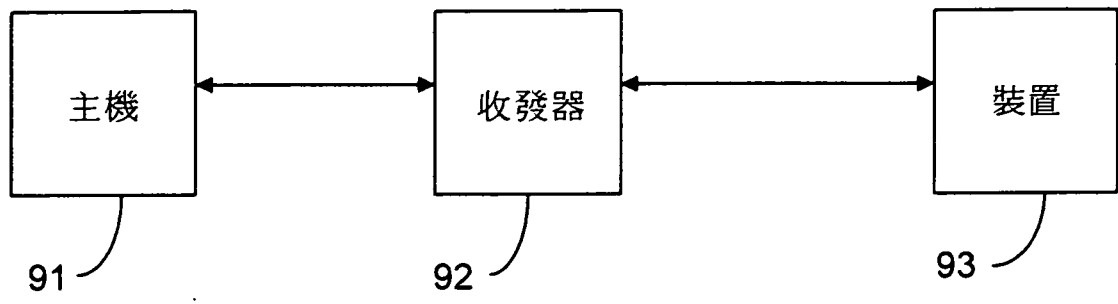


第5圖

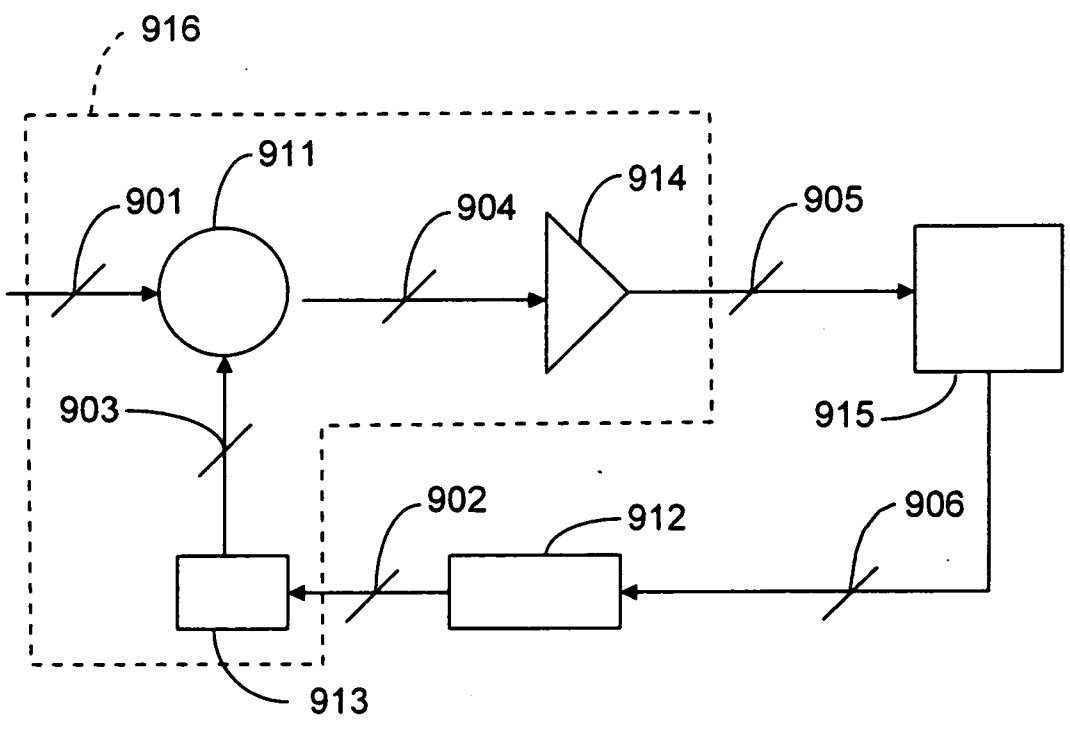


| 初始時 脈誤差 | 理想64個 位元時間 | 最短時間 (ns) | 最長時間 (ns) | 最小過 取樣數 | 最大過 取樣數 | 時脈最小範圍 (MHZ) | | 時脈最大範圍 (MHZ) | | 調升 格數 | 調升後頻率(MHz) | | 調降 格數 | 調降後頻率(MHz) | | 最大誤差 (%) |
|------------|---------------|--------------|--------------|------------|------------|-----------------|--------|-----------------|--------|----------|------------|--------|----------|------------|--------|-------------|
| | | | | | | 最小 | 最大 | 最小 | 最大 | | 最小頻率 | 最大頻率 | | 最小頻率 | 最大頻率 | |
| 1.00% | 42667(ns) | 42483 | 42851 | 1007 | 1041 | 23.477 | 23.680 | 24.270 | 24.480 | 3 | 23.807 | 24.100 | -3 | 23.850 | 24.150 | 0.805 |
| 1.25% | 42667(ns) | 42483 | 42851 | 1005 | 1043 | 23.430 | 23.633 | 24.317 | 24.527 | 3 | 23.760 | 24.053 | -3 | 23.897 | 24.197 | 1.000 |
| 1.5% | 42667(ns) | 42483 | 42851 | 1002 | 1046 | 23.360 | 23.562 | 24.387 | 24.598 | 4 | 23.800 | 24.122 | -4 | 23.827 | 24.158 | 0.833 |
| 1.75% | 42667(ns) | 42483 | 42851 | 1000 | 1048 | 23.313 | 23.515 | 24.434 | 24.645 | 4 | 23.753 | 24.075 | -4 | 23.874 | 24.205 | 1.027 |
| 2% | 42667(ns) | 42483 | 42851 | 997 | 1051 | 23.243 | 23.445 | 24.504 | 24.716 | 5 | 23.793 | 24.094 | -5 | 23.854 | 24.166 | 0.861 |
| 2.25% | 42667(ns) | 42483 | 42851 | 995 | 1054 | 23.197 | 23.398 | 24.574 | 24.786 | 6 | 23.856 | 24.177 | -6 | 23.794 | 24.126 | 0.860 |
| 2.5% | 42667(ns) | 42483 | 42851 | 992 | 1056 | 23.127 | 23.327 | 24.620 | 24.833 | 6 | 23.787 | 24.107 | -6 | 23.840 | 24.173 | 0.888 |
| 2.75% | 42667(ns) | 42483 | 42851 | 990 | 1059 | 23.080 | 23.280 | 24.690 | 24.904 | 7 | 23.850 | 24.190 | -7 | 23.780 | 24.134 | 0.915 |
| 3% | 42667(ns) | 42483 | 42851 | 987 | 1061 | 22.010 | 23.209 | 24.737 | 24.951 | 7 | 23.780 | 24.119 | -7 | 23.827 | 24.181 | 0.917 |

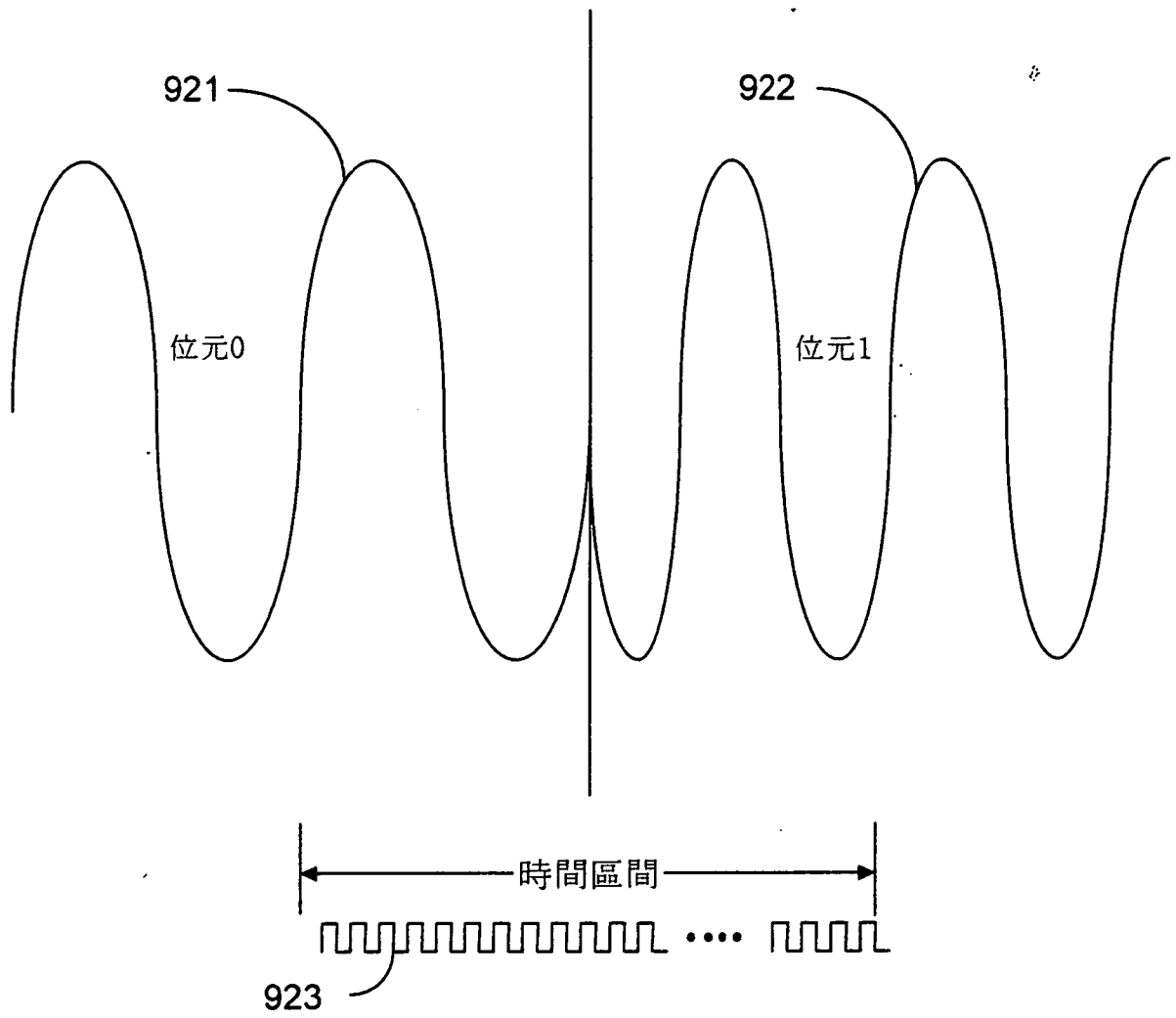
第8圖



第9圖



第10圖



第11圖