

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y P A T E N T U T Y M C Z A S O W E G O

79865

Patent tymczasowy dodatkowy
do patentu _____

Kl. 42i, 7/01

Zgłoszono: 21.12.1973 (P. 167575)

Pierwszeństwo: _____

MKP G01k 7/16

Zgłoszenie ogłoszono: 04.11.1974

Opis patentowy opublikowano: 10.09.1975

CZYTELNIA

Urzędu Patentowego
PRL

Twórcy wynalazku: Stefan Kubisa, Roman Kwolek, Michał Dróbka

Uprawniony z patentu tymczasowego: Ośrodek Badawczo-Rozwojowy Metrologii Elektrycznej,
Zielona Góra (Polska)

Warstwowy przetwornik termorezystancyjny

Przedmiotem wynalazku jest warstwowy przetwornik termorezystancyjny mający zastosowanie szczególnie w metrologii elektrycznej i automatyce do przetwarzania sygnałów elektrycznych.

Obecnie stosowane warstwowe przetworniki termorezystancyjne charakteryzują się tym, że naniesione na podłożu czynne warstwy przewodzące rozmieszczone są na powierzchniach zbliżonych do prostokątów. Rozwiązanie to charakteryzuje się niekorzystnym rozkładem temperatur na powierzchniach czynnych warstw przewodzących, co powoduje złe wykorzystanie wytrzymałości termicznej materiałów przetwornika.

Celem wynalazku jest poprawienie rozkładu temperatur na powierzchniach czynnych warstw przewodzących. Cel ten został osiągnięty dzięki temu, że ścieżki czynnych warstw przewodzących naniesione na podłożu zostały rozmieszczone na obwodach figur, najlepiej kół, usytuowanych względem siebie współosiowo, a doprowadzenia prądu dołączone są do ścieżek na obwodach figur przy czym ścieżki mogą mieć przerwy a doprowadzenia prądu mogą być dołączone do końców ścieżek utworzonych przez te przerwy.

Przedmiot wynalazku jest uwidoczniony w przykładach wykonania na rysunku, na którym fig. 1 przedstawia przetwornik o ścieżkach czynnych warstw przewodzących w kształcie kół usytuowanych na przeciwnych stronach płytki podłoża, fig. 2 przedstawia przetwornik o ścieżkach w kształcie kwadratów usytuowanych po jednej stronie płytki podłoża, fig. 3 przedstawia przetwornik o ścieżkach kołowych zamkniętych usytuowanych na przeciwnych stronach płytki podłoża a fig. 4 przetwornik o ścieżkach kołowych, z których jedna jest zamknięta a druga ma cztery przerwy.

Przetwornik według wynalazku składa się z płytki podłoża 1, na której naniesione są ścieżki czynnych warstw przewodzących 2 usytuowane względem siebie współosiowo, przy czym ścieżki te mogą znajdować się po tej samej stronie płytki podłoża jak pokazano fig. 2 i 4 względnie po przeciwnej stronie płytki jak pokazano na fig. 1 i 3. Zasilanie prądem ścieżek odbywa się za pomocą doprowadzeń 3. Ograniczenie wpływu indukcyjności wzajemnej uzyskano dzięki uformowaniu ścieżek czynnych warstw przewodzących w kształcie figur zamkniętych najlepiej kół z doprowadzeniami prądu usytuowanymi na obwodach tych figur. Przetwornik o ograniczonym wpływie indukcyjności wzajemnej pokazany jest na fig. 3. Czynne warstwy przewodzące 2 zasilane są prądami elektrycznymi za pośrednictwem doprowadzeń 3, dzięki czemu każda z warstw nagrzewa się w stopniu

zależnym od wartości prądów we wszystkich warstwach. Co najmniej jedna z warstw wykonana jest z materiału o rezystywności zależnej od temperatury dzięki czemu zmiany rezystancji tej warstwy zależne są wartości prądów płynących w warstwach.

Zastrzeżenia patentowe

1. Warstwowy przetwornik termorezystancyjny posiadający podłoże z naniesionymi na nim ścieżkami czynnych warstw przewodzących, znamienny tym, że ścieżki czynnych warstw przewodzących (2) rozmieszczone są na obwodach figur, najlepiej kół, usytuowanych względem siebie współosiowo a doprowadzenia prądu (3) dołączone są do ścieżek na obwodach figur.

2. Warstwowy przetwornik termorezystancyjny według zastrz. 1, znamienny tym, że przynajmniej niektóre ścieżki czynnych warstw przewodzących mają przynajmniej jedną przerwę a doprowadzenia prądu dołączone są do końców ścieżek, utworzonych przez przerwy.

3. Warstwowy przetwornik termorezystancyjny według zastrz. 1, znamienny tym, że przynajmniej niektóre ścieżki czynnych warstw przewodzących tworzą figury zamknięte.

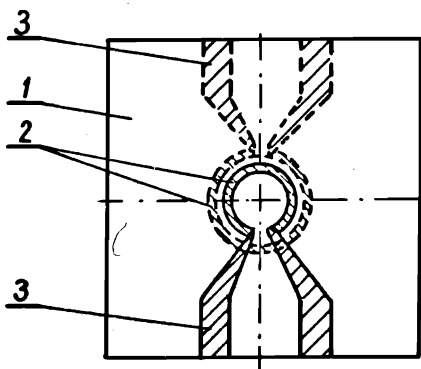


fig. 1

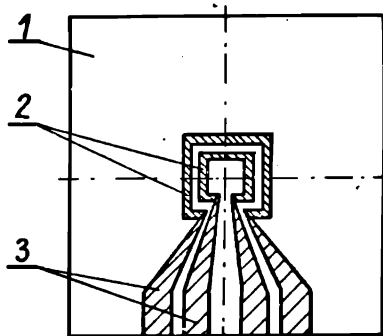


fig. 2

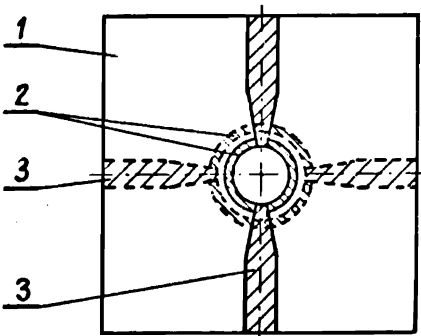


fig. 3

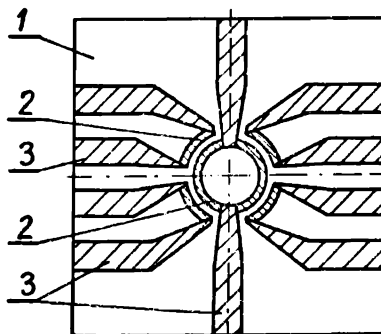


fig. 4

