

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年12月26日(26.12.2019)

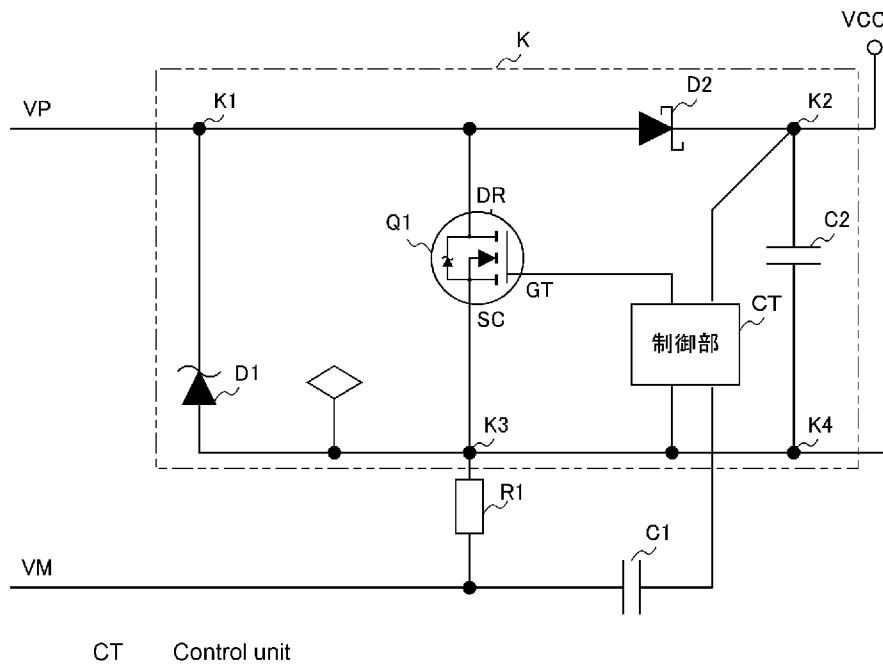


(10) 国際公開番号
WO 2019/244886 A1

- (51) 国際特許分類:
H04B 3/54 (2006.01)
- (21) 国際出願番号: PCT/JP2019/024092
- (22) 国際出願日: 2019年6月18日(18.06.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-117366 2018年6月20日(20.06.2018) JP
- (71) 出願人: V I V I T A 株式会社 (VIVITA JAPAN, INC.) [JP/JP]; 〒8120012 福岡県福岡市博多区博多駅中央街8番1号 J R J P博多ビル3F Fukuoka (JP).
- (72) 発明者: 新居 英明 (NII Hideaki); 〒8120012 福岡県福岡市博多区博多駅中央街8番1号 J R J P博多ビル3F V I V I T A株式会社内 Fukuoka (JP). 嶋田 翔三郎 (SHIMADA Shozaburo); 〒8120012 福岡県福岡市博多区博多駅中央街8番1号 J R J P博多ビル3F V I V I T A株式会社内 Fukuoka (JP).
- (74) 代理人: 齋藤 拓也, 外 (SAITO Takuya et al.); 〒1000005 東京都千代田区丸の内1-7-12 サピアタワー Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

(54) Title: ELECTRONIC DEVICE

(54) 発明の名称: 電子機器



(57) **Abstract:** The present invention improves power supply efficiency during power line communication. This electronic device, comprising at least a portion of a constant current circuit connected to a predetermined load, has a circuit unit K that controls the voltage to be applied to the predetermined load on the basis of a state related to the predetermined load. The circuit unit K has: a path (a path from end K1 to end K3 via a constant voltage diode D1) in which at least a portion of the voltage to be applied to the predetermined load is generated when a constant current flowing in the constant current circuit flows therein; and a field effect transistor Q1 serving as a switch unit for switching between short-circuiting the



WO 2019/244886 A1

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

path and undoing the same. A control unit CT controls the voltage to be applied to the predetermined load by switching the state of the switch unit.

(57) 要約 : 電力線通信を行う場合において電源効率を向上させること。電子機器は、所定負荷に繋がる定電流回路網の少なくとも一部を含む電子機器において、前記所定負荷に関する状態に基づいて、当該所定負荷に対する印加電圧を制御する回路部Kを有する。回路部Kは、前記定電流回路網を流れる定電流が流れると、前記所定負荷に印加される電圧の少なくとも一部が発生する経路(端K1から定電圧ダイオードD1を介して端K3までの経路)と、前記経路のショートと、当該経路のショートの解除とを切替えるスイッチ部としての電界効果トランジスタQ1とを有している。制御部CTは、前記スイッチ部の状態を切替えることで、当該所定負荷に対する印加電圧を制御する。

明 細 書

発明の名称：電子機器

技術分野

[0001] 本発明は、電子機器に関する。

背景技術

[0002] 従来から、定電流による電力供給での抑制技術が存在する（例えば、特許文献1参照）。

例えば特許文献1に記載された技術によれば、発光状態をフォトダイオードで検出し、フォトダイオードの検出値に応じて定電流回路を制御して発光ダイオードに流れる電流を制御するLED照明装置の提供がなされている。

ところで、本願出願人は、電力線通信を用いて通信すると共に電力の供給を受ける電子機器を開発して、特願2017-156827として特許出願をしている。

先行技術文献

特許文献

[0003] 特許文献1：特開2003-163090号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、電力線通信を用いる場合において、電源効率の向上が要求されているが、上述の特許文献1を含め従来の技術を単に適用しただけでは、このような要求に十分に応えることができない状況である。

課題を解決するための手段

[0005] 本発明は、このような状況に鑑みてなされたものであり、電力線通信を行う場合において電源効率を向上させることを目的とする。

[0006] 上記目的を達成するため、本発明の一態様の電子機器は、
所定負荷に繋がる定電流回路網の少なくとも一部を含む電子機器において

前記所定負荷に関する状態に基づいて、当該所定負荷に対する印加電圧を制御する制御部

を有する。

発明の効果

[0007] 本発明によれば、電力線通信を行う場合において電源効率を向上させることができる。

図面の簡単な説明

[0008] [図1]本発明の第1実施形態に係る情報処理システムの構成を示すブロック図である。

[図2]本発明の第1実施形態に係るベーシックコア及び機能モジュールが接続された状態の構成の一例を示す図である。

[図3]本発明の第1実施形態に係る2線式定電流通信回路の一例を示す回路図である。

[図4]本発明の第1実施形態に係る情報処理システムの図1とは異なる接続態様を示すブロック図である。

[図5]本発明の第1実施形態に係る情報処理システムの図1及び図4とは異なる接続態様を示すブロックの一例を示す図である。

[図6]機能モジュールからコアモジュールに情報を送信する場合の通信波形の一例を示す図である。

[図7]本発明の第1実施形態に係る2線式定電流通信回路によるスイッチ部の状態の切替えの連続に伴い発生する波形の一例を示す図である。

[図8]本発明の第2実施形態に係る2線式定電流通信回路の一例を示す回路図である。

[図9]本発明の第2実施形態に係る2線式定電流通信回路により実行される低消費電力モード制御処理の流れを説明するフローチャートである。

[図10]本発明の第2実施形態に係る2線式定電流通信回路による波形の一例を示す図である。

発明を実施するための形態

[0009] [第1実施形態]

以下、本発明の実施形態について、図面を用いて説明する。

[0010] 図1は、本発明の第1実施形態に係る情報処理システムの構成を示すブロック図である。

図1に示す情報処理システムは、ユーザにより使用されるユーザ端末1と、ベーシックコア2と、多数の機能モジュール3-1乃至3-n（nは1以上の任意の整数値）とを含む。

なお、ユーザ端末1とベーシックコア2との夫々は、図1の例では説明の便宜上1台のみ図示されているが、特にこれに限定されず、後述するペアリングが可能であれば任意の台数でよい。

また、ベーシックコア2に接続される機能モジュール3-1乃至3-nの台数nは、特に限定されない。図1の例のようにn=2であってもよいし、図4や図5の例のようにn=3であってもよいし、nはその他の整数値であってもよい。

[0011] ユーザ端末1は、ベーシックコア2と、各種方式、例えばNFC（登録商標）（Near Field Communication）、Bluetooth（登録商標）等の各種方式で通信を行う。

なお、以下、機能モジュール3-1乃至3-nを個々に区別する必要がない場合、これらをまとめて「機能モジュール3」と呼ぶ。

[0012] 図1において、ベーシックコア2と機能モジュール3の接続態様の例として、ディジーチェーン型が例示されている。

図1に示すディジーチェーン型は、ベーシックコア2が一端となって、当該一端に1台の機能モジュール3-1が接続され、当該機能モジュール3-1に更に機能モジュール3-2が接続され、さらには当該機能モジュール3-2に図示せぬ別の機能モジュール3が接続されてゆく、いわゆる芋づる式の接続態様である。

[0013] ここで、本実施形態で用いられる、ベーシックコア2及び機能モジュール3について簡単に説明する。

ベーシックコア2とは、1以上の機能モジュール3と接続して使用するハードウェアデバイスであり、近距離無線通信（例えば、NFC（登録商標）の規格に準拠した通信）でユーザ端末1とのペアリングを行う。

[0014] ユーザ端末1は、所定のベーシックコア2-K（Kは、1乃至mのうち任意の整数値）とペアリングを行うことで、ベーシックコア2-Kと、ベーシックコア2-Kと接続されたL個（Lは、任意の整数値）の機能モジュール3-K1乃至3-KLとを認識する。

つまり、ベーシックコア2-Kと接続される対象は、L個の機能モジュール3の直列接続で良い。ユーザ端末1は、これらをL個のそれぞれの機能モジュール3を個別に認識することができる。

機能モジュール3とは、例えば、温度センサ等の各種センサ、プッシュボタン等の操作器具、モーター等の駆動器具等により構成されるハードウェアデバイスである。

[0015] ここで、上述のユーザ端末1とベーシックコア2-Kとのペアリングについて説明する。

本実施形態では、ベーシックコア2-Kに接続された機能モジュール3の動作を少なくとも伴うプログラムの作製に際して、ユーザ端末1とベーシックコア2-Kとについて近距離無線通信を利用したペアリングを行う必要がある。

[0016] ペアリングとは、端的に言えば、近距離無線通信を用いて、ユーザ端末1に、ベーシックコア2-K及びそれに接続されている機能モジュール3の種別や接続状態等を認識させることをいう。

なお、ユーザ端末1では、機能モジュール3の種別や接続の状態等を認識すると、接続された機能モジュール3に対応するHパーツがプログラム作製画面に表示される。

ユーザ端末1は、タブレット端末等で構成される。

[0017] 次に、図2を用いて、ベーシックコア2-E（Eは、1乃至mのうち任意の整数値）、機能モジュール3-E1及び機能モジュール3-E2（E1、

E 2 は、1 乃至 n のうち任意の整数値) の接続形態の詳細について説明する。

図 2 は、本発明の第 1 実施形態に係るベーシックコア及び機能モジュールが接続された状態の構成の一例を示す図である。

[0018] 図 2 には、ベーシックコア 2 - E、機能モジュール 3 - E 1、機能モジュール 3 - E 2 及びバッテリーユニット P P が例示されている。

ベーシックコア 2 - E には、バッテリーユニット B U、シリアルポート S P 1 及び S P 2 並びに近距離無線通信部 B T が備えられている。

[0019] バッテリーユニット B U は、例えば、直流安定化電源であり、ベーシックコア 2 - E や機能モジュール 3 - E 1 及び機能モジュール 3 - E 2 に電流で電力を供給する。

シリアルポート S P 1、S P 2 は、ベーシックコア 2 - E と他のハードウェア等とを接続するための接続口（接続コネクタ）である。

[0020] 図 2 の例では、ベーシックコア 2 - E には、シリアルポート S P 1、S P 2 が備えられ、機能モジュール 3 - E 1 には、シリアルポート P S 1 が備えられている。

そして、ベーシックコア 2 - E と機能モジュール 3 - E 1 は、この 2 つのシリアルポート S P 1、P S 1 を介して接続されている。

[0021] 更に、機能モジュール 3 - E 1 にはシリアルポート P S 2 が、機能モジュール 3 - E 2 にはシリアルポート P S 3 が、夫々備えられ、機能モジュール 3 - E 1 と機能モジュール 3 - E 2 は、この 2 つのシリアルポート P S 2、P S 3 を介して接続されている。

ベーシックコア 2 - E のシリアルポート S P 2 には、シリアルポート S P 1 から直列に接続された終端に位置する機能モジュール 3 と、そのシリアルポートを介して、複数のモジュールを、ループ状に接続させて良い。

近距離無線通信部 B T は、他のハードウェア等と所定の規格（例えば、Bluetooth（登録商標））に従った方式で近距離無線通信を行うための IC カード等が搭載されている。

[0022] 図2の例では、(図2においては、図示せぬ) ユーザ端末1と、近距離無線通信部BTを備えたベーシックコア2-Eとは、Bluetooth(登録商標)に従った方式で近距離無線通信を行う。

具体的に例えば、ユーザ端末1で作製されたプログラムの実行結果(コマンド等)は、ベーシックコア2-Eにも送信される。

[0023] さらに言えば、ベーシックコア2-Eは、ユーザ端末1から送信されてきた当該プログラムの実行結果(コマンド等)を取得し、さらに、その結果を送信情報として電流信号(電力供給用)に重畳して、機能モジュール3-E1、3-E2のうち、コマンド等の対象となる機能モジュール3へと送信する。

また、機能モジュール3-E1は、タイヤTを、機能モジュール3-E2は、ブザーを備えている。

[0024] そして、上述の通り、機能モジュール3-E1、3-E2は、ベーシックコア2-Eから送信されてきた送信情報のうち、自機に対するプログラムの実行結果(コマンド等)のみを取得する。

図2の例の機能モジュール3-E1は、ユーザ端末1で作製されたプログラムの実行結果(コマンド等)のうち、タイヤを駆動させるコマンド等に従って、タイヤTを駆動する。機能モジュール3-E2は、ユーザ端末1で作製されたプログラムの実行結果(コマンド等)のうち、ブザーを鳴動させるコマンド等に従って、ブザーを鳴動させる。

[0025] ここで、図2の例では、機能モジュール3-E1には、バッテリーユニットPPが接続されている。

このバッテリーユニットPPは、外部電源として機能モジュール3-E1に電力を供給し、更には機能モジュール3-E1に接続された機能モジュール3-E2等にも電力を供給する。

なお、上述したように、ベーシックコア2から、機能モジュール3-E1等に必要分の電力の供給が可能であるならば、バッテリーユニットPPは必要な構成要素ではない。

[0026] このようなユーザ端末 1、ベーシックコア 2 及び機能モジュール 3 の各種ハードウェアと各種ソフトウェアの協働によりプログラム作製処理の実行が可能となる。

ここで、プログラム作製処理とは、ベーシックコア 2 に接続された機能モジュール 3 を 1 以上機能させるためのプログラムを作成するための処理をいう。

[0027] ここで、図 1 及び図 2 に示すベーシックコア 2 及び機能モジュール 3 においては、2 線式定電流通信回路が形成されている。

2 線式定電流通信回路とは、電力供給用定電流に信号電流を重畳することにより、通信専用の配線を省略し、電力供給に用いる 2 本の配線のみで接続して、電流通信を行う回路をいう。

この方式は、電力供給線と通信線を別個に配線する場合と比較して配線数が少なく、1 本に纏める等した場合にケーブルを細くすることができ、配線のとり回しが良く、また、必要になる接続コネクタも少なく済む。

また、電流型通信方式は、電圧型通信方式とは異なり、長距離での安定した通信を実現する場合であっても回路が複雑化せず、コストや基板サイズが肥大化しない。つまり、この方式であれば、簡単な構成で安定してデータ通信ができる組み立てブロックを実現することができる。

[0028] しかしながら、2 線式定電流通信回路には、電源効率が悪いという問題点がある。

図 1 に示すように、ベーシックコア 2 と機能モジュール 3 の接続態様では、外見上配線が閉ループを構成していないが、端部に位置するベーシックコア 2 又は機能モジュール 3 において配線が折り返されているため、電気的には閉ループ配線となる構成をとっている。かかる配線構成において、機能モジュール 3 同士は電気的に数珠繋ぎのため、全ての機能モジュール 3 に流す電流が同一である。このため、電流を最も多く用いる機能モジュール 3（例えば機能モジュール 3-1）にあわせて、ベーシックコア 2 と機能モジュール 3 とのシステムを設計する必要がある。

このため、電流を使わない機能モジュール3（例えば機能モジュール3-2）は、使わない電流を熱に変えてしまい、電源効率が悪くなる。

したがって、電源効率を上げるという要望、即ち、機能モジュール3の省電力化を図るという要望が存在する。

[0029] このような要望に応えるべく、本実施形態の機能モジュールには、図3に示すような回路が設けられている。

図3は、図1に示す2線式定電流回路網に接続される回路であって、例えば所定の1の機能モジュールに設けられる回路の一例を示す回路図である。

図3の回路は、コアモジュール2に設けられる図示せぬ定電流源を用いる二線式定電流回路網に接続されている。この図3の回路は、機能モジュール3に設けている。

[0030] 図3の回路において、入力回路正極端子VP及び入力回路負極端子VMは、2線接続端子であり、コアモジュール2が備える定電流源に接続されている。ここで、接続とは、直接的に接続するのみならず、他の要素（例えば他の機能モジュール3）を介在する接続も含む広義な概念である。

[0031] 図3の回路は、端K1乃至端K4を有する回路部Kと、電流計測用抵抗R1と、コンデンサC1を含むように構成されている。

回路部Kのうち、端K1は入力回路正極端子VPに接続されており、端K3は電流計測用抵抗R1の一端に接続されている。電流計測用抵抗R1の他端は、入力回路負極端子VM及びコンデンサC1の一端に接続されており、コンデンサC1の他端は回路部K内の制御部CTに接続されている。

回路部Kのうち、電位Vccの端K2と、端K4とは図示せぬ負荷が接続されている。

[0032] 回路部Kは、定電圧ダイオードD1と、電界効果トランジスタQ1と、ショットキーバリアダイオードD2と、コンデンサC2と、制御部CTとを有している。

回路部Kにおいて、端K1と端K4との間において、定電圧ダイオードD1と、電界効果トランジスタQ1と、ショットキーバリアダイオードD2及

びコンデンサC 2の直列接続とが並列に接続されている。ショットキーバリアダイオードD 2及びコンデンサC 2の接続端として、端K 2が設けられており、端K 3と端K 4は同電位で接続されている。

[0033] 制御部C Tは、その出力が、電界効果トランジスタQ 1のゲートG Tに接続されており、その入力、電位V c cの端K 2に接続されている。制御部C Tはまた、上述のようにコンデンサC 1に接続されると共に、端K 4（端K 3）に接続されている。電界効果トランジスタQ 1のソースS Cは端K 3に接続されており、電界効果トランジスタQ 1のドレインD Rは端K 1に接続されている。

[0034] 次に、このような構成を有する図3の回路の動作について説明する。

制御部C Tは、上述の如く、入力される電位V c cの値に応じて、スイッチング素子としての電界効果トランジスタQ 1の状態を、オン状態とオフ状態のうち一方から他方へ切り替える。

即ち、負荷を作動させない待機状態の図3の回路において、電位V c cが規定電圧より高くなっている場合、制御部C Tは、電界効果トランジスタQ 1をオン状態とするように制御する。これにより、ドレインD R－ソースS C間の抵抗値が略ゼロとなって回路Kをショートさせ、定電圧ダイオードD 1は通電しなくなる。

これにより、定電圧ダイオードD 1からの発熱は回避され、図3の回路を含む機能モジュール3の消費電力は非常に低下することになる。

[0035] 一方、負荷を作動させる作動状態の図3の回路において、電位V c cが規定電圧より低くなった場合は、制御部C Tは、電界効果トランジスタQ 1をオフ状態にするように制御する。これにより、ドレインD R－ソースS C間は略絶縁状態となって、外部から定電圧ダイオードD 1に定電流が供給され、負荷の作動に要する十分な電圧が得られる。

従って、この場合の電力消費量は、図3の回路を用いない従来の場合と同等になる。

[0036] この様にすることにより、図3の回路は、作動状態においては負荷に必要

な電力が外部から十分に供給される一方、待機状態においては電力の消費が大幅に抑制される。

[0037] ここで、電界効果トランジスタQ1にはオン抵抗が低いものを採用する程、省消費電力効果が発揮される。この様なロードスイッチ用電界効果トランジスタの具体例としては、シリコンNチャネルMOS形電界効果トランジスタを採用することができる。

[0038] 以下、図3の回路を適用した場合の効果について、更に具体的に例示する。

入力回路正極端子VP及び入力回路負極端子VMの間には、定電流として20mAの電流が流れているものとする。

この状況において、定電圧ダイオードD1には3.5Vの電圧が掛かり、電流計測用抵抗R1には、0.2Vの電圧が掛かっているものとする。

つまり、この状況において、当該回路は、

$(3.5 + 0.2) [V] \times 20 [mA] = 74 [mW]$ を消費する。

[0039] この状況において、制御部CTの制御により電界効果トランジスタQ1がオン状態になると、この回路の消費電力は電流計測用抵抗R1だけとなるので、 $0.2 [V] \times 20 [mA] = 4 [mW]$ となる。つまり、電力の消費が大幅に抑制される。

[0040] しかしながら、上述した2線式定電流通信回路での、電界効果トランジスタQ1によるオン状態／オフ状態の切り替えには、通信時の波形と近いノイズが発生して自機能モジュール3又は別の機能モジュール3と通信が干渉するという問題がある。

この干渉は、通信を行っている機能モジュール3と、電界効果トランジスタQ1によるオン状態／オフ状態の切り替えを行っている機能モジュール3とが、異なっている場合においても閉ループを構成して、直列で配線されている為、問題となる。

[0041] このような問題を解消するべく、上述した図3の回路の制御部CTには、更に以下に図を用いて説明する制御を行わせることができる。

図6は、機能モジュール3-1からコアモジュール2に通信用の情報を送信する場合の通信波形の一例を示す図である。

図6の例においては、コアモジュール2と、機能モジュール3-1と、機能モジュール3-2と、が閉ループを構成して、直列で配線されているものとする。

図6の上段において、横軸は、時間を示し、縦軸は、機能モジュール3-1において印加される入力回路正極端子VP-入力回路負極端子VM間の電圧を示している。

機能モジュール3-1からコアモジュール2に通信用の情報が送信される場合において、機能モジュール3-1において印加される電圧の波形が、通信波形として図6の上段に示されている。

図6の下段において、横軸は、時間を示し、縦軸は、機能モジュール3-2において印加される入力回路正極端子VP-入力回路負極端子VM間の電圧を示している。

機能モジュール3-2は、後述する別段の対策を講じない機能モジュール3であって、電位Vccの変化に応じて、電界効果トランジスタQ1の状態の切り替えが連続して生じた場合において、機能モジュール3-2において印加される電圧の波形が、図6の下段に示されている。

ここで上下の2つの図の横軸は、上下において各時刻が対応しているものとし、同じタイミングでの電圧を、上下で対比できるものとなっている。

ただし、コアモジュール2と、機能モジュール3-1と、機能モジュール3-2と、は閉ループを構成して直列で配線されている。

この為、実際の各モジュールの入力回路正極端子VP-入力回路負極端子VM間の電流は同じものとなり、図6の上段に示された電圧と、図6の下段に示された電圧と、を足し合わせた電圧が、コアモジュール2に印加される。

[0042] ここで、通信用の情報は、「1」又は「0」のビットの組み合わせからなる情報である。この通信用の情報は、「0」を示すハイレベルの電圧と「1

」を示すローレベルの電圧とを有する図6に示すパルス波形の信号として、機能モジュール3からコアモジュール2へ送信される。

図6の上段の例においては、通信用の情報に対応するパルス（「1」を示すローレベルの電圧となっている部分）の幅は、50マイクロ秒程度である。

ここで、50マイクロ秒程度電圧がローレベルであれば、その前後の任意の長さのハイレベルの部分のうちの50マイクロ秒程度の部分と合わせて、100マイクロ秒程度が1個のパルスの1周期であるといえる。

即ち、図6の上段に示す通信波形（パルス波形）の周波数は10kHz程度である。

[0043] 一方、別段の対策を講じない場合は、図6の上段に示す通信波形（パルス波形）の信号が機能モジュール3からコアモジュール2に送信されることとは無関係に、電位Vccの変化に応じて、電界効果トランジスタQ1の状態の切り替えが連続して生じてしまう。

この、機能モジュール3からコアモジュール2への通信とは無関係な電界効果トランジスタQ1の状態の切り替えは、図6の下段に示す様に、10kHz程度の周波数で連続して起こる場合がある。

この場合は、電界効果トランジスタQ1の状態の切り替えの連続によって、入力回路正極端子VP－入力回路負極端子VM間の電圧の波形は、図6の上段に示す通信波形（パルス波形）が重畳された場合の電圧の波形と同様になる。

したがって、このような電界効果トランジスタQ1の状態の切り替えの連続の結果、図6の下段に示す様に、通信用の情報の送信先であるコアモジュール2において当該通信用の情報のパルス波と取り違い易いノイズが、機能モジュール3－2で発生してしまう。

[0044] そこで、このようなノイズの発生の対策として、図7の下段に示すように、ハイレベルの電圧となる時間については、電界効果トランジスタQ1の状態を高周波数で連続して切り替えるように制御する。

図7は、本発明の第1実施形態に係る2線式定電流通信回路によるスイッチ部の状態の切替えの連続に伴い発生する波形の一例を示す図である。

図7の例においても、図6と同様に、コアモジュール2と、機能モジュール3-1と、機能モジュール3-2と、が閉ループを構成して、直列で配線されているものとする。

図7の上段は、図6の上段と同様である。

即ち、図7の上段において、横軸は、時間を示し、縦軸は、機能モジュール3-1において印加される入力回路正極端子VP-入力回路負極端子VM間の電圧を示している。

機能モジュール3-1からコアモジュール2に通信用の情報が送信される場合において、機能モジュール3-1において印加される電圧の波形が、通信波形として図7の上段に示されている。

図7の下段において、横軸は時間を示し、縦軸は、機能モジュール3-2において印加される入力回路正極端子VP-入力回路負極端子VM間の電圧を示している。

ここで、図6と同様に、上下の2つの図の横軸は、上下において各時刻が対応しているものとし、同じタイミングでの電圧を、上下で対比できるものとなっている。

ただし、図6と同様に、コアモジュール2と、機能モジュール3-1と、機能モジュール3-2と、は閉ループを構成して直列で配線されている。

この為、図6と同様に、実際の各モジュールの入力回路正極端子VP-入力回路負極端子VM間の電流は同じものとなり、図7の上段に示された電圧と、図7の下段に示された電圧と、を足し合わせた電圧が、コアモジュール2に印加される。

図7の下段の例においては、図7の上段に示す通信波形（パルス波形）とは異なり、ハイレベルの電圧となる時間については、電圧はハイレベルのまま持続していない。

即ち、ハイレベルの電圧となる時間については、200kHz程度の高周

波数でハイレベルとローレベルとを繰り返し、時間軸上の幅に対して電圧が高いパルス、即ち細いパルスが出続けていることが示されている。

[0045] 機能モジュール3-2において、入力回路正極端子VP-入力回路負極端子VM間の電圧がこの様な変化をするのであれば、例えば、100kHz以下の周波数の信号しか通過させないローパスフィルタをノイズ除去手段として適用すること等により、ノイズの発生の対策をすることができる。

即ち、例えば、200kHz程度の周波数の細いパルスは当該ローパスフィルタを通過しないので、図7の下段に示す波形は、ローパスフィルタを通過した後は、ローレベルの電圧のまま、ほぼ変化しないものとなる。

[0046] これに対し、10kHz程度の周波数である図7の上段に示す通信波形（パルス波形）はローパスフィルタを通過する。

従って、図7の下段に示す細いパルスと図7の上段に示す通信波形（パルス波形）とが混在していても、図7の上段に示す通信波形（パルス波形）のみを抽出することができる。

[0047] つまり、電位Vccの変化に応じて電界効果トランジスタQ1の状態が連続して切り替わっても、制御部CTの制御により、ハイレベルの電圧の供給を、多数の図7の下段に示す細いパルスに分けて行えば、これらはローパスフィルタで遮断することができる。

これにより、コアモジュール2への通信に対する悪影響が無くなり、当該通信の信頼性が向上するので、コアモジュール2は、通信に基づいて機能モジュール3を確実に制御することができることとなる。

[0048] 一方、ハイレベルの電圧は、規定電圧より低くなった電位Vccを回復させる為に、制御部CTが、電界効果トランジスタQ1をオフ状態にするように制御することにより発生する。

従って、上述したように、電圧をハイレベルのまま持続させなければ、電位Vccの回復に必要となる時間は長引くこととなる。

[0049] この点に対処する為、制御部CTは、負荷の作動に必要な電力に基づいて、図7の下段に示す細いパルスについてのデューティ比を決定して良い

。

即ち、負荷の作動に必要となる電力が大きければ、1周期におけるハイレベルの電圧が占める時間を長くし、ローレベルの電圧が占める時間を短くする決定をする。

逆に、負荷の作動に必要となる電力が小さければ、1周期におけるハイレベルの電圧が占める時間を短くし、ローレベルの電圧が占める時間を長くする決定をする。

そして、制御部CTは、決定したデューティ比を、例えば、200kHz程度の周波数に適用したタイミングに従って、電界効果トランジスタQ1の状態の切り替える制御をする。

具体的には、例えば、制御部CTによりデューティ比が0.4と決定され、200kHzの周波数に適用された場合、1周期である5マイクロ秒のうち、ハイレベルの電圧が占める時間は2マイクロ秒となり、ローレベルの電圧が占める時間は3マイクロ秒となる。

[0050] [第2実施形態]

上述の第1実施形態では、ハイレベルの電圧の供給を、多数の図7の下段に示す細かいパルスに分けることにより、コアモジュール2への通信に対する悪影響を無くすことを実現した。

しかし、コアモジュール2への通信に対する悪影響を無くするにあたり、必ずしもハイレベルの電圧の供給を、多数の図7の下段に示す細かいパルスに分ける必要はない。

例えば、可能な限り電界効果トランジスタQ1の状態を切り替えないことによりコアモジュール2への通信に対する悪影響を無くすることも可能である。

。

即ち、可能な限り電界効果トランジスタQ1の状態を切り替えない第2実施形態を採用してもよい。

この第2実施形態を採用することで、制御がより単純なものとなり、また、電界効果トランジスタQ1の状態の切り替えに伴う消費電力を抑えること

ができる。

[0051] 第2実施形態のシステム構成は、図1の第1実施形態のシステム構成と同様である。即ち、第2実施形態の情報処理システムも、ユーザにより使用されるユーザ端末1と、コアモジュール2と、多数の機能モジュール3とを含む。第2実施形態におけるコアモジュール2及び機能モジュール3が接続された状態の構成は、図2に示す第1実施形態のものと同様なので、ここではその説明は省略する。

[0052] 図8は、本発明の第2実施形態に係る2線式定電流通信回路網に接続される回路であって、例えば所定の1の機能モジュールに設けられる回路の一例を示す回路図である。

図8の回路は、コアモジュール2に設けられる図示せぬ定電流源を用いる2線式定電流回路網に接続されている。この図8の回路は、機能モジュール3に夫々設けられている。

[0053] 図8の回路において、入力回路正極端子VP及び入力回路負極端子VMは、2線接続端子であり、コアモジュール2が備える定電流源に接続されている。

[0054] 図8の回路は、端L1乃至端L4を有する回路部Lと、電流計測用抵抗R1と、コンデンサC1を含むように構成されている。

回路部Lのうち、端L1は入力回路正極端子VPに接続されており、端L3は電流計測用抵抗R1の一端に接続されている。

電流計測用抵抗R1の他端は、入力回路負極端子VM及びコンデンサC1の一端に接続されており、コンデンサC1の他端は回路部L内のコンパレータCM1の負極端子、コンパレータCM2の負極端子及び電流レベル比較用抵抗R2の一端に接続されている。

回路部Lのうち、電位Vccの端L2と、端L4とには図示せぬ負荷が接続されている。

[0055] 回路部Lは、定電圧ダイオードD1と、電界効果トランジスタQ1と、ショットキーバリアダイオードD2と、コンデンサC2と、制御部CTと、基

準電圧回路V Rと、電流レベル比較用抵抗R 2と、コンパレータC M 1と、コンパレータC M 2とを有している。

回路部Lにおいて、端L 1と端L 4との間において、定電圧ダイオードD 1と、電界効果トランジスタQ 1と、直列に接続されたショットキーバリアダイオードD 2及びコンデンサC 2とが並列に接続されている。

ショットキーバリアダイオードD 2及びコンデンサC 2の接続端として、端L 2が設けられており、端L 3と端L 4は同電位で接続されている。

また、端L 2には、基準電圧回路V Rも接続されている。

基準電圧回路V Rの他の三端は、電流レベル比較用抵抗R 2、コンパレータC M 1の正極端子及びコンパレータC M 2の正極端子に夫々接続されており、コンパレータC M 1の出力端子C O 1は、制御部C TのR X端子に、コンパレータC M 2の出力端子C O 2は制御部C TのI N T端子に接続されている。

[0056] 制御部C Tは、そのD r v端子からの出力が、電界効果トランジスタQ 1のゲートG Tに接続されており、その入力、電位V c cの端L 2に接続されている。制御部C Tはまた、上述のようにR X端子がコンパレータC M 1の出力端子C O 1に接続され、I N T端子がコンパレータC M 2の出力端子C O 2に接続されると共に、端L 4（端L 3）に接続されている。電界効果トランジスタQ 1のソースS Cは端L 3に接続されており、電界効果トランジスタQ 1のドレインD Rは端L 1に接続されている。

[0057] ここで、定電圧ダイオードD 1、電界効果トランジスタQ 1、ショットキーバリアダイオードD 2、及びコンデンサC 2については、第1実施形態と同様なので、ここではその説明は省略する。

[0058] 基準電圧回路V Rは、その入力、電位V c cの端L 2に接続され、出力側の三端は電流レベル比較用抵抗R 2、コンパレータC M 1の正極端子及びコンパレータC M 2の正極端子に接続されている。

電流レベル比較用抵抗R 2は、その他端が、コンデンサC 1、コンパレータC M 1の負極端子及びコンパレータC M 2の負極端子に接続されている。

コンパレータCM1は、正極端子が、電流レベル比較用抵抗R2の一端に接続され、負極端子が、基準電圧回路VRの入力側の一端と、コンデンサC1と、コンパレータCM2の負極端子とに接続され、出力端子CO1が、制御部CTのRX端子に接続されている。

コンパレータCM2は、正極端子が、電流レベル比較用抵抗R2に接続され、負極端子が、基準電圧回路VRの入力側の一端と、コンデンサC1と、コンパレータCM2の負極端子とに接続され、出力端子CO2が、制御部CTのINT端子に接続されている。

[0059] 次に、このような構成を有する図8の回路の動作について説明する。なお、図3の回路の動作と重複する点については適宜説明を省略する。

基準電圧回路VRは、電流レベル比較用抵抗R2と、コンパレータCM1及びコンパレータCM2に、電流のレベルを比較する為の基準となる電圧を供給する。

即ち、基準電圧回路VRは、コンパレータCM1には電流のレベルと第1閾値との比較の為の基準となる電圧を供給し、電流のレベルに応じて電流計測用抵抗R1の両端に発生する電圧との比較を可能にする。

ここで、第1閾値は、電流のレベルに対する閾値であって、電流から1又は0のビット情報を得る為の閾値である。

即ち、電流のレベルに対応する電圧が第1閾値に対応する電圧よりも低ければビット情報は1の値を取り、電流のレベルに対応する電圧が第1閾値に対応する電圧よりも高ければビット情報は0の値を取る。

また、基準電圧回路VRは、コンパレータCM2には電流のレベルと第2閾値との比較の為の基準となる電圧を供給し、電流のレベルに応じて電流計測用抵抗R1の両端に発生する電圧との比較を可能にする。

即ち、第2閾値は、電流から、通信を開始する旨の報知をする信号を検出する為の閾値である。

例えば、端L3との電圧として、例えば1.5～1.8Vの電圧がコンデンサC1の出力に現れる場合は、基準電圧回路VRは、電流レベル比較用抵

抗R2には1.5V、コンパレータCM1の正極には1.6V、コンパレータCM2の正極には1.7Vの電圧を、それぞれ供給する。

[0060] コンパレータCM1は、コンデンサC1からの電流のレベルと第1閾値とを夫々に対応する電圧により比較して、コンデンサC1からの電流のレベルが第1閾値を超えている場合は、出力端子CO1から制御部CTのRX端子に、0の信号を出力する。当該信号は0のビット値を意味する。

また、コンパレータCM1は、コンデンサC1からの電流のレベルと第1閾値とを夫々に対応する電圧により比較して、コンデンサC1からの電流のレベルが第1閾値を超えていない場合は、出力端子CO1から制御部CTのRX端子に、1の信号を出力する。当該信号は1のビット値を意味する。

即ち、コンパレータCM1は、電流から通信用の情報を復号する為のコンパレータである。

なお、コアモジュール2からの情報の伝送が終了すると、出力端子CO1から制御部CTのRX端子に、1の信号が連続して出力される。

よって、制御部CTは、RX端子への0の信号の入力が無くなった後、例えば所定時間その状態が継続したことにより、情報の伝送が終了したことを認識して良い。

[0061] コンパレータCM2は、コンデンサC1からの電流のレベルと第2閾値とを比較して、コンデンサC1からの電流のレベルが第2閾値を超えている場合は、出力端子CO2から制御部CTのINT端子に、0の信号を出力する。当該信号は通信が開始される旨を意味する。

また、コンパレータCM2は、コンデンサC1からの電流のレベルと第2閾値とを比較して、コンデンサC1からの電流のレベルが第2閾値を超えていない場合は、出力端子CO2から制御部CTのINT端子に、1の信号を出力する。当該信号は特に意味を持たない信号である。

即ち、コンパレータCM2は、コアモジュール2から機能モジュール3への通信用の情報の送信の開始を報知する旨の信号を、電流から、対応する電圧によって検出する為のコンパレータである。

[0062] 制御部CTは、上述の如く、入力される電位Vccの値、コンパレータCM1からの1又は0の信号及びコンパレータCM2からの1又は0の信号に応じて、スイッチング素子としての電界効果トランジスタQ1の状態を、オン状態とオフ状態のうち一方から他方へ切り替える。

即ち、第1実施形態と同様に、負荷を作動させない待機状態の図8の回路において、電位Vccが規定電圧より高くなっている場合、制御部CTは、電界効果トランジスタQ1をオン状態とするように制御する。これにより、ドレインDRーソースSC間の抵抗値が略ゼロとなって回路Lをショートさせ、定電圧ダイオードD1は通電しなくなる。

これにより、定電圧ダイオードD1からの発熱は回避され、図8の回路を含む機能モジュール3の消費電力は非常に低下することになる。

[0063] また、第1実施形態と同様に、負荷を作動させる作動状態の図8の回路において、電位Vccが規定電圧より低くなった場合は、制御部CTは、電界効果トランジスタQ1をオフ状態にするように制御する。これにより、ドレインDRーソースSC間は略絶縁状態となって、外部から定電圧ダイオードD1に定電流が供給され、負荷の作動に要する十分な電圧が得られる。

従って、この場合の電力消費量は、図8の回路を用いない従来の場合と同等になる。

[0064] また、制御部CTは、コンパレータCM1からの1又は0の信号に基づき、コアモジュール2から伝送された、通信用の情報の少なくとも一部を認識する。

例えば、制御部CTは、通信用の情報から、宛先となる機能モジュール3を特定できる情報や、当該通信用の情報のビット長の情報等を認識できて良い。

これにより、制御部CTは、通信用の情報が自機能モジュール3に対して伝送されたかを認識することができる。

また、これにより、制御部CTは、通信用の情報のビット長分の伝送がなされた時点で、通信が終了したことを認識することができる。

なお、通信用の情報のビット長は固定長であって良い。この場合は、通信用の情報のビット長の情報が含まれていなくても、固定長分の伝送がなされた時点で、通信が終了したことを認識することができる。

[0065] 続いて第2実施形態において、導入するスリープ状態について、説明する。

スリープ状態とは、制御部CTによる、電位Vccを規定電圧に回復させる制御を、コアモジュール2から自機能モジュール3又は別の機能モジュール3への通信が開始されるまで休眠（スリープ）させ、その間の電界効果トランジスタQ1のオン状態とオフ状態の切り替えを起こさせない状態である。

即ち、機能モジュール3は負荷を作動させない待機状態であっても、電位Vccは徐々に低下する為、規定電圧より低い状態に達すると、図3の回路においては、制御部CTは、電界効果トランジスタQ1をオフ状態にするように制御していた。

この為、機能モジュール3は負荷を作動させない待機状態であっても、制御部CTは、電界効果トランジスタQ1をオン状態とオフ状態を繰り返す制御をし、そのたびに図6に示す通信波形（パルス波形）と同様の波形が発生し、誤動作の原因となってしまう。

しかし、電位Vccが規定電圧より低い状態に達しても、制御部CTは、直ちには電界効果トランジスタQ1をオフ状態とはせず、コアモジュール2から自機能モジュール3又は別の機能モジュール3への通信が開始されるタイミングとなってからオフ状態としても、負荷への電力の供給は間に合うので、機能モジュール3としては足りる。

[0066] そこで、制御部CTによる、電位Vccを規定電圧に回復させる制御を、コアモジュール2から自機能モジュール3又は別の機能モジュール3への通信が開始されるまで休眠（スリープ）させ、その間の電界効果トランジスタQ1をオン状態とオフ状態の切り替えを起こさせないことが考えられる。

更に、コアモジュール2と、自機能モジュール3又は別の機能モジュール

3との通信が終了するまでの間、電界効果トランジスタQ1をオフ状態のままとし、当該通信の終了後に、オン状態への切り替えを可能にすることが考えられる。

この様にすれば、別の機能モジュール3からコアモジュール2に通信用の情報が送信される場合にノイズとなる、電界効果トランジスタQ1の状態の切り替えによる電圧の変化の発生が回避される。

これにより、コアモジュール2への通信に対する悪影響が無くなり、当該通信の信頼性が向上するので、コアモジュール2は通信に基づいて、図8の回路を含む別の機能モジュール3を確実に制御することができることとなる。

[0067] 制御部CTは、機能モジュール3において、コンパレータCM2によりコアモジュール2から通信用の情報の送信の開始を報知する旨の信号が検出されたときに、電界効果トランジスタQ1をオン状態からオフ状態に、切り替えることが可能である。

従って、この場合の別の機能モジュール3からコアモジュール2に通信用の情報が送信される場合にノイズとなる、電界効果トランジスタQ1の状態の切り替えによる電圧の変化の発生量は、図3の回路の場合と同等になる。

また、制御部CTは、機能モジュール3において、別の機能モジュール3に対する情報の伝送の終了を認識したとき又はコンパレータCM1による情報の伝送の検出が終了したことを認識したときに、電界効果トランジスタQ1をオフ状態からオン状態に、切り替える。

そして、制御部CTは、制御部CTによる、電位Vccを規定電圧に回復させる制御を、コアモジュール2から自機能モジュール3又は別の機能モジュール3への通信が開始されるまで休眠（スリープ）させる。

更に、コアモジュール2と、自機能モジュール3又は別の機能モジュール3との通信が終了するまでの間、電界効果トランジスタQ1の状態の切り替えを制限してオフ状態のままとし、当該通信の終了後に、オン状態への切り替えを可能にする。

この様にすれば、別の機能モジュール3からコアモジュール2に通信用の情報が送信される場合にノイズとなる、電界効果トランジスタQ1の状態の切り替えによる電圧の変化の発生が通信中は回避される。

これにより、コアモジュール2への通信に対する悪影響が無くなり、当該通信の信頼性が向上するので、コアモジュール2は通信に基づいて、図8の回路を含む別の機能モジュール3を確実に制御することができることになる。

。

[0068] 図9は、本発明の第2実施形態に係る2線式定電流通信回路により実行される低消費電力モード制御処理の流れを説明するフローチャートである。

ステップS1において、制御部CTは初期化処理をおこなう。

初期化処理とは、例えばコアモジュール2と、多数の機能モジュール3との通信の為に必要な、個々のコアモジュール2と、多数の機能モジュール3の初期認識の処理である。

ステップS2において、制御部CTは、スリープ状態に移行する。即ち、制御部CTによる、電位Vccを規定電圧に回復させる制御を、休眠（スリープ）させる。

ステップS3において、制御部CTは、入力回路正極端子VP及び入力回路負極端子VM間を流れる電流のレベルが第2閾値以上であるか判定する。入力回路正極端子VP及び入力回路負極端子VM間を流れる電流のレベルが第2閾値未満であればステップS3においてNOであると判断されてステップS3の判定処理が繰り返される。

ステップS3の判定処理が繰り返されている際に、第2閾値以上の電流が検出されれば、次のステップS3においてYESであると判定されて、処理はステップS4に進む。

ステップS4において、制御部CTは、スリープ状態を停止して電位Vccの規定電圧への回復を作動させる状態に移行させる。

これにより、制御部CTによる通信処理が、実行可能となる。

ステップS5において、制御部CTは通信処理を行う。

即ちステップS5において、制御部CTは、コンパレータCM1からの信号を読み取って、少なくとも情報の宛先を抽出する。なお、当該通信の長さについて抽出できて良い。

ステップS6において、制御部CTは、情報の宛先が自機能モジュール3であるか判定する。

情報の宛先が自モジュールとは別であれば、ステップS6においてNOであると判断されて処理はステップS8に進む。

ステップS6において、情報の宛先が自モジュールであれば、YESであると判定されて、処理はステップS7に進む。

ステップS7において、制御部CTは、ステップS5における通信処理の結果に基づいて、即ち、コアモジュール2の制御に基づいて、負荷を作動させる。

ステップS8において、制御部CTは、コアモジュール2から自機能モジュール3又は別の機能モジュール3への通信が終了したかについて判定する。

当該通信が途中であればステップS8においてNOであると判断されて処理はステップS5の通信処理に戻され、それ以降の処理が繰り返される。

ステップS8において、制御部CTは、通信が終了すれば、YESであると判定し、処理はステップS9に進む。

ステップS9において、制御部CTは、低消費電力モード制御処理の終了指示があったか否かを判断する。

ここで、処理の終了指示は、特に限定されないが、本実施形態ではコアモジュール2からの処理の終了指示が採用されている。つまり、コアモジュール2から処理の終了指示がなされない限り、ステップS9においてNOであると判断されて処理はステップS2に戻され、それ以降の処理が繰り返される。

これに対して、コアモジュール2から処理の終了指示がなされると、ステップS9においてYESであると判断されて、低消費電力モード制御処理は

終了になる。

[0069] 図10は、本発明の第2実施形態に係る2線式定電流通信回路による波形の一例を示す図である。

図10の上段において、横軸は、時間を示し、縦軸は、入力回路正極端子VP-入力回路負極端子VM間の電流を示している。コアモジュール2から機能モジュール3に通信用の情報が送信される場合において、定電流に重畳される電流の波形が、通信波形として図10に示されている。

図10の下段において、横軸は、時間を示し、縦軸は、入力回路正極端子VP-入力回路負極端子VM間の電圧を示している。機能モジュール3からコアモジュール2に通信用の情報が送信される場合において、機能モジュール3に印加される電圧の波形が、図10に示されている。

ここで上下の2つの図の横軸は、上下において各時刻が対応しているものとし、同じタイミングでの電流と電圧を、上下で対比できるものとなっている。

[0070] 図10における時刻t0においては、上述した低消費電力モード制御処理が開始され、図9におけるステップ1乃至ステップ3が順次実行され、更にステップ3が繰り返し実行される状態に移行する。

[0071] 図10における時刻t1においては、コアモジュール2から通信用の情報の伝送の開始を報知する信号として、第2電流レベル（第2閾値）を超えるレベルのパルス電流が伝送されている。

これにより、図10における時刻t1においては、図9の低消費電力モード制御処理におけるステップS3においてYESであると判定されて、処理はステップS5に進む。

図10における時刻t1経過後の、図9におけるステップS5が実行されるタイミングでは、制御部CTは通信処理を行う。

図10における時刻t1以降は、コアモジュール2から通信用の情報における「0」を示すビット情報として、第一電流レベル（第1閾値）を超えるレベルのパルス電流が断続的に伝送される。

図10における時刻 t_1 以降は、コンパレータCM1により第1閾値を超えるレベルのパルス電流が0の情報として、第1閾値を超えないレベルのパルス電流が1として抽出される。

ここで、コアモジュール2からの通信用の情報の宛先は自機能モジュール3であったものと制御部CTは、認識したとする。

即ち、図9におけるステップS6が実行されるタイミングでは、YESであると判定されて、処理はステップS7に進む。

図9におけるステップS7が実行されるタイミングでは、制御部CTは、コアモジュール2に通信用の情報を送信しつつ、コアモジュール2からの通信用の情報に従って負荷を作動させる。

これにより、自機能モジュール3において、入力回路正極端子VP-入力回路負極端子VM間に、電圧が印加される。

[0072] 図10における時刻 t_1 以降の、図9におけるステップS8が実行されるタイミングでは、制御部CTは通信が終了したかについて判定する。

時刻 t_2 まで通信が継続中であるものとし、図9におけるステップS8が実行されるタイミングでは、NOであると判断されて処理はステップS5の通信処理に戻され、それ以降の処理が繰り返される。

以上の各処理が、時刻 t_2 まで繰り返される。

[0073] 図10における時刻 t_2 においては、コアモジュール2との通信が終了し、図9におけるステップS8において、YESであると判定されて、処理は図9におけるステップS9に進む。

図10における時刻 t_2 においては、図9におけるステップS9において、制御部CTは、低消費電力モード制御処理の終了指示は無かったと判断し、処理は図9におけるステップS2に戻され、それ以降の処理が繰り返される。

[0074] 以上本発明の一実施形態について説明したが、本発明は、上述の実施形態に限定されるものではなく、本発明の目的を達成できる範囲での変形、改良等は本発明に含まれるものである。

例えば、安定した直流電流を供給することが可能なバッテリーが採用されて良く、供給する電流は直流には限定されず、インバータ等の様々な手段を採用することにより交流電流を供給しても良い。

[0075] また、本発明にかかる電子機器は、電力線通信が導入されて良い。

この様にするることにより、2本の線のみで電力供給と通信が可能となる。

また、この様にするることにより、ノイズに強くシンプルな回路を組むことが可能になる。

つまり、本発明は、簡単な構成でデータ通信を安定させることができる電子機器に、適用することができる。

[0076] この場合において、本発明にかかる電子機器を構成する電界効果トランジスタQ1は、電力線通信の為に備えるスイッチング素子が兼ねて良い。

この様にするることにより、パワー回路の部品点数を抑えることが可能となる。

[0077] また、この場合において、本発明にかかる電子機器を構成する電源電圧測定用の部品は、電力線通信の為に備えるマイコンが内蔵する部品が兼ねて良い。

この様にするることにより、コンパレータを別途追加する必要がなくなり、部品点数を抑えることが可能となる。

[0078] なお、この場合において、省電力モードの切り替えノイズは、通信時の波形と近い為、通信への干渉ノイズとなる。

そこで、通信時と非通信時を分け、通信時にはON/OFFを切り替えない一時的無効化手段を追加して良い。

この様にするることにより、通信との干渉を回避することが可能となる。

[0079] また、上述の例では、電界効果トランジスタQ1が採用されたが、上述の回路の動作でわかるように、スイッチング機能を有しているものであれば足り、特にこれに限定されない。

さらにいえば、機能モジュール3において、抵抗値を変化させる素子が設けられれば足りる。抵抗値を変化させて、機能モジュール3の両端間の電圧

を抑えることができれば、当該機能モジュール3の電力を抑制することができるからである。

[0080] また、上述の例においては2線式通信の場合について説明したが、これには限られず、電力供給線と通信線を別途設けて良い。

また、有線のみ接続に限られず、無線による給電や通信を組み合わせても良い。

[0081] また例えば、ベーシックコア2と機能モジュール3の各個数、特に上述の実施形態に限定されない。即ち、ベーシックコア2の数と機能モジュール3の数は、同一でも構わないし、また、異なっても構わない。

つまり、1台のベーシックコア2に対して、1台の機能モジュール3を接続してもよい。

[0082] 具体的には例えば、ベーシックコア2と機能モジュール3の接続態様の別の例として、図4又は図5に示す例を採用してもよい。

図4において、ベーシックコア2と機能モジュール3の接続態様の例として、スター型が例示されている。

図4に示すスター型は、ベーシックコア2と、2台以上の機能モジュール3（図4の例では3台の機能モジュール3-1乃至3-3）がスター型に接続される接続態様である。

[0083] 図5において、ベーシックコア2と機能モジュール3の接続態様の例として、ループ型が例示されている。

図5に示すループ型は、ベーシックコア2と、1以上の機能モジュール3とが所定順番（図5の例では、ベーシックコア2、機能モジュール3-1乃至3-3の順番）に輪になって接続され、閉ループを構成する接続態様である。

[0084] ディジーチェーン型及びスター型は、外見上配線が閉ループを構成していないが、端部に位置するベーシックコア2又は機能モジュール3において配線が折り返されているため、電気的には閉ループ配線となる構成をとっている。

接続態様は、以上の接続態様が基本であるが、電氣的に閉ループ配線となる構成を取れば、以上の接続態様を複合させる等して任意の接続形態を採用することができる。

[0085] また例えば、電力を1以上の機能モジュール3に供給するためにベーシックコア2から送信される信号は、電流方式で電力を伝達できる形態であれば足り、直流電流であっても、交流電流であってもよい。

[0086] 上述では、コアモジュール2と、機能モジュール3との組において、2線式定電流通信回路網が設けられていた。しかし、2線式定電流通信回路網は、これに限らず、例えば定電流源を有するモジュール（マスター）とそれ以外のモジュール（スレーブ）で作る任意の組に、2線式定電流通信回路網は設けられてもよい。

[0087] 上述の説明の例では、通信用の情報は、「0」を示すハイレベルの電圧と「1」を示すローレベルの電圧とを有する図6に示すパルス波形の信号として、機能モジュール3-1からコアモジュール2へ送信されるとしたが、一例であって、これには限られない。

即ち、0又は1の情報は、ハイレベルの電圧と、ローレベルの電圧とについて、逆の組み合わせであって良く、ローレベルの電圧が「0」を示し、ハイレベルの電圧が「1」を示して良い。

[0088] また、上述の説明の例では、コンパレータCM1により第1閾値を超えるレベルのパルス電流が1の情報として、第1閾値を超えないレベルのパルス電流が0として抽出されるとしたが、一例であって、これには限られない。

即ち、抽出される0又は1の情報は、第1閾値を超えるか否かについて、逆の組み合わせであって良く、第1閾値を超えるパルス電流が0の情報として、第1閾値を超えないパルス電流が1として抽出されて良い。

[0089] また、上述の説明の例では、第2電流レベル（第2閾値）は第1電流レベル（第1閾値）より高い電流レベル（閾値）であるとしたが、一例であって、これには限られない。

即ち、第2電流レベル（第2閾値）は第1電流レベル（第1閾値）と同じ

電流レベル（閾値）であって良い。

[0090] また、上述の説明の例では、ハイレベルの電圧となる時間については、電界効果トランジスタQ1の状態を高周波数で連続して切り替えるように制御するとしたが、一例であって、これには限られない。

即ち、ローレベルの電圧となる時間についても、電流計測用抵抗R1を含めてショートカットできる構成として、電界効果トランジスタQ1の状態を高周波数で連続して切り替えるように制御して良い。

[0091] また例えば、上述した一連の処理は、ハードウェアにより実行させることもできるし、ソフトウェアにより実行させることもできる。

即ち、上述した一連の処理を全体として実行できる機能が情報処理システムに備えられていれば足りる。

また、1つの機能ブロックは、ハードウェア単体で構成してもよいし、ソフトウェア単体で構成してもよいし、それらの組み合わせで構成してもよい。

[0092] また例えば、一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、コンピュータ等にネットワークや記録媒体からインストールされる。

コンピュータは、専用のハードウェアに組み込まれているコンピュータであっても良い。

また、コンピュータは、各種のプログラムをインストールすることで、各種の機能を実行することが可能なコンピュータ、例えばサーバの他汎用のスマートフォンやパーソナルコンピュータであってもよい。

[0093] また例えば、このようなプログラムを含む記録媒体は、ユーザにプログラムを提供するために装置本体とは別に配布される図示せぬリムーバブルメディアにより構成されるだけでなく、装置本体に予め組み込まれた状態でユーザに提供される記録媒体等で構成される。

[0094] なお、本明細書において、記録媒体に記録されるプログラムを記述するステップは、その順序に沿って時系列的に行われる処理はもちろん、必ずしも

時系列的に処理されなくとも、並列的或いは個別に実行される処理をも含むものである。

また、本明細書において、システムの用語は、複数の装置や複数の手段等より構成される全体的な装置を意味するものとする。

[0095] 以上を換言すると、本発明が適用される電子機器は、次のような構成を有する各種各様の実施形態を取ることができる。

即ち、本発明が適用される電子機器（例えば、図1の機能モジュール3）は、

所定負荷に繋がる定電流回路網の少なくとも一部を含む電子機器において

、
前記所定負荷に関する状態に基づいて、当該所定負荷に対する印加電圧を制御する制御部（例えば、図3の制御部CT）

を有する電子機器であれば足りる。

[0096] ここで、前記電子機器は、

前記定電流回路網を流れる定電流が流れると、前記所定負荷に印加される電圧の少なくとも一部が発生する経路（例えば図3の端K1から定電圧ダイオードD1を介して端K3までの経路）と、

前記経路のショートと、当該経路のショートの解除とを切替えるスイッチ部（例えば図3の電界効果トランジスタQ1）と、

を有し、

前記制御部は、前記スイッチ部の状態を切替えることで、当該所定負荷に対する印加電圧を制御する。

これにより、2線式で電力を供給する場合において、負荷での消費電力を抑制することができる。また、定電流回路網に接続された回路の低消費電力化を実現することができる。

[0097] ここで、前記電子機器は、

前記所定負荷及び前記電子機器を有するモジュール（例えば、図1の機能モジュール3）が、前記定電流回路網（例えば、図3の回路K）に含まれて

おり、

前記定電流回路網において、通信用の情報が、電圧の高低を第1周波数で繰り返す第1パルスとして伝送される場合、

前記制御部（例えば、図3の制御部CT）は、

前記モジュールにおいて、第1周波数より高い第2周波数で前記スイッチ部（例えば図3の電界効果トランジスタQ1）の状態を切替え、前記第2周波数で電圧の高低を繰り返す第2パルスの形態で当該所定負荷に対する印加電圧を制御する。

このようにすることにより、電界効果トランジスタQ1の状態の切替えに伴うパルス電圧が混じっている状況下において、通信用の情報だけを取得することが可能となり、上述した電源効率を向上させた情報処理システムを、確実に作動させることができる。

[0098] ここで、前記電子機器（例えば、図1の機能モジュール3）は、

前記制御部（例えば、図3の制御部CT）は、前記第2パルスにおけるデューティ比を、前記所定負荷に必要な電力に基づいて決定する制御を実行する。

このようにすることにより、負荷の作動に必要な電力に応じた電力を供給することができる。

[0099] ここで、前記電子機器は、

前記所定負荷及び前記電子機器を有するモジュール（例えば、図1の機能モジュール3）が、前記定電流回路網に含まれており、

前記定電流回路網において通信用の情報が伝送される場合、

前記情報の前記モジュールにおける伝送の開始を検出する第1検出部（例えば図8のコンパレータCM2）をさらに備え、

前記制御部（例えば、図8の制御部CT）は、

前記モジュールにおいて、

前記第1検出部により前記情報の伝送の開始が検出されたときに、

前記スイッチ部（例えば図8の電界効果トランジスタQ1）の状態を、

前記経路のショートの状態から、前記経路のショートの解除の状態に、切り替える。

このようにすることにより、可能な限り電界効果トランジスタQ1の状態を切り替えないこととなり自機能モジュール3又は別の機能モジュール3からコアモジュール2への通信に対する悪影響を無くすることができる。

ここで、第1検出部は、例えば図8のコンパレータCM2であるとしたが、これは一例であって、コンパレータには限られない。

即ち、定電流回路網において伝送される通信用の情報の前記モジュールにおける伝送の開始を検出できる任意のものを採用することができる。

例えば、A/Dコンバータとプログラム判定器を組み合わせたもの等であって良い。

[0100] ここで、前記電子機器は、

前記制御部（例えば、図8の制御部CT）は、

前記モジュール（例えば、図1の機能モジュール3）において、

前記情報の伝送の終了を認識したときに、

前記スイッチ部（例えば図8の電界効果トランジスタQ1）の状態を、

前記経路のショートの解除の状態から、前記経路のショートの状態に、

切り替える。

このようにすることにより、通信が終了するのを待って、電界効果トランジスタQ1の状態を切り替えることとなるので、自機能モジュール3又は別の機能モジュール3からコアモジュール2への通信に対する悪影響を無くすることができる。

[0101] ここで、前記電子機器は、

前記情報の前記モジュールにおける伝送の終了を検出する第2検出部をさらに備え、

前記制御部（例えば、図8の制御部CT）は、

前記モジュール（例えば、図1の機能モジュール3）において、

前記第2検出部（例えば図8のコンパレータCM1）により前記情報の

伝送の終了が検出されたときに、

前記スイッチ部（例えば図3の電界効果トランジスタQ1）の状態を、前記経路のショート解除の状態から、前記経路のショートの状態に、切り替える。

ここで、第2検出部は、例えば図8のコンパレータCM1であるとしたが、これは一例であって、コンパレータには限られない。

即ち、定電流回路網において伝送される通信用の情報の前記モジュールにおける伝送の終了を検出できる任意のものを採用することができる。

例えば、A/Dコンバータとプログラム判定器を組み合わせたもの等であって良い。

また、第2検出部を第1検出部（例えば図8のコンパレータCM2）が兼ねて良い。

この場合は、第2検出部（例えば図8のコンパレータCM1）を、別途備える必要はない。

この様にする事により、通信が終了するのを待って、電界効果トランジスタQ1の状態を切り替えることとなるので、自機能モジュール3又は別の機能モジュール3からコアモジュール2への通信に対する悪影響を無くすことができる。

[0102] ここで、前記電子機器は、

前記制御部（例えば、図8の制御部CT）は、

前記モジュール（例えば、図1の機能モジュール3）において、

前記情報の伝送の終了を認識するまで、

前記スイッチ部（例えば図8の電界効果トランジスタQ1）の状態を、前記経路のショート解除の状態のまま切り替えず、

前記情報の伝送の終了を認識したときに、

前記スイッチ部（例えば図8の電界効果トランジスタQ1）の状態を、前記経路のショート解除の状態から、前記経路のショートの状態に、切り替える。

この様にすることにより、通信が終了するのを待って、電界効果トランジスタQ1の状態を切り替えることとなるので、自機能モジュール3又は別の機能モジュール3からコアモジュール2への通信に対する悪影響を無くすことができる。

[0103] ここで、前記電子機器は、

前記情報の前記モジュールにおける伝送の終了を検出する第2検出部をさらに備え、

前記制御部（例えば、図8の制御部CT）は、

前記モジュール（例えば、図1の機能モジュール3）において、

前記第2検出部（例えば図8のコンパレータCM1）により前記情報の伝送の終了が検出されるまで、

前記スイッチ部（例えば図8の電界効果トランジスタQ1）の状態を、

前記経路のショート解除の状態のまま切り替えず、

前記第2検出部（例えば図8のコンパレータCM1）により前記情報の伝送の終了が検出されたときに、

前記スイッチ部（例えば図3の電界効果トランジスタQ1）の状態を、

前記経路のショート解除の状態から、前記経路のショートの状態に、切り替える。

ここで、第2検出部は、例えば図8のコンパレータCM1であるとしたが、これは一例であって、コンパレータには限られない。

即ち、定電流回路網において伝送される通信用の情報の前記モジュールにおける伝送の終了を検出できる任意のものを採用することができる。

例えば、A/Dコンバータとプログラム判定器を組み合わせたもの等であって良い。

また、第2検出部を第1検出部（例えば図8のコンパレータCM2）が兼ねて良い。

この場合は、第2検出部（例えば図8のコンパレータCM1）を、別途備える必要はない。

この様にすることにより、通信が終了するのを待って、電界効果トランジスタQ1の状態を切り替えることとなるので、自機能モジュール3又は別の機能モジュール3からコアモジュール2への通信に対する悪影響を無くすことができる。

符号の説明

[0104] 1・・・ユーザ端末、2・・・ベーシックコア、3・・・機能モジュール、BT・・・近距離無線通信部、BU・・・バッテリーユニット、C1・・・コンデンサ、C2・・・コンデンサ、CT・・・制御部、D1・・・定電圧ダイオード、D2・・・ショットキーバリアダイオード、DR・・・ドレイン、GT・・・ゲート、K・・・回路部、K1・・・端、K2・・・端、K3・・・端、K4・・・端、PP・・・バッテリーユニット、PS1・・・シリアルポート、PS2・・・シリアルポート、PS3・・・シリアルポート、Q1・・・電界効果トランジスタ、R1・・・電流計測用抵抗、SC・・・ソース、SP1・・・シリアルポート、SP2・・・シリアルポート、T・・・タイヤ、VM・・・入力回路負極端子、VP・・・入力回路正極端子

請求の範囲

- [請求項1] 所定負荷に繋がる定電流回路網の少なくとも一部を含む電子機器において、
前記所定負荷に関する状態に基づいて、当該所定負荷に対する印加電圧を制御する制御部
を有する電子機器。
- [請求項2] 前記定電流回路網を流れる定電流が流れると、前記所定負荷に印加される電圧の少なくとも一部が発生する経路と、
前記経路のショートと、当該経路のショートの解除とを切替えるスイッチ部と、
を有し、
前記制御部は、前記スイッチ部の状態を切替えることで、当該所定負荷に対する印加電圧を制御する
請求項1に記載の電子機器。
- [請求項3] 前記所定負荷及び前記電子機器を有するモジュールが、前記定電流回路網に含まれており、
前記定電流回路網において、通信用の情報が、電圧の高低を第1周波数で繰り返す第1パルスとして伝送される場合、
前記制御部は、
前記モジュールにおいて、第1周波数より高い第2周波数で前記スイッチ部の状態を切替え、前記第2周波数で電圧の高低を繰り返す第2パルスの形態で当該所定負荷に対する印加電圧を制御する、
請求項2に記載の電子機器。
- [請求項4] 前記制御部は、前記第2パルスにおけるデューティ比を、前記所定負荷に必要な電力に基づいて決定する制御を実行する、
請求項3に記載の電子機器。
- [請求項5] 前記所定負荷及び前記電子機器を有するモジュールが、前記定電流回路網に含まれており、

前記定電流回路網において通信用の情報が伝送される場合、
前記情報の前記モジュールにおける伝送の開始を検出する第1検出部をさらに備え、
前記制御部は、
前記モジュールにおいて、
前記第1検出部により前記情報の伝送の開始が検出されたときに、
前記スイッチ部の状態を、
前記経路のショートの状態から、前記経路のショートの解除の状態に、
切り替える、
請求項2に記載の電子機器。

[請求項6]

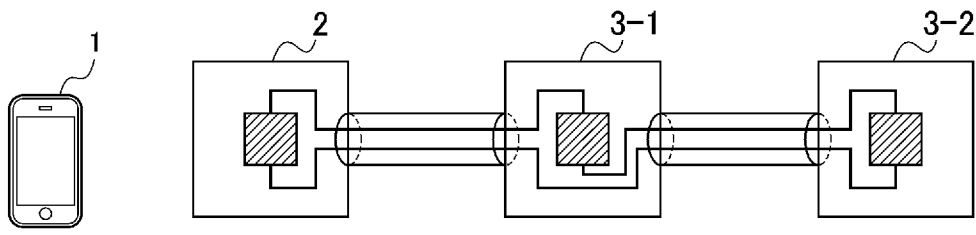
前記制御部は、
前記モジュールにおいて、
前記情報の伝送の終了を認識したときに、
前記スイッチ部の状態を、
前記経路のショートの解除の状態から、前記経路のショートの状態に、
切り替える、
請求項5に記載の電子機器。

[請求項7]

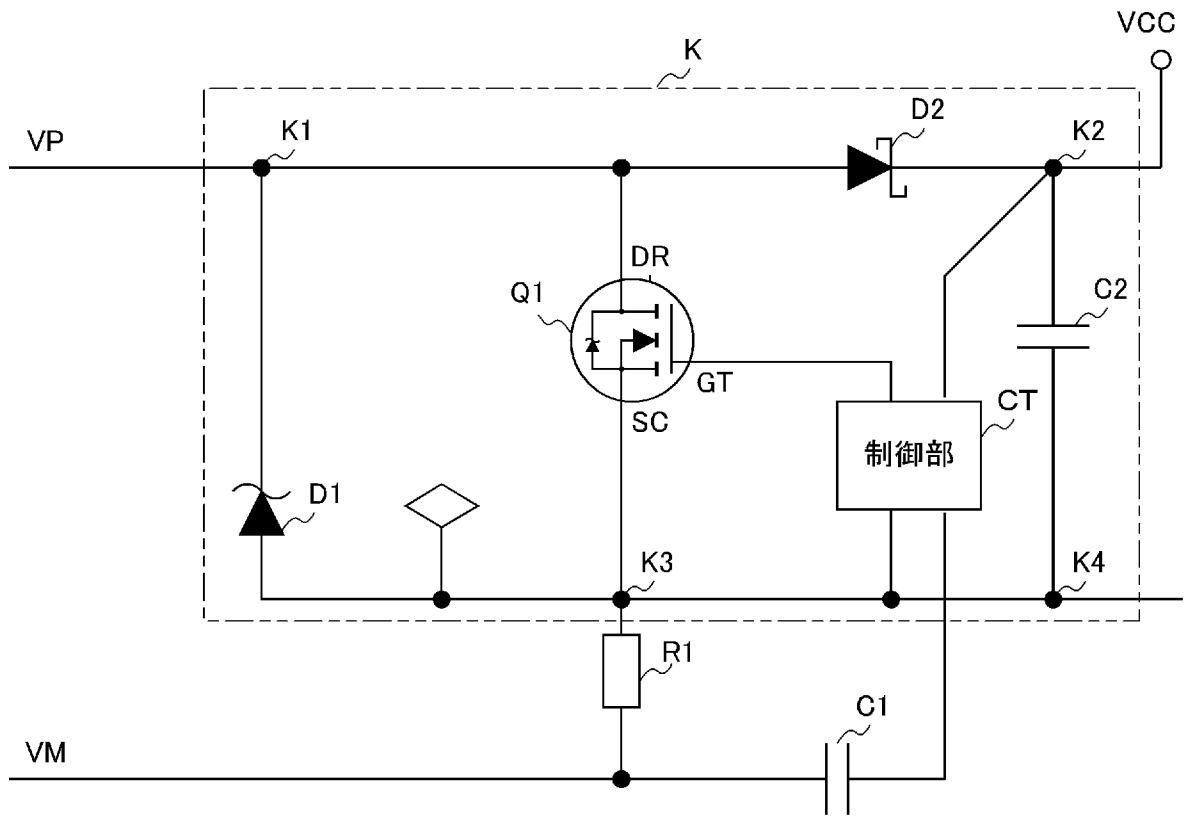
前記情報の前記モジュールにおける伝送の終了を検出する第2検出部をさらに備え、
前記制御部は、
前記モジュールにおいて、
前記第2検出部により前記情報の伝送の終了が検出されたときに、
前記スイッチ部の状態を、
前記経路のショートの解除の状態から、前記経路のショートの状

態に、
切り替える、
請求項 5 に記載の電子機器。

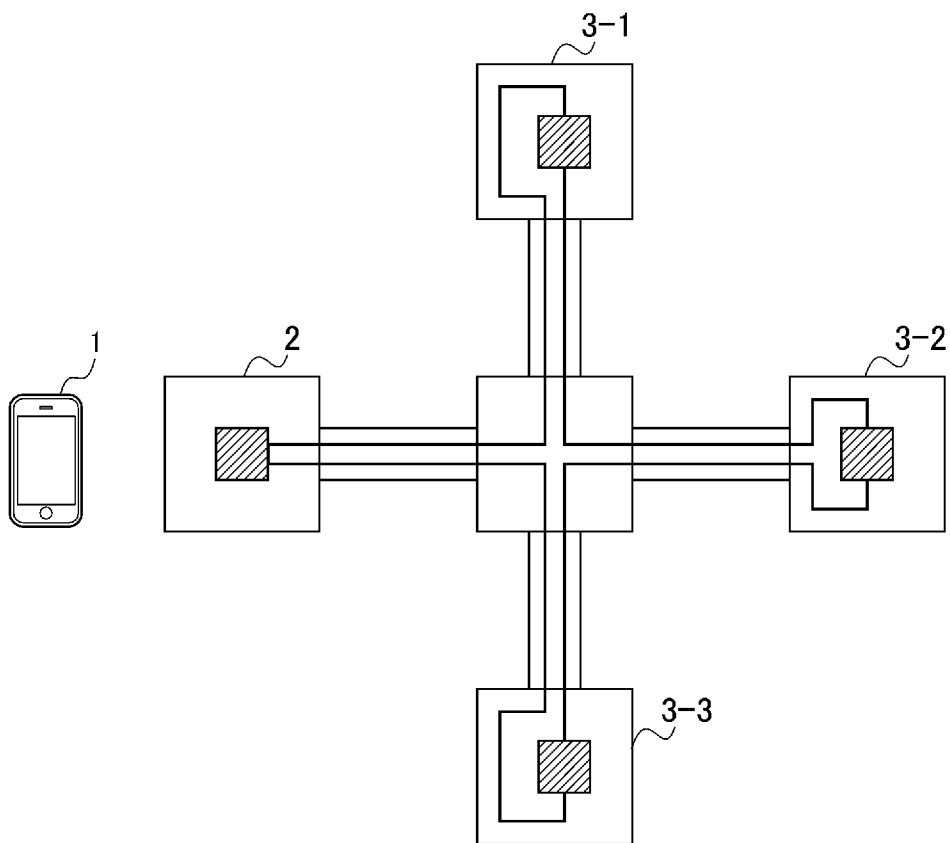
[図1]



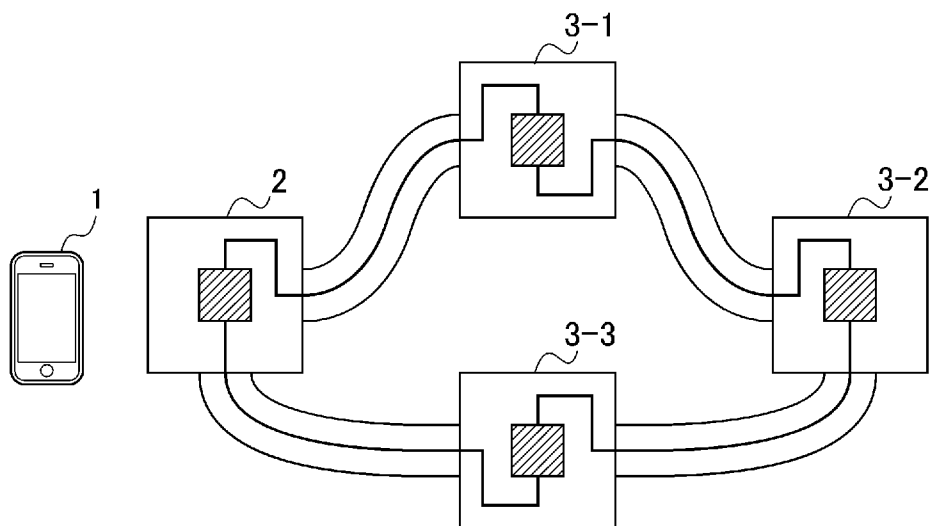
[図3]



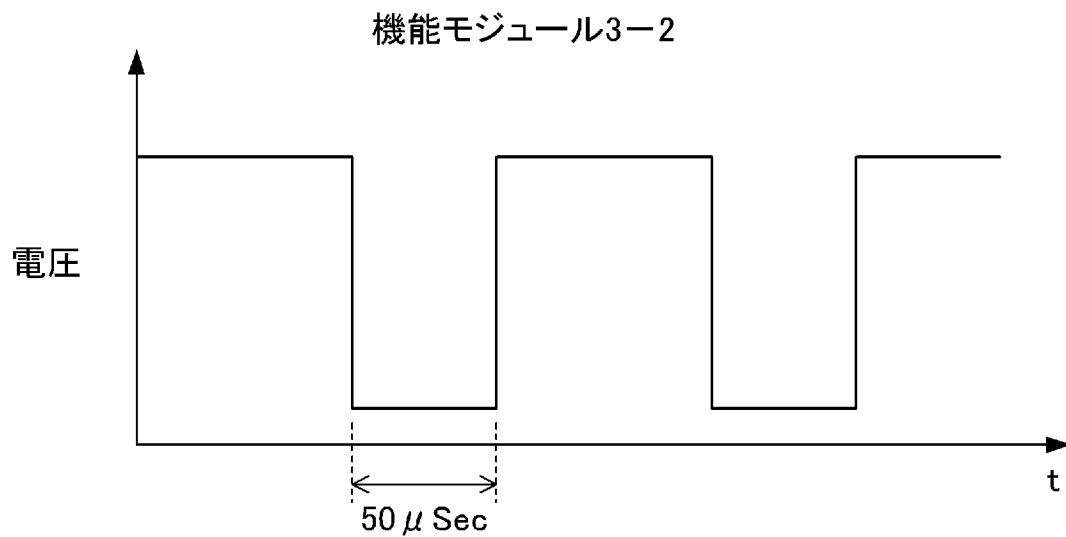
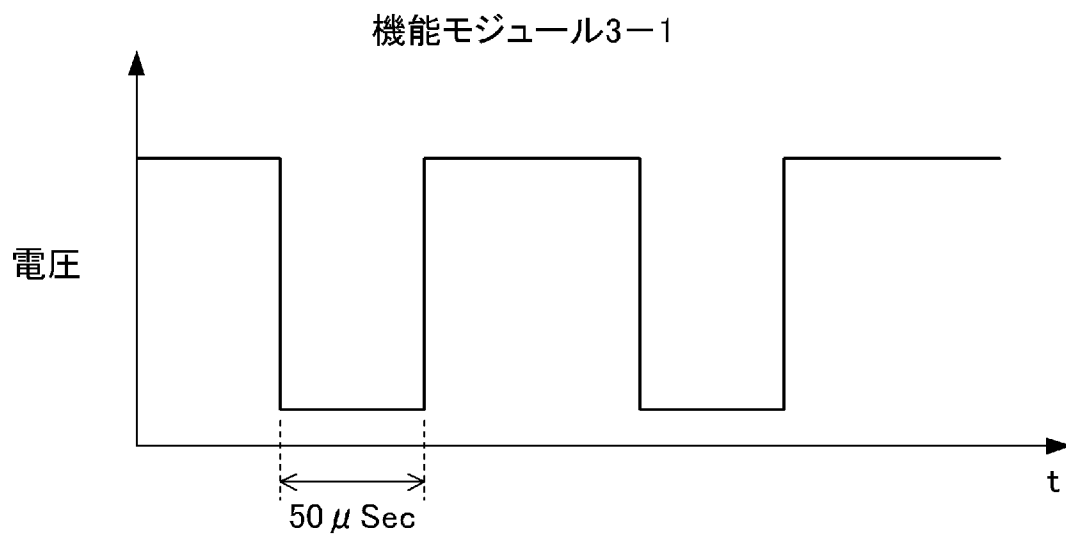
[図4]



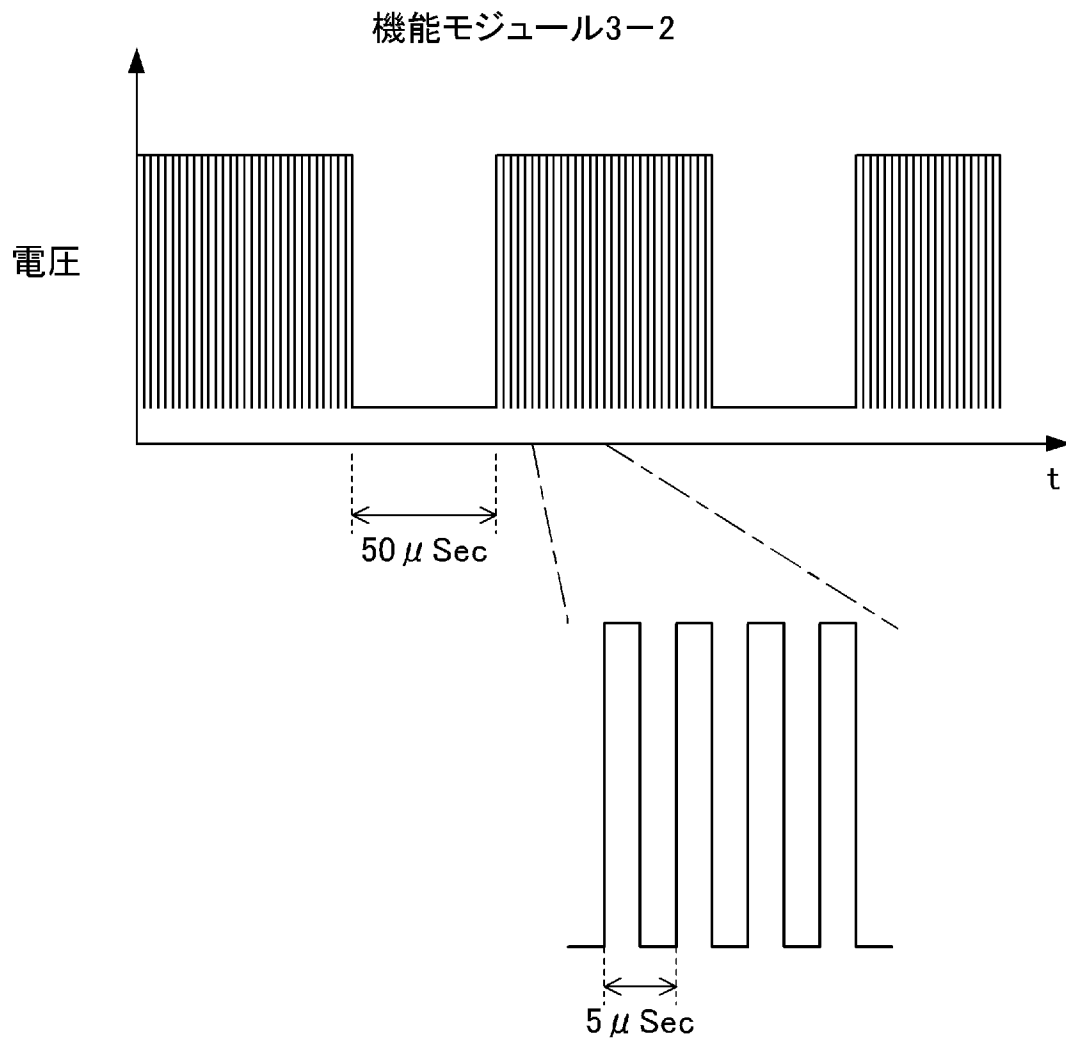
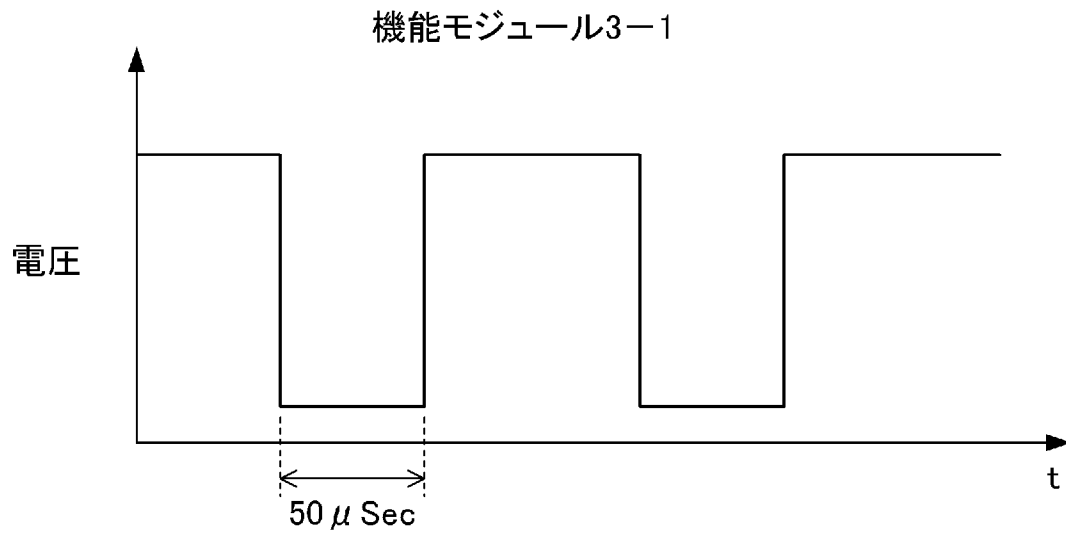
[図5]



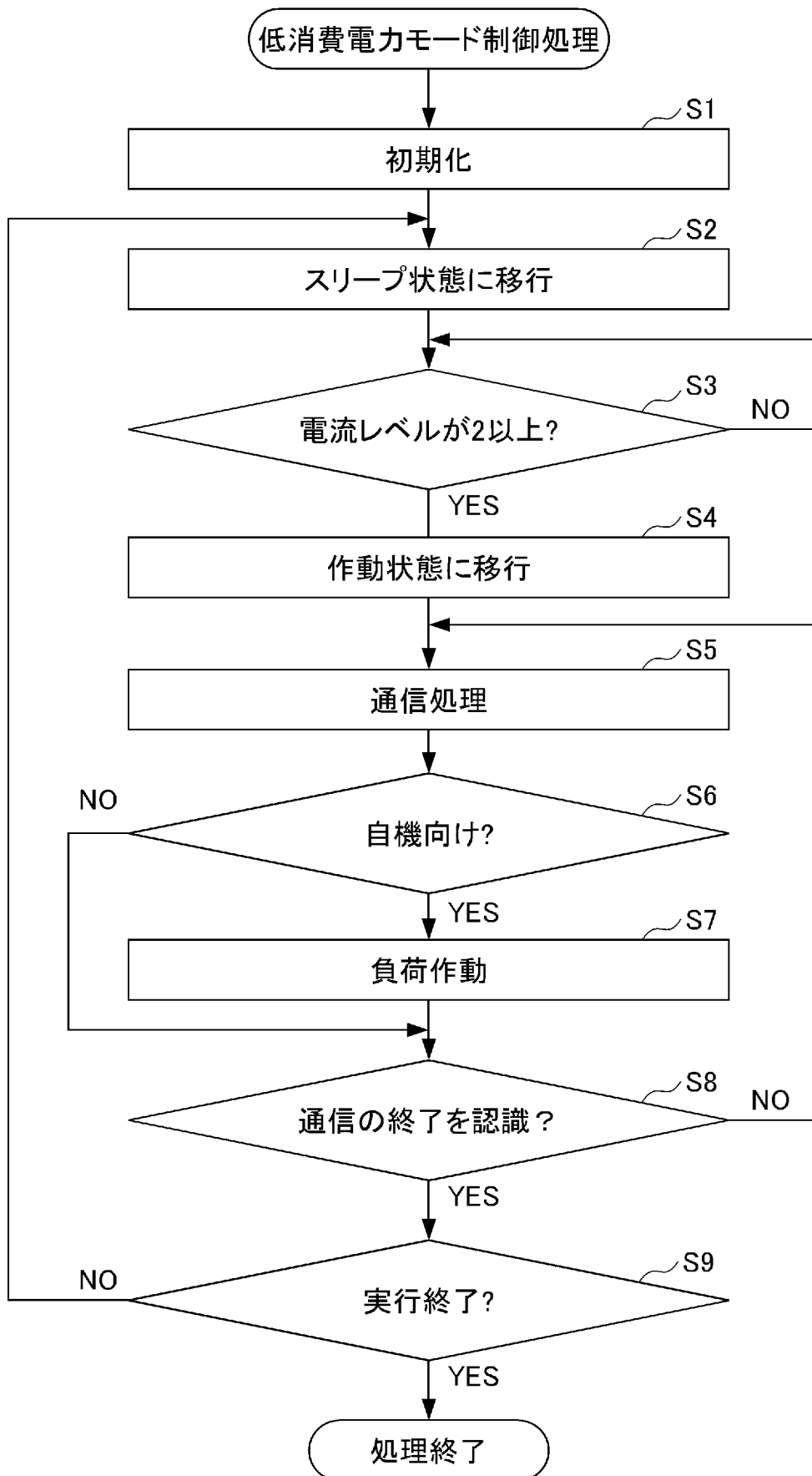
[図6]



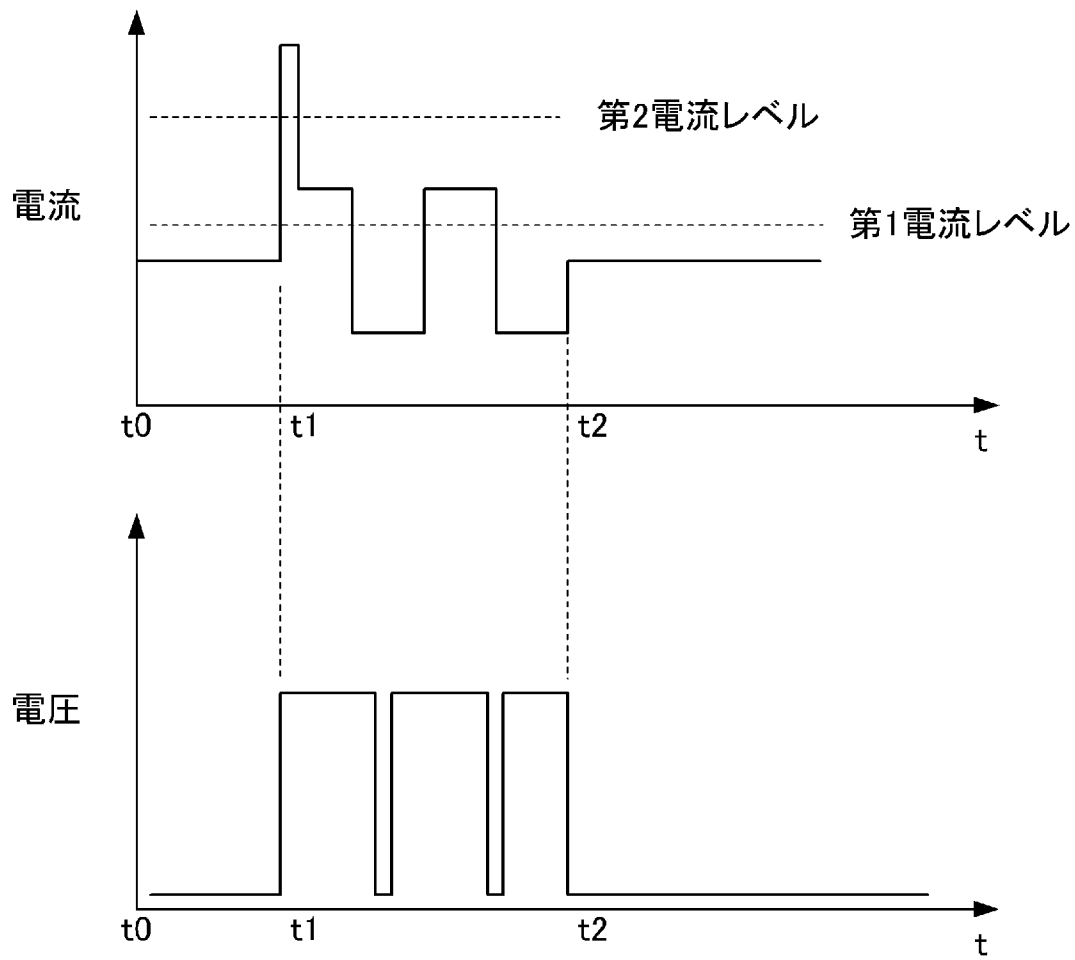
[図7]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/024092

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04B3/54 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04B3/54

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2012-069505 A (PANASONIC CORP.) 05 April 2012, paragraphs [0035]-[0051], fig. 1-3 & US 2012/0051757 A1, paragraphs [0145]-[0161], fig. 1-3 & EP 2424135 A1 & CN 102386976 A	1-2 3-7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- “A” document defining the general state of the art which is not considered to be of particular relevance
- “E” earlier application or patent but published on or after the international filing date
- “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- “O” document referring to an oral disclosure, use, exhibition or other means
- “P” document published prior to the international filing date but later than the priority date claimed

- “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- “&” document member of the same patent family

Date of the actual completion of the international search
20 August 2019 (20.08.2019)

Date of mailing of the international search report
27 August 2019 (27.08.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/024092

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 99/48340 A1 (AND SOFTWARE LIMITED) 23 September 1999, page 8, line 7 to page 20, line 16, fig. 1-8 & GB 2335334 A, page 7, line 3 to page 18, line 4, fig. 1-8	3-7
A	JP 4648195 B2 (PANASONIC CORP.) 09 March 2011, paragraphs [0014]-[0028], fig. 1-5 & EP 1681776 A1, paragraphs [0017]-[0031], fig. 1-5 & KR 10-2006-0092251 A & CN 1871786 A	3-7
A	JP 2014-135716 A (PANASONIC CORP.) 24 July 2014, paragraphs [0015]-[0044], fig. 1-4 & US 2014/0159586 A1, paragraphs [0027]-[0057], fig. 1-5 & EP 2744124 A1 & CN 103873143 A	3-7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04B3/54(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04B3/54

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2012-069505 A（パナソニック株式会社）2012.04.05, 段落[0035]-[0051], 図 1-3 & US 2012/0051757 A1, 段落[0145]-[0161], 図 1-3 & EP 2424135 A1 & CN 102386976 A	1-2 3-7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 20.08.2019	国際調査報告の発送日 27.08.2019
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 前田 典之 電話番号 03-3581-1101 内線 3556

5K 9073

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 99/48340 A1 (AND SOFTWARE LIMITED) 1999. 09. 23, 第 8 頁第 7 行-第 20 頁第 16 行, 図 1-8 & GB 2335334 A, 第 7 頁第 3 行-第 18 頁第 4 行, 図 1-8	3-7
A	JP 4648195 B2 (パナソニック株式会社) 2011. 03. 09, 段落[0014]-[0028], 図 1-5 & EP 1681776 A1, 段落[0017]-[0031], 図 1-5 & KR 10-2006-0092251 A & CN 1871786 A	3-7
A	JP 2014-135716 A (パナソニック株式会社) 2014. 07. 24, 段落[0015]-[0044], 図 1-4 & US 2014/0159586 A1, 段落[0027]-[0057], 図 1-5 & EP 2744124 A1 & CN 103873143 A	3-7