

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月18日(18.06.2020)



(10) 国際公開番号

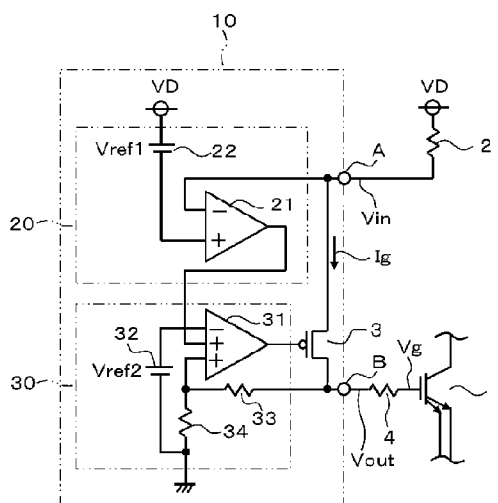
WO 2020/121727 A1

- (51) 国際特許分類:
H02M 1/08 (2006.01) *H03K 17/0812* (2006.01)
H02M 7/797 (2006.01) *H03K 17/567* (2006.01)
H03K 17/08 (2006.01)
- (21) 国際出願番号: PCT/JP2019/044705
- (22) 国際出願日: 2019年11月14日(14.11.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-230804 2018年12月10日(10.12.2018) JP
- (71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 山内 一輝 (YAMAUCHI, Kazuki); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 千田 康隆 (SENDA, Yasutaka); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 特許業務法人 サトー国際特許事務所 (SATO INTERNATIONAL PATENT FIRM); 〒4600008 愛知県名古屋市中区栄四丁目6番15号 フォーティーンヒルズセンタービル Aichi (JP).

(54) Title: GATE DRIVE CIRCUIT

(54) 発明の名称: ゲート駆動回路

Fig.1



(57) Abstract: This gate drive circuit is provided with an output element (3) which applies a gate drive signal to the gate of a gate driven-type switching element (1, 1a), a constant current drive circuit (20, 20a, 20b, 20c, 20x) which controls the output element so as to apply the aforementioned gate drive signal to the gate of the gate driven-type switching element at a constant current, and a constant voltage drive circuit (30, 30a, 30b, 30c, 30y, 30z) which controls the output element so as to apply the aforementioned gate drive signal to the gate of the gate driven-type switching element at a constant voltage.

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: ゲート駆動形スイッチング素子(1、1a)のゲートにゲート駆動信号を与える出力素子(3)と、前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電流で与えるように前記出力素子を制御する定電流駆動回路(20、20a、20b、20c、20x)と、前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電圧で与えるように前記出力素子を制御する定電圧駆動回路(30、30a、30b、30c、30y、30z)とを備えたゲート駆動回路。

明 細 書

発明の名称： ゲート駆動回路

関連出願の相互参照

[0001] 本開示は、2018年12月10日に出願された日本出願番号2018-230804号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、ゲート駆動回路に関する。

背景技術

[0003] IGBT (Insulated Gate Bipolar Transistor) やパワーMOSFETなどのゲート駆動形スイッチング素子は、短絡等が発生して過電流が流れる場合に、その過電流が流れ続けるとスイッチング素子自身に急激な温度上昇が発生して破壊に至ることがある。スイッチング素子の短絡で過電流が流れるときに発生する短絡エネルギーは、例えばIGBTではゲート-エミッタ間に発生しているゲート電圧が高いほど大きくなる。このため、スイッチング素子を駆動するゲート駆動回路においては、短絡エネルギーを低減して破壊を防止することを目的として、オン駆動時にゲート電圧を一定に制御することが求められる。

[0004] このようなスイッチング素子を駆動するゲート駆動回路としては、定電圧制御型のものや定電流制御型のものがある。この場合、定電圧制御型のものは、定電圧制御回路のみでゲート電圧を一定に制御しながらスイッチングオン駆動可能である。このため定電圧制御型のものは、定電流駆動型よりも素子点数を少なくできるためコストを抑えられるメリットがあるが、スイッチング損失が大きいという課題がある。

[0005] 一方、定電流制御型のものは、定電圧駆動型よりもスイッチング損失が小さいというメリットがあるが、上流に電源回路を設ける必要があり、一般的には複数の出力パワー素子を直列に接続する必要があるため、コストが高くなるという課題がある。

先行技術文献

特許文献

[0006] 特許文献1：特開 2 0 1 4 - 1 4 0 2 7 0 号公報

発明の概要

[0007] 本開示は、定電圧および定電流の2つの制御機能を備え、且つ駆動部の出力素子を増設することがなく、低コストな構成のゲート駆動回路を提供することを目的とする。

[0008] 請求項1に記載のゲート駆動回路は、ゲート駆動形スイッチング素子のゲートにゲート駆動信号を与える出力素子と、前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電流で与えるように前記出力素子を制御する定電流駆動回路と、前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電圧で与えるように前記出力素子を制御する定電圧駆動回路とを備えている。

[0009] 上記構成を採用することにより、ゲート駆動形スイッチング素子のゲートに対して、出力素子によりゲート駆動信号を与える構成で、定電流駆動回路はゲート駆動信号を定電流で与えるように制御し、定電圧駆動回路はゲート駆動信号を定電圧で与えるように制御する。これにより、ゲート駆動形スイッチング素子は、ゲート電圧が定電流により一定の電圧上昇率で上昇し、この後所定のゲート電圧に達すると、定電圧を保持するように制御される。そして、この場合に、定電流制御および定電圧制御のいずれも一つの出力素子を介して実施することができ、低コストで構成することができる。

図面の簡単な説明

[0010] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、
[図1]図1は、第1実施形態を示す電氣的構成図であり、
[図2]図2は、第1実施形態を示す適用装置の全体の電氣的構成図であり、
[図3]図3は、第1実施形態を示すタイムチャートであり、

[図4]図4は、第2実施形態を示す電氣的構成図であり、
[図5]図5は、第3実施形態を示す電氣的構成図であり、
[図6]図6は、第4実施形態を示す電氣的構成図であり、
[図7]図7は、第5実施形態を示す電氣的構成図であり、
[図8]図8は、第6実施形態を示す電氣的構成図その1であり、
[図9]図9は、第6実施形態を示す電氣的構成図その2であり、
[図10]図10は、第7実施形態を示す電氣的構成図その1であり、
[図11]図11は、第7実施形態を示す電氣的構成図その2である。

発明を実施するための形態

[0011] (第1実施形態)

以下、第1実施形態について、図1～図3を参照して説明する。

電氣的構成を示す図1において、ゲート駆動回路10は、ゲート駆動形スイッチング素子としてのIGBT1を駆動するものである。ゲート駆動回路10は、入力端子Aに直流電源VDから電流検出用のシャント抵抗2を介して給電され、出力素子としてのPチャンネル型のMOSFET3のソースドレイン間を介して出力端子Bにゲート駆動信号を出力する。出力端子Bはゲート抵抗4を介してIGBT1のゲートに接続される。

[0012] ゲート駆動回路10は、定電流駆動回路20および定電圧駆動回路30を備えている。定電流駆動回路20は、第1差動アンプ21および第1参照電源22を有する。第1差動アンプ21の反転入力端子には入力端子Aからシャント抵抗2を介して直流電源VDから入力電圧Vinが入力され、非反転入力端子には直流電源VDから第1参照電源22を介して第1参照電圧Vref1が入力される。

[0013] 定電圧駆動回路30は、3入力型の第2差動アンプ31、第2参照電源32および分圧抵抗33、34を備えている。分圧抵抗33および34は直列接続することで分圧回路を構成し、出力端子Bとグランドとの間に接続される。分圧抵抗33および34の共通接続点Pは、出力端子Bの出力電圧Voutを分圧した電圧を出力する。第2差動アンプ31の反転入力端子には第

2 参照電源 3 2 の第 2 参照電圧 V_{ref2} が入力され、第 1 非反転入力端子には第 1 差動アンプ 2 1 の出力信号が入力され、第 2 非反転入力端子には分圧抵抗 3 3 を介して出力電圧 V_{out} の分圧電圧が入力される。

[0014] 第 2 差動アンプ 3 1 は、反転入力端子に入力されている第 2 参照電圧 V_{ref2} に対して、第 1 および第 2 非反転入力端子のいずれか小さい値との差を演算して差の値に応じた信号を出力する。つまり、第 2 差動アンプ 3 1 は、第 1 差動アンプ 2 1 の出力電圧および出力電圧 V_{out} の分圧電圧のいずれか小さい方の電圧値に対して、第 2 参照電圧 V_{ref2} との差に相当する電圧を MOSFET 3 のゲートに出力する。

[0015] なお、上記構成は IGBT 1 をオン駆動するための構成であるが、ゲート駆動回路 1 0 としては、オフ駆動をするための回路構成も備えている。例えば N チャンネル型の MOSFET が、IGBT 1 のゲートとグランドとの間に接続され、MOSFET 3 がオフされた後にオン駆動され、IGBT 1 のゲート電荷を放電させてオフ動作させるように構成されている。

[0016] また、上記構成のゲート駆動回路 1 0 は、外部からハイレベルであるオンのゲート駆動信号 S_g が与えられると、IGBT 1 にゲート電圧を印加してオン動作させる。同様に、ゲート駆動回路 1 0 は、オフ指示のローレベルのゲート駆動信号 S_g が与えられると、IGBT 1 へのゲート電圧印加を停止すると共に、ゲート電荷を放電させてオフ動作させる。

[0017] 次に、上記構成を採用したゲート駆動回路 1 0 の使用形態の一例となる電氣的構成を図 2 により説明する。モータと発電機との機能を兼ね備えた電動発電機 1 0 0 と電力変換装置 2 0 0 からなる構成である。電動発電機 1 0 0 は、電気自動車などで用いられるものである。電力変換装置 2 0 0 は、バッテリー 4 0 から三相交流を生成して電動発電機 1 0 0 を回転駆動すると共に、電動発電機 1 0 0 による発電出力を直流に変換してバッテリー 4 0 に充電する機能を有する。

[0018] 電力変換装置 2 0 0 は、直流電源部 2 0 1 および三相インバータ部 2 0 2 を備える。直流電源部 2 0 1 において、直流電源であるバッテリー 4 0 にはコ

ンデンサ４１が並列に接続されている。バッテリー４０から昇圧コイル４２にスイッチング素子４３および４４のオンオフ制御により通電して高圧を発生させ、出力段に接続されたコンデンサ４５に充電することで高電圧直流電源を生成する。

[0019] 三相インバータ部２０２は、６個のＩＧＢＴ１ａ～１ｆを備え、三相のインバータ回路を形成している。三相の各アームの出力が電動発電機１００の３つの各端子に接続される。６個のＩＧＢＴ１ａ～１ｆは、同様に構成された駆動回路１０ａ～１０ｆによりゲート電圧が与えられて駆動制御される。駆動回路１０ａ～１０ｆは、いずれも図１に示したゲート駆動回路１０と同等の構成である。

[0020] 次に、上記構成の電力変換装置２００の動作について簡単に説明をし、その後、ゲート駆動回路１０の動作について、図３のタイムチャートも参照して説明する。

電力変換装置２００において、直流電源部２０１は、電動発電機１００を回転駆動させる場合には、ＩＧＢＴ４３および４４をオンオフ制御することにより、バッテリー４０の端子電圧を昇圧コイル４２により昇圧させてコンデンサ４５に充電する。三相インバータ２０２では、コンデンサ４５を直流電源としてＩＧＢＴ１ａ～１ｆをそれぞれの駆動回路１０ａ～１０ｆによりオンオフ駆動され、三相交流を生成して電動発電機１００に給電する。

[0021] 一方、電動発電機１００が発電機として機能する場合には、回転により生ずる三相交流を、三相インバータ回路２０２を介して直流に変換してコンデンサ４５に充電する。コンデンサ４５の電荷は、直流電源部２０１においてＩＧＢＴ４３および４４をオンオフ駆動させることで昇圧コイル４２を介して降圧した直流電圧でバッテリー４０に充電する。

[0022] これにより、電動発電機１００は、電力変換装置２００によりバッテリー４０の電源を三相交流にして給電して回転駆動され、発電機として電力を回生する場合には電力変換装置２００により直流変換および降圧してバッテリー４０に戻すことができる。

- [0023] 次に、ゲート駆動回路10の作用について説明する。ゲート駆動回路10は、図3(a)に示すように、時刻 t_0 で外部からオン指示のハイレベルのゲート駆動信号 S_g が与えられると、時刻 t_1 から動作を開始する。まず、定電流駆動回路20においては、直流電源 V_D からシャント抵抗2を介して入力端子Aに入力電圧 V_{in} として与えられる。これにより、第1差動アンプ21は参照電圧 V_{ref1} で設定された電圧よりも高い電圧が反転入力端子に与えられるので、MOSFET3をオンさせる。このとき、直流電源 V_D からシャント抵抗2に流れる電流 I_g により電圧降下が生じて入力電圧 V_{in} は直流電源 V_D の端子電圧よりも下がる。
- [0024] 入力電圧 V_{in} は、直流電源 V_D からシャント抵抗2に流れる電流 I_g との積で得られる電圧分だけ下がった電圧となるから、シャント抵抗2の抵抗値を R_s とすると、入力電圧 V_{in} は、直流電源 V_D の電圧からシャント抵抗2での電圧降下分である「 $R_s \times I_g$ 」だけ下がった電圧となる。
- [0025] 第1差動アンプ21は、入力電圧 V_{in} と第1参照電圧 V_{ref1} で設定される電圧との差分に応じた信号を出力する。第1差動アンプ21の出力は、シャント抵抗2に第1参照電圧 V_{ref1} で設定された所定のゲート電流 I_g が流れるように制御する。この第1差動アンプ21の出力信号は、定電圧駆動回路30の第2差動アンプ31に入力される。
- [0026] 定電圧駆動回路30においては、出力端子Bの出力電圧 V_{out} が、第2参照電圧 V_{ref2} で設定される所定のゲート電圧 V_g となるように制御する。この場合、出力端子Bの出力電圧 V_{out} が所定のゲート電圧 V_g に達していない状態では、第2非反転入力端子に与える電圧が低いので、図3(e)に示すように、MOSFET3をフルオンさせようとする。
- [0027] しかし、第2差動アンプ31においては、第1差動アンプ21からの出力信号と第2参照電圧 V_{ref2} との差分に相当する値の方が小さいので、図3(d)に示すように、第1差動アンプ21からの出力信号が支配的な制御要素となり、結果として定電流を流すためのゲート信号がMOSFET3のゲートに出力される制御状態となる。

[0028] これにより、MOSFET 3は、図3（c）に示すように、ゲート電流 I_g が定電流で流れるように制御され、出力端子BからIGBT 1のゲートに出力される。IGBT 1は、ゲートに定電流 I_g が流れてゲート容量に定電流で充電されることで、図3（b）に示すように、ゲート電圧 V_g は一定の電圧変化率で上昇する。なお、途中IGBT 1のゲート電圧が一定となるミラー期間に入ると、ミラー期間が終了する時刻 t_2 までの期間中、ゲート電圧 V_g はミラー電圧 V_{mr} に固定される。この結果、時刻 t_0 から t_2 までの期間 T_1 は定電流駆動回路20による制御が実施される定電流駆動期間となる。

[0029] 時刻 t_2 になってミラー期間が終了すると、IGBT 1のゲート電圧 V_g は再び一定の電圧変化率で上昇してゆく。この後、IGBT 1のゲートへの充電が進んでゲート電圧 V_g が所定レベルに近づくと、MOSFET 3のゲート電流 I_g は低下してゆき、時刻 t_3 でゲート電圧 V_g が所定レベルに達する。この結果、時刻 t_2 から t_3 までの期間 T_2 は、定電流駆動の制御状態から定電圧駆動の制御状態に移行する定電流一定電圧移行期間となる。また、期間 T_1 および T_2 の期間中は、定電流駆動回路20により定電流制御が行われ、MOSFET 3が定電流出力で制御される状態である。

[0030] そして、時刻 t_3 以降の状態では、電流 I_g がほとんどゼロになるので、図3（d）に示すように、定電流駆動回路20の第1差動アンプ21はMOSFET 3をフルオンさせて電流を流そうとする。一方、定電圧駆動回路30の出力電圧 V_{out} が所定のゲート電圧 V_g に達したことで、第2差動アンプ31においては、第2参照電圧 V_{ref2} とほぼ同じレベルになる。このため、第2差動アンプ31は、MOSFET 3をオフさせる出力となる。

[0031] つまり、時刻 t_3 以降においては、第2差動アンプ31は、第1差動アンプ21からの信号出力にかかわらず、出力電圧 V_{out} が所定電圧に達したことでMOSFET 3のゲートに対する電流出力を停止する状態となる。これにより、第2差動アンプ31は、以後、図3（e）に示すように、IGBT 1のゲート電圧 V_g が変動すると、これに応じてMOSFET 3を制御し

て IGBT 1 にゲート電流を流してゲート電圧 V_g を保持する制御状態となる。

[0032] このようにして、IGBT 1 のゲート電圧を与える MOSFET 3 は、ゲート駆動回路 10 により、オンした直後は定電流駆動回路 20 の制御により定電流駆動を実施し、この後ゲート電圧 V_g が所定レベルに達すると定電圧駆動回路 30 により定電圧駆動が実施されるようになる。

[0033] なお、この後、時刻 t_4 でローレベルのゲート駆動信号 S_g が与えられると、ゲート駆動回路 10 は、時刻 t_5 でオフ駆動回路により IGBT 1 のゲート電荷を放電させて図 3 (b) 示のようにゲート電圧 V_g をゼロまで低下させて、IGBT 1 をオフ動作させる。この結果、時刻 t_3 から t_5 までの期間 T_3 は、定電圧駆動回路 30 による制御が実施される定電圧駆動期間となる。

[0034] このような第 1 実施形態によれば、共通の出力素子として MOSFET 3 を設けて、IGBT 1 のゲートを定電流駆動回路 20 および定電圧駆動回路 30 により自動的に制御を切り替えて駆動することができるので、低コストでゲート駆動回路 10 を構成することができる。

[0035] (第 2 実施形態)

図 4 は第 2 実施形態を示すもので、以下、第 1 実施形態と異なる部分について説明する。この実施形態では、ゲート駆動回路 10 a は、定電流駆動回路 20 a および定電圧駆動回路 30 a を備え、MOSFET 3 のゲートに対して定電流駆動回路 20 a によりゲート信号を出力する構成である。

[0036] 定電流駆動回路 20 a は、第 1 差動アンプ 21 に代えて第 1 差動アンプ 21 a を備える。第 1 差動アンプ 21 a は、3 入力型のもので、第 1 実施形態における定電圧駆動回路 30 の第 2 差動アンプ 31 に相当する機能を備える。一方、定電圧駆動回路 30 a は、第 2 差動アンプ 31 に代えて 2 入力の第 2 差動アンプ 31 a を備える。この第 2 実施形態では、第 1 実施形態における第 1 差動アンプ 21 と第 2 差動アンプ 31 とを機能的に入れ替えた構成を採用している。

[0037] 定電流駆動回路20aにおいては、第1差動アンプ21aは、第1反転入力端子に直流電源VDからシャント抵抗2および入力端子Aを介して入力電圧Vinが入力される。また、第1差動アンプ21aは、第2反転入力端子に第2差動アンプ31aの出力信号が入力され、非反転入力端子に直流電源VDから第1参照電源22を介して第1参照電圧Vref1が入力される。第1差動アンプ21aの出力端子はMOSFET3のゲートに接続され、ゲート電圧を印加する。

[0038] また、定電圧駆動回路30aにおいては、第2差動アンプ31aは、反転入力端子に第2参照電源32の第2参照電圧Vref2が入力され、非反転入力端子に分圧抵抗33を介して出力電圧Voutの分圧電圧が入力される。

[0039] 第1差動アンプ21aは、非反転入力端子に入力されている第1参照電圧Vref1に対して、第1および第2反転入力端子の値との差が小さい方の電圧値に対応して第1参照電圧Vref1との差に相当する電圧をMOSFET3のゲートに出力する。

[0040] これにより、第1差動アンプ21aは、第1実施形態の第2差動アンプ31と同様にしてMOSFET3に対してゲート駆動信号を生成するようになる。したがって、ゲート駆動回路10aは、IGBT1がオンした直後は定電流駆動回路20aの制御により定電流駆動を実施し、その後ゲート電圧Vgが所定レベルに達すると定電圧駆動回路30aにより定電圧駆動が実施されるようになる。

この結果、このような第2実施形態によっても第1実施形態と同様の作用効果を得ることができる。

[0041] (第3実施形態)

図5は第3実施形態を示すもので、以下、第1実施形態と異なる部分について説明する。この実施形態では、MOSFET3は、ソースが入力端子Aを介して直流電源VDに直接接続され、ドレインはシャント抵抗2を介して出力端子Bに接続されている。

[0042] ゲート駆動回路10bは、第1実施形態におけるゲート駆動回路10を前提とし、定電圧駆動回路30bは、定電圧駆動回路30と同等の構成として、定電流駆動回路20bは、第1差動アンプ21の両端子間にシャント抵抗2の両端子が接続され、シャント抵抗2の端子間電圧が入力される。

[0043] 上記構成によれば、第1実施形態と同様にしてシャント抵抗2に流れる電流 I_g に比例した電圧が発生する。定電流駆動回路20bは、第1差動アンプ21によりMOSFET3のゲートに対して第2参照電圧 V_{ref2} で設定された定電流 I_g が流れるようにゲート駆動信号を出力する。

[0044] このとき、定電圧駆動回路30bは、出力端子Bの出力電圧 V_{out} が所定電圧に達していないことで第2差動アンプ31への入力信号は小さくなるので、第2参照電圧 V_{ref2} との差が大きくなる。一方、定電流駆動回路20bの第1差動アンプ21からの出力信号と第2参照電圧 V_{ref2} との差は小さくなる。この結果、この状態では、定電流駆動回路20bによる定電流制御状態となる。

[0045] MOSFET3のゲート電圧 V_{out} が、ミラー期間を過ぎて所定のゲート電圧 V_g に達すると、出力端子Bから定電圧駆動回路30bの第2差動アンプ31への信号が大きくなり、第2参照電圧 V_{ref2} との差が小さくなる。一方、これによってゲート電流 I_g がほぼゼロになるので、第1差動アンプ21からの出力信号は大きくなる。この結果、この状態では定電圧駆動回路30bによる定電圧制御状態となる。

したがって、このような第3実施形態によっても第1実施形態と同様の作用効果をえることができる。

[0046] (第4実施形態)

図6は第4実施形態を示すもので、以下、第3実施形態と異なる部分について説明する。この実施形態では、第3実施形態のシャント抵抗2を省略し、ゲート電流 I_g の検出をゲート抵抗4により行う構成としている。

[0047] この構成によっても、第3実施形態と同様にしてMOSFET3にゲート駆動信号を出力することができ、同様にしてIGBT1の駆動制御を行うこ

とができ、同様の効果を得ることができる。

[0048] また、この構成では、ゲート抵抗4を電流検出に用いるので、ゲート電流検出動作とゲート入力抵抗との機能を兼ね備えることができる場合には、抵抗素子の個数を減らすことができる。

[0049] (第5実施形態)

図7は第5実施形態を示すもので、以下、第2実施形態と異なる部分について説明する。この実施形態では、ゲート駆動回路10aは、第2実施形態と同様の構成を採用している。また、制御対象となるゲート駆動形スイッチング素子としてIGBT1に代えてnチャンネル型のMOSFET1aを駆動する構成である。

[0050] 上記構成によれば、MOSFET1aは、第2実施形態と同様にして、オン駆動時にははじめに定電圧駆動回路20aにより定電流駆動制御され、ゲート電圧が所定レベルに達すると定電圧駆動回路30aにより定電圧駆動制御がなされる。

したがって、このような第5実施形態によっても、第2実施形態と同様の作用効果を得ることができる。

[0051] (第6実施形態)

図8および図9は第6実施形態を示すもので、以下、第5実施形態と異なる部分について説明する。第6実施形態においては、図8および図9のそれぞれの定電流駆動制御において、定電流 I_g の値を設定変更することができる構成を採用している。

[0052] 図8に示すものでは、第5実施形態のゲート駆動回路10aにおいて、定電流駆動回路20aに代えて定電流駆動回路20xを設けたゲート駆動回路10xとしている。定電流駆動回路20xにおいては、第1参照電圧 V_{ref1} を与える第1参照電源22に代えて、可変第1参照電圧 V_{ref1x} を与える可変第1参照電源22xを設けている。

[0053] この構成を採用することにより、定電流駆動回路20xでは、MOSFET3のゲートに定電流 I_g を流す場合のレベルを、可変第1参照電圧 V_{ref}

f_{1x} を調整することで異なるレベルに設定することができる。これによって、MOSFET 1aのゲート電圧 V_g を上昇させる場合の電圧変化率を調整することができる。

[0054] また、図9に示すものでは、ゲート駆動回路10aは第5実施形態のままとし、所定のシャント抵抗 R を有するシャント抵抗2に代えて、可変シャント抵抗 R_x を設定可能な可変シャント抵抗 2_x を設ける構成としている。これにより、電流 I_g が同じでも可変シャント抵抗 2_x の可変シャント抵抗 R_x の値が変更されることで入力端子Aの入力電圧 V_{in} が変化する。このため、第1参照電圧 V_{ref1} で設定された定電流のレベルが実質的に異なるレベルに設定されたこととなる。これによって、MOSFET 1aのゲート電圧 V_g を上昇させる場合の電圧変化率を調整することができる。

[0055] このような第6実施形態によれば、可変第1参照電圧 V_{ref1x} を可変第1参照電源 22_x で調整したり、あるいは可変シャント抵抗 2_x により可変シャント抵抗値 R_x の抵抗値を調整することで、定電流 I_g のレベルを異なるレベルに設定することができる。これにより、MOSFET 3の特性や制御対象となるMOSFET 1aの特性のばらつきに対応したり、異なる条件での駆動制御を簡単に実施することができる。

[0056] (第7実施形態)

図10および図11は第7実施形態を示すもので、以下、第5実施形態と異なる部分について説明する。第7実施形態においては、図10および図11のそれぞれの定電圧駆動制御において、定電圧 V_g の値を設定変更することができる構成を採用している。

[0057] 図10に示すものでは、第5実施形態のゲート駆動回路10aにおいて、定電圧駆動回路30aに代えて、定電圧駆動回路30yを設けたゲート駆動回路10yとしている。定電圧駆動回路30yにおいては、第2参照電圧 V_{ref2} を与える第2参照電源32に代えて、可変第2参照電圧 V_{ref2y} を与える可変第2参照電源32yを設けている。

[0058] この構成を採用することにより、定電圧駆動回路30yでは、MOSFET

T3のゲートに定電圧 V_g を与える場合のレベルを、可変第2参照電圧 V_{ref2y} を調整することで異なるレベルに設定することができる。これによって、MOSFET1aのゲート電圧 V_g をどのレベルに設定するかを調整することができる。

[0059] また、図11に示すものでは、第5実施形態のゲート駆動回路10aにおいて、定電圧駆動回路30aに代えて、定電圧駆動回路30zを設けたゲート駆動回路10zとしている。定電圧駆動回路30zにおいては、出力電圧 V_{out} を検出する分圧抵抗33および34に代えて、可変分圧抵抗33zおよび34zを設ける構成としている。

[0060] この構成を採用することにより、定電圧駆動回路30zでは、MOSFET3のゲートに定電圧 V_g を与える場合のレベルを、出力端子Bの出力電圧 V_{out} を検出する電圧レベルを調整可能としている。これによって、MOSFET1aのゲート電圧 V_g をどのレベルに設定するかを調整することができる。

[0061] このような第7実施形態によれば、可変第2参照電圧 V_{ref2y} を可変第2参照電源32yで調整したり、可変分圧抵抗33zおよび34zの抵抗値を調整することで出力電圧 V_{out} の検出レベルを異なるレベルに設定することができる。これにより、MOSFET3の特性や制御対象となるMOSFET1aの特性のばらつきに対応したり、異なる条件での駆動制御を簡単に実施することができる。

[0062] (他の実施形態)

なお、本開示は、上述した実施形態のみに限定されるものではなく、その要旨を逸脱しない範囲で種々の実施形態に適用可能であり、例えば、以下のように変形または拡張することができる。

[0063] 第1、第3、第4実施形態において、IGBT1に代えて制御対象をMOSFET1aとすることができる。第5～第7実施形態において、MOSFET1aに代えて制御対象をIGBT1とすることができる。

[0064] 第6実施形態および第7実施形態では、可変第1参照電圧 V_{ref1x} あ

るいは可変第2参照電圧 V_{ref2y} のレベル設定変更や、可変シャント抵抗 $2x$ あるいは可変分圧抵抗 $33z$ 、 $34z$ の抵抗値の設定変更について、手動によりあるいは電氣的に設定可能な構成とすることもできる。また電氣的に設定する構成では、所定の制御レベルを達成させるための自動調整する回路を別途設けることもできる。

第1～第7実施形態は、互いに適宜組み合わせた複合的なゲート駆動回路を構成することができる。

[0065] 本実施形態のゲート駆動回路 10 、 $10a$ 、 $10b$ 、 $10c$ 、 $10x$ 、 $10y$ 、 $10z$ は、電動発電機 100 を駆動する三相インバータ 202 の IGBT $1a \sim 1f$ 以外の回路構成におけるゲート駆動形スイッチング素子にも適用することができる。

[0066] 本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

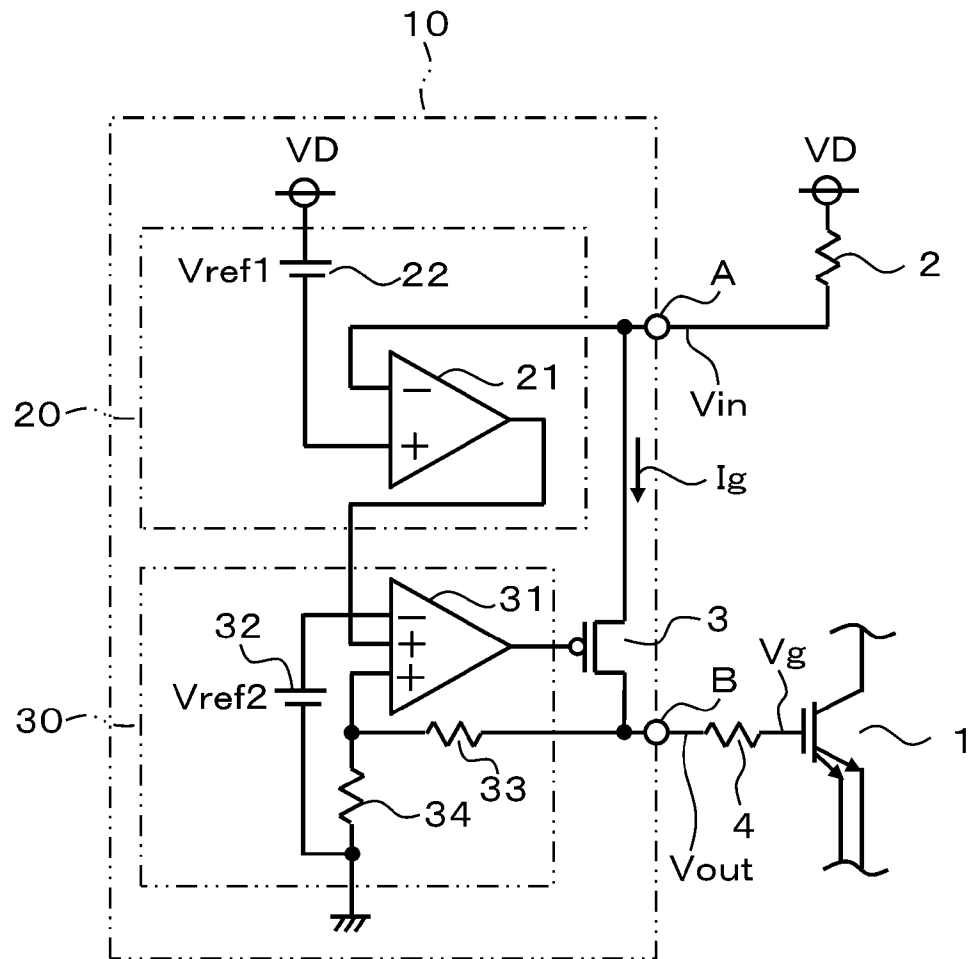
- [請求項1] ゲート駆動形スイッチング素子（1、1 a）のゲートにゲート駆動信号を与える出力素子（3）と、
- 前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電流で与えるように前記出力素子を制御する定電流駆動回路（20、20 a、20 b、20 c、20 x）と、
- 前記ゲート駆動形スイッチング素子のゲートに前記ゲート駆動信号を定電圧で与えるように前記出力素子を制御する定電圧駆動回路（30、30 a、30 b、30 c、30 y、30 z）とを備えたゲート駆動回路。
- [請求項2] 前記定電流駆動回路は、
- 第1 参照電圧を発生させる第1 参照電源（22、22 x）と、
- 電源から前記出力素子に至る経路に設けられるシャント抵抗（2、2 x）と、
- 前記シャント抵抗と前記出力素子との間の電圧が前記第1 参照電圧に近づくように前記出力素子を制御し、前記出力素子に前記シャント抵抗の抵抗値と前記第1 参照電圧とによって決まるシャント電流を流すように制御する第1 差動アンプ（21、21 a）とを備えた請求項1 に記載のゲート駆動回路。
- [請求項3] 前記定電圧駆動回路は、
- 第2 参照電圧を発生させる第2 参照電源（32、32 y）と、
- 前記ゲート駆動形スイッチング素子のゲート電圧が前記第2 参照電圧に近づくように前記出力素子を制御する第2 差動アンプ（31、31 a）とを備えた請求項1 または2 に記載のゲート駆動回路。
- [請求項4] 前記定電流駆動回路（20 a、20 x）は、前記出力素子の前記シャント電流値を調整可能に設けられる請求項1 から3 のいずれか一項に記載のゲート駆動回路。
- [請求項5] 前記定電圧駆動回路（30 y、30 z）は、前記ゲート駆動形スイ

スイッチング素子に与えるゲート電圧を調整可能に設けられる請求項 1 から 4 のいずれか一項に記載のゲート駆動回路。

- [請求項6] 前記定電流駆動回路は、前記ゲート駆動形スイッチング素子のゲート電圧が所定レベルに到達するまで定電流を与え、
- 前記定電圧駆動回路は、前記ゲート駆動形スイッチング素子のゲート電圧が所定レベルに到達した後に定電圧を与える請求項 1 から 5 のいずれか一項に記載のゲート駆動回路。

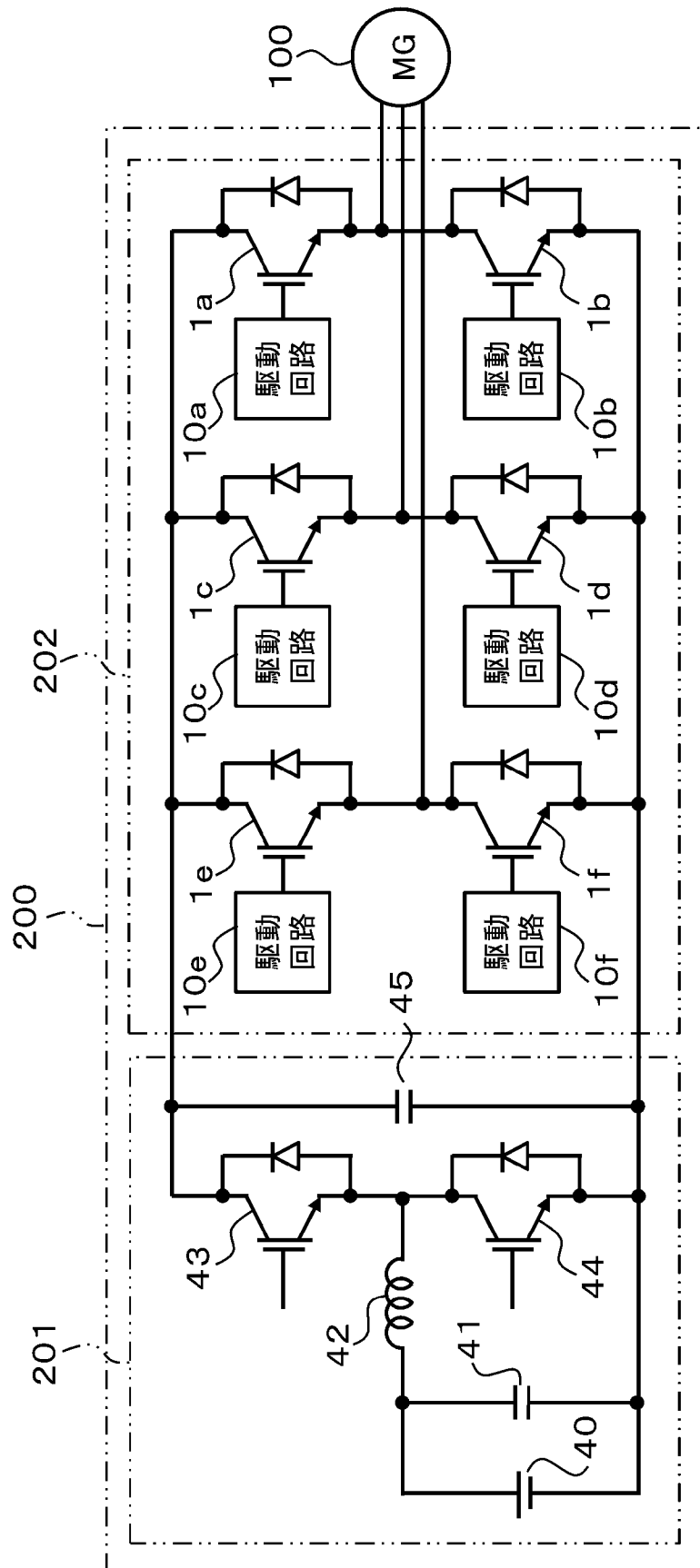
[図1]

Fig.1



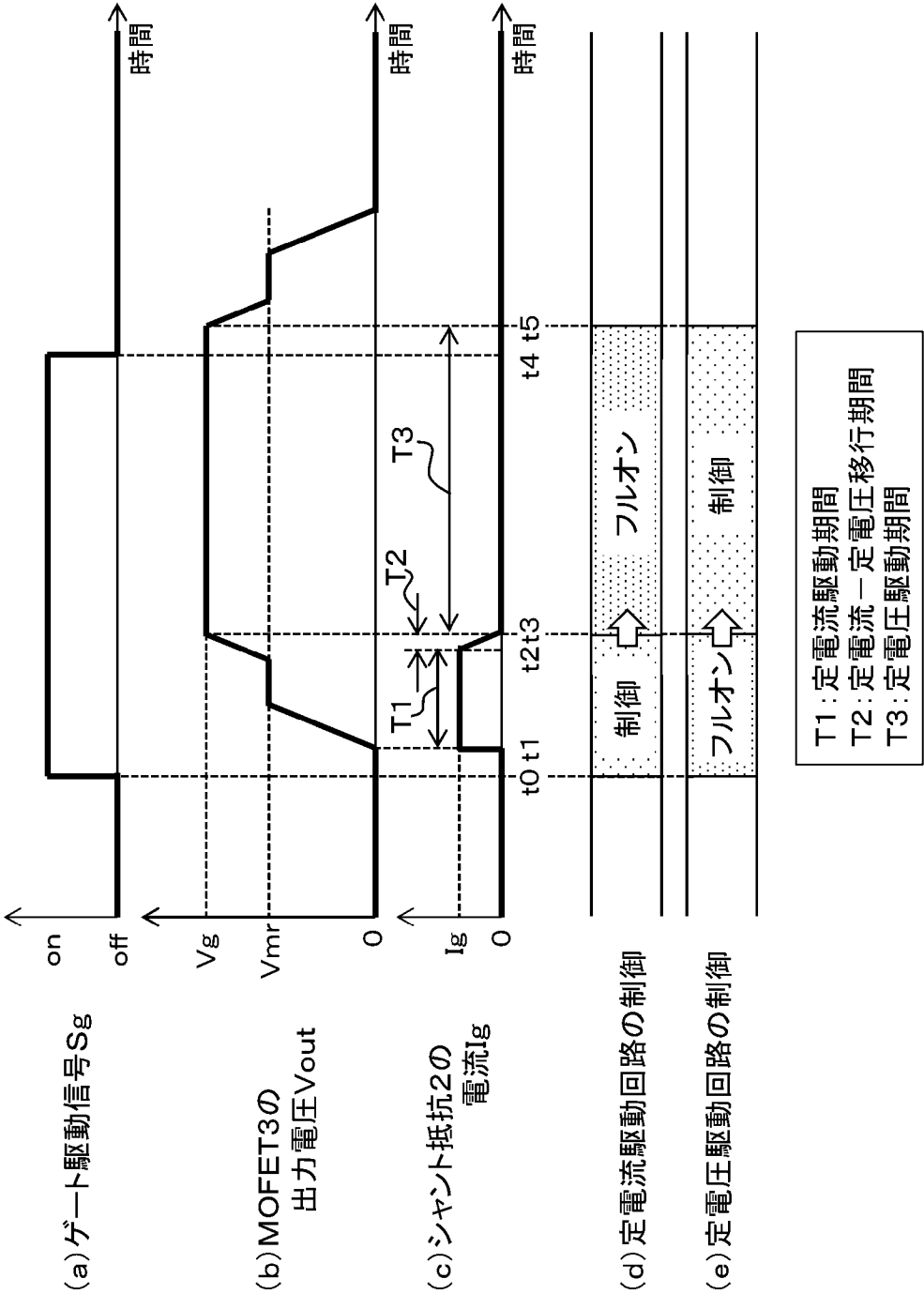
[図2]

Fig.2



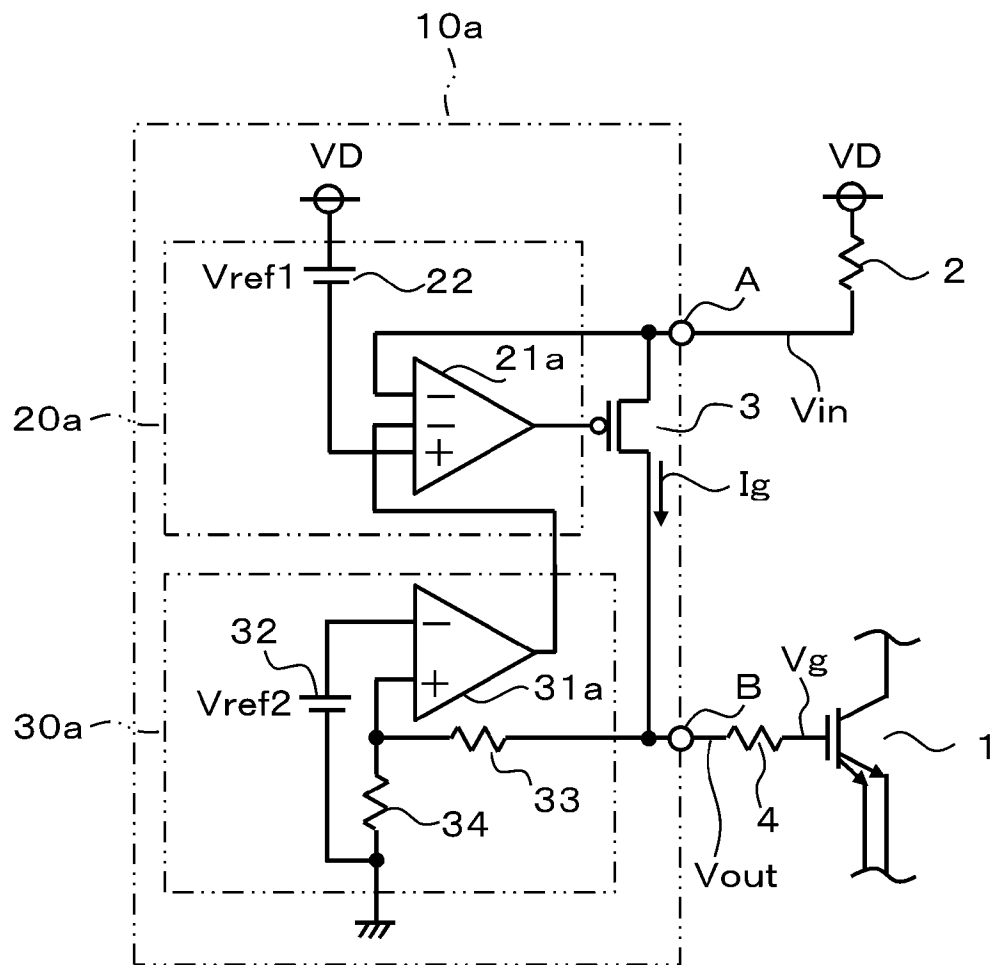
[図3]

Fig.3



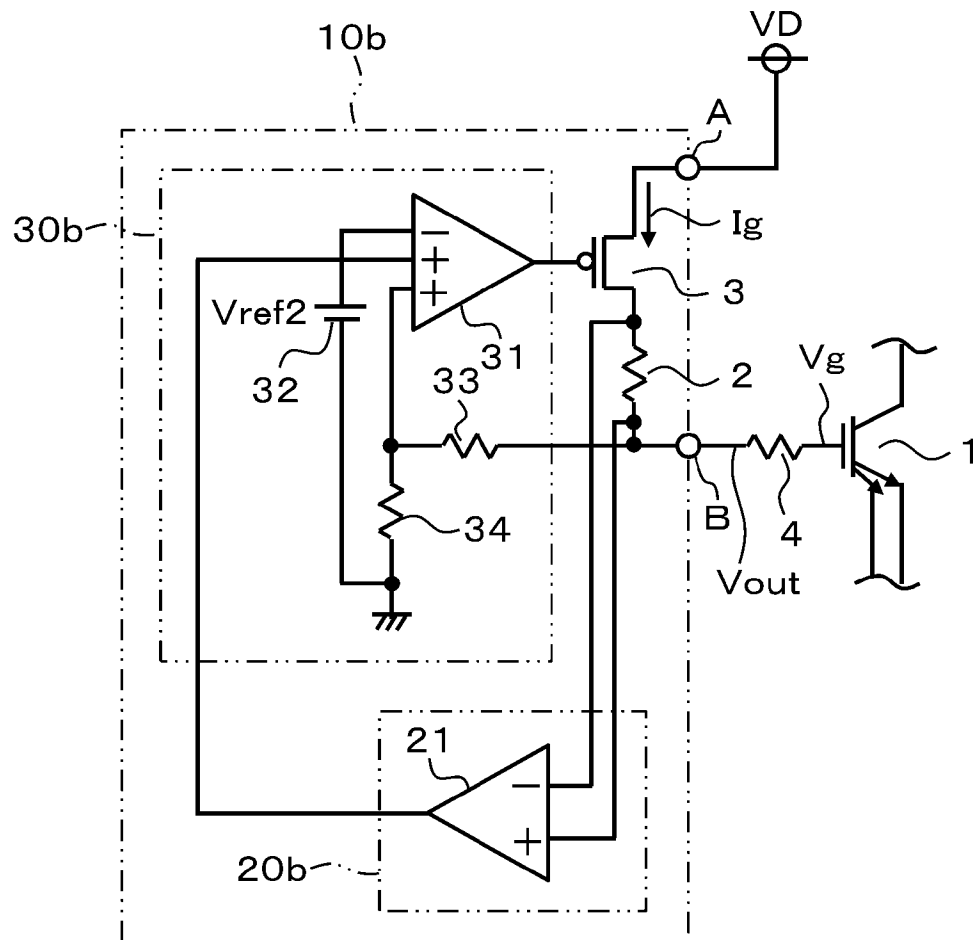
[図4]

Fig.4



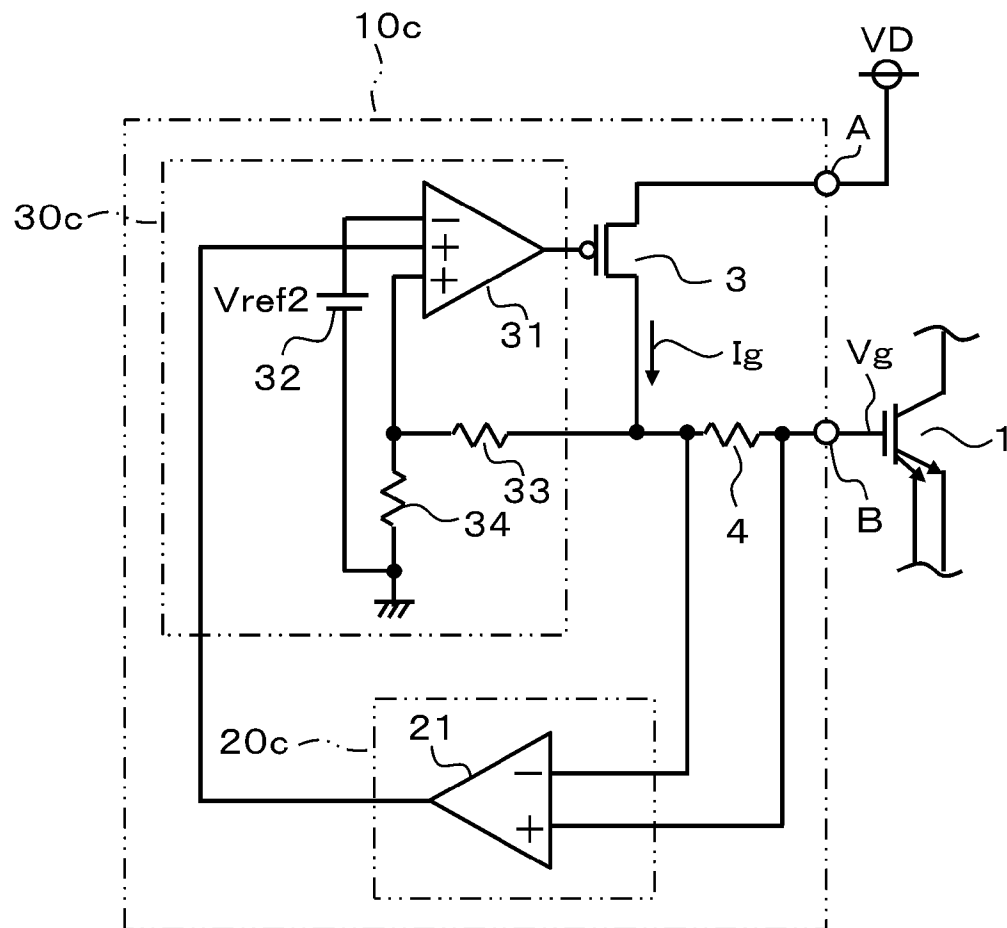
[図5]

Fig.5



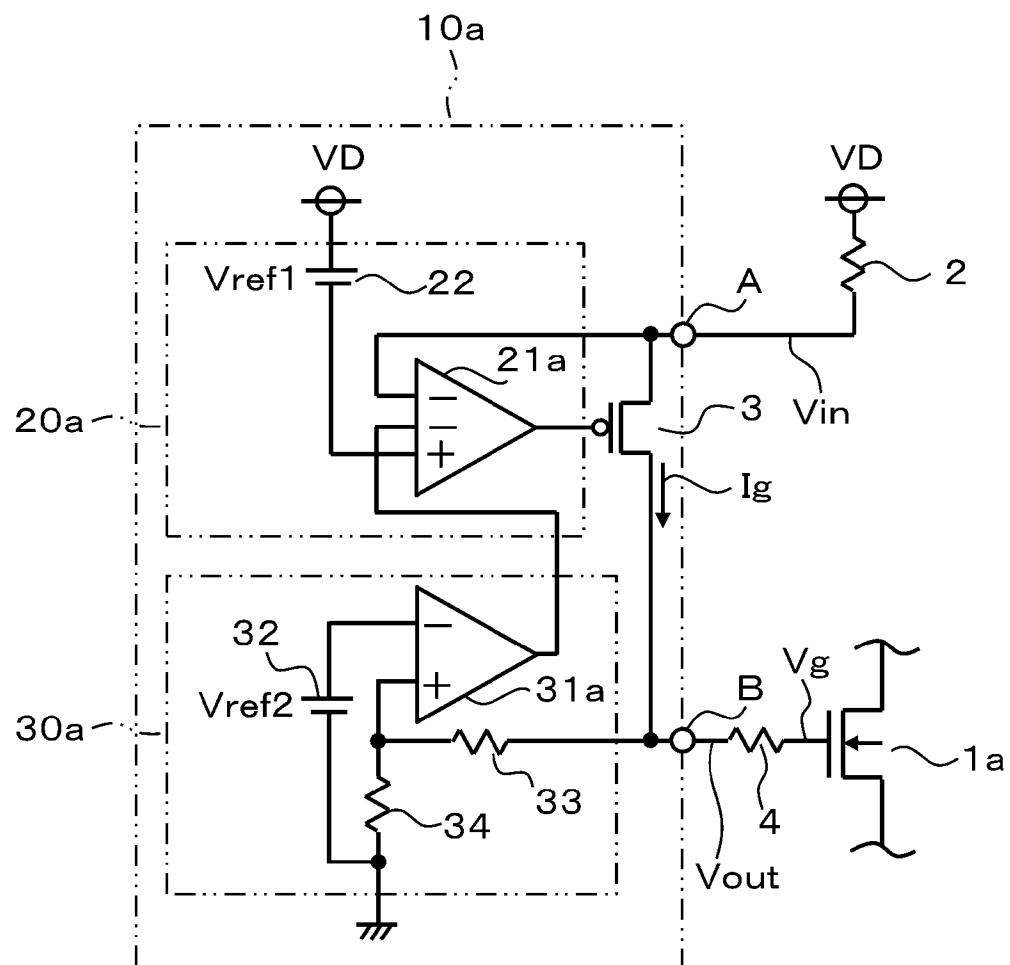
[図6]

Fig.6



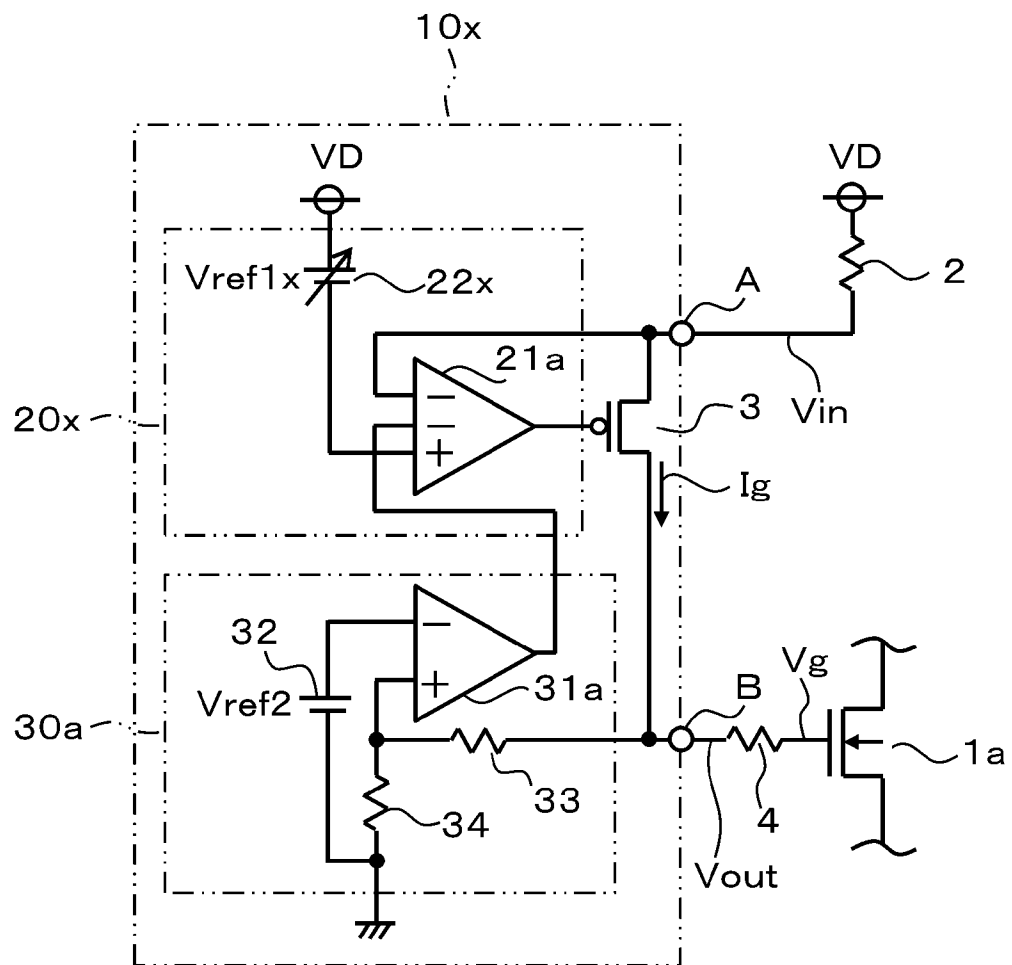
[図7]

Fig.7



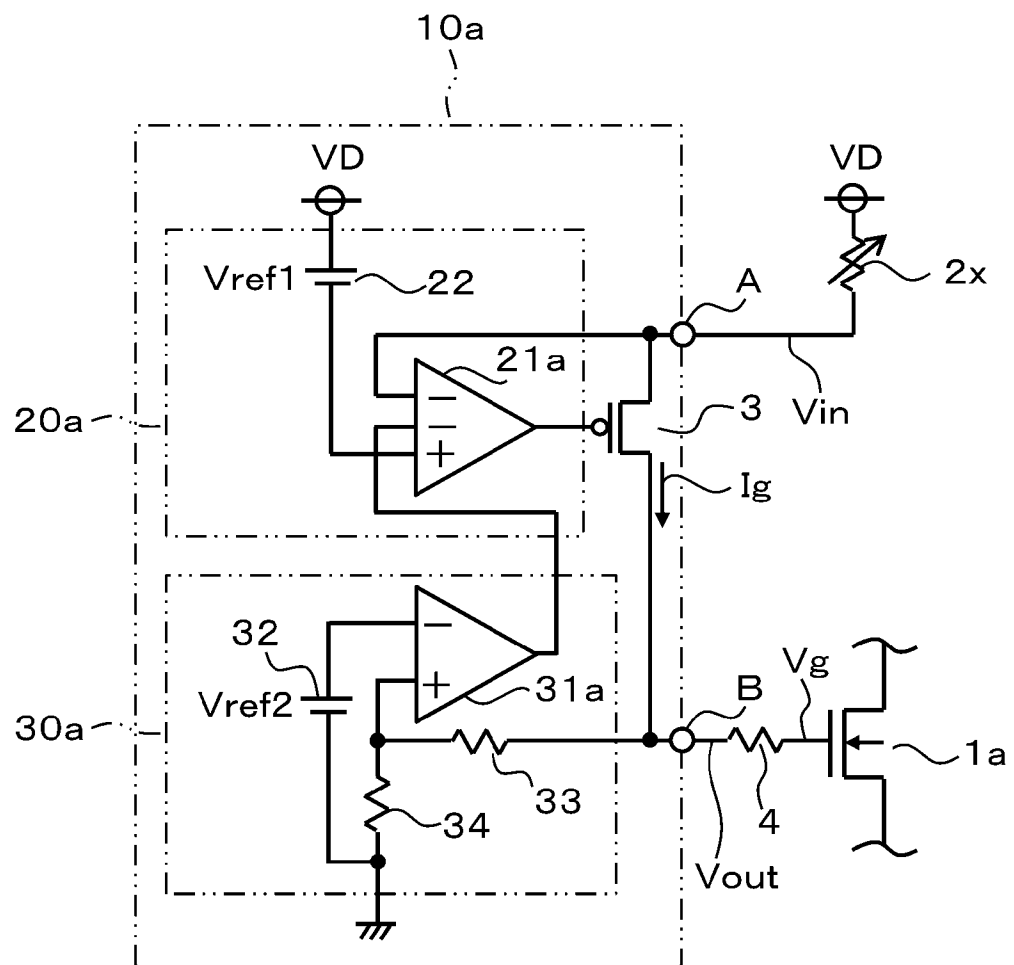
[図8]

Fig.8



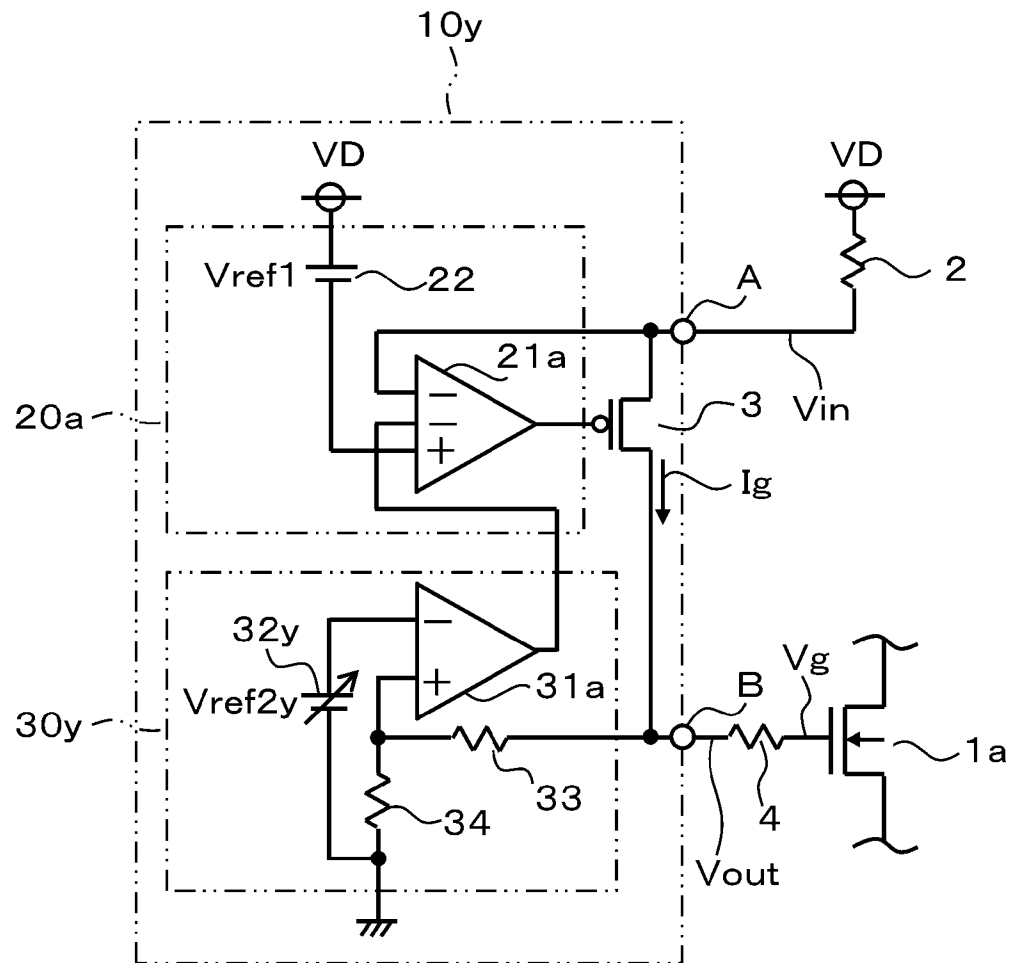
[図9]

Fig.9



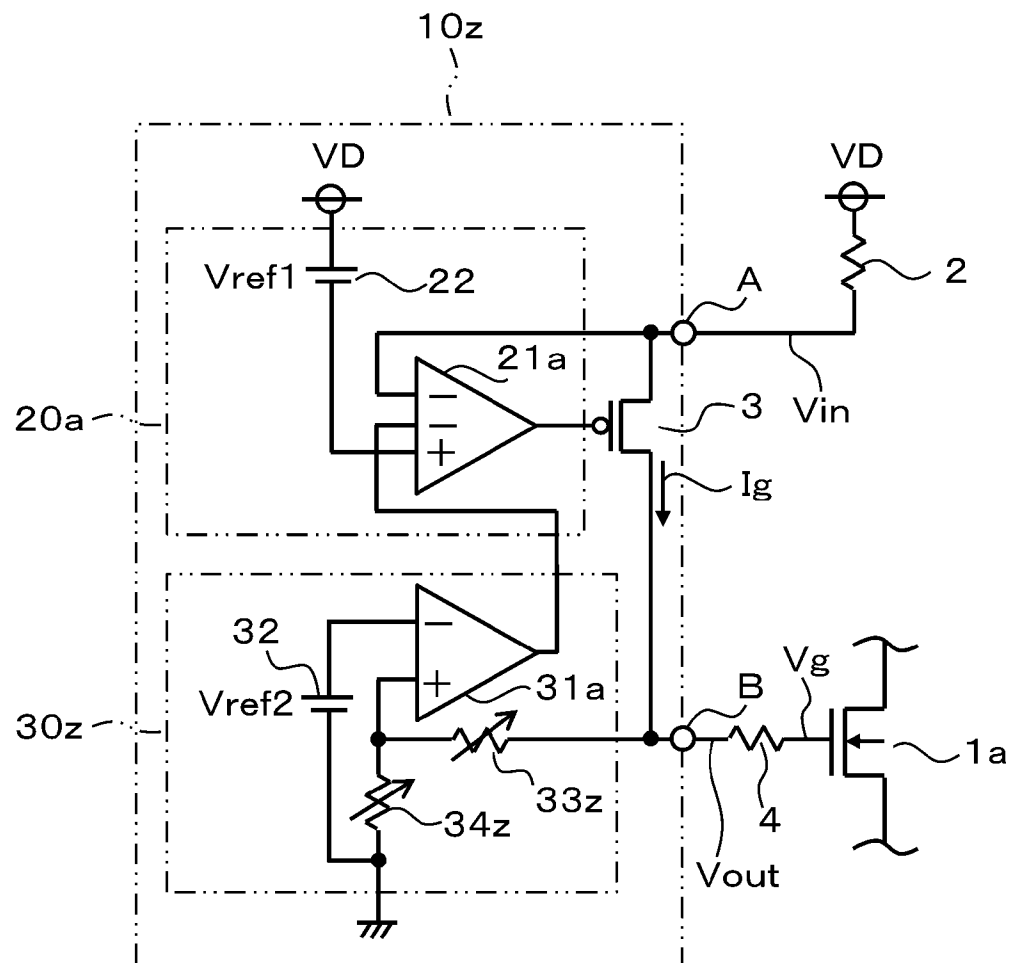
[図10]

Fig.10



[図11]

Fig.11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/044705

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H02M1/08 (2006.01) i, H02M7/797 (2006.01) n, H03K17/08 (2006.01) n,
H03K17/0812 (2006.01) i, H03K17/567 (2006.01) n

FI: H03K17/0812, H02M1/08 A, H03K17/08 Z, H03K17/567, H02M7/797

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H02M1/08, H02M7/797, H03K17/08, H03K17/0812, H03K17/567

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2013-38843 A (MITSUBISHI ELECTRIC CORP.) 21	1, 5-6
A	February 2013, paragraphs [0011]-[0049], fig. 1-5	2-4
A	JP 2009-11049 A (MITSUBISHI ELECTRIC CORP.) 15	1-6
	January 2009, entire text, all drawings	
A	US 2014/0239930 A1 (WANG et al.) 28 August 2014,	1-6
	entire text, all drawings	

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
03.02.2020

Date of mailing of the international search report
10.02.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2019/044705

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2013-38843 A	21.02.2013	(Family: none)	
JP 2009-11049 A	15.01.2009	US 2009/0002054 A1 entire text, all drawings	
		EP 2009792 A2 CN 101335484 A	
US 2014/0239930	28.08.2014	KR 10-2008-0114611 A CN 103138573 A	
A1		entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 1/08(2006.01)i; H02M 7/797(2006.01)n; H03K 17/08(2006.01)n; H03K 17/0812(2006.01)i; H03K 17/567(2006.01)n FI: H03K17/0812; H02M1/08 A; H03K17/08 Z; H03K17/567; H02M7/797														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H02M1/08; H02M7/797; H03K17/08; H03K17/0812; H03K17/567														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2020年													
日本国実用新案登録公報	1996-2020年													
日本国登録実用新案公報	1994-2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X A	JP 2013-38843 A（三菱電機株式会社）21.02.2013（2013-02-21） 段落[0011]-[0049]，図1-5	1, 5-6 2-4												
A	JP 2009-11049 A（三菱電機株式会社）15.01.2009（2009-01-15） 全文全図	1-6												
A	US 2014/0239930 A1（WANG et al.）28.08.2014（2014-08-28） 全文全図	1-6												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 03.02.2020	国際調査報告の発送日 10.02.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 工藤 一光 5W 9274 電話番号 03-3581-1101 内線 3576													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/044705

引用文献			公表日	パテントファミリー文献	公表日
JP	2013-38843	A	21.02.2013	(ファミリーなし)	
JP	2009-11049	A	15.01.2009	US 2009/0002054	A1
				全文全図	
				EP 2009792	A2
				CN 101335484	A
				KR 10-2008-0114611	A
US	2014/0239930	A1	28.08.2014	CN 103138573	A
				全文全図	