



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년10월29일
(11) 등록번호 10-0771043
(24) 등록일자 2007년10월23일

(51) Int. Cl.

G09G 3/28 (2006.01)

(21) 출원번호 10-2006-0001443
(22) 출원일자 2006년01월05일
심사청구일자 2006년01월05일
(65) 공개번호 10-2007-0073488
공개일자 2007년07월10일

(56) 선행기술조사문헌
KR1020040007710 A
KR1020030033245 A
KR1020020066274 A
KR1020020036682 A

전체 청구항 수 : 총 6 항

(73) 특허권자
엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지

(72) 발명자
김찬우
경북 구미시 원남동 411-20
강석동
경북 구미시 구평동 부영아파트 201-1205

(74) 대리인
박병창

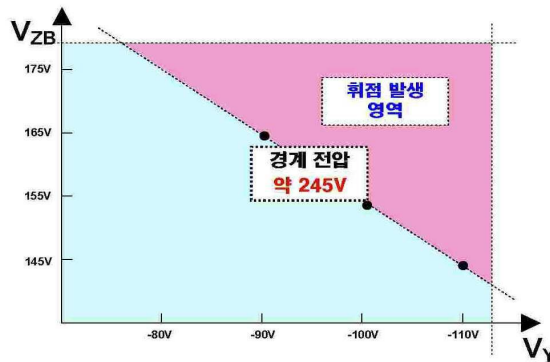
심사관 : 김민수

(54) 플라즈마 디스플레이 장치

(57) 요약

본 발명은 플라즈마 디스플레이 장치에 관한 것으로서, 제 1 전극으로 셋업 신호 및 셋다운 신호로 이루어지는 리셋 신호를 공급하고, 상기 셋다운 신호가 공급되는 기간 내에 제 2 전극으로 소정의 전압을 인가하고, 상기 셋다운 신호의 최저 전압과 상기 제 2 전극으로 인가되는 전압의 전압 차가 서스테인 전압의 1.2배 내지 1.5배 범위 이내가 되도록 상기 셋다운 신호의 최저 전압과 상기 제 2 전극으로 인가되는 전압간의 전압차를 제어하는 제어부를 포함하여 구성되어 플라즈마 디스플레이 패널의 잔상성 휘점을 개선할 수 있는 효과가 있다.

대표도 - 도3



특허청구의 범위

청구항 1

제 1 전극으로 셋업 신호 및 셋다운 신호로 이루어지는 리셋 신호를 공급하고, 상기 셋다운 신호가 공급되는 기간 내에 제 2 전극으로 140V 내지 170V의 범위 이내의 서스테인 바이어스 전압을 인가하고,

상기 셋다운 신호의 최저 전압과 상기 제 2 전극으로 인가되는 상기 서스테인 바이어스 전압간 전압 차이는 245V 이하이며,

상기 셋다운 신호의 최저 전압과 상기 서스테인 바이어스 전압간 전압차이는 서스테인 기간동안 상기 제 1 및 제 2 전극에 서스테인 방전을 일으키는 서스테인 전압 대비 1.2배 내지 1.5배 범위 이내인 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 2

청구항 1 에 있어서,

상기 셋다운 신호의 최저 전압의 절대값은 상기 서스테인 전압의 절반 이하인 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 3

청구항 1 에 있어서,

상기 서스테인 바이어스 전압의 절대값은 상기 서스테인 전압보다 작은 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 4

청구항 1 에 있어서,

상기 셋다운 신호의 최저 전압의 절대값은 상기 서스테인 바이어스 전압보다 작은 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 5

삭제

청구항 6

청구항 1 에 있어서,

상기 셋다운 신호의 최저 전압의 절대값은 70V 내지 110V 범위 이내인 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 7

청구항 1 에 있어서,

상기 서스테인 전압은 170V 내지 190V 범위 이내인 것을 특징으로 하는 플라즈마 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<9> 본 발명은 플라즈마 디스플레이 장치에 관한 것으로서, 특히, 셋다운 리셋 신호가 공급되는 구간에 있어서 상기 셋다운 리셋 신호의 최저 전압과 서스테인 바이어스 전압의 전압차를 한정하여 잔상성 휘점이 발생하는 것을 방

지할 수 있는 플라즈마 디스플레이 장치에 관한 것이다.

- <10> 도 1 는 일반적인 플라즈마 디스플레이 패널을 구동하기 위한 구동 파형이 도시된 도이다.
- <11> 플라즈마 디스플레이 장치는 격벽이 형성된 후면 기관 및 이와 대향되는 전면 기관 사이에 방전셀이 형성되고, 각 방전셀 내부의 불활성 가스가 고주파 전압에 의해 방전될 때 발생하는 진공 자외선이 형광체를 발광시킴으로써 영상을 구현하는 장치이다.
- <12> 상기 플라즈마 디스플레이 패널은 열 방향으로 배열되어 있는 복수의 어드레스 전극(X)과, 행 방향으로 배열되어 있는 복수의 스캔 전극(Y) 및 서스테인 전극(Z)간 방전을 일으켜 화면을 표시한다.
- <13> 일반적인 플라즈마 디스플레이 장치는 도 1 에 도시된 바와 같은 구동 파형을 생성하여 상기 플라즈마 디스플레이 패널에 구비된 전극으로 인가하여 플라즈마 디스플레이 패널을 구동한다. 이때, 상기 구동 파형은 통상적으로 리셋 기간(R), 어드레스 기간(A), 서스테인 기간(S)으로 이루어진다.
- <14> 리셋 기간(R)동안에는 셋업 리셋 신호(R_{up})과 셋다운 리셋 신호(R_{dn})가 연속적으로 공급되는데, 상기 셋업 리셋 신호가 공급되면 상기 스캔 전극(Y) 및 서스테인 전극(Z)간에 리셋 방전이 발생되면서 상기 스캔 전극 및 서스테인 전극상의 유전체층에 벽전하가 축적되고, 셋다운 리셋 신호가 공급되면 상기 방전셀 내부의 벽전하를 소거시켜 구동회로의 동작 마진을 확보한다.
- <15> 어드레스 기간(A)동안에는 영상 데이터에 따라 상기 어드레스 전극(X)으로 정(+) 극성의 데이터 펄스가 인가되고, 상기 스캔 전극(Y)으로는 상기 데이터 펄스에 대항되게 부(-) 극성의 스캔 펄스가 공급되는데, 상기 데이터 펄스가 인가되는 셀의 경우 상기 데이터 펄스와 스캔 펄스간의 전압차에 의하여 어드레스 방전이 일어나게 된다.
- <16> 서스테인 기간(S)동안에는 상기 스캔 전극(Y)과 서스테인 전극(Z)에 교번적으로 서스테인 펄스가 공급되는데, 상기 어드레스 방전이 발생된 셀로 서스테인 펄스가 공급되면 서스테인 방전이 발생되어 화면이 표시된다.
- <17> 플라즈마 디스플레이 패널을 장시간 구동하게 되면 상기 플라즈마 디스플레이 패널 내부에 존재하는 불순 가스나 오염 입자에 의하여 방전을 발생시키는 전압이 낮아지게 된다.
- <18> 방전 전압이 낮아지게 되면 꺼져야할 셀이 켜지는 등의 오방전이 발생할 수 있고, 특히 같은 화면이 지속적으로 디스플레이 된 후 다른 화면으로 전환되는 경우에는 잔상이 남아있는 부분에서 휘점이 발생하는 잔상성 휘점이 발생된다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <19> 본 발명은 상기한 종래 기술의 문제점을 해결하기 위하여 안출된 것으로서, 셋다운 최저 전압과 서스테인 바이어스 전압의 전압 차를 일정 범위 이내로 한정함으로써 어드레스 수행 전 방전을 제어하여 잔상성 휘점을 개선할 수 있는 플라즈마 디스플레이 장치를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <20> 상기한 과제를 해결하기 위한 본 발명의 플라즈마 디스플레이 장치는 제 1 전극으로 셋업 신호 및 셋다운 신호로 이루어지는 리셋 신호를 공급하고, 상기 셋다운 신호가 공급되는 기간 내에 제 2 전극으로 140V 내지 170V의 범위 이내의 서스테인 바이어스 전압을 인가하고, 상기 셋다운 신호의 최저 전압과 상기 제 2 전극으로 인가되는 서스테인 바이어스 전압간의 전압 차이가 서스테인 전압의 1.2배 내지 1.5배 범위 이내인 것을 특징으로 한다.
- <21> 이때, 상기 셋다운 신호의 최저 전압의 절대값은 서스테인 전압의 절반 이하이고, 상기 제 2 전극으로 인가되는 전압의 절대값은 서스테인 전압보다 이하인 것을 특징으로 한다.
- <22> 이하, 첨부된 도면을 참조하여 본 발명에 따른 플라즈마 디스플레이 장치를 설명하면 다음과 같다.
- <23> 도 2 는 본 발명에 의한 플라즈마 디스플레이 패널의 구동 파형이 도시된 도이고, 도 3 은 셋다운 최저 전압과 서스테인 바이어스 전압 값에 따른 휘점 발생 영역이 도시된 도이고, 도 4a 내지 도 4e 는 셋다운 최저 전압과 서스테인 바이어스 전압의 여러 가지 실시예에 따른 휘점 발생 전압이 도시된 도이다.
- <24> 상기 플라즈마 디스플레이 패널은 계조(Gray Scale)를 표현하기 위하여 하나의 프레임을 방전 횟수가 다른 하나 이상의 서브필드로 나누어 구동하는데, 상기 서브필드는 크게 리셋 기간(R), 어드레스 기간(A), 서스테인 기간

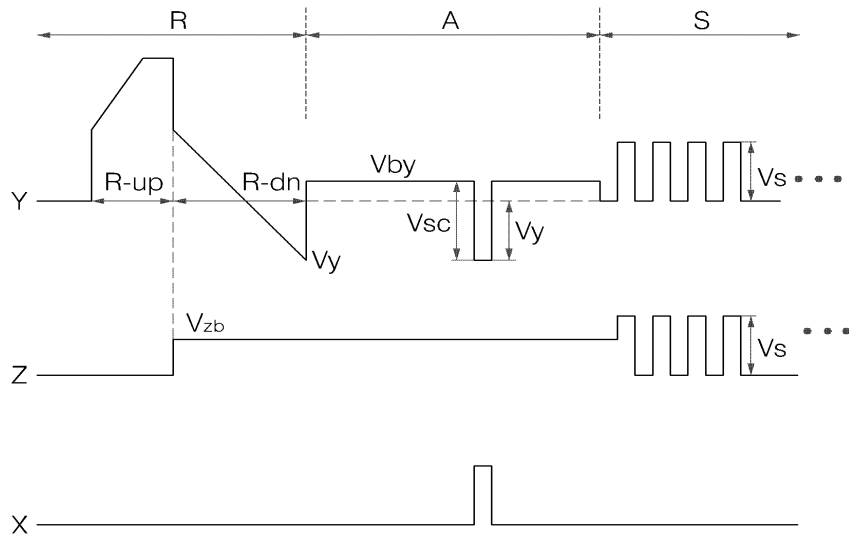
(S)으로 이루어진다.

- <25> 상기 리셋 기간(R)에는 이전 서브필드에서 방전 셀의 On/Off 여부와 관계없이 모든 방전 셀에 동일하게 고전압을 인가하여 방전 셀을 초기화 시키는데, 상기 리셋 기간 동안에는 제 1 전극으로 셋업 리셋 신호(R_{up})과 셋다운 리셋 신호(R_{dn})가 연속적으로 공급된다.
- <26> 상기 셋업 리셋 신호(R_{up})가 공급되면 제 1 전극 및 제 2 전극간에 리셋 방전이 발생되면서 상기 제 1 전극 및 제 2 전극 상의 유전체층에 벽전하가 축적된다.
- <27> 이어서, 부(-)극성의 셋다운 리셋 신호(R_{dn})가 공급되면 상기 방전 셀 내부의 벽전하를 소거시켜 구동회로의 동작 마진을 확보하는데, 상기 셋다운 리셋 신호의 최저 전압을 본 명세서에서는 셋다운 최저 전압(V_y)이라 명명한다.
- <28> 이때, 제 3 전극으로는 통상적으로 그라운드(GND) 레벨의 전압이 인가되고, 리셋 구간(R)동안 발생하는 방전을 강화시키기 위하여 상기 제 2 전극으로는 바이어스 전압이 인가되는데, 상기 제 2 전극으로 인가되는 바이어스 전압을 본 명세서에서는 편의상 서스테인 바이어스 전압(V_{zb})이라 칭한다.
- <29> 통상적인 3 전극 면방전 플라즈마 디스플레이 패널에서는 스캔 전극, 서스테인 전극 및 어드레스 전극이 구비되므로, 본 명세서에서는 상기 제 1 전극을 스캔 전극(Y)으로, 제 2 전극을 서스테인 전극(Z)으로, 제 3 전극을 어드레스 전극(X)으로 지칭하여 기술한다.
- <30> 어드레스 기간(A)이 시작되면 상기 스캔 전극(Y)으로는 스캔 전압(V_{sc})이 인가되고, 이에 따라 스캔 전극은 스캔 바이어스 전압(V_{by})을 유지하게 된다.
- <31> 이후, 스캔 전극(Y)으로는 부(-)극성의 스캔 펄스가 순차적으로 인가되고, 상기 스캔 펄스에 동기되어 상기 어드레스 전극(X)으로 정(+) 극성의 데이터 펄스가 인가된다. 상기 스캔 전극(Y)으로 스캔 펄스가 인가될 때, 상기 스캔 전극은 최저 스캔 전압(V_y)를 가지게 된다.
- <32> 상기 스캔 전극(Y)으로 스캔 펄스가 인가되고, 상기 스캔 전극과 교차되어 형성되는 어드레스 전극(X)으로 데이터 펄스가 인가되는 셀의 경우 상기 데이터 펄스와 스캔 펄스간의 전압차에 의하여 어드레스 방전이 일어난다.
- <33> 서스테인 기간(S)동안에는 상기 스캔 전극(Y)과 서스테인 전극(Z)에 교번적으로 서스테인 펄스가 공급되는데, 상기 어드레스 방전이 발생된 셀로 서스테인 펄스가 공급되면 서스테인 방전이 발생되어 화면이 표시된다. 상기 서스테인 펄스의 최고 전압 레벨을 본 명세서에서는 서스테인 전압(V_s)이라 칭하여 기술한다.
- <34> 본 발명의 플라즈마 디스플레이 장치에 구비되는 제어부는 상기 스캔 전극(Y)으로 인가되는 셋다운 최저 전압(V_y)과 상기 서스테인 전극(Z)으로 인가되는 서스테인 바이어스 전압(V_{zb})간의 전압 차이가 서스테인 전압(V_s)의 1.2 배 내지 1.5배 범위 이내로 설정되도록 한다.
- <35> 일반적으로, 상기 셋다운 최저 전압(V_y)은 -70V 내지 -110V 범위 이내의 부(-)극성의 전압을 가지고, 상기 서스테인 바이어스 전압(V_{zb})는 140V 내지 170V 내외의 정(+)극성의 전압을 가지고, 서스테인 전압(V_s)은 170V 내지 190V 범위 이내의 정(+)극성의 전압을 가진다.
- <36> 따라서 상기 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})간의 전압 차이는 개략적으로 220V 내지 260V 범위 이내로 설정되는 것이 바람직하나, 상기 셋다운 최저 전압과 서스테인 바이어스 전압간의 전압차 수치는 본 명세서에 한정되지 않고 플라즈마 디스플레이 패널을 구동하는데 사용되는 셋다운 최저 전압과 서스테인 바이어스 전압 값에 따라 달라질 수 있다. 그러나 상기 셋다운 최저 전압과 서스테인 바이어스 전압 차이는 1.2V_s 내지 1.5V_s 범위로 설정되어야 한다.
- <37> 또한 상기 셋다운 최저 전압(V_y)의 절대값(-V_y)은 서스테인 전압(V_s)의 절반 이하로 설정되는 것이 바람직하고, 상기 서스테인 바이어스 전압(V_{zb})는 서스테인 전압(V_s)보다 커지지 않도록 한다.
- <38> 도 3 에 도시된 바와 같이 셋다운 최저 전압(V_y)이 -80V에서 -110V까지 변하고 서스테인 바이어스 전압(V_{zb})이 145V에서 175V 까지 변할 때, 상기 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})간의 전압 차이가 245V 이하인 경우에는 휘점이 발생하지 않았으나 셋다운 최저 전압과 서스테인 바이어스 전압간의 전압 차이가 245V 이상인 경우에는 잔상성 휘점이 발생하게 된다.
- <39> 플라즈마 디스플레이 패널을 구동하기 위해서는 300V 이상의 고전압이 필요하나 실제적으로는 180V 내외의 전압에서 방전을 일으키기 위하여 리셋 방전 후 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})을 인가하여

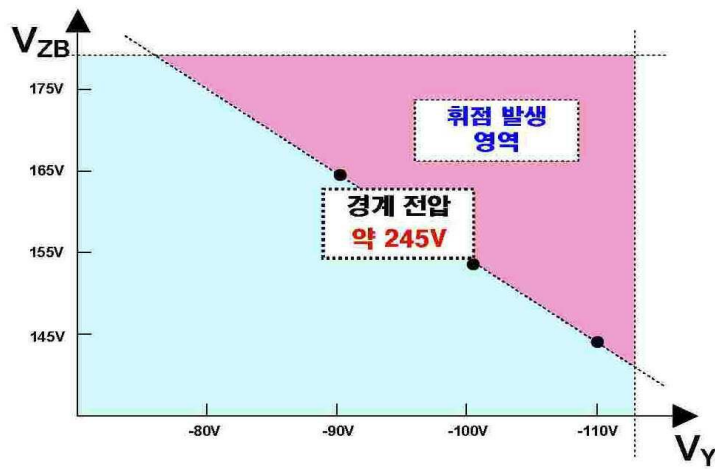
전압 보상을 수행한다.

- <40> 따라서 플라즈마 디스플레이 패널의 구동 전압인 180V 내외의 전압에서는 휘점이 발생하지 않도록 플라즈마 디스플레이 장치를 구성하여야 한다.
- <41> 도 4a 내지 도 4e 에 도시된 바와 같이, 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})을 다양하게 구성하여 휘점이 발생하는 전압을 살펴보자. 이때 서스테인 전압(V_s)은 180V로 설정한다.
- <42> 상기와 같이 서스테인 전압(V_s)이 180V로 설정되는 경우에는 상기 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})간의 전압 차이는 약 215V 내지 260V 범위 내로 설정되는 것이 바람직하다.
- <43> 도 4a 내지 도 4b 에 도시된 바와 같이, 서스테인 바이어스 전압(V_{zb})을 145V로 설정하고 셋다운 최저 전압(V_y)을 각각 -100V와 -90V로 설정하면 상기 서스테인 바이어스 전압과 셋다운 최저 전압의 전압차이는 도 4a 의 경우 약 1.37Vs인 245V이고, 도 4b 의 경우에는 약 1.3Vs인 235V 이다.
- <44> 도 4a 와 같이 서스테인 바이어스 전압(V_{zb})과 셋다운 최저 전압(V_y)간의 전압 차이가 245V로 설정되면, 휘점 발생 전압이 약 215V로 플라즈마 디스플레이 패널의 구동 전압인 180V보다 높아지고 장시간 플라즈마 디스플레이 패널을 구동한 경우에도 휘점 발생 전압이 210V 이상을 유지하므로 휘점이 발생되지 않게 된다.
- <45> 도 4b 에서도 휘점 발생 전압이 210V 이상으로 구동 전압인 180V 보다 높고, 장시간동안 구동되는 경우에도 휘점 발생 전압이 210V 이상을 유지한다.
- <46> 특히, 상기한 제 1 내지 제 2 실시예의 경우에는 특정 패턴을 장시간 디스플레이 한 후 화면 전체를 적색, 녹색, 청색으로 변환한 경우 모두에서 휘점 발생 전압이 210V 이상을 유지하므로 잔상성 휘점 개선 효과가 크다.
- <47> 도 4c 내지 도 4d 에 도시된 바와 같이, 서스테인 바이어스 전압(V_{zb})을 155V로 설정하고 셋다운 최저 전압(V_y)을 -90V 및 -80V로 각각 설정하고 구동 시간에 따른 휘점 발생 전압을 살펴보면 다음과 같다.
- <48> 도 4c 와 같이 서스테인 바이어스 전압(V_{zb})과 셋다운 최저 전압(V_y)간의 전압 차이가 245V로 설정되면, 휘점 발생 전압이 약 212V로 플라즈마 디스플레이 패널의 구동 전압인 180V 보다 높아지고 장시간 패널을 구동한 경우에도 휘점 발생 전압이 210V보다 낮아지지 않는다.
- <49> 특히, 특정 패턴을 장시간 디스플레이 한 후 화면 전체를 적색, 녹색, 청색으로 변환한 경우 모두에서 휘점 발생 전압이 210V 이상을 유지하므로 잔상성 휘점 개선 효과가 크다.
- <50> 도 4d 에서와 같이 서스테인 바이어스 전압(V_{zb})과 셋다운 최저 전압(V_y)간의 전압 차이가 235V로 설정되는 경우 역시 휘점 발생 전압이 210V 이상으로 유지된다.
- <51> 특정 패턴을 장시간 디스플레이 한 후 화면 전체를 적색, 녹색, 청색으로 변환한 경우에도 휘점 발생 전압이 210V 이상으로 유지된다. 청색은 특히 휘점 발생에 취약한데 특정 패턴 디스플레이 후 전체 화면을 청색으로 변환한 후에도 휘점 발생 전압이 210V 이상이 되므로 잔상성 휘점 발생 확률이 줄어들게 된다.
- <52> 도 4e 에서는 서스테인 바이어스 전압(V_{zb})이 165V 로 설정되고 셋다운 최저 전압(V_y)이 -80V로 설정되어 상기 서스테인 바이어스 전압과 셋다운 최저 전압간의 전압 차이가 245V로 설정되었다.
- <53> 이 경우에도 역시 특정 패턴 디스플레이 후 전체 화면을 적색, 녹색, 청색으로 변환한 경우 모두 휘점 발생 전압이 구동 전압인 180V 이상이 되므로 잔상성 휘점 문제가 개선되었다고 볼 수 있다.
- <54> 상기한 바와 같이, 잔상성 휘점은 상기 스캔 전극(Y) 및 서스테인 전극(Z)간의 전압 차이에 의하여 발생되므로 본 발명에서와 같이 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})간의 전압차이를 일정 범위 이내로 한정하면 잔상성 휘점을 개선할 수 있다.
- <55> 특히, 셋업 리셋 신호(R_{up})에 의한 리셋 방전 후, 방전셀 내부에 충분한 양의 벽전하를 생성하고 전압을 보상하는 차원에서 상기 셋 다운 신호(R_{dn})와 서스테인 바이어스 전압(V_{zb})을 인가하므로 상기 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})간의 전압 차이가 너무 크거나 작아지게 되면 방전셀 내부의 벽전하 분포에 영향을 끼쳐 어드레스 방전이 발생되지 않은 셀에서도 서스테인 방전이 유도되게 되는 것이다.
- <56> 따라서 본 발명의 플라즈마 디스플레이 장치는 리셋 방전 후, 상기 셋다운 최저 전압(V_y)과 서스테인 바이어스 전압(V_{zb})간의 전압 차이를 1.2Vs 내지 1.5Vs 범위 이내로 설정하여 이상 방전을 억제할 수 있을 뿐만 아니라, 휘점이 발생하는 전압도 플라즈마 디스플레이 패널을 구동하는 구동 전압보다 높아지게 되므로 휘점을 개선할

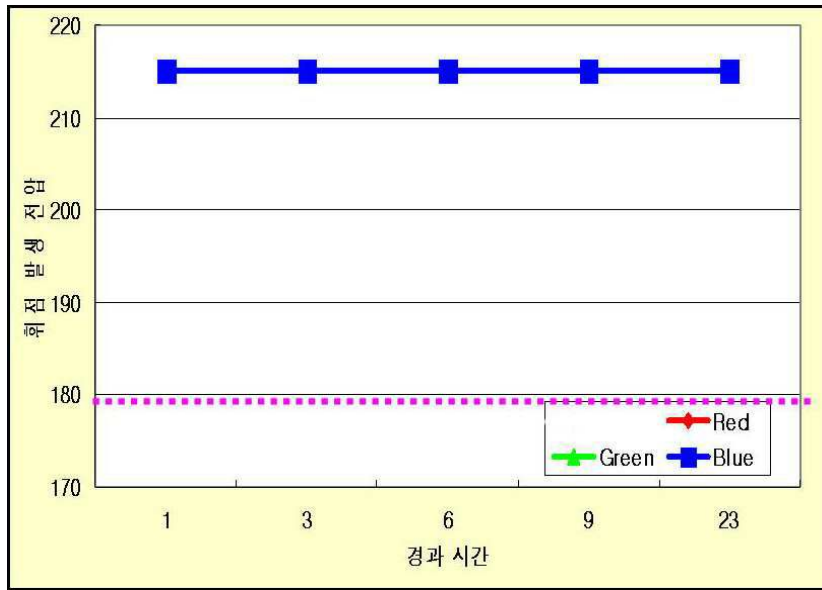
도면2



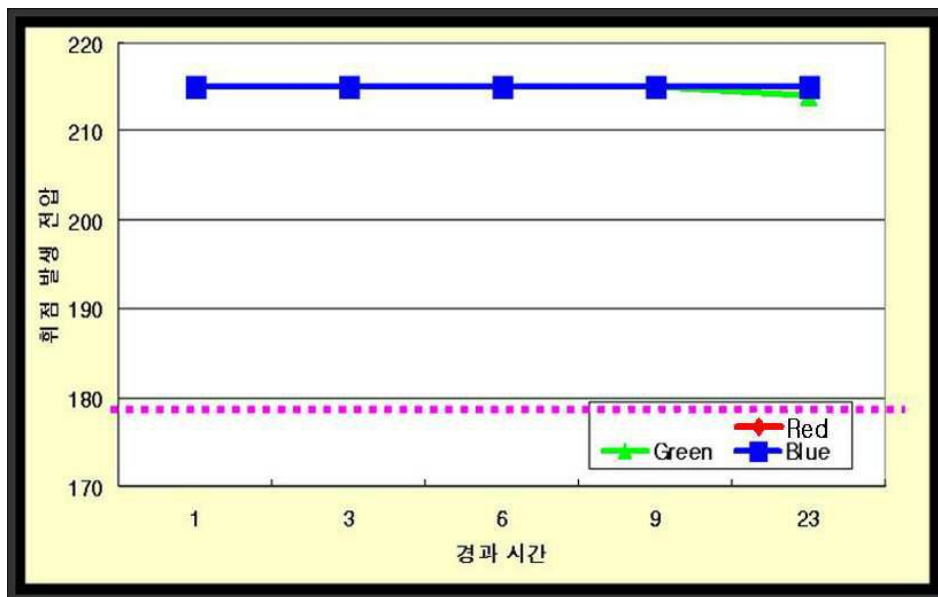
도면3



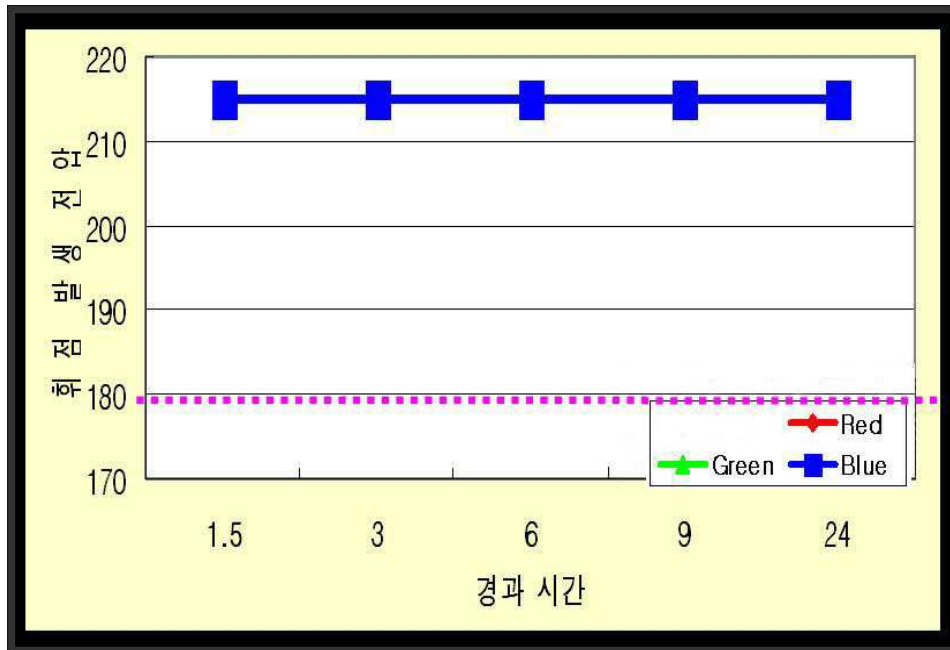
도면4a



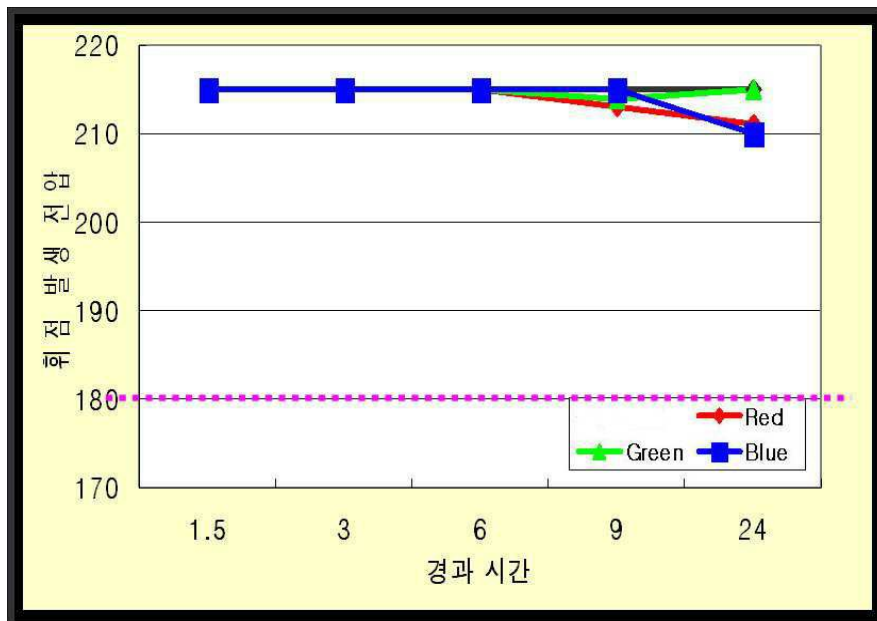
도면4b



도면4c



도면4d



도면4e

