

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-229505

(P2005-229505A)

(43) 公開日 平成17年8月25日(2005.8.25)

(51) Int. Cl.⁷

H03F 3/343

G05F 3/26

H03K 17/04

H03K 17/28

H03K 17/284

F I

H03F 3/343

G05F 3/26

H03K 17/04

H03K 17/04

H03K 17/28

テーマコード (参考)

5H420

5J055

5J500

審査請求 未請求 請求項の数 3 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2004-38289 (P2004-38289)

(22) 出願日 平成16年2月16日 (2004.2.16)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(74) 代理人 100098291

弁理士 小笠原 史朗

(72) 発明者 岩崎 千夏

大阪府門真市大字門真1006番地 松下
電器産業株式会社内

(72) 発明者 榎本 康浩

大阪府門真市大字門真1006番地 松下
電器産業株式会社内Fターム(参考) 5H420 NA17 NA38 NB03 NB12 NB25
NB36 NC06 NC14 NC26 NC38
NE03

最終頁に続く

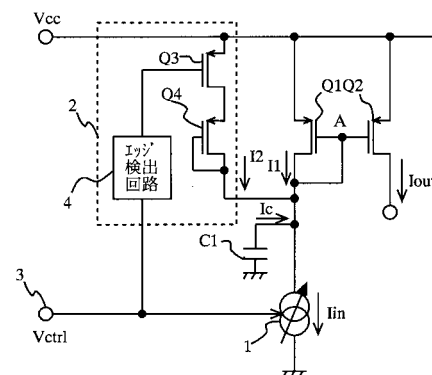
(54) 【発明の名称】 カレントミラー回路

(57) 【要約】

【課題】 本発明の目的は、電流の出力と非出力とを高速に切替えることができるカレントミラー回路を提供することである。

【解決手段】 本発明は、時間経過にしたがって大きさが変化する入力電流に追従して変化する出力電流を生成するカレントミラー回路である。入力電流は、第1の電流経路と第2の電流経路とに分流されている。第3の電流経路は、第1の電流経路とトランジスタQ1およびQ2を介して接続されることにより、出力電流が流れる。電流制御手段1は、入力電流を流すか否かを制御する。遮断手段2は、電流制御手段が、入力電流が流れていない状態から当該入力電流が流れている状態へと変化させる際に、所定期間だけ第2の電流経路を遮断する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

時間経過にしたがって大きさが変化する入力電流に追従して変化する出力電流を生成するカレントミラー回路であって、

前記入力電流は、第 1 の電流経路と第 2 の電流経路とに分流されており、

前記第 1 の電流経路とトランジスタを介して接続されることにより、前記出力電流が流れる第 3 の電流経路と、

前記入力電流を流すか否かを制御する電流制御手段と、

前記電流制御手段が、前記入力電流が流れていない状態から当該入力電流が流れている状態へと変化させる際に、所定期間だけ前記第 2 の電流経路を遮断する遮断手段とを備える、カレントミラー回路。 10

【請求項 2】

前記遮断手段は、

前記第 2 の経路に設けられ、当該第 2 の経路を導通状態と遮断状態とに切替えるトランジスタと、

前記第 1 の電流を流れていない状態から流れている状態へと変化したことを検出し、前記第 2 の経路に設けられたトランジスタを所定期間だけ導通状態に制御する検出回路を含む、請求項 1 に記載のカレントミラー回路。

【請求項 3】

時間経過にしたがって大きさが変化する入力電流に追従して変化する出力電流を生成するカレントミラー回路であって、 20

前記入力電流が流れる第 1 の電流経路と、

前記第 1 の経路に分岐させた状態で設けられる第 2 の電流経路と、

前記第 1 の電流経路とトランジスタを介して接続されることにより、前記出力電流が流れる第 3 の電流経路と、

前記入力電流を流すか否かを制御する電流制御手段と、

前記電流制御手段が、前記入力電流が流れている状態から当該入力電流が流れていない状態へと変化させる際に、所定期間だけ前記第 2 の電流経路を導通させて、前記入力電流を前記第 1 の経路と前記第 2 の経路とに分流させる導通手段とを備える、カレントミラー回路。 30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、カレントミラー回路に関し、より特定のには、時間経過にしたがって大きさが変化する入力電流に追従して変化する出力電流を生成するカレントミラー回路に関する発明である。

【背景技術】

【0002】

以下に、従来のカレントミラー回路について、図面を参照しながら説明する。図 8 は、従来のカレントミラー回路の回路図である。 40

【0003】

図 8 に示すカレントミラー回路は、トランジスタ Q 1 0 1、トランジスタ Q 1 0 2、寄生容量 C 1 0 1 および可変電流源 1 0 1 を備える。当該カレントミラー回路は、トランジスタ Q 1 0 1 のドレインから出力する電流 I 1 と同じ時間的な変化をする電流 I o u t を、トランジスタ Q 1 0 2 のドレインから出力させるための回路である。なお、ここでは、電流 I 1 と電流 I o u t とは、同じ大きさの電流が流れるものとして説明を行う。

【0004】

トランジスタ Q 1 0 1 およびトランジスタ Q 1 0 2 は、同じ特性を持った P c h M O S トランジスタである。トランジスタ Q 1 0 1 のドレインには、電流 I 1 が流れる。また、 50

トランジスタQ102のドレインには、電流I1と同じ大きさをもつ電流Ioutが流れる。

【0005】

寄生容量C1は、発振防止をする役割を果たし、配線等により発生する寄生容量である。可変電流源101は、制御信号Vctrlに基づいて電流を流す。具体的には、可変電流源101は、制御信号VctrlがHighレベルの場合には、接地方向へとI0の大きさをもった電流Iinを流す。一方、可変電流源101は、制御信号VctrlがLowレベルの場合には、電流を流さない。

【0006】

以上のように構成された従来のカレントミラー回路について、その動作について図面を参照しながら説明を行う。図9は、当該カレントミラー回路が動作する際の各部における電圧および電流を示した図である。具体的には、制御信号Vctrlは、可変電流源101に印加される電位である。電流Iinは、可変電流源101を流れる電流である。電位VAは、トランジスタQ101のゲート（図8の点A）の電位である。電流Icは、寄生容量C101から流出する電流である。電流I1は、トランジスタQ101のドレインから出力される電流である。電流Ioutは、トランジスタQ102のドレインから出力される電流である。なお、図9の横軸は、時間である。

【0007】

まず、時刻0において、寄生容量C1には電荷が蓄積されている。そのため、点Aの電位は、Vccとなっている。次に、時刻t1'において制御信号Vctrlの電位がLowレベルからHighレベルに上昇する。これにより、可変電流源101は、I0の大きさの電流Iinを接地側へと流すようになる。ここで、トランジスタのドレインソース間に流れる電流ID_Sは、式（1）に示される。

【0008】

$$I_{DS} = K (W/L) (V_{GS} - V_T)^2 \cdots (1)$$

なお、Kは、 $\mu_n C_{ox}$ （ μ_n は、移動度を示し、 C_{ox} は、酸化膜容量を示す。）を示す。Wはチャネル幅を示す。Lはチャネル長を示す。V_Tは閾値電圧を示す。V_{GS}は、ゲートソース間の電圧を示す。

【0009】

時刻t1'において、トランジスタQ101のゲートソース間の電圧V_{GS}は0であるので、当該トランジスタQ101のドレインから出力する電流I1の大きさは略0である。そのため、電流Iinは、時刻t1'では、寄生容量C101から流れ出る電流Icと等しくなる。すなわち、電流Icは、I0の大きさをもつようになる。

【0010】

時刻t1'～t2'の間では、寄生容量C101に蓄積された電荷が電流Icとして流出するので、点Aにおける電位VAは降下する。そして、時刻t2'において、電位VAは、Vcc-V_Tまで降下する。このとき、トランジスタQ101のゲートソース間の電圧V_{GS}は閾値電圧V_Tとなり、当該トランジスタQ101は導通状態となる。すなわち、電流I1が流れ始める。これにともない、電流Ioutも流れ始める。

【0011】

時刻t2'～t3'の間では、トランジスタQ101のゲートソース間の電圧V_{GS}は、大きくなっていくので、式（1）にしたがって、トランジスタQ101のドレインから出力される電流I1は大きくなっていく。同様に、電流Ioutも大きくなっていく。ここで、電流Iinは、一定の大きさをもっているため、電流Icは、電流I1の増加にしたがって減少していく。

【0012】

時刻t3'において、寄生容量C101に蓄積された電荷が全て流出し、電流Icの大きさが0になる。その結果、電流I1の大きさは、電流Iinと等しくなり、I0となる。また、電流Ioutは、電流I1と同様に、I0の大きさをもつようになる。これにより、電流I1および電流Ioutの立ち上げ動作が完了する。この後、制御信号Vctrl

10

20

30

40

50

l が Low レベルになるまで、電流 I_1 および電流 I_{out} は、 I_0 の大きさを保つ。

【0013】

時刻 t_4' において、制御信号 V_{ctrl} は、High レベルから Low レベルに変化する。応じて、電流 I_{in} は 0 になる。ここで、時刻 t_4' では、点 A の電位は十分に低い電位となっている。したがって、トランジスタ Q_{101} のゲートソース間の電圧 V_{GS} は、閾値電圧 V_T よりも大きくなる。そのため、トランジスタ Q_{101} は導通状態にあり、電流 I_1 は流れる。同様に、電流 I_{out} も流れつづける。なお、電流 I_1 は、寄生容量 C_{101} に流れこむ。したがって、電流 I_C は、電流 I_1 と逆の符号を有する。

【0014】

時刻 $t_4' \sim t_5'$ において、電流 I_1 は、減少する。これは、電流 I_1 が寄生容量 C_{101} に電荷として蓄積され、点 A の電位 V_A が上昇するためである。これにともない、電流 I_{out} も同様に減少する。 10

【0015】

時刻 t_5' において、点 A の電位 V_A は $V_{cc} - V_T$ となる。そのため、トランジスタ Q_{101} のゲートソース間の電圧 V_{GS} が閾値電圧よりも小さくなり、トランジスタ Q_{101} が遮断状態となる。そして、電流 I_C 、電流 I_1 および電流 I_{out} が 0 になる。

【0016】

時刻 $t_5' \sim t_6'$ では、時刻 $t_4' \sim t_5'$ の間よりもゆっくりとした速度で、点 A の電位 V_A は上昇する。これは、トランジスタ Q_{101} およびトランジスタ Q_{102} が遮断状態にあっても、微小なリーク電流がソースからドレイン側へと流入するためである。これにより、点 A の電位 V_A は、 V_{cc} となる。以上で、電流 I_1 および電流 I_{out} の立下り動作が完了する。 20

【特許文献 1】特開平 07-113826 号公報

【発明の開示】

【発明が解決しようとする課題】

【0017】

ところで、上記従来のカレントミラー回路は、寄生容量 C_{101} への充放電時間が必要となるため、高速動作を行うことが困難であるという問題を有していた。具体的には、立ち上げ動作時において、制御信号 V_{ctrl} が Low レベルから High レベルへと変化しても、電流 I_1 および電流 I_{out} は、寄生容量 C_{101} の蓄積電荷が全て放電されるまで、 I_0 の大きさにならない。また、同様に、立下り動作時において、制御信号 V_{ctrl} が High レベルから Low レベルへと変化しても、電流 I_1 および電流 I_{out} は、寄生容量 C_{101} に電荷が蓄積されるまで、0 にならない。 30

【0018】

そこで、本発明の目的は、電流の出力と非出力とを高速に切替えることができるカレントミラー回路を提供することである。

【課題を解決するための手段】

【0019】

本発明は、時間経過にしたがって大きさが変化する入力電流に追従して変化する出力電流を生成するカレントミラー回路である。具体的には、入力電流は、第 1 の電流経路と第 2 の電流経路とに分流されている。第 3 の電流経路は、第 1 の電流経路とトランジスタを介して接続されることにより、出力電流が流れる。電流制御手段は、入力電流を流すか否かを制御する。遮断手段は、電流制御手段が、入力電流が流れていない状態から当該入力電流が流れている状態へと変化させる際に、所定期間だけ第 2 の電流経路を遮断する。 40

【0020】

また、遮断手段は、第 2 の経路に設けられ、当該第 2 の経路を導通状態と遮断状態とに切替えるトランジスタと、第 1 の電流を流れていない状態から流れている状態へと変化したことを検出し、第 2 の経路に設けられたトランジスタを所定期間だけ導通状態に制御する検出回路とを含んでいてもよい。

【0021】

また、第1の電流経路には、入力電流が流れる。第2の電流経路は、第1の経路に分岐させた状態で設けられる。第3の電流経路は、第1の電流経路とトランジスタを介して接続されることにより、出力電流が流れる。電流制御手段は、入力電流を流すか否かを制御する。導通手段は、電流制御手段が、入力電流が流れている状態から当該入力電流が流れていない状態へと変化させる際に、所定期間だけ第2の電流経路を導通させて、入力電流を第1の経路と第2の経路とに分流させてもよい。

【発明の効果】

【0022】

以上のように、本発明に係るカレントミラー回路によれば、電流の出力と非出力とを高速に切替えることができるようになる。

【発明を実施するための最良の形態】

【0023】

(第1の実施形態)

以下に、本発明の第1の実施形態に係るカレントミラー回路について、図面を参照しながら説明する。図1は、本実施形態に係るカレントミラー回路の構成を示した図である。

【0024】

図1に示すカレントミラー回路は、トランジスタQ1、トランジスタQ2、寄生容量C1、可変電流源1、ブースト回路2および制御端子3を備える。また、ブースト回路2は、トランジスタQ3、トランジスタQ4およびエッジ検出回路4を含む。当該カレントミラー回路は、トランジスタQ1のドレインから出力する電流I1とトランジスタQ4のドレインから出力する電流I2とを合わせた電流（以下、入力電流と称す）に追従して変化をする電流Ioutを、トランジスタQ2のドレインから出力させるための回路である。なお、本実施形態では、入力電流と電流Ioutとは、同じ大きさの電流が流れるように設計されているものとする。

【0025】

さらに、当該カレントミラー回路は、電流I1が出力されている状態から出力されていない状態へと従来よりも短時間で切替えることができると共に、電流Ioutを入力電流の変化に追従させることができるものである。これを実現するために、当該カレントミラー回路は、入力電流が出力されている状態から出力されていない状態へと切替え制御を行う瞬間において、トランジスタQ4側の電流経路を導通状態から遮断状態へと切替えている。すなわち、カレントミラー回路は、電流Ioutの大きさの入力電流の大きさに対する比の値であるミラー比を変化させている。以下、カレントミラー回路の回路構成について説明を行う。

【0026】

トランジスタQ1のソースおよびトランジスタQ2のソースには、電源電圧Vccが印加される。トランジスタQ1のドレインとトランジスタQ1のゲートとは、互いに接続されている。すなわち、トランジスタQ1は、所謂ダイオード接続されている。さらに、トランジスタQ1のゲートとトランジスタQ2のゲートとは、互いに接続される。

【0027】

トランジスタQ3のソースには、電源電圧Vccが印加される。また、トランジスタQ3のゲートには、エッジ検出回路2の出力が印加される。トランジスタQ3のドレインとトランジスタQ4のソースとは、互いに接続される。また、トランジスタQ4のゲートとトランジスタQ4のドレインとは、互いに接続される。すなわち、トランジスタQ4は、所謂ダイオード接続される。また、トランジスタQ4のドレインは、トランジスタQ1のドレインと接続される。

【0028】

可変電流源1の一端は、トランジスタQ1のドレインに接続される。また、可変電流源1の他端は接地される。また、可変電流源1およびエッジ検出回路4には、制御信号Vctrlが印加される。また、寄生容量C1は、トランジスタQ1のドレインと可変電流源1との間に付随する。

10

20

30

40

50

【0029】

以上のような構成を有するカレントミラー回路について、以下に、その各部の役割について説明を行う。

【0030】

トランジスタQ1は、電源電圧Vccの供給を受けて、当該トランジスタQ1が設けられている電流経路に電流I1を流す。トランジスタQ2は、電源電圧Vccの供給を受けて、入力電流に追従して変化する電流Ioutを、当該トランジスタQ2が設けられている電流経路に流す。可変電流源1は、制御信号Vctrlに基づいて、入力電流の大きさを0と0より大きな値とに切替える。具体的には、可変電流源1は、制御信号VctrlがHighレベルの場合には、I0の大きさをもった電流Iinを流す。一方、可変電流源1は、制御信号VctrlがLowレベルの場合には、電流Iinを流さない。制御端子3は、制御信号Vctrlが入力する端子である。寄生容量C1は、発振防止をする役割を果たし、配線等により発生する寄生容量である。

【0031】

ブースト回路2は、入力電流が流れていない状態から流れている状態へと切替え制御されることを、制御信号Vctrlに基づいて検出し、トランジスタQ4が設けられた経路を所定期間だけ遮断する。かかる動作を実現するために、ブースト回路2は、トランジスタQ3、トランジスタQ4およびエッジ検出回路4を含む。

【0032】

エッジ検出回路4は、制御信号VctrlがLowレベルからHighレベルに立ち上がる瞬間を検出し、その瞬間から所定時間だけトランジスタQ3が遮断状態となる電圧をトランジスタQ3のゲートに印加する。トランジスタQ3は、エッジ検出回路4から出力される電圧に基づいて、導通状態から遮断状態に切替わり、トランジスタQ4に流れている電流I2を遮断する。これにより、電流Ioutの大きさの入力電流の大きさに対する比の値であるミラー比が大きくなり、電流I1および電流Ioutの立ち上がりが俊敏なものとなる。以下に、ミラー比と、入力電流（電流I1と電流I2との和）および電流Ioutとの関係について説明を行う。

【0033】

電流Ioutの大きさの入力電流の大きさに対する比の値であるミラー比は、トランジスタQ2におけるチャネル幅と、トランジスタQ1におけるチャネル幅と、トランジスタQ4におけるチャネル幅とに依存している。具体的には、トランジスタQ3が導通している状態では、ミラー比は、トランジスタQ2におけるチャネル幅の、トランジスタQ4におけるチャネル幅とトランジスタQ1におけるチャネル幅との和に対する比の値に比例する。一方、トランジスタQ3が遮断している状態では、ミラー比は、トランジスタQ2におけるチャネル幅のトランジスタQ1におけるチャネル幅に対する比の値に比例する。なお、各トランジスタは、同じ深さ、同じ長さおよび同じ濃度のチャネルを有するものとする。

【0034】

本実施形態に係るカレントミラー回路は、電流I1および電流Ioutの立ち上がり動作時以外については、トランジスタQ3を導通状態に制御して、ミラー比が相対的に小さな値である1となるようにしている。これに対して、電流I1および電流Ioutの立ち上がり動作時には、トランジスタQ3を遮断状態に制御して、ミラー比が相対的に大きな値である2となるように制御している。すなわち、立ち上がり動作時には、通常動作時よりも入力電流を少なくしている。これにより、立ち上がり時に、電流Iinに占める入力電流の割合が小さくなり、電流Iinに占める電流Icの占める割合が大きくなる。その結果、寄生容量C1に蓄積された電荷が短時間に流出するようになり、電流I1および電流Ioutの俊敏な立ち上げを実現している。

【0035】

以上のように構成されたカレントミラー回路について、以下にその動作について図面を参照しながら説明する。図2は、本実施形態に係るカレントミラー回路が動作する際にお

ける、各部の電流および電圧の変化の様子を示した図である。なお、実線は、本実施形態に係るカレントミラー回路におけるものであり、点線は、従来のカレントミラー回路におけるものである。条件としては、トランジスタQ1、トランジスタQ2、トランジスタQ4、トランジスタQ101およびトランジスタQ102のチャンネル幅の比は、1:2:1:2:2であるとする。各トランジスタのその他の条件は、全て同じである。また、可変電流源1および可変電流源101に流れる電流 I_{in} は、 I_0 とする。

【0036】

まず、時刻0～ t_1 までの間では、制御信号 V_{ctrl} はLowレベルである。そのため、トランジスタQ3は、導通状態に制御される。その結果、点Aにおける電位 V_A は、電源電圧 V_{cc} と等しくなる。

10

【0037】

時刻 t_1 において、制御信号 V_{ctrl} がLowレベルからHighレベルに変化する。これにより、可変電流源1は、 I_0 の大きさの電流 I_{in} を流す。応じて、寄生容量C1から I_0 の大きさの電流 I_c が流れる。また、この際、エッジ検出回路4は、制御信号 V_{ctrl} の変化を検出し、Highレベルの電圧をトランジスタQ3のゲート電極に出力する。応じて、トランジスタQ3は、遮断状態に制御される。なお、時刻 t_1 において、点Aの電位 V_A は、 V_{cc} であるので、トランジスタQ1は、遮断状態に制御されている。したがって、電流 I_1 の大きさは0である。

【0038】

時刻 t_1 ～ t_2 において、寄生容量C1から I_0 の大きさの電流 I_c が流出する。これにともない、点Aの電位 V_A も降下する。そして、時刻 t_2 において、点Aの電位 V_A は、トランジスタQ1の閾値電圧である V_T だけ降下する。これにより、トランジスタQ1が導通状態に制御される。

20

【0039】

時刻 t_2 ～ t_3 において、寄生容量C1から流出する電流 I_c は、 I_0 から0へと減少する。これにともない、トランジスタQ1を流れる電流 I_1 は、0から I_0 へと増加する。すなわち、電流 I_c と電流 I_1 とは、総和が I_0 を保った状態で変動する。また、このとき、電流 I_{out} は、0から $2I_0$ へと増加する。これは、トランジスタQ1のチャンネル幅とトランジスタQ2のチャンネル幅との比が、1:2（すなわち、ミラー比が2）となっており、トランジスタQ2には、トランジスタQ1の2倍の電流が流れるからである。また、時刻 t_2 ～ t_3 において、本願に係る電流 I_c および電流 I_1 の変化量は、従来の電流 I_c および電流 I_1 よりも大きくなっている。そのため、電流 I_1 の立ち上がり時間が短くなっている。

30

【0040】

時刻 t_3 において、エッジ検出回路4から出力される電圧がLowレベルに降下する。応じて、トランジスタQ3が遮断状態から導通状態へと切替えられる。これにより、トランジスタQ3およびトランジスタQ4に電流 I_2 が流れ始める。ここで、時刻 t_3 において、点Aの電位 V_A は、トランジスタQ1およびトランジスタQ4に I_0 の電流を流すだけの電位となっている。そのため、電流 I_1 および電流 I_2 の大きさは、共に I_0 となる。

40

【0041】

時刻 t_3 ～ t_4 において、電流 I_1 の一部および電流 I_2 の一部が、寄生容量 I_c に流れこむ。そのため、当該寄生容量 I_c には、電荷が蓄積され、点Aの電位 V_A も上昇する。その後、時刻 t_4 において、電流 I_1 および電流 I_2 は $I_0/2$ になる。この後、時刻 t_4 ～ t_5 の間において、電流 I_1 および電流 I_2 は、それぞれ $I_0/2$ の状態を維持する。また、電流 I_{out} は、 I_0 の値を維持する。これは、トランジスタQ4のチャンネル幅とトランジスタQ1のチャンネル幅との和と、トランジスタQ2のチャンネル幅とが等しくなっている（すなわち、ミラー比が1）ので、電流 I_1 と電流 I_2 との和と、電流 I_{out} とが等しくなるからである。

【0042】

50

時刻 t_5 において、制御信号 V_{ctrl} が $High$ レベルから Low レベルへと下降する。これにより、可変電流源 1 を流れる電流 I_{in} が 0 になる。応じて、電流 I_1 および電流 I_2 は、時刻 $t_5 \sim t_6$ において、0 へと減少する。さらに、電流 I_1 および電流 I_2 の減少に伴い、電流 I_{out} も I_0 から 0 へと減少する。なお、時刻 $t_5 \sim t_6$ の間に流れた電流 I_1 および電流 I_2 は、寄生容量 C_1 へと流れこむ。そのため、電流 I_c は、逆方向に流れ、点 A の電位 V_A は、 $V_{cc} - V_T$ へと上昇する。

【0043】

時刻 t_6 において、電流 I_1 、電流 I_2 および電流 I_{out} の大きさは 0 になる。この後、時刻 $t_6 \sim t_7$ において、トランジスタ Q_1 、トランジスタ Q_3 およびトランジスタ Q_4 のリーク電流により、点 A の電圧 V_A が V_{cc} まで上昇する。

10

【0044】

以上のように、本実施形態に係るカレントミラー回路によれば、従来のカレントミラー回路よりも、短時間で電流 I_1 および電流 I_{out} を立ち上げることが可能となる。以下に、詳しく説明を行う。

【0045】

一般的にカレントミラー回路では、電流 I_1 および電流 I_{out} を立ち上げるためには、寄生容量 C_{101} に蓄積された電荷を全て流出させなければならない。かかる問題は、本実施形態に係るカレントミラー回路においても同様である。そこで、本実施形態に係るカレントミラー回路では、電流 I_1 および電流 I_{out} の立ち上げ時において、電流 I_c の大きさを従来よりも大きくし、より短時間で寄生容量 C_1 に蓄積された電荷を流出させている。具体的には、従来では、常に一定であったミラー比を、本実施形態では、電流 I_1 および電流 I_{out} の立ち上げ時において大きくしている。

20

【0046】

ここで、図 1 の可変電流源 I_1 を流れる電流 I_{in} の大きさは I_0 である。また、電流 I_{in} と電流 I_c と電流 I_1 との間には、 $I_{in} = I_c + I_1$ の関係が成立する。上述関係が成立する場合において、本実施形態に係るカレントミラー回路は、立ち上がり時において、トランジスタ Q_3 を遮断状態に制御し、ミラー比を大きくしている。その結果、電流 I_1 の大きさが従来よりも小さくなり、電流 I_c の大きさは従来よりも大きくなる。これにより、本実施形態において寄生容量 C_1 に蓄積されていた電荷が、従来の寄生容量 C_{101} に蓄積されていた電荷よりも短時間で流出するようになる。その結果、本実施形態に係るカレントミラー回路では、電流 I_1 および電流 I_{out} の立ち上がりに必要となる時間が短縮される。

30

【0047】

(第 2 の実施形態)

以下に、本発明の第 2 の実施形態に係るカレントミラー回路について図面を参照しながら説明する。上記第 1 の実施形態に係るカレントミラー回路では、電流 I_1 および電流 I_{out} の立ち上がりに必要となる時間を短縮することを目的としているのに対して、本実施形態に係るカレントミラー回路は、電流 I_1 および電流 I_{out} の立下りに必要となる時間を短縮することを目的としている。なお、図 3 は、本実施形態に係るカレントミラー回路の構成を示した図である。

40

【0048】

図 3 に示すカレントミラー回路は、トランジスタ Q_{11} 、トランジスタ Q_{12} 、寄生容量 C_1 、可変電流源 1、ブースト回路 12 および制御端子 3 を備える。また、ブースト回路 12 は、トランジスタ Q_3 、トランジスタ Q_{14} およびエッジ検出回路 14 を含む。当該カレントミラー回路は、トランジスタ Q_1 のドレインから出力する電流 I_1 とトランジスタ Q_4 のドレインから出力する電流 I_2 とを合わせた電流（以下、入力電流と称す）に追従して変化をする電流 I_{out} を、トランジスタ Q_2 のドレインから出力させるための回路である。なお、本実施形態では、入力電流と電流 I_{out} とは、同じ大きさの電流が流れるように設計されているものとする。

【0049】

50

さらに、当該カレントミラー回路は、電流 I_1 が出力されていない状態から出力されている状態へと従来よりも短時間で切替えることができると共に、電流 I_{out} を入力電流の変化に追従させることができるものである。これを実現するために、当該カレントミラー回路は、入力電流が出力されている状態から出力されていない状態へと切替え制御を行う瞬間において、トランジスタ Q_4 側の電流経路を遮断状態から導通状態へと切替えている。すなわち、カレントミラー回路は、電流 I_{out} の大きさの入力電流の大きさに対する比の値であるミラー比を変化させている。ここで、図 3 に示すカレントミラー回路は、図 1 に示すカレントミラー回路において、トランジスタ Q_1 がトランジスタ Q_{11} に置換され、トランジスタ Q_2 がトランジスタ Q_{12} に置換され、トランジスタ Q_4 がトランジスタ Q_{14} に置換され、エッジ検出回路 4 がエッジ検出回路 14 に置換されただけである。そのため、各構成要素の接続関係については、これ以上の詳細な説明を省略する。そこで、以下に、図 3 に示すカレントミラー回路の各構成部の役割について説明を行う。

10

【0050】

まず、可変電流源 1、制御端子 3 および寄生容量 C_1 については、第 1 の実施形態と同様であるので説明を省略する。トランジスタ Q_{11} は、電源電圧 V_{cc} の供給を受けて、当該トランジスタ Q_{11} が設けられている電流経路に電流 I_1 を流す。トランジスタ Q_{12} は、電源電圧 V_{cc} の供給を受けて、入力電流に追従して変化する電流 I_{out} を、当該トランジスタ Q_{12} が設けられている電流経路に流す。

【0051】

ブースト回路 12 は、入力電流が流れている状態から流れていない状態へと切替え制御されることを、制御信号 V_{ctrl} に基づいて検出し、トランジスタ Q_4 が設けられた経路を所定期間だけ遮断する。かかる動作を実現するために、ブースト回路 2 は、トランジスタ Q_3 、トランジスタ Q_{14} およびエッジ検出回路 14 を含む。

20

【0052】

エッジ検出回路 14 は、制御信号 V_{ctrl} が $High$ レベルから Low レベルに立下がる瞬間を検出し、その瞬間から所定時間だけトランジスタ Q_3 が導通状態となる電圧をトランジスタ Q_3 のゲートに印加する。トランジスタ Q_3 は、エッジ検出回路 14 から出力される電圧に基づいて、遮断状態から導通状態に切替わり、トランジスタ Q_{14} に流れている電流 I_2 を流す。これにより、電流 I_{out} の大きさの入力電流の大きさに対する比の値であるミラー比が小さくなり、電流 I_1 および電流 I_{out} の立下りが俊敏なものとなる。以下に、ミラー比と、入力電流（電流 I_1 と電流 I_2 との和）および電流 I_{out} との関係について説明を行う。

30

【0053】

本実施形態に係るミラー回路は、電流 I_1 および電流 I_{out} の立下り動作時以外については、トランジスタ Q_3 を遮断状態に制御して、ミラー比が相対的に大きな値である 1 となるようにしている。これに対して、電流 I_1 および電流 I_{out} の立下り動作時には、トランジスタ Q_3 を導通状態に制御して、ミラー比が相対的に小さな値である 0.5 となるように制御している。すなわち、立下り動作時には、通常動作時よりも入力電流を多くしている。これにより、立下り時に、寄生容量 C_1 に流入する電流量が多くなる。その結果、寄生容量 C_1 に短時間で電荷を蓄積させることができ、電流 I_1 および電流 I_{out} の俊敏な立下りを実現している。

40

【0054】

以上のように構成されたカレントミラー回路について、以下にその動作について図面を参照しながら説明する。図 4 は、本実施形態に係るカレントミラー回路が動作する際における、各部の電流および電圧の変化の様子を示した図である。なお、実線は、本実施形態に係るカレントミラー回路におけるものであり、点線は、従来のカレントミラー回路におけるものである。条件としては、トランジスタ Q_{11} 、トランジスタ Q_{12} 、トランジスタ Q_{14} 、トランジスタ Q_{101} およびトランジスタ Q_{102} のチャネル幅の比は、1 : 1 : 1 : 1 であるとする。各トランジスタのその他の条件は、全て同じである。また、可変電流源 1 および可変電流源 101 に流れる電流 I_{in} は、 I_0 とする。

50

【0055】

まず、時刻0～t₁までの間では、制御信号V_{ctrl}はLowレベルである。そのため、トランジスタQ₃は、導通状態に制御される。その結果、点Aにおける電位V_Aは、電源電圧V_{cc}と等しくなる。

【0056】

時刻t₁において、制御信号V_{ctrl}がLowレベルからHighレベルに変化する。これにより、可変電流源1は、I₀の大きさの電流I_{in}を流す。応じて、寄生容量C₁からI₀の大きさの電流I_cが流れる。なお、時刻t₁において、点Aの電位V_Aは、V_{cc}であるので、トランジスタQ₁₁は、遮断状態に制御されている。したがって、電流I₁の大きさは0である。

10

【0057】

時刻t₁～t₂において、寄生容量C₁からI₀の大きさの電流I_cが流出する。これにともない、点Aの電位V_Aも降下する。そして、時刻t₂において、点Aの電位V_Aは、トランジスタQ₁₁の閾値電圧であるV_Tだけ降下する。これにより、トランジスタQ₁₁が導通状態に制御される。

【0058】

時刻t₂～t₃において、寄生容量C₁から流出する電流I_cは、I₀から0へと減少する。これにともない、トランジスタQ₁₁を流れる電流I₁は、0からI₀へと増加する。すなわち、電流I_cと電流I₁とは、総和がI₀を保った状態で変動する。また、このとき、電流I_{out}は、0からI₀へと増加する。そして、時刻t₃において、電流I₁および電流I_{out}はI₀になる。また、時刻t₃において、電流I_cは0になる。

20

【0059】

時刻t₃～t₄において、制御信号V_{ctrl}は、Highレベルを維持する。そして、電流I₁および電流I_{out}もI₀を維持する。時刻t₄において、制御信号V_{ctrl}がHighレベルからLowレベルに変化する。応じて、エッジ検出回路14は、かかる変化を検出し、所定時間だけLowレベルの電圧をトランジスタQ₃のゲート電極に対して出力する。これにより、トランジスタQ₃は、所定時間だけ導通状態に制御される。応じて、トランジスタQ₃およびトランジスタQ₄にI₀の大きさの電流I₂が流れ始める。

【0060】

時刻t₄～t₅において、電流I₁、電流I₂および電流I_{out}がI₀から0へと減少する。なお、この間に流れた電流I₁および電流I₂については、寄生容量C₁に電荷として蓄積される。したがって、時刻t₄～t₅の間において、電流I_cは、逆方向に流れる。なお、従来では、電流I₁のみにより寄生容量C₁に電荷が蓄積されていた。一方、本実施形態では、電流I₁および電流I₂により寄生容量C₁に対して電荷が蓄積されている。そのため、図4に示すように、本実施形態に係るカレントミラー回路は、従来のカレントミラー回路よりも、短時間で寄生容量C₁に電荷を蓄積することができる。すなわち、本実施形態に係るカレントミラー回路は、電流I₁および電流I_{out}を短時間で立ち下げることが可能となる。

30

【0061】

時刻t₅において、電流I₁、電流I₂および電流I_{out}の大きさは0になる。さらに、点Aの電位V_Aは、V_{cc} - V_Tとなる。その結果、トランジスタQ₁₁は、遮断状態に制御される。この後、時刻t₅～t₇において、トランジスタQ₁₁、トランジスタQ₃およびトランジスタQ₁₄のリーク電流により、点Aの電圧V_AがV_{cc}まで上昇する。

40

【0062】

以上のように、本実施形態に係るカレントミラー回路によれば、従来のカレントミラー回路よりも、短時間で電流I₁および電流I_{out}を立下げることが可能となる。以下に、詳しく説明を行う。

【0063】

50

一般的にカレントミラー回路では、電流 I_1 および電流 I_{out} を立下げするためには、寄生容量 C_{101} に電荷を蓄積しなければならない。かかる問題は、本実施形態に係るカレントミラー回路においても同様である。そこで、本実施形態に係るカレントミラー回路では、電流 I_1 および電流 I_{out} の立下がり時において、寄生容量 C_{101} に流れこむ電流の大きさを従来よりも大きくし、より短時間で寄生容量 C_1 に電荷を蓄積している。具体的には、従来では、常に一定であったミラー比を、本実施形態では、電流 I_1 および電流 I_{out} の立下がり時において小さくしている。その結果、本実施形態に係るカレントミラー回路は、従来のカレントミラー回路よりも短時間で立下り動作を行うことが可能となる。

【0064】

なお、第1の実施形態に係るカレントミラー回路のブースト回路と、第2の実施形態に係るカレントミラー回路のブースト回路とを1つのカレントミラー回路に並列に接続してもよい。

【0065】

また、第1および第2の実施形態において用いられているトランジスタは、PchMOSトランジスタであるとしているが、当該トランジスタはこれに限らない。具体的には、第1および第2の実施形態において用いられるトランジスタは、NchMOSトランジスタであってもよい。この場合、回路構成は、図5に示すような回路構成となる。

【0066】

また、第1および第2の実施形態において用いられるトランジスタは、バイポーラトランジスタであってもよい。各トランジスタにPNP型トランジスタが用いられた場合には、カレントミラー回路は、図6に示す構成をとる。一方、各トランジスタにNPN型トランジスタが用いられた場合には、カレントミラー回路は、図7に示す構成をとる。

【産業上の利用可能性】

【0067】

本発明に係るカレントミラー回路は、電流の出力と非出力とを高速に切替えることができる効果を有し、時間経過にしたがって大きさが変化する入力電流に追従して変化する出力電流を生成するカレントミラー回路等として有用である。

【図面の簡単な説明】

【0068】

【図1】本発明の第1の実施形態に係るカレントミラー回路の構成を示した図

【図2】第1の実施形態に係るカレントミラー回路が動作する際における、各部の電流および電圧の変化の様子を示した図

【図3】本発明の第2の実施形態に係るカレントミラー回路の構成を示した図

【図4】第2の実施形態に係るカレントミラー回路が動作する際における、各部の電流および電圧の変化の様子を示した図

【図5】本発明の第1および第2の実施形態に係るカレントミラー回路のその他の構成例を示した図

【図6】本発明の第1および第2の実施形態に係るカレントミラー回路のその他の構成例を示した図

【図7】本発明の第1および第2の実施形態に係るカレントミラー回路のその他の構成例を示した図

【図8】従来のカレントミラー回路の構成を示した図

【図9】従来のカレントミラー回路が動作する際における、各部の電流および電圧の変化の様子を示した図

【符号の説明】

【0069】

- 1 可変電流源
- 2 ブースト回路
- 3 制御端子

10

20

30

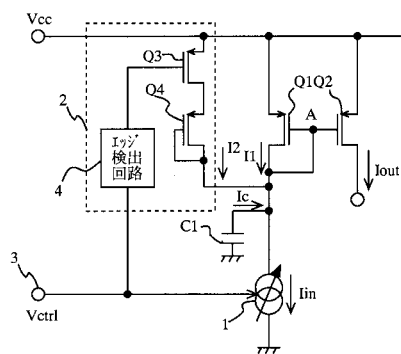
40

50

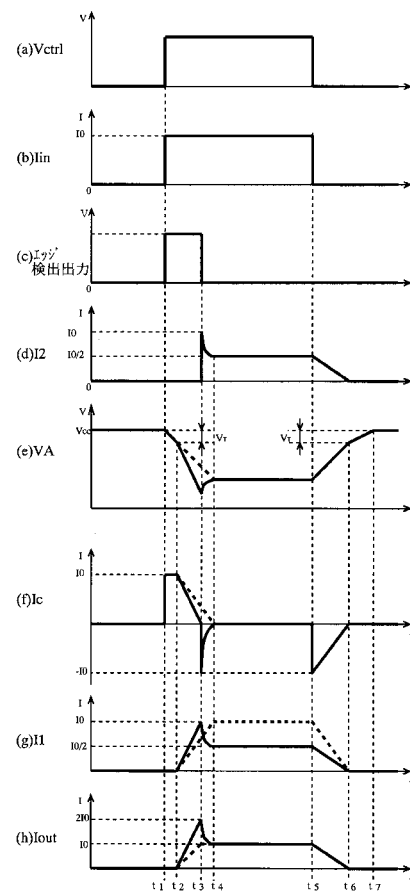
4 エッジ検出回路
 1 2 ブースト回路
 1 4 エッジ検出回路
 Q 1 トランジスタ
 Q 2 トランジスタ
 Q 3 トランジスタ
 Q 4 トランジスタ
 Q 1 1 トランジスタ
 Q 1 2 トランジスタ
 Q 1 4 トランジスタ

10

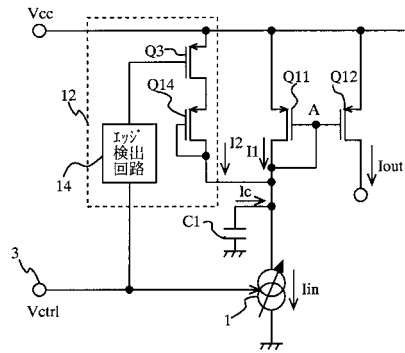
【図 1】



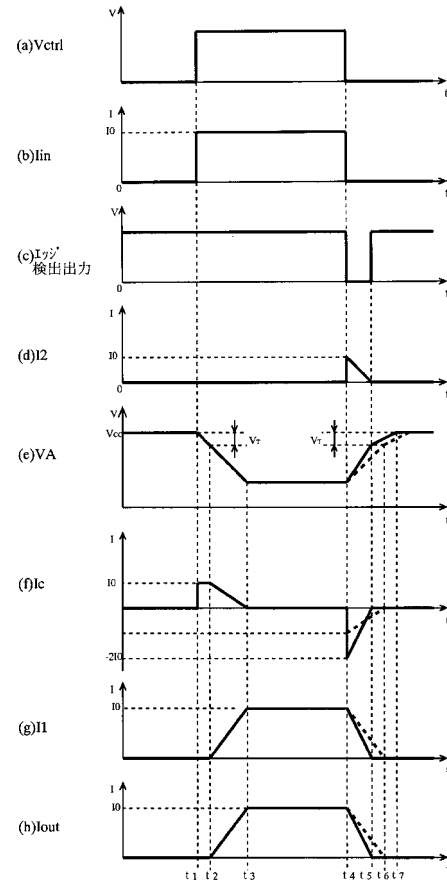
【図 2】



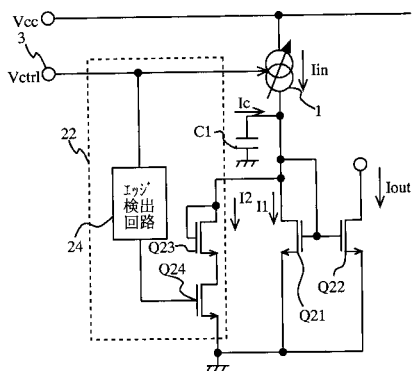
【図 3】



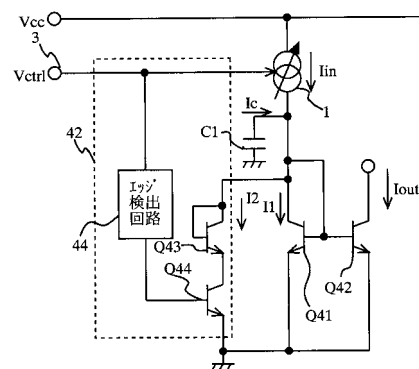
【図 4】



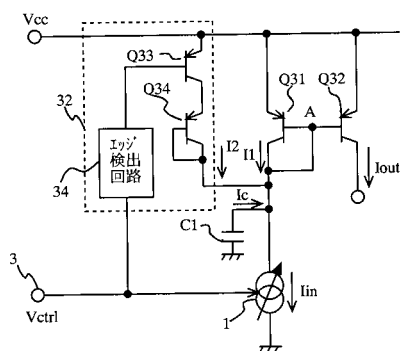
【図 5】



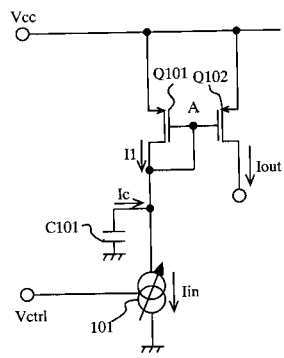
【図 7】



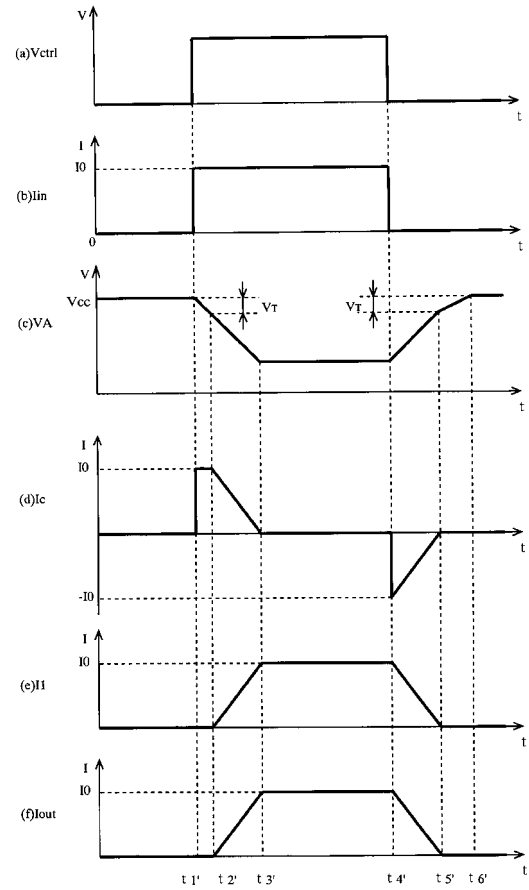
【図 6】



【図 8】



【図 9】



フロントページの続き(51)Int.Cl.⁷

F I

テーマコード (参考)

H O 3 K 17/284

F ターム(参考) 5J055 AX02 AX55 AX56 BX17 BX21 DX03 DX12 DX63 DX73 DX83
EX02 EY10 EY17 EY21 EZ00 EZ03 EZ04 EZ18 FX04 FX18
FX37 GX01 GX02 GX04 GX05
5J500 AA01 AA11 AA43 AC00 AC65 AF06 AF18 AH02 AH09 AH29
AK00 AK07 AK09 AK47 AM21 AT01 AT06