【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成24年5月31日(2012.5.31)

【公開番号】特開2010-262999(P2010-262999A)
【公開日】平成22年11月18日(2010.11.18)
【年通号数】公開・登録公報2010-046
【出願番号】特願2009-111082(P2009-111082)
【国際特許分類】
*Ｈ０１Ｓ　5/22　(2006.01)*
【ＦＩ】
Ｈ０１Ｓ　5/22

【手続補正書】
【提出日】平成24年4月10日(2012.4.10)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
本発明の半導体素子は、
基板上に積層された半導体層と、前記半導体層の表面に形成されたストライプ状のリッジと、前記リッジ上に形成された電極と、を備えてなる半導体素子であって、
前記リッジの側面には保護膜が被覆されており、該保護膜の先端部は前記リッジ上面よりも高い位置に形成されており、
前記リッジ上面および前記保護膜の先端部上に電極を有することを特徴とする半導体素子。
【請求項２】
前記電極は、前記リッジ上面でのみ半導体層と接合している請求項１に記載の半導体素子。
【請求項３】
前記保護膜及び前記電極上にはパッド電極が被覆されている請求項１又は２に記載の半導体素子。
【請求項４】
前記保護膜の先端部は、リッジ上面より１０００Å以上高い請求項１～３のいずれか１項に記載の半導体素子。
【請求項５】
本発明の半導体素子の製造方法は、
（ａ）基板上に、半導体層を積層し、該半導体層上に所定形状のマスク層を形成する工程と、
（ｂ）前記マスク層の開口部から前記半導体層の一部を除去してリッジを形成する工程と、
（ｃ）少なくともリッジ底面領域からリッジ上面の前記マスク層上に至る領域に保護膜を形成する工程と、
（ｄ）リッジ上面以外の前記保護膜上に第２のマスク層を形成する工程と、
（ｅ）前記リッジ上面のマスク層及び保護膜を除去することで、前記保護膜の先端部をリッジより高い位置に形成する工程と、
（ｆ）少なくとも前記リッジ上面および前記保護膜の先端部上に電極材料膜を形成する

工程と、を具備することを特徴とする半導体素子の製造方法。
【請求項６】
工程（ｄ）において、第２のマスク層を形成した後、エッチバックすることによりリッジ上面以外の領域に該第２のマスク層をパターン形成する請求項５に記載の半導体素子の製造方法。
【請求項７】
工程（ｄ）における第２のマスク層の上面が前記リッジ上面よりも高い位置に形成される請求項５又は６に記載の半導体素子の製造方法。