

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/302 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200680010824.0

[43] 公开日 2008 年 3 月 26 日

[11] 公开号 CN 101151712A

[22] 申请日 2006.3.23

[21] 申请号 200680010824.0

[30] 优先权

[32] 2005.3.31 [33] US [31] 11/094,462

[86] 国际申请 PCT/US2006/010536 2006.3.23

[87] 国际公布 WO2006/104819 英 2006.10.5

[85] 进入国家阶段日期 2007.9.29

[71] 申请人 东京毅力科创株式会社

地址 日本东京都

[72] 发明人 安东尼·迪朴 艾伦·约翰·利思
吴昇昊

[74] 专利代理机构 北京东方亿思知识产权代理有限公司

代理人 李 剑

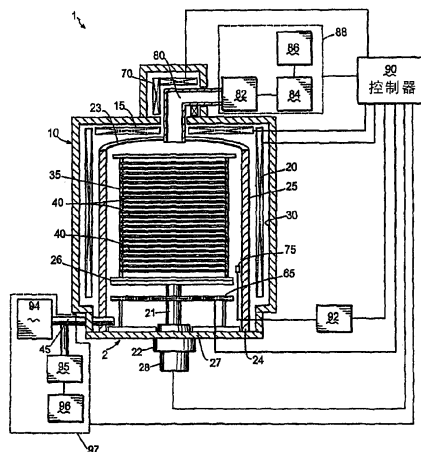
权利要求书 3 页 说明书 11 页 附图 6 页

[54] 发明名称

从衬底去除氧化物的方法和系统

[57] 摘要

一种用于处理衬底的方法和系统，包括：在处理室中提供衬底，所述衬底包括形成在其上的氧化物层；在耦合至所述处理室的远程等离子体源中激发含氢气体；在低于约 900℃ 的第一衬底温度下，将所述衬底暴露于受激含氢气体流，以将所述氧化物层从所述衬底去除。然后在不同于所述第一衬底温度的第二衬底温度下保持所述衬底，并且在所述第二衬底温度下将含硅膜形成在所述衬底上。



1. 一种处理衬底的方法，包括：
在处理室中提供衬底，所述衬底包括形成在其上的氧化物层；
在耦合至所述处理室的远程等离子体源中激发含氢气体；
在低于约 900℃ 的第一衬底温度下，将所述衬底暴露于受激含氢气体流，以将所述氧化物层从所述衬底去除；
在不同于所述第一衬底温度的第二衬底温度下保持所述衬底；以及
在所述第二衬底温度下，在所述衬底上形成含硅膜。
2. 如权利要求 1 的方法，其中所述含氢气体包括 H_2 气体。
3. 如权利要求 1 的方法，其中所述含氢气体还包括惰性气体。
4. 如权利要求 3 的方法，其中所述惰性气体包括 Ar、He、Ne、Kr 或 Xe，或其两种或更多种的组合。
5. 如权利要求 1 的方法，其中所述含氢气体的流率为约 0.010-20 slm。
6. 如权利要求 1 的方法，其中所述形成包括将所述衬底暴露于含硅气体。
7. 如权利要求 6 的方法，其中所述含硅气体包括 SiH_4 、 $SiCl_4$ 、 Si_2H_6 、 SiH_2Cl_2 或 Si_2Cl_6 ，或其两种或更多种的组合。
8. 如权利要求 1 的方法，其中所述形成包括将所述衬底暴露于含硅气体和含锗气体，所述含硅气体包含 SiH_4 、 $SiCl_4$ 、 Si_2H_6 、 SiH_2Cl_2 或 Si_2Cl_6 或其两种或更多种的组合，所述含锗气体包含 GeH_4 或 $GeCl_4$ 或其组合。
9. 如权利要求 1 的方法，其中所述暴露和形成在小于约 100 Torr 的处理室压强下进行。
10. 如权利要求 1 的方法，其中所述暴露和形成在小于约 10 Torr 的处理室压强下进行。
11. 如权利要求 1 的方法，其中所述提供包括在间歇式处理室中提供所述衬底。
12. 如权利要求 1 的方法，其中所述衬底包括含硅材料。

13. 如权利要求 12 的方法，其中所述含硅材料包括硅、SiGe、SiGeC、SiC、SiN、SiCN 或 SiCO。

14. 如权利要求 1 的方法，其中所述含硅膜包括多晶硅、无定形硅、外延硅或硅锗。

15. 如权利要求 1 的方法，其中所述第一衬底温度小于所述第二衬底温度。

16. 如权利要求 1 的方法，其中所述第一衬底温度小于约 500℃。

17. 如权利要求 1 的方法，其中所述第一衬底温度为约 200-300℃。

18. 如权利要求 1 的方法，其中所述第二衬底温度为约 500-900℃。

19. 如权利要求 1 的方法，其中所述第二衬底温度为约 550-750℃。

20. 如权利要求 19 的方法，其中所述第一衬底温度为约 200-300℃。

21. 如权利要求 1 的方法，其中所述衬底包括含有一个或更多个过孔或沟槽或其组合的图案化衬底。

22. 如权利要求 1 的方法，其中所述含硅膜选择性地形成在所述衬底的暴露含硅表面上。

23. 如权利要求 1 的方法，其中所述含硅膜非选择性地形成在所述衬底上。

24. 一种处理衬底的系统，包括：

处理室，配置用于容纳其上形成有氧化物层的衬底；

耦合至所述处理室的远程等离子体源，配置用于激发含氢气体；

气体供应管线，配置用于使气体流入所述处理室；

热源，配置用于加热所述衬底；以及

控制器，配置用于：使所述热源将所述衬底加热至小于约 900℃的第一温度，并使所述气体供应管线将受激含氢气体流至所述处理室，以使被加热至所述第一温度的所述衬底暴露于所述受激含氢气体；以及使所述热源将所述衬底加热至不同于所述第一温度的第二温度，并使含硅气体流至所述处理室，以使被加热至所述第二温度的所述衬底暴露于所述含硅气体。

25. 如权利要求 24 的系统，其中所述处理室配置用于容纳 1-200 个衬

底。

26. 如权利要求 24 的系统，其中所述远程等离子体源包括微波等离子体源、RF 等离子体源或利用光辐射的等离子体源。

27. 一种包含用于在处理器上执行的程序指令的计算机可读介质，当所述处理器执行所述程序指令时，导致衬底处理设备进行如权利要求 1 所述的方法中的步骤。

从衬底去除氧化物的方法和系统

相关申请的交叉引用

本申请与标题为“DEPOSITION OF SILICON-CONTAINING FILMS FROM HEXACHLORODISILANE”的美国专利申请 No. 10/673375 相关，通过引用将其全文结合于此。

技术领域

本发明涉及衬底的处理，更具体地涉及从衬底上低温去除氧化物并随后在该衬底上形成含硅膜。

背景技术

含硅膜广泛用于半导体工业中的多种应用。含硅膜包括诸如外延硅、多晶硅（poly-Si）、无定形硅、外延硅锗（SiGe）、碳化硅锗（SiGeC）、碳化硅（SiC）、氮化硅（SiN）、碳氮化硅（SiCN）和碳氧化硅（SiCO）之类的硅膜。随着电路的几何形状收缩到更小的特征尺寸，希望获得更低的沉积温度，这是例如由于半导体器件中新材料的引入，以及源极和漏极区域中浅注入的热预算减少而引起的。此外，很显然，在未来的器件中需要含硅膜的非选择性（毯覆）和选择性沉积。

外延硅沉积是块硅的晶格通过新的含硅膜的生长被延伸的工艺，这种新的含硅膜可与块硅具有不同的掺杂水平。匹配目标外延膜的厚度和电阻率参数对于后续适当功能器件的制作是很重要的。在衬底上沉积含硅膜（例如，在硅衬底上沉积外延硅膜或外延硅锗膜）之前，可能需从衬底表面去除本生氧化物层，从而沉积高质量外延膜。即使在室温和大气压强下，也容易在清洁的硅表面上形成厚度通常为数埃（Å）的本生氧化物层。如果在衬底上沉积含硅膜之前未清洁衬底（清洁是指所有的氧和其它污染物已从衬底表面去除），后续沉积的含硅膜会包含缺陷，这些缺陷可

以导致通过膜的高的漏电流，并使微电子器件的性能没有得到优化。

类似地，可在多晶硅膜上直接沉积多晶硅膜，以形成电接触。由于在多晶硅沉积步骤之间通常进行其它处理，因此衬底（晶片）会在处理步骤之间被从处理系统中移出，这会在衬底上形成本生氧化物层。如果在沉积多晶硅膜之前未去除本生氧化物层，则得到的接触会具有高的电阻。

传统上，在（直立式）间歇式处理系统中，使用氢气氛中的超过 900 °C 的高温退火，以在沉积工艺之前将本生氧化物层从衬底上去除并清除衬底的其它杂质。然而，对于许多先进工艺，这样的高温工艺无法满足目前或将来的热预算要求。例如，众所周知，目前的栅极长度和现代微电子结构要求器件的热预算越来越低。作为氢气氛中的高温退火的可替代方案，已发现等离子体处理可以在处理期间降低衬底温度。然而，将衬底暴露于等离子体源会对衬底造成损伤。而且，已建议使用等离子体来将氧化物去除温度降至等于后续处理步骤的温度的水平。但是，本发明人已经认识到，这给处理步骤的温度带来了不期望的限制。

发明内容

因此，本发明的一个目的是解决与从衬底去除氧化物相关的上述问题。

本发明的另一个目的是在低处理温度下从衬底去除氧化物，同时减少对衬底的损伤。

本发明的在一个目的是为氧化物去除步骤的温度提供灵活性。

本发明的上述和/或其它目的可以通过一种处理衬底的方法来实现。根据本发明的一种实施方式，所述方法包括：在间歇式处理系统的处理室中提供衬底，其中所述衬底包括形成在其上的氧化物层；在耦合至所述处理室的远程等离子体源中激发含氢气体；在低于约 900 °C 的第一衬底温度下，将所述衬底暴露于受激含氢气体流，以将所述氧化物层从所述衬底去除；在不同于所述第一衬底温度的第二温度下保持所述衬底；以及在所述第二衬底温度下，在所述衬底上形成含硅膜。

本发明的另一个方面包括一种处理衬底的系统，所述系统包括：处理

室，其配置用于容纳其上形成有氧化物层的衬底；以及耦合至所述处理室的远程等离子体源，其配置用于激发含氢气体。所述系统还包括配置用于使气体流入所述处理室的气体供应管线以及配置用于加热所述衬底的热源。控制器被配置用于：使所述热源将所述衬底加热至小于约 900℃的第一温度；并使所述气体供应管线将受激含氢气体流至所述处理室，以使被加热至所述第一温度的所述衬底暴露于所述受激含氢气体。所述控制器还被配置用于使所述热源将所述衬底加热至不同于所述第一温度的第二温度，并使含硅气体流至所述处理室，以使被加热至所述第二温度的所述衬底暴露于所述含硅气体。

附图说明

在附图中：

图 1 示出了根据本发明的一种实施方式的间歇式处理系统的简化框图；

图 2A 为根据本发明的一种实施方式在间歇式处理系统中从衬底去除氧化物并随后在衬底上沉积含硅膜的流程图；

图 2B 示出了根据本发明的一种实施方式的衬底温度，所述衬底温度为从衬底去除氧化物并随后在衬底上衬底含硅膜的处理时间的函数；

图 3A-3C 示意性地示出了根据本发明的一种实施方式从衬底去除氧化物并随后在衬底上沉积含硅膜；

图 4A-4D 示意性地示出了根据本发明的另一种实施方式从图案化的衬底去除氧化物并随后在图案化的衬底上沉积含硅膜。

具体实施方式

为了便于全面理解本发明并处于解释而非限制目的，以下说明中给出了具体细节，例如间歇式处理系统的特定几何形状以及各种部件的描述。然而，应当理解，本发明可以通过不同于这些具体细节的其它实施方式来实现。

现在参考附图，图 1 示出了根据本发明的一种实施方式的间歇式处理

系统的简化框图。间歇式处理系统 1 包括处理室 10 和处理管 25，所述处理管 25 具有连接至排气管 80 的上端 23 以及与柱状歧管 2 的端盖 27 密封结合的下端 24。排气管 80 将气体从处理管 25 排放至真空泵系统 88，以在处理系统 1 中保持预定大气压或低于大气压。处理管 25 中布置有衬底支架 35，用于以分层方式（垂直间隔的各个水平面中）支持多个衬底（晶片）40。衬底支架 35 安放在安装于旋转轴 21 上的转台 26 上，旋转轴 21 穿过端盖 27 并由马达 28 驱动。转台 26 在处理期间可以旋转以改善膜的总体均匀性，或者也可以在处理期间固定。端盖 27 安装在用于将衬底支架 35 转入和转出处理管 25 的升降机 22 上。当端盖 27 位于其最高位置时，端盖 27 适合于关闭歧管 2 的开口端。

气体输送系统 97 被设置用于将气体引入处理室 10。多条气体供应管线可以布置在歧管 2 周围，以将多种气体通过气体供应管线供应到处理管 25 中。在图 1 中，仅示出了多条气体供应管线中的一条气体供应管线 45。示出的气体供应管线 45 连接至气体源 94。通常，气体源 94 可以供应用于处理衬底 40 的处理气体，所述气体包括用于在衬底 40 上沉积膜的气体（例如，用于沉积含硅膜的含硅气体）、用于刻蚀衬底 40 的气体或用于氧化衬底 40 的气体。（远程）等离子体源 95 通过气体管线 45 可操作地耦合至处理室 10。等离子体源 95 被设置用于激发来自气体源 96 的含氢气体，并且受激（解离）含氢气体随后通过气体输送系统 97 的气体供应管线 45 被引入处理管 25。等离子体源 95 可以例如是微波等离子体源、射频（RF）等离子体源或由光辐射供能的等离子体源。如果是微波等离子体源，则微波功率可为约 500-5000 瓦（W）。微波频率可例如为 2.45 或 8.3 GHz。在一个实施例中，远程等离子体源可以是 MKS, Instruments, Wilmington, Massachusetts, USA 制造的 Downstream Plasma Source Type AX7610。

布置柱状热反射器 30 以覆盖反应管 25。热反射器 30 具有镜面抛光的内表面以抑制由主加热器 20、底部加热器 65、顶部加热器 15 和排气管加热器 70 辐射的辐射热量的耗散。在处理室 10 的壁内形成有螺旋状冷却水通路（未示出）作为冷却介质通路。

真空泵系统 88 包括真空泵 86、阱 84 和自动压强控制器 (APC) 82。真空泵 86 例如可以包括泵吸速度能够高至 20,000 公升每秒 (以及更大) 的干燥真空泵。在处理期间, 气体可以经由气体注入系统 97 的气体供应管线 45 引入到处理室 10 中, 并且工艺压强可以由 APC 82 调节。阱 84 可以收集来自处理室 10 的未反应的前驱体材料和副产物。

工艺监视系统 92 包括能够进行实时工艺监视的传感器 75, 并且例如可以包括 MS、FTIR 光谱仪或粒子计数器。控制器 90 包括微处理器、存储器和能够生成控制电压的数字 I/O 端口, 该控制电压足以传输并激活到处理系统 1 的输入, 以及监视来自处理系统 1 的输出。此外, 控制器 90 耦合到气体注入系统 97、马达 28、工艺监视系统 92、加热器 20、15、65 和 70 以及真空泵系统 88, 并可以与其交换信息。控制器 90 可以实现为 Dell Precision Workstation 610™。控制器 90 还可以实现为通用计算机、处理器、数字信号处理器等, 其可使衬底处理设备响应于控制器 90 执行包含在计算机可读介质中的一条或多条指令的一个或多个序列而执行本发明的处理步骤的一部分或全部。计算机可读介质或存储器用于保存根据本发明的教导编制的指令, 并且用于包含数据结构、表、记录或本文描述的其它数据。计算机可读介质的例子是高密度磁盘、硬盘、软盘、磁带、磁光盘、PROM (EPROM、EEPROM、快速 EPROM)、DRAM、SRAM、SDRAM、或任何其它磁性介质、光盘 (例如 CD-ROM)、或任何其它光学介质、穿孔卡、纸质磁带、或其它具有图案化孔的物理介质、载波 (下面描述)、或任何其它计算机可以读取的介质。

控制器 90 可以相对于处理系统 1 本地定位, 或可以通过因特网或内联网相对于处理系统 1 远程定位。因此, 控制器 90 可以使用直接连接、内联网和因特网中的至少一种与处理系统 1 交换数据。控制器 90 可以在客户端 (即, 设备制造者) 连接到内联网, 或在卖方端 (即, 装置制造商) 连接到内联网。此外, 其它计算机 (即, 控制器、服务器等) 可以通过直接连接、内联网和因特网中的至少一种访问控制器 90 以交换数据。

应当理解, 图 1 所示的间歇式处理系统 1 仅用于示例目的, 因此可以使用具体硬件的许多变化来实现本发明, 并且这些变化对于本领域技术人

员是显而易见的。图 1 中的处理系统 1 例如可以处理任意尺寸的衬底，例如 200 mm 衬底、300 mm 衬底或甚至更大的衬底。此外，处理系统 1 可同时处理多达约 200 个或更多的衬底。或者，处理系统可以同时处理多达约 25 个衬底。除了半导体衬底（例如，硅晶片）以外，衬底还可以例如包括 LCD 衬底、玻璃衬底或化合物半导体衬底。

本发明人已经认识到，传统的为了在处理之前将氧化物层和其它杂质从衬底去除而进行的超过 900℃ 的高温氢退火无法满足目前和将来的热预算要求。因此，需要与热预算要求低的先进器件处理相容的去除氧化物层的低温工艺。尽管利用等离子体源的等离子体处理可用于在较低温度下去除氧化物，但是这样的等离子体处理也可能对衬底造成损伤。本发明人已经认识到，这种损伤可由轰击衬底的等离子体环境中的高能量物质（例如，离子和电子）所致，因为衬底处于等离子体瞄准的直线上。此外，如果衬底温度过高，例如大于约 900℃，则等离子体处理可导致衬底材料（例如，硅）损伤或刻蚀。

本发明人已经认识到，与在处理（例如，在衬底上形成含硅膜）之前从衬底去除氧化物层相关的上述问题可以通过以下方法解决：在耦合至处理室的远程等离子体源中激发含氢气体，并将衬底暴露于受激含氢气体，其中远程等离子体源并不处在处理室中的待处理衬底的瞄准直线上。这种构造可以提供小于 900℃ 的较低温度等离子体处理，同时减少衬底损伤。尽管例如在日本专利公开 No. 2002-324760 中已经建议可以使用远程等离子体源来去除本生氧化物，但是该文献实现远程等离子体来使得氧化物去除步骤应在与后续处理步骤相同的温度下进行。尽管这种限制可以提高处理系统的处理量，但本发明人已经认识到，为了使处理效果最优化，通常期望在不同的温度下进行不同的处理步骤。

基于这种认识，本发明的一种实施方式提供了如下方案：在第一衬底温度下去除氧化物层之后，随后将衬底温度保持在不同的温度下，并通过将衬底暴露于含硅气体在衬底上形成含硅膜。因此，本发明的氧化物去除步骤并不受到其它步骤的处理温度的限制。在一种实施方式中，在大于第一衬底温度的第二衬底温度下，在衬底上形成含硅膜，从而达到对于器件

制造来说足够高的沉积速率，并确保被沉积的含硅膜具有期望的材料性质。期望的材料性质例如可以包括晶体结构（即，外延、多晶或无定形）和元素组成。此外，可以选择第二衬底温度来提供在衬底的暴露含硅表面上的选择性膜沉积或在整个衬底上的非选择性（毯覆）膜沉积。为了防止在衬底上形成新的氧化物层，可以在衬底不暴露于环境空气的条件下在衬底上形成含硅膜。

现在参考图 2A 和 2B。图 2A 为根据本发明的一种实施方式在间歇式处理系统中从衬底去除氧化物并随后在衬底上沉积含硅膜的流程图。图 2B 示出了根据本发明的一种实施方式的衬底温度，所述衬底温度为从衬底去除氧化物并随后在衬底上沉积含硅膜的处理时间的函数。现在参考图 2A，工艺 200 包括，在 210，在间歇式处理系统的处理室中提供衬底，其中所述衬底包括形成在其上的氧化物层。衬底例如可以是诸如硅衬底、含锗硅衬底、锗衬底之类的半导体衬底或化合物半导体衬底，并且可以包括许多有源器件和/或绝缘区。此外，衬底可以包含过孔或沟槽或其组合。

在 210 中在处理室中提供衬底之后，如图 2B 所示在 t_1 期间将衬底加热至第一衬底温度 T_1 。在一种实施方式中， T_1 小于约 500°C ，以减少工艺损伤，例如对衬底的刻蚀损伤。然而，本领域技术人员应当理解，对于不同的工艺和器件，热预算和损伤的容许量也不同。因此，对于本发明， T_1 小于通常用于氧化物去除的约 900°C 即已足够。时间段 t_1 是过渡步骤，并例如可为约 2-15min，但这并不是本发明必需的。

在 212，含氢气体在耦合至处理室的远程等离子体源中被激发。等离子体源例如可以包括微波等离子体源、射频（RF）等离子体源或由光辐射供能的等离子体源。根据本发明的一种实施方式，含氢气体可以是氢气（ H_2 ）。根据本发明的另一种实施方式，含氢气体可以包含 H_2 和惰性气体。惰性气体例如可以包含氩（Ar）、氦（He）、氖（Ne）、氪（Kr）或氙（Xe）或其中两种或更多种的组合。根据本发明的一种实施方式，含氢气体可以包含 H_2 和 Ar。已表明，向受激氢气中添加 Ar 气可以减少等离子体源下游的原子氢复合，从而延长原子氢在包含含氢气体的气流中的寿命，因而将衬底暴露于更高浓度的原子氢，这可使氧化物去除更有效。

在 214, 在 t_2 期间, 在低于约 900°C 的第一衬底温度 T_1 下, 衬底暴露于受激含氢气体流, 以从衬底的含硅表面去除氧化物层。考虑总体热预算, 和/或有效地从衬底去除氧化物层同时使例如衬底材料或形成在衬底材料上的其它材料的刻蚀之类的损伤最小化, 由此来选择第一衬底温度 T_1 。例如, 如果热预算允许较高温度并且不考虑衬底刻蚀, 则 T_1 可接近常规温度 900°C 。然而, 使用根据本发明的远程等离子体源, 可以通过减少到达衬底的高能量物质的数量来最小化对衬底的损伤。根据本发明的一种实施方式, 第一衬底温度可以小于约 500°C 并大于约 0°C , 或在 200°C 与 300°C 之间。用于氧化物去除的处理条件可以包括处理室中的气体压强小于约 100 Torr。或者, 处理室中的气体压强可以小于约 10 Torr。对于含氢气体, 可以使用约 0.010-20 标准公升每分钟 (slm) 的气体流率。

在从衬底去除氧化物层之后, 在 216, 在 t_3 期间将衬底从第一衬底温度 T_1 加热至不同于第一衬底温度 T_1 的第二衬底温度 T_2 。在图 2B 所示的实施方式中, 第二温度高于第一温度。在一种实施方式中, 在时间段 t_3 期间或之前将含氢气体排空, 以最小化对衬底的刻蚀损伤。时间段 t_3 是过渡步骤, 且其长度可根据系统设计以及在衬底温度 T_1 下的氧化物去除步骤和衬底温度 T_2 之间的处理温度差而变化。时间段 t_3 例如可为约 5-45 min, 但这并非本发明所必需。根据本发明的一种实施方式, 第二衬底温度 T_2 可为约 $500-900^{\circ}\text{C}$ 。根据本发明的另一种实施方式, 第二衬底温度 T_2 可为约 $550-750^{\circ}\text{C}$ 。在本发明的一种实施方式中, 第一处理温度 T_1 为约 $200-300^{\circ}\text{C}$, 而第二温度 T_2 为约 $550-750^{\circ}\text{C}$ 。然而, 处理温度可以依据本发明来使用。

在 218, 含硅膜在第二衬底温度 T_2 下形成在衬底上。在去除氧化物层之后, 在不将含硅表面暴露于可在衬底上形成氧化物层的环境空气的条件下, 在衬底上形成含硅膜。根据本发明的一种实施方式, 通过将衬底暴露于含硅气体 (包括例如 SiH_4 、 SiCl_4 、 Si_2H_6 、 SiH_2Cl_2 或 Si_2Cl_6 或其中两种或更多种的组合), 可以在衬底上形成含硅膜。根据本发明的一种实施方式, 含硅气体还可包含含锗气体 (包括例如 GeH_4 、 GeCl_4 或其组合)。含硅膜可以通过提供来自非等离子体气体源 (例如图 1 中的源 94) 的含硅气

体来形成。然而，来自气体源（例如图 1 的源 96）的气体可由等离子体源 95 激发，也可以用于辅助沉积。时间段 t_4 是膜形成步骤，并通常依赖于期望的膜厚度。对于膜厚度小于约 500 埃的许多应用，时间段 t_4 可小于约 1 小时。

当衬底上已经形成具有期望厚度的含硅膜时，停止含硅气体流，在时间段 t_5 期间使衬底冷却，随后将其从处理室移出。如同时间段 t_1 和 t_3 ，时间段 t_5 是过渡步骤并且长度可以变化。时间段 t_5 可以例如为约 2-15 分钟，但这并非本发明所必需。

本领域技术人员应当理解，图 2B 的流程图中的每个步骤或阶段可以包括一个或更多个独立的步骤和/或操作。因此，不应将以 210、212、214、216 和 218 记载的仅有的所述五个步骤理解为是将本发明的方法限制在五个步骤或阶段。而且，每个代表性的步骤或阶段 210、212、214、216 和 218 不应被理解为仅限于单个过程。

图 3A-3C 示意性地示出了根据图 2A 的流程图所述的工艺从衬底去除氧化物并随后在清洁衬底上沉积含硅膜。图 3A 示出了包括衬底 310 和形成在衬底 310 上的氧化物层 320 的结构 300。根据本发明的一种实施方式，氧化物层 320 可以是本生氧化物层。衬底 310 可以例如包含硅、SiGe、SiGeC、SiC、SiN、SiCN 或 SiCO。衬底 310 上的氧化物层 320 的存在可以抑制合适的含硅种子（成核）膜的形成，从而影响结构 300 上的硅沉积。

图 3B 示出了根据本发明的一种实施方式从衬底 310 去除氧化物 320 之后的结构 300。图 3C 示出了随后在衬底 310 上沉积含硅膜 330 之后的结构 300。膜 330 可以例如是外延硅膜，其中硅衬底 310 的晶格通过新硅膜 330 的生长而延伸。或者，沉积膜 330 可以是多晶硅膜或无定形硅膜。或者，沉积膜 330 可以是 SiGe 膜。

图 4A-4D 示意性地示出了根据本发明的一种实施方式从图案化的衬底去除氧化物并随后在图案化的衬底上沉积含硅膜。图 4A 示出了包括衬底 410、图案化膜 420 以及在衬底 410 上、开口 430 中形成的氧化物层 440 的图案化结构 400。开口 430 可以例如是过孔或沟槽或其组合。图案化结构

400 是用于器件制造的示例性结构，并且可以包括硅衬底 410 及其上覆盖的光刻图案化氧化物层 420。

图 4B 示出了根据图 2 的流程图中所述的工艺从开口 430 去除氧化物层 440 之后的图案化结构 400。根据本发明的一种实施方式，氧化物层可以通过以下方法去除：在间歇式处理系统的处理室中提供衬底；在可操作地耦合至处理室的等离子体源中激发含氢气体；在低于约 500℃的第一衬底温度下将衬底暴露于受激气体，以从衬底的含硅表面去除氧化物层。

图 4C 示出了将含硅膜 450 选择性沉积在衬底 410 的暴露部分上之后的图案化结构 400。选择性沉积的膜 450 例如可以是沉积在硅衬底 410 上的外延硅膜。在图 1 所示的间歇式处理系统 1 中，使用例如包含 Si_2Cl_6 的处理气体、约 800℃的衬底温度，可以例如将外延硅膜 450 选择性沉积在硅衬底 410 的暴露部分上。或者，衬底温度可为约 550-750℃。利用 HCD 气体来沉积含硅膜的其它细节描述在 2003 年 9 月 30 日递交的题为“DEPOSITION OF SILICON-CONTAINING FILMS FROM HEXACHLORO-DISILANE”的美国专利申请 No. 10/673375 中，其全部内容通过引用被结合在本文中。

外延含硅膜 450 的选择性沉积允许随后使用本领域技术人员已知的方法来去除图案化膜 420，以在硅衬底 410 上形成凸起的外延含硅膜 450。通常，图案化膜 420 可以包括氧化物掩膜（例如 SiO_2 ）和氮化物掩膜（例如 Si_3N_4 ）中的至少一种。对于制造具有凸起的源极和漏极区域的绝缘体上硅（SOI）器件，可以使用外延含硅膜的选择性沉积。在 SOI 器件制作过程中，处理可能会消耗源极和漏极区中的整个硅膜，从而在这些区域中需要额外的硅，这可以通过含硅膜的选择性外延生长（SEG）来提供。含硅膜的选择性外延沉积可以减少所需的光刻和刻蚀步骤的数量，这可以降低器件制造所涉及的总成本和复杂性。

图 4D 示出了将含硅膜 460 非选择性（毯覆）沉积在图案化结构 400 上之后的图案化结构 400。根据本发明的一种实施方式，膜 460 可以是硅膜。不论材料（包括衬底 410 和图案化膜 420）的类型如何，都可以以基本上均匀的厚度将硅膜 460 沉积在图案化结构 400 上。在一个实施例中，

可以使用包含 Si_2Cl_6 的处理气体、约 500°C 或更高的衬底温度，在图案化结构 400 上形成硅膜 460。在另一个实施例中，可以使用包含 Si_2Cl_6 和 SiH_4 的处理气体。本领域技术人员应当理解，被沉积的含硅膜的晶体结构可以是处理条件（包括衬底温度、处理压强和气体组成）的函数。

尽管上面详细描述了本发明的特定实施方式，但是本领域的技术人员应当容易理解，在不实质性地脱离本发明的新颖教导和优点的前提下，在示例性实施方式中可以存在很多改进。因此，所有这样的改进均包含在本发明的范围内。

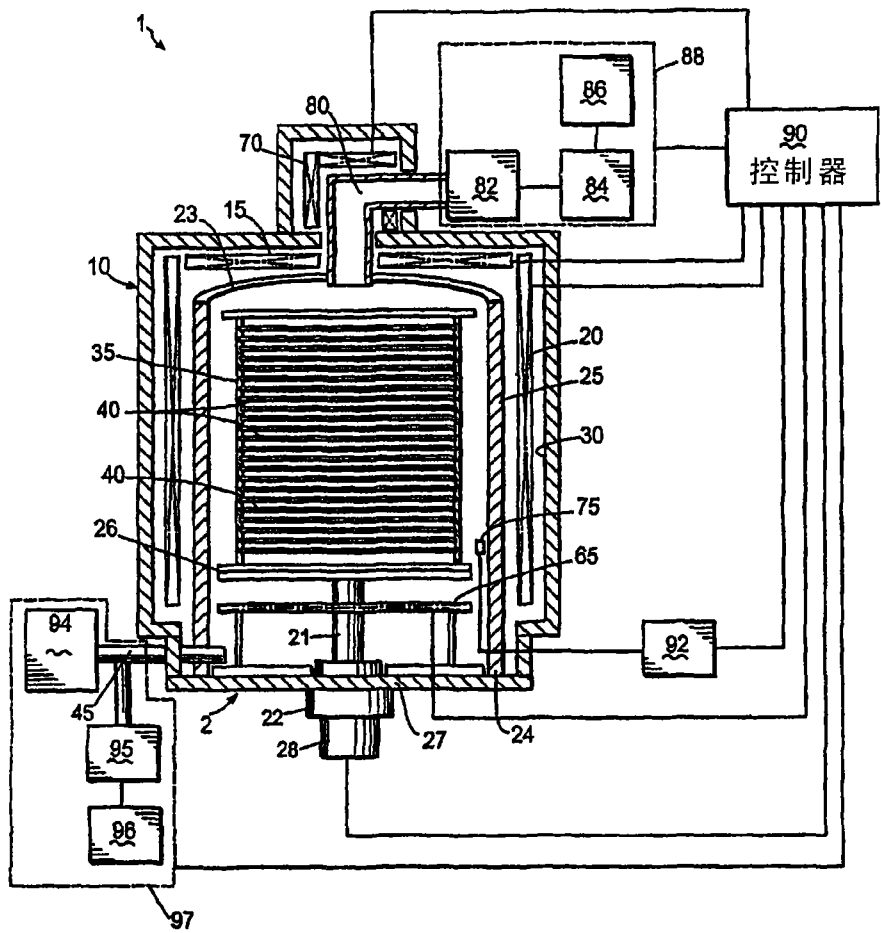


图1

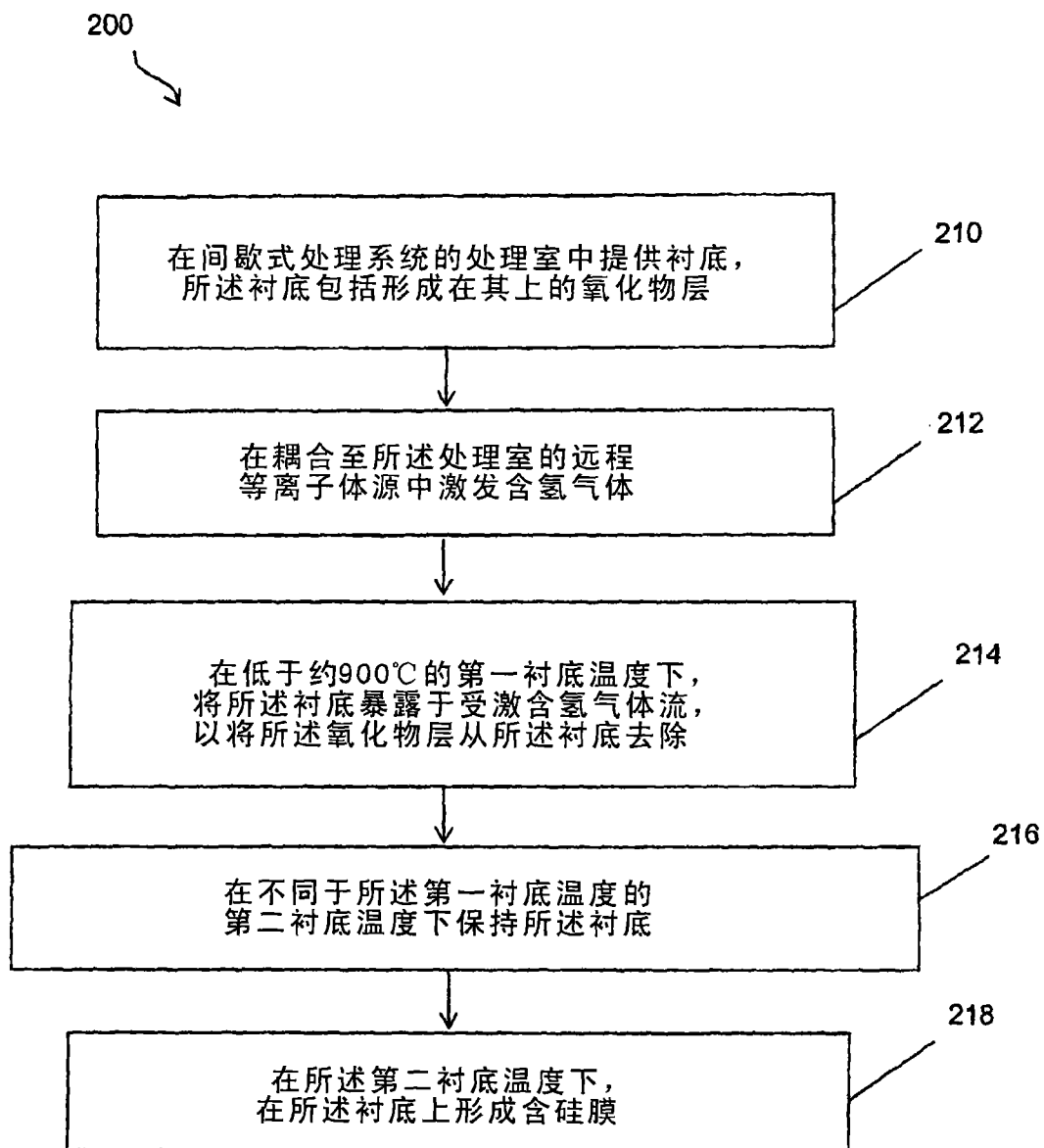


图2A

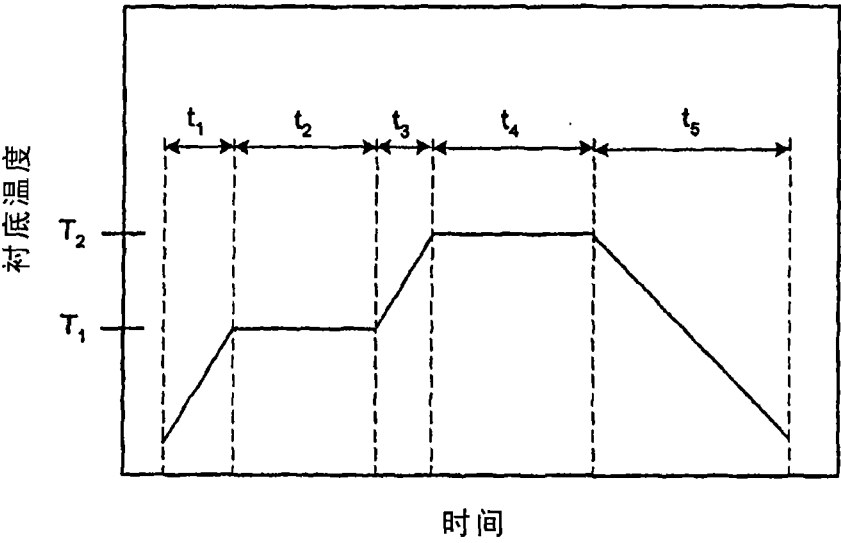


图2B

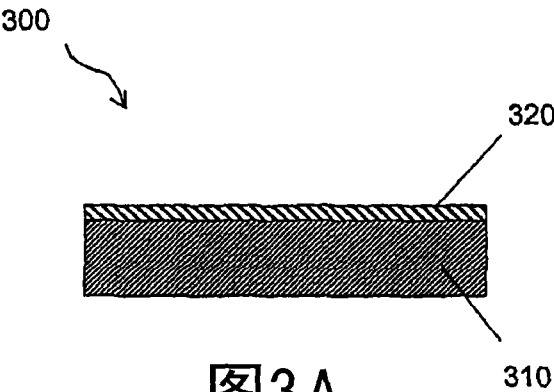


图3A

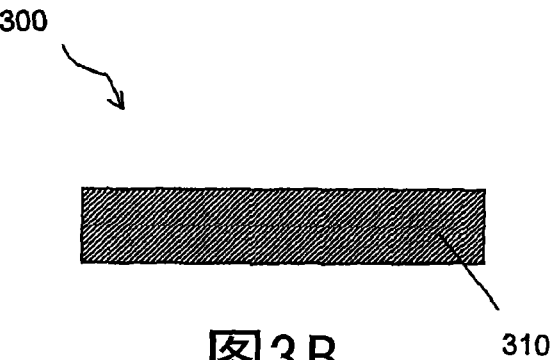


图3B

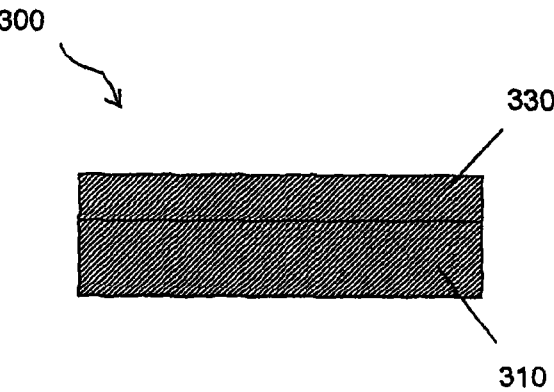


图3C

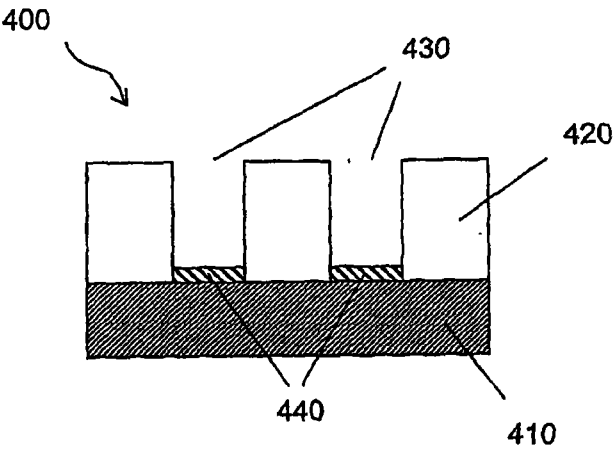


图4A

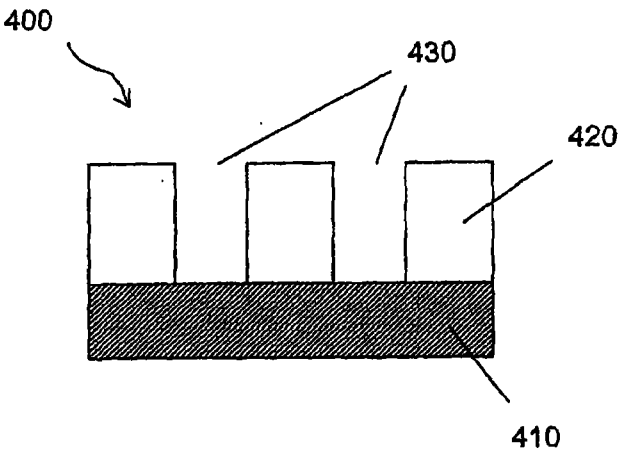


图4B

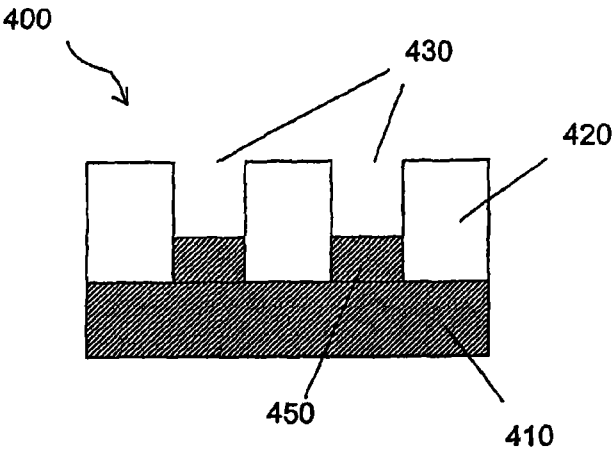


图4C

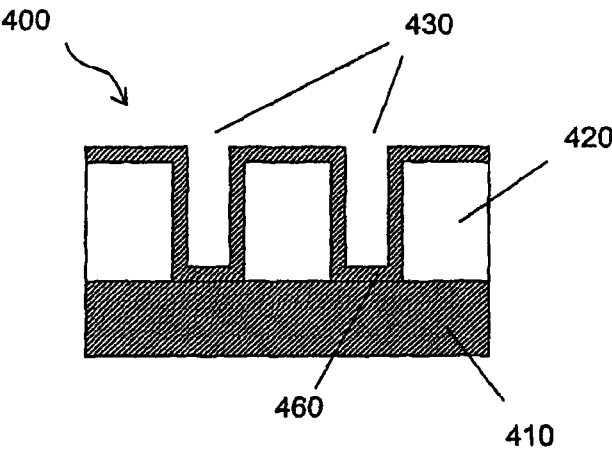


图4D