

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2012년 7월 26일 (26.07.2012)



(10) 국제공개번호
WO 2012/099294 A1

- (51) 국제특허분류:
B29C 33/38 (2006.01) G03F 7/00 (2006.01)
- (21) 국제출원번호: PCT/KR2011/001151
- (22) 국제출원일: 2011년 2월 22일 (22.02.2011)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2011-0004672 2011년 1월 17일 (17.01.2011) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): 부산대학교 산학협력단 (PUSAN NATIONAL UNIVERSITY INDUSTRY-UNIVERSITY COOPERATION FOUNDATION) [KR/KR]; 부산 금정구 장전동 산 30 부산대학교 내, 609-735 Pusan (KR).
- (72) 발명자; 겸
- (75) 발명자/출원인 (US 에 한하여): 정명영 (JEONG, Myung Yung) [KR/KR]; 부산 금정구 부곡 2동 대우아파트 110 동 902 호, 609-766 Busan (KR). 오승훈 (OH, Seung Hun) [KR/KR]; 부산 남구 용호 1동 424-15 6/4,

608-091 Busan (KR). 류진화 (RYU, Jin Hwa) [KR/KR]; 울산 남구 신정 4동 1836-1 번지 인송아파트 202 호, 680-014 Ulsan (KR). 조상욱 (CHO, Sang Uk) [KR/KR]; 경상남도 함양군 서상면 상남리 683, 676-843 Gyeong-sangnam-Do (KR). 이태호 (LEE, Tae Ho) [KR/KR]; 부산 남구 대연 6동 1781-76 번지, 608-026 Busan (KR).

(74) 대리인: 오위환 (OH, Wi-Hwan); 서울 강남구 역삼동 601-18 은성빌딩 5층, 135-080 Seoul (KR).

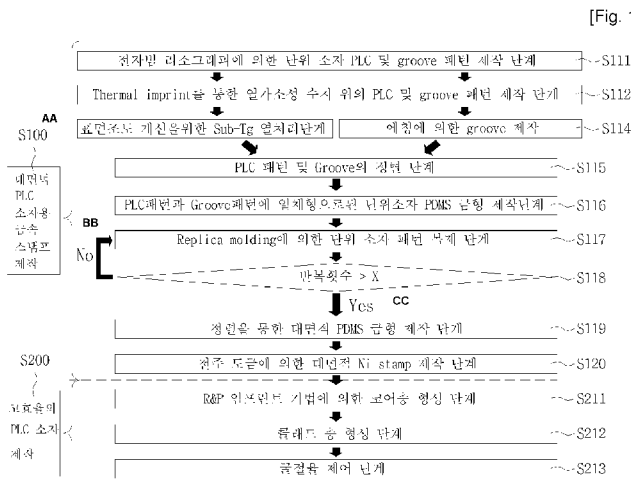
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM,

[다음 쪽 계속]

(54) Title: METHOD FOR MANUFACTURING PHOTOALIGNING INTEGRATED LARGE AREA METALLIC STAMP, AND METHOD FOR MANUFACTURING POLYMER OPTICAL DEVICE USING SAME

(54) 발명의 명칭: 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법



AA ... Sub-Tg heat treatment step for improving surface roughness
BB ... No
CC ... Yes
S100 ... making metallic stamp for large area PCL device
S111 ... forming step for unit device PLC and groove pattern by electron beam lithography
S112 ... forming step for PLC and groove pattern on thermoplastic resin through thermal imprinting
S114 ... forming groove by etching
S115 ... aligning step for PLC pattern and groove
S116 ... forming step for unit device PDMS mold in which PLC pattern and groove pattern are integrated
S117 ... replicating step for unit device pattern by replica molding
S118 ... repetition number > X
S119 ... forming step for large area PDMS mold through alignment
S120 ... forming step for large area Ni stamp by electroforming
S200 ... making highly efficient PLC device
S211 ... forming step for core layer by R&P imprinting method
S212 ... forming step for clad layer
S213 ... controlling step for refractive index

(57) Abstract: The present invention relates to a method for manufacturing a photoaligning integrated large area metallic stamp which has a large area of high efficiency by preparing a large area stamp in which a groove pattern for supporting an optical fiber for the automatic alignment with optical fibers and a planar lightwave circuit are integrated, and a method for manufacturing a polymer optical device using the same. The method for manufacturing a large area metallic stamp comprises the following steps: making a unit device PLC mold pattern, and molding a unit PLC device pattern through a multistep imprinting method using the PLC mold pattern; heat treating the same to minimize scattering loss due to surface roughness; making a groove pattern for supporting an optical fiber; making an integrated PDMS mold for a unit device by aligning the unit PLC device pattern and the groove pattern; and repeatedly replicating the integrated PDMS mold for a unit device to make a large area PDMS pattern, and making a large area stamp through electroforming using the large area PDMS pattern.

(57) 요약서:

[다음 쪽 계속]

WO 2012/099294 A1



KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

본 발명은 광 파이버와의 자동정렬 기술을 위한 광 파이버 지지용 그루브 패턴과 PLC(Planar Lightwave Circuit) 패턴이 일체형으로 이루어진 대면적 스탬프를 제조하는 것에 의해 대면적 고효율을 갖도록 한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법에 관한 것으로, 대면적 금속 스탬프를 제조하기 위하여, 단위 소자 PLC 금형 패턴을 형성하고 상기 PLC 금형 패턴을 이용한 다단 임프린트 방법으로 단위 PLC 소자 패턴을 성형하는 단계; 표면조도에 의한 산란손실을 최소화하기 위해 열처리하는 단계; 광 파이버 지지를 위한 그루브 패턴을 제작하는 단계; 상기 단위 PLC 소자 패턴과 그루브 패턴의 정렬에 의한 단위 소자용 일체형 PDMS 금형을 제작하는 단계; 상기 단위 소자용 일체형 PDMS 금형을 반복 복제를 하여 대면적 PDMS 패턴을 형성하고, 대면적 PDMS 패턴을 이용하여 전주도금에 의한 대면적 스탬프를 제작하는 단계;를 포함한다.

명세서

발명의 명칭: 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법

기술분야

- [1] 본 발명은 고분자 광소자에 관한 것으로, 구체적으로 광 파이버 지지용 그루브 패턴과 PLC(Planar Lightwave Circuit) 패턴이 일체형으로 이루어진 대면적 스탬프를 제조하는 것에 의해 대면적 고효율을 갖도록 한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법에 관한 것이다.

배경기술

- [2] 인터넷 이용 등의 폭발적인 증가에 따른 정보전송 용량의 수요를 만족시키기 위해서 광통신 기술의 채용이 확대되고 있다. 이러한 광통신 기술 발전은 FTTH(Fiber to the Home)의 도입을 촉진시키고 있으며, 이에 따라 고효율의 PLC(Planar Lightwave Circuit) 소자의 저가격화가 경쟁력의 중요한 요소가 되었다.
- [3] 종래 기술의 PLC 소자 대부분은 실리카 기반으로 대부분 제작이 되고 있으나, 이는 고온 공정 및 복잡한 생산 공정으로 인하여 가격화에 있어 많은 문제점을 내포하고 있다. 따라서, 이러한 문제점을 보완하기 위하여 저온(<300°C)공정과 저가 및 대량 생산 공정이 가능한 고분자 기반의 PLC소자 제작에 관련된 연구가 이루어지고 있다.
- [4] 그 중에서, R&P 임프린트 공정은 미세 구조물을 가진 스탬프를 폴리머 층과 물리적으로 접촉시켜 미세 패턴을 직접 전사시키므로 공정이 단순하여 저가로 대량생산할 수 있어 고분자 PLC 소자 제작에 있어 가장 적합한 공정 기술로 부각된다.
- [5] 이러한 기법에 의해 제작되는 PLC 소자는 내부에 광도파 매질을 형성하여 광이 통과하도록 제작된 것이므로, 광도파 매질인 광로가 매우 정밀하게 제작되어야 고분자 PLC 소자의 효율 및 성능이 유지된다.
- [6] 그러므로, 임프린트 공정을 위한 PLC 소자용 대면적 스탬프의 제작 및 대면적 성형 기술은 매우 중요하다.
- [7] 그리고 종래 기술의 PLC 소자의 스탬프는 포토리소그래피 및 에칭 공정을 통해 웨이퍼 기반으로 제작이 이루어지고 있다. 이러한 공정들을 통한 스탬프의 제작 기술은 1 μ m 이하의 분기형상을 구현할 수 없을 뿐만 아니라, 웨이퍼 전 영역에서의 균일한 치수 정밀도를 유지하기가 어려운 문제점을 가지고 있어 고효율의 PLC 소자를 구현하기 어렵다.
- [8] 이러한 문제점을 해결하기 위해 고 분해능을 가지는 전자빔 노광을 통해 고정밀의 스탬프가 제작이 되어야 하나, 전자빔 노광 방식을 통해 웨이퍼 크기를

가지는 스탬프를 제작하기에는 비용이 매우 크게 소요 될 뿐만 노광시간이 매우 길게 되는 문제점을 지니고 있다.

- [9] 따라서, 고정밀의 대면적 스탬프를 스텝/리피트(step & repeat) 방식의 노광 기술 및 임프린트 기술을 통해 제작하기 위한 방법들이 제시되었다. 그러나 스텝/리피트 방식에 의한 스탬프 제작은 정밀한 스테이지(stage) 시스템이 구축된 장비가 요구된다. 또한, 스텝/리피트 방식에 의해 패턴이 이루어지므로 단위 패턴들간의 잔류층(residual layer) 들이 동일하게 유지하기가 어려운 문제점을 지니고 있다.
- [10] 그리고 대면적 스탬프의 크기 역시 스텝/리피트 방식의 노광 시스템 및 임프린트 장비에 의해 크기의 제약이 발생하게 된다.
- [11] 마지막으로 이러한 공정을 통한 스탬프의 제작은 동일한 형상의 패턴으로만 이루어지는 문제점을 가지고 있다.
- [12] 고분자 PLC 소자의 패턴성형은 주로 양각의 스탬프(stamp)를 이용하여 써멀(thermal) 임프린트 방식으로 광이 도파되는 하부 클래드(under-clad) 채널을 성형하고, 이후 코어(core) 물질을 충전 후에 상부 클래드(upper-clad)를 덮고 UV 조사를 통한 경화 방식으로 이루어졌다.
- [13] 그러나 PLC 소자의 형상은 미크론 이하의 갭(gap) 부분이 존재하게 되며 이러한 형상을 써멀 임프린트 방식을 통해 제작할 때에는 스티킹(sticking)에 의해 디몰딩(demolding) 공정에서 PLC 소자의 패턴이 파손되거나, 변형이 자주 발생하는 문제점을 지니고 있다.
- [14] 그리고 소자 제작을 위해 성부 클래드(upper-clad)를 덮고 코어 물질을 가압할 때 슬라브 두께(slab thickness)는 광의 누설 손실을 결정하는 요소이지만, 클래드 층 사이의 접착을 유지하기 위한 요소이다. 따라서, 슬라브 두께를 제어하기 위한 기술은 매우 중요하다.
- [15] 또한, 고효율의 고분자 PLC 소자를 위해서는 굴절을 제어가 매우 중요하지만, 하부 클래드 채널 성형 후에 상부 클래드를 덮은 상태에서의 코어의 경화 방법은 정확한 굴절을 제어를 하기 어려운 문제점을 가지고 있다.

발명의 상세한 설명

기술적 과제

- [16] 본 발명은 이와 같은 종래 기술의 고분자 광소자 제조 과정에서의 문제를 해결하기 위한 것으로, 광 파이버 지지용 그루브 패턴과 PLC(Planar Lightwave Circuit) 패턴이 일체형으로 이루어진 대면적 스탬프를 제조하는 것에 의해 대면적 고효율을 갖도록 한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법을 제공하는데 그 목적이 있다.
- [17] 본 발명은 차후 광통신에서 요구되고 있는 데이터 전송에 있어 저가이며, 저손실의 대면적 고분자 PLC 소자 개발에 적용할 수 있도록 한 광 파이버 지지용 그루브 패턴과 PLC 패턴이 일체형으로 되어 있는 대면적 스탬프 제조기술과

이를 이용한 고효율의 PLC 소자 제작 기술을 제공하는데 그 목적이 있다.

- [18] 본 발명은 PLC 소자의 생산성 향상을 통해 PLC 소자의 저가격화를 유지할 수 있고, 자동정렬용 그루브가 포함된 일체형 패턴의 제작 및 표면조도의 개선으로 PLC 소자 내에 발생하는 광손실을 최소화하여 고효율의 PLC 소자를 제작할 수 있도록한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법을 제공하는데 그 목적이 있다.

- [19] 본 발명은 진동 등의 외부적 충격에 의한 광 파이버와 PLC 소자의 분리 등에 의한 PLC 소자의 신뢰성 문제를 해결하여 PLC 소자의 경제성과 성능을 향상시켜 차후 광통신의 상용화 및 조기 실현을 가능하도록 한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법을 제공하는데 그 목적이 있다.

- [20] 본 발명은 하나의 대면적 스탬프에 여러 가지 다른 PLC 소자 형상들이 각인된 형태로 이루어 질 수 있어, 한번의 임프린트 공정을 통해 다양한 형상을 가지는 PLC 소자들을 제공할 수 있도록 한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법을 제공하는데 그 목적이 있다.

- [21] 본 발명은 대면적 니켈 스탬프를 이용한 UV R&P 임프린트 기법에 의해 대면적의 PLC 소자를 패턴 변형 및 파손 없이 제작이 가능하고 굴절을 및 슬라브 두께를 제어 할 수 있는 기술들을 제공할 수 있도록 한 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법을 제공하는데 그 목적이 있다.

- [22] 본 발명의 목적들은 이상에서 언급한 목적들로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [23] 이와 같은 목적을 달성하기 위한 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프의 제조 방법은 고분자 광소자를 제작하기 위한 대면적 금속 스탬프의 제조를 위하여, 단위 소자 PLC 금형 패턴을 형성하고 상기 PLC 금형 패턴을 이용한 다단 임프린트 방법으로 단위 PLC 소자 패턴을 성형하는 단계;표면조도에 의한 산란손실을 최소화하기 위해 열처리하는 단계;광 파이버 지지를 위한 그루브 패턴을 제작하는 단계;상기 단위 PLC 소자 패턴과 그루브 패턴의 정렬에 의한 단위 소자용 일체형 PDMS 금형을 제작하는 단계;상기 단위 소자용 일체형 PDMS 금형을 반복 복제를 하여 대면적 PDMS 패턴을 형성하고, 대면적 PDMS 패턴을 이용하여 전주도금에 의한 대면적 스탬프를 제작하는 단계;를 포함하는 것을 특징으로 한다.

- [24] 여기서, 상기 대면적 스탬프는,상기 PLC 소자 패턴과 광 파이버를 지지할 수 있는 그루브 패턴이 일체형 형태로 이루어진 것을 특징으로 한다.

- [25] 그리고 상기 단위 PLC 소자 패턴을 성형하는 단계는,실리콘 기판에 전자빔 리소그래피 및 에칭 공정을 통해 단위 소자 음각의 PLC 소자 패턴을 형성하여 단위 소자 PLC 금형 패턴을 만드는 공정과,열가소성 수지인 PMMA 시트위에 상기 단위 소자 PLC 금형 패턴이 형성된 실리콘 기판에 포함된 V 그루브 정렬용 가이드 핀을 기준으로 한 다단 임프린트 공정으로 양각의 패턴을 전사하여 상기 단위 PLC 소자 패턴을 성형하는 공정을 포함하는 것을 특징으로 한다.
- [26] 그리고 상기 단위 소자 PLC 금형 패턴이 형성된 실리콘 기판은,상기 V 그루브 정렬용 가이드 핀이 인풋(input)단과 아웃풋(output)단의 끝에 위치하고,후 공정의 대면적 스탬프의 기본 정렬을 위해 가이드 키 패턴 및 대면적 스탬프를 통해 제작된 단위 소자들의 정밀한 다이싱(dicing)을 위한 키 패턴, PLC와 V 그루브 정렬용 가이드 키 패턴들을 포함하는 것을 특징으로 한다.
- [27] 그리고 상기 다단 임프린트 공정 진행시에 금형의 손상 및 가압에 의한 폴리머의 잔류응력을 완화시키기 위하여,하부클래드로 사용되는 고분자의 유리 전이 온도(Tg)보다 높은 온도에서 가열된 후, 초기 압력을 인가후 임프린트시에 다시 초기 압력보다 높은 보압을 인가하고 다시 초기 압력을 인가하는 것을 특징으로 한다.
- [28] 그리고 상기 표면조도에 의한 산란손실을 최소화하기 위해 열처리하는 단계에서,상기 단위 PLC 소자 패턴 형성 물질의 유리 전이 온도 이하(sub-Tg)의 열처리 공정으로 에칭 공정상에서 발생한 스칼롭 형상(scallop shape)이 없어지도록 진행하는 것을 특징으로 한다.
- [29] 그리고 상기 그루브 패턴을 제작하는 단계는,실리콘 기판위에 임프린트 레진으로 레지스트를 형성하고자 하는 그루브 패턴의 높이보다 작은 두께만큼 코팅하는 공정과,제작된 단위 소자용 스탬프를 이용하여 PLC 소자 패턴과 그루브의 선폭과 같은 사각 패턴을 한 번에 임프린트하는 공정과,상기 임프린트된 그루브 제작을 위한 사각 패턴을 이방성 습식식각을 통해 V 그루브 패턴 또는 RIE 기법을 통해 사각 패턴을 제작하는 공정과,음각의 PDMS 금형을 제작하기 위해 UV 레지스트와 PMMA 시트를 이용한 UV 임프린트를 통해 양각의 패턴을 제작하는 공정과,성형된 양각의 패턴은 다이싱을 위한 키 패턴을 이용하여 그루브 패턴만 남기는 공정을 포함하는 것을 특징으로 한다.
- [30] 그리고 상기 그루브 패턴은 PLC 소자의 인풋/아웃풋(input/output)단과 동일한 선상에 배치되도록 하여 정렬 오차를 줄일 수 있도록 하는 것을 특징으로 한다.
- [31] 그리고 상기 단위 소자용 일체형 PDMS 금형을 제작하는 단계는,다이싱 된 PLC 소자 패턴과 그루브 패턴은 정렬을 용이하게 하기 위해 45°폴리싱을 하는 공정과,상기 PLC 소자 패턴과 그루브 패턴이 일체형으로 정렬하고, 정렬된 패턴을 복제 주조 방식으로 PLC 소자 패턴과 그루브 패턴이 일체형으로 된 음각의 PDMS 금형을 제작하는 공정을 포함하는 것을 특징으로 한다.
- [32] 그리고 상기 복제 주조 공정에서,진공 분위기속에서 기포가 제거되도록 하고, 초음파 진동 에너지를 이용하여 삼입 손실(entrapped void)까지 제거 후, 60°C의

온도에서 3시간 경화하여 PLC 소자 패턴이 각인된 PDMS 패턴을 형성하는 것을 특징으로 한다.

- [33] 그리고 상기 대면적 PDMS 패턴을 형성하는 단계는, 단위 소자의 PDMS PLC 패턴을 원하는 대면적 스탬프 크기만큼 복제 한 후, 가이드 키 패턴을 이용하여 복제된 PDMS 패턴들을 자르는 공정과, 각각의 높이가 다른 PDMS 패턴들을 대면적 스탬프의 크기와 동일한 유리판 또는 기판에 놓고, 액체 PDMS를 붓고, 단위소자 경화에서와 동일한 경화조건으로 열 경화시키는 공정을 포함하는 것을 특징으로 한다.
- [34] 그리고 상기 대면적 스탬프를 제작하는 단계는, 상기 대면적 PDMS 패턴에 지지층을 증착하는 공정과, 니켈 전해도금을 통해 대면적 니켈 금형을 형성하는 공정을 포함하고, 상기 지지층의 증착시 증착되는 금속간의 표면온도차이에 의한 열팽창에 의해 크랙(crack) 및 기판과의 박리를 막기 위하여 증착 온도 및 증착 속도를 제어하는 것을 특징으로 한다.
- [35] 그리고 상기 증착 온도 및 증착 속도의 제어는, 크랙 방지를 위해 $90 \pm 10^\circ\text{C}$ 의 온도에서 $0.8 \pm 0.2 \text{ \AA/sec}$ 의 증착 속도로 지지층을 증착하는 것을 특징으로 한다.
- [36] 다른 목적을 달성하기 위한 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프를 이용한 고분자 광소자의 제조 방법은 PLC 소자 패턴과 광 파이버를 지지할 수 있는 그루브 패턴이 일체형 형태로 이루어진 대면적 스탬프를 이용한 R&P(Roll and Plate) 임프린트 방식으로 PLC 패턴 및 그루브 패턴을 제작하기 위하여, 상기 대면적 스탬프 위에 PLC 소자의 클래드 물질로 사용되는 UV 큐어블 레진(UV curable resin)을 같은 간격으로 피코 레벨의 양으로 드롭 시키는 단계; 히팅 코일(heating coil)이 내재된 기판을 통해 기판 온도를 높여 상기 UV 큐어블 레진의 점도 감소를 통한 유동성을 증가시키는 단계; 1차 롤러의 높이를 조절한 후, 레진을 평탄화 시키고 충전하는 공정과, 가압용 2차 롤러를 통해 스퀴즈 플로우(squeeze flow)를 유발시켜 채널의 패턴에 정밀하게 충전 시키는 단계; 소프트 노광(soft exposure) 와 하드노광(hard exposure)의 두 번의 노광으로 충전된 UV 큐어블 레진(UV curable resin)을 성형하는 단계;를 포함하는 것을 특징으로 한다.
- [37] 여기서, 상기 소프트 노광(soft exposure)을 제 1 기준 시간 동안 진행하고, 디몰딩(demolding) 후에 완전 경화를 위한 하드 노광(hard exposure)을 질소 분위기에서 제 1 기준 시간보다 긴 제 2 기준 시간 동안 진행하여 계면에서의 인터록킹(interlocking)에 의한 패턴의 결함을 감소시키는 것을 특징으로 한다.
- [38] 또 다른 목적을 달성하기 위한 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프를 이용한 고분자 광소자의 제조 방법은 PLC 소자 패턴과 광 파이버를 지지할 수 있는 그루브 패턴이 일체형 형태로 이루어진 대면적 스탬프를 이용한 광소자의 제조에 있어서, 제작된 하부 클래드 패턴에 코어를 충전하기 위해 코어 물질을 성형된 PLC 패턴 위에 같은 간격으로 드롭시키는 단계; 상기 코어 물질의 유동성을 증가시키면서 상부 클래드 물질의 시트를 롤러로 가압하면서 덮어

코어 물질의 두께를 1차 조절하는 단계;상기 롤러로 상부 클래드 물질을 가압하는 과정을 반복하여 코어 물질의 두께를 2차 조절하는 단계;상기 코어 물질의 굴절율을 1차 제어되도록 UV 노광으로 경화시면서 상부 클래드와 하부 클래드를 부착시키는 단계;열처리 공정으로 상기 코어 물질의 굴절율을 2차 제어하는 단계;를 포함하는 것을 특징으로 한다.

발명의 효과

- [39] 이와 같은 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법은 다음과 같은 효과를 갖는다.
- [40] 첫째, 대면적 니켈 스탬프를 이용한 UV R&P 임프린트 기법에 의해 대면적의 PLC 소자를 패턴 변형 및 파손 없이 제작이 가능하고 굴절율 및 슬라브 두께를 제어 할 수 있다.
- [41] 둘째, 대면적 니켈 스탬프를 이용한 UV R&P 임프린트 기법에 의해 PLC 소자를 저가로 대량 생산할 수 있다.
- [42] 셋째, 임프린트를 통해 광 파이버 지지를 위한 그루브 홈과 PLC 패턴을 일체형으로 동시에 형성함으로써 PLC 소자와 광 파이버의 광 연결을 자동 정렬하게 할 수 있어 광의 결합효율을 높일 수 있다.
- [43] 넷째, 광 파이버 지지를 위한 그루브 홈과 PLC 패턴이 일체형으로 이루어지므로 진동 등의 외부적 충격에 의한 광 파이버와 PLC 간의 분리를 방지하여 신뢰성을 확보할 수 있다.
- [44] 다섯째, 다양한 형상 및 높이를 가지는 PLC 소자용 스탬프를 간단하게 제작할 수 있고, 이를 이용하여 한 번의 공정을 통해 다양한 PLC 소자를 제작할 수 있다.
- [45] 여섯째, 열처리에 의한 표면조도 개선, 중복 UV 노광(two UV exposure)을 통한 대면적 패터닝 및 굴절율 제어에 의해 광손실을 최소화한 고효율의 PLC 소자를 제작할 수 있다.

도면의 간단한 설명

- [46] 도 1은 본 발명의 일 실시예에 따른 PLC 소자 제작용 대면적 금속 스탬프 제작 및 이를 이용한 고효율의 고분자 PLC 소자 제작 방법을 나타낸 흐름도
- [47] 도 2와 도 3은 소면적 PLC 단위 소자 스탬프 제작 및 다단 임프린트 공정에 의한 단위 고분자 PLC 패턴의 제작 방법을 나타낸 구성도
- [48] 도 4내지 도 9는 본 발명에 따른 광 파이버 지지용 그루브 패턴들의 제작 공정 단면도
- [49] 도 10은 PLC 단위 소자 패턴과 그루브 패턴의 정렬을 통한 PLC 패턴과 그루브 패턴의 일체형 PDMS 단위 소자 금형 복제 공정 개략도
- [50] 도 11은 본 발명에 따른 정렬을 통한 대면적 PDMS 금형 제작 개략도
- [51] 도 12는 본 발명에 따른 대면적 Ni 스탬프 제작을 위한 공정을 개략적으로 나타낸 구성도
- [52] 도 13은 대면적 Ni 스탬프를 이용한 코어 패턴 제작을 나타낸 구성도

- [53] 도 14는 본 발명에 따른 코어 형성 및 소자 제작을 위한 공정 흐름도
발명의 실시를 위한 최선의 형태
- [54] 이하, 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법의 바람직한 실시예에 관하여 상세히 설명하면 다음과 같다.
- [55] 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법의 특징 및 이점들은 이하에서의 각 실시예에 대한 상세한 설명을 통해 명백해질 것이다.
- [56] 도 1은 본 발명의 일 실시예에 따른 PLC 소자 제작용 대면적 금속 스탬프 제작 및 이를 이용한 고효율의 고분자 PLC 소자 제작 방법을 나타낸 흐름도이다.
- [57] 현재 연구되고 있는 고분자 PLC 소자 제작 방법은 포토리소그래피(Photolithography)와 RIE(Reactive Ion Etching), Laser ablation, 임프린트 방법 등의 공정에 의해 이루어지고 있다. 그 중에서 임프린트 공정은 미세 구조물을 가진 스탬프를 폴리머 층과 물리적으로 접촉시켜 미세 패턴을 직접 전사시키므로 공정이 단순하여 저가로 대량생산할 수 있으므로 최근 polymeric PLC 소자 제작을 위한 적합한 공정기술로 부각되고 있다.
- [58] 이러한 임프린트 방법을 통한 고효율의 고분자 PLC 소자를 제작하기 위해서는 다음의 조건이 요구된다.
- [59] 첫째, 고효율의 성능 유지를 위한 설계된 형상 및 치수와의 정밀도 향상을 위한 스탬프 제작 기술 및 임프린트 공정 기술,
- [60] 둘째, 생산성 향상을 위한 내구성이 뛰어난 대면적 스탬프 제작 기술 및 이를 이용한 임프린트 공정 기술,
- [61] 셋째, 광 파이버와의 인터페이스부에서의 삽입손실 제어 및 정렬 기술,
- [62] 넷째, 진동 등의 외부적 충격에 의한 광 파이버와 PLC 소자의 분리 등의 신뢰성 문제,
- [63] 다섯째, 표면조도에 의한 산란 손실 제어 기술,
- [64] 여섯째, 슬라브 두께(Slab thickness) 제어 기술 및 굴절을 제어 기술 등의 조건이 요구되고 있다.
- [65] 본 발명은 이러한 요구조건을 충족시키기 위한 스탬프 제작 방법 및 이를 이용한 고분자 PLC 소자 제작 방법에 관한 것이다.
- [66] 즉, 본 발명은 대량생산에 적합한 대면적 초정밀 광 정렬 일체형 PLC용 니켈 스탬프 제작 기술, 이를 이용한 고분자 PLC 소자 제작 방법에 관한 것이다.
- [67] 대면적 니켈 스탬프는 PLC 패턴과 광 파이버를 지지할 수 있는 그루브 패턴의 일체형 형태로 이루어지므로, 임프린트 후 성형된 패턴은 광 파이버와 PLC 소자의 자동 정렬을 유도하여 인터페이스부에서의 삽입 손실을 제어할 수 있다.
- [68] 또한, 현재 가장 문제가 되고 있는 PLC 소자의 진동 등의 외부적 충격에 의한 PLC 소자와 광 파이버의 분리 등에 의한 신뢰성 문제를 해결할 수 있다.

- [69] 그리고 임프린트된 열가소성 수지의 열처리 기법을 통해 표면조도가 10nm 이하로 제어된 스탬프를 제공함으로써 PLC 소자내의 산란손실을 제어할 수 있다.
- [70] 이하에서 이러한 요구조건을 충족시키기 위한 스탬프 제작 방법 및 이를 이용한 고분자 PLC 소자 제작 방법을 구체적으로 설명한다.
- [71] 본 발명에 포함된 기술적 구성은 크게 광 파이버와의 자동정렬 기술을 위한 광 파이버 지지용 그루브 패턴과 PLC 패턴이 일체형으로 되어 있는 대면적 스탬프 제조기술과 이를 이용한 고효율의 PLC 소자 제작 기술로 구성된다.
- [72] 먼저, 광 파이버 지지를 위한 그루브 패턴과 PLC 패턴이 일체형으로 되어 있는 대면적 스탬프 제조기술은 단일 PLC 소자의 패턴 형성, 그루브 패턴 제작, Sub-Tg 어닐링에 의한 스칼롭(scallop) 형상 제거를 통한 표면조도 개선, 단위 소자의 반복 복제 주조 및 정렬을 통한 대면적 PDMS 패턴 제작, 전주도금에 의한 대면적 PLC용 니켈 스탬프 제작 기술 등이 포함된다.
- [73] 또한, 고효율 고분자 PLC 소자 제작을 위한 기술은 대면적 스탬프를 이용한 R&P(Roll and Plate) 임프린트 방식에 의한 하부 클래드/코어 패턴 성형 기술, 슬라브 두께(slab thickness) 제어를 위한 라미네이션(lamination) 기술, 굴절을 제어를 위한 기술 등이 포함된다.
- [74] 이러한 기법들을 이용하여 생산성이 뛰어나고 저렴한 비용으로 고효율의 PLC 소자의 제작이 가능할 것이며, PLC내의 광의 결합손실을 줄이고 광출력을 증대할 수 있을 것으로 기대된다.
- [75] 먼저, 대면적 PLC 소자용 금속 스탬프 제작(S100) 과정은 다음과 같다.
- [76] 도 1에서와 같이, 전자빔 리소그래피에 의한 단위 소자 PLC 패턴 및 그루브 패턴 제작 단계(S111), 서멀 임프린트를 통한 열가소성 수지위의 PLC 및 그루브 패턴 제작 단계(S112), 표면조도에 의한 산란손실을 최소화하기 위한 Sub-Tg 열처리 단계(S113) 및 에칭에 의한 그루브 제작 단계(S114), PLC 패턴 및 그루브 정렬 단계(S115), PLC 패턴과 그루브 패턴이 일체형으로 된 단위 소자 PDMS(polydimethylsiloxane) 금형 제작 단계(S116), 정해진 횟수 만큼 반복하여(S118) 레플리카 몰딩(Replica molding)에 의한 단위 소자 패턴을 복제하는 단계(S117), 정렬을 통한 대면적 니켈 PDMS 금형을 제작하는 단계(S119) 그리고 전주 도금에 의한 대면적 니켈 스탬프 제작 단계(S120)을 포함한다.
- [77] 그리고 고효율 PLC 소자의 제작 단계(S200)는 대면적 스탬프를 이용한 R&P(Roll and Plate) 임프린트 방식에 의한 코어층 형성 단계(S211), UV R&P 임프린트에 의한 하부 클래드(Under-clad) 형성 단계(S212), 굴절을 제어 단계(S213)를 포함한다.
- [78] 이와 같은 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프 및 그의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예인 빔 스플리터(beam splitter) 소자에 한정되지 않으며, PLC 소자의 모든 경우에 대해서 적용된다.

- [79] 본 발명의 실시예에 따른 대면적 스탬프 제조 방법을 각 단계별로 구체적으로 설명하면 다음과 같다.
- [80] 도 2와 도 3은 소면적 PLC 단위 소자 스탬프 제작 및 다단 임프린트 공정에 의한 단위 고분자 PLC 패턴의 제작 방법을 나타낸 구성도이다.
- [81] 도 2에서와 같이 전자빔 리소그래피 및 에칭 공정을 통해 단위 소자 음각의 PLC 소자 패턴(21)을 실리콘 기판 위에 마련한다. 전자빔 리소그래피에 의해 형성된 스탬프는 그 접촉 면적이 작으며 정밀하게 제작된 단위 소자 소면적 스탬프이다.
- [82] 여기서, 제작된 스탬프는 기본적인 PLC 소자 패턴(21) 이외에 그루브 패턴 성형을 위한 V 그루브 제작을 위한 사각 패턴(24)이 인풋(input)단과 아웃풋(output)단의 끝에 놓이게 된다.
- [83] 또한, 대면적 스탬프의 기본 정렬을 위해 가이드 키 패턴(25) 및 대면적 스탬프를 통해 제작된 단위 소자들의 정밀한 다이싱(dicing)을 위한 키 패턴(22) 그리고, PLC와 V 그루브 정렬용 가이드 키 패턴(23)들이 포함된다.
- [84] 그리고 제작된 소면적 스탬프(28)를 이용하여 도 3에서와 같이 열가소성 수지인 PMMA 시트(sheet)(30) 위에 V 그루브 정렬용 가이드 핀(29)을 기준으로 한 다단 임프린트 공법을 이용하여 양각의 패턴을 매우 정밀하게 패턴을 전사한다.
- [85] 도 3에서 도면 부호(26)은 소면적 PLC 단위 소자 실리콘 스탬프이고, (27)은 임프린트된 열가소성 PLC 패턴이다.
- [86] 씨멀 임프린트는 보통 한번의 가압공정으로 이루어지나, 본 발명에서의 다단 임프린트는 하부클래드로 사용되는 고분자의 $T_g+30^\circ\text{C}$ 의 온도에서 가열된 후, 25bar와 초기압력 후, 35bar의 보압을 임프린트시 주고, 25bar압력으로 다시 낮춤으로서 금형의 손상 및 가압에 의한 폴리머의 잔류응력을 완화시키므로 치수 변형을 방지할 수 있어 치수 정밀도를 높일 수 있다.
- [87] 이와 같이 소면적 스탬프를 이용하여 임프린트된 단위 소자 PLC PMMA 패턴은 소면적 스탬프의 제작 공정시 에칭에 의한 스칼롭 형상(scallop shape)과 같이 표면 거칠기가 거칠게 나타난다.
- [88] 이러한 표면거칠기는 PLC 소자내의 산란손실을 유발할 뿐 만 아니라, 임프린트 및 R&P 기법에 의한 패턴 제작 후 이형에 있어 스티킹(sticking) 문제를 유발하게 된다.
- [89] 본 발명에서는 유리 전이 온도 이하(sub- T_g)의 열처리(PMMA: $90^\circ\text{C}/60\text{min}$)에 의해 이러한 표면 거칠기를 개선하는 것이다.
- [90] 임프린트 기법에 의해 패턴이 각인된 PMMA와 같은 열가소성 수지의 경우는 Sub- T_g 근방에서 탄소가 연결된 분절의 운동이 가능한 광범위한 분자운동이 일어나며, 국지적으로 분자들은 확산이 가능하여 한 위치에서 다른 위치로의 이동이 가능하다.
- [91] 따라서, PMMA의 온도를 상승시켜 Sub- T_g 근방에서의 어닐링은 분자들의

활발한 운동을 가능하게 함으로서 고분자의 점도가 감소하게 된다. 또한, 활성화 에너지가 증가하여 분자 사이에 힘이 줄어들기 때문에 표면장력을 감소시키게 된다.

- [92] 이러한 이유로 인해 Sub-Tg 근방(PMMA인 경우: 90°C)에서의 어닐링을 통해 원형 PMMA 마스터의 측벽 조도(sidewall roughness)를 개선할 수 있다.
- [93] 광 파이버 지지를 위한 그루브 패턴의 제작 과정은 다음과 같다.
- [94] 도 4내지 도 9는 본 발명에 따른 광 파이버 지지용 그루브 패턴들의 제작 공정 단면도이다.
- [95] 먼저, 그루브 패턴의 제작시 PLC 소자 패턴과의 정렬이 중요하다.
- [96] 이를 위하여, 본 발명에서는 도 4에서와 같이, 실리콘 기판(41) 위에 임프린트 레진으로 레지스트(42)를 패턴의 높이보다 작은 두께만큼 코팅한 후, 도 5에서와 같이, 제작된 단위소자용 스탬프(44)를 이용하여 PLC 소자 패턴과 그루브의 선폭과 같은 사각 패턴(43)을 한 번에 임프린트 한다.
- [97] 이후, 도 6에서와 같이, 임프린트된 그루브 제작을 위한 사각 패턴을 이방성 습식식각을 통해 V 그루브 패턴 또는 RIE 기법을 통해 사각 패턴을 제작한다.
- [98] 도 7에서 (45)는 V 그루브 패턴이 형성된 기판이고, (46)은 사각 패턴이 형성된 기판이다.
- [99] 그리고 도 8에서와 같이, 음각의 PDMS 금형을 제작하기 위해 UV 레지스트(47)와 PMMA 시트(48)를 이용한 UV 임프린트를 통해 양각의 패턴을 제작하게 된다.
- [100] 이후, 도 9에서와 같이, 성형된 패턴은 다이싱을 위한 키 패턴을 이용하여 그루브 패턴만 남긴다. 도 9에서 (49)는 V 그루브 패턴이 형성된 패턴층이고, (50)은 사각 패턴이 형성된 패턴층이다.
- [101] 이와 같이 제작된 그루브 실리콘 패턴은 PLC 소자의 인풋/아웃풋(input/output)단과 동일한 선상에 배치 되므로 정렬 오차를 줄일 수 있게 된다.
- [102] 그리고 제작된 PLC 패턴 및 그루브 패턴의 정렬을 통한 음각의 PDMS 금형 제작 단계를 설명하면 다음과 같다.
- [103] 도 10은 PLC 단위 소자 패턴과 그루브 패턴의 정렬을 통한 PLC 패턴과 그루브 패턴의 일체형 PDMS 단위 소자 금형 복제 공정 개략도이다.
- [104] 먼저, 다이싱 된 PLC 소자와 그루브 패턴은 정렬을 용이하게 하기 위해 45°폴리싱을 하게 된다.
- [105] 이후 도 10과 같이 PLC 소자와 그루브 패턴이 일체형으로 정렬된다. 정렬된 패턴을 복제 주조 방식에 의한 PLC 패턴과 그루브 패턴이 일체형으로 된 음각의 PDMS 금형이 제작된다.
- [106] 이때, 정밀 복제를 위하여 진공 분위기속에서 기포가 제거되며, 초음파 진동 에너지를 이용하여 삼입 손실(entrapped void)까지 제거 후, 60°C의 온도에서 3시간 정도 경화하여 PLC 패턴이 각인된 PDMS 패턴을 형성한다.

- [107] 여기서, 복제된 PDMS 두께는 1cm 미만으로 한다.
- [108] 표면조도가 개선된 V 그루브와 PLC 패턴이 복합된 단위 소자 패턴의 반복 복제를 통한 대면적 PDMS 패턴 복제 공정에 관하여 설명하면 다음과 같다.
- [109] 도 11은 본 발명에 따른 정렬을 통한 대면적 PDMS 금형 제작 개략도이다.
- [110] 단위 소자의 PDMS PLC 패턴을 원하는 대면적 스탬프 크기만큼 복제 한 후, 가이드 키 패턴을 이용하여 복제된 PDMS 패턴들을 자르게 된다.
- [111] 이때 각각의 PDMS 패턴은 원하는 대면적 스탬프의 크기와 동일한 유리판 또는 표면이 깨끗한 기판 위에 놓이게 된다. 각각의 복제된 단위 소자의 경우에 높이가 다르게 제작이 되므로, 대면적 스탬프의 균일한 높이 유지와 단위 패턴들을 하나의 금형의 형태로 제작하기 위해 경화된 PDMS 위에 액체 PDMS를 붓고, 단위소자 경화에서와 동일한 경화조건으로 열 경화시킨다.
- [112] 여기서, 사용된 각각의 단위 소자의 PLC 패턴의 크기 및 형상은 각각 다양한 소자들이 포함될 수 있는 장점을 지닌다. PDMS의 경우, 유리판 또는 다른 기판과의 밀착성이 좋아 액체의 PDMS가 패턴들 사이로 들어가는 문제점은 발생하지 않는다.
- [113] 그리고 제작된 대면적 PDMS를 이용하여 전주 도금에 의한 대면적 니켈 스탬프 제작에 관하여 설명하면 다음과 같다.
- [114] 도 12는 본 발명에 따른 대면적 Ni 스탬프 제작을 위한 공정을 개략적으로 나타낸 구성도이다.
- [115] 제작된 대면적 PDMS 마스터의 패턴에 기지층의 증착과 전해도금을 통해 니켈 금형을 제작한다.
- [116] 여기서, 기지층의 증착시 증착되는 금속간의 표면온도차이에 의한 열팽창에 의해 크랙(crack) 및 기판과의 박리가 발생하게 된다. 따라서, 크랙 방지를 위해 $90\pm 10^{\circ}\text{C}$ 의 온도에서 $0.8\pm 0.2 \text{ \AA/sec}$ 으로 기지층을 증착하여 크랙 및 박리를 제어하게 된다. 기지층의 증착후 니켈 전해도금을 통해 대면적 니켈 금형이 제작된다.
- [117] 그리고 이와 같이 제작된 대면적 니켈 스탬프를 이용하여 R&P 임프린트 기법에 의한 PLC 패턴 및 그루브 패턴의 제작 공정은 다음과 같이 이루어진다.
- [118] 도 13은 대면적 Ni 스탬프를 이용한 코어 패턴 제작을 나타낸 구성도이다.
- [119] 먼저, 대면적 니켈 스탬프 위에 PLC 소자의 클레드 물질로 사용되는 UV 큐어블 레진(UV curable resin)을 같은 간격으로 피코 레벨의 양으로 드롭 시키고, 히팅 코일(heating coil)이 내재된 기판을 통해 약 60°C 의 기판 온도를 유지한다.
- [120] 이는 상기 UV 큐어블 레진의 점도 감소를 통한 유동성을 증가시키게 된다.
- [121] 또한, 대면적의 패턴 성형시 전 영역에서의 두께를 균일하게 할 뿐만 아니라, 성형 압력을 낮게 유지할 수 있다. 이후, 1차 롤러의 높이를 조절한 후, 레진을 평탄화 시키고 충진을 도모한다. 이후, 두 개의 가압용 2차 롤러를 통해 스퀴즈 플로우(squeeze flow)를 유발시켜 채널의 패턴에 정밀하게 충진 시키게 한다.
- [122] 여기서, 마이크론 이하의 갭이 존재하는 PLC 소자의 UV 성형시에는

- 디몰딩(demolding) 공정시 스트킹(sticking)에 의해 PLC 소자의 형상이 파손되거나, 변형이 발생한다.
- [123] 따라서, 본 발명에서는 충전된 레진은 소프트 노광(soft exposure) 와 하드 노광(hard exposure)의 두 번의 노광을 통해 성형되어진다.
- [124] 우선, 계면에서의 인터록킹(interlocking)이 심하지 않으면서 패턴의 형상이 유지될 수 있는 소프트 노광(soft exposure)을 40초간 수행 후, 디몰딩(demolding) 후에 완전 경화를 위한 하드 노광(hard exposure)을 질소 분위기에서 2분간 수행하게 된다. 이런 공정들을 통해 하부 클래드 패턴 및 그루브 패턴을 결함 없이 매우 정밀하게 제작할 수 있다.
- [125] 그리고 코어 형성 과정 및 PLC 소자 제작 과정을 구체적으로 설명하면 다음과 같다.
- [126] 도 14는 본 발명에 따른 코어 형성 및 소자 제작을 위한 공정 흐름도이다.
- [127] 먼저, 제작된 하부 클래드 패턴에 코어를 충전하기 위해서 채널에만 충전이 가능한 피코레벨의 양으로 코어 물질을 성형된 PLC 패턴 위에 같은 간격으로 드롭시킨다.(S901)
- [128] 그리고 유동성을 증가시키기 위해 60°C의 온도로 가열한다. 상부 클래드 물질의 시트를 2개의 2차 롤러를 통해 가압하면서 덮게 된다. 이는 롤러에 의해 가압되는 부위부터 먼저 닿으면서 유동을 바깥쪽으로 밀게 되면서 충진이 되므로 코어의 잔류층의 두께를 1차적으로 조절 할 수 있으며, 이후, 롤러를 이용한 가압 횟수에 따라 두께 및 두께에 대한 균일도가 조절 되어 질 수 있도록 한다.(S902)
- [129] 이후 UV 노광을 통해 코어를 경화시키면서 상부 클래드와 하부 클래드를 부착시킨다. 설계된 코어의 굴절율은 1차적으로 UV 노광량을 통해 제어된다.(S903)
- [130] 그리고 사용된 코어용 UV 큐어블 레진은 열처리 동안에 굴절율이 미세하게 낮아지게 되는 특징을 이용하여 이후 제작된 소자의 2차 굴절율 제어는 열처리(70°C)를 통해 정밀한 굴절율 제어가 가능할 수 있다.(S904)
- [131] 이상에서와 같은 본 발명에 따른 광정렬 일체형 대면적 금속 스탬프의 제조 방법 그리고 그를 이용한 고분자 광소자의 제조 방법은 광 파이버 지지용 그루브 패턴과 PLC(Planar Lightwave Circuit) 패턴이 일체형으로 이루어진 대면적 스탬프의 제작을 가능하도록 한 것이다.
- [132] 그리고 자동정렬용 그루브가 포함된 일체형 패턴의 제작 및 표면조도의 개선으로 PLC 소자 내에 발생하는 광손실을 최소화하여 고효율의 PLC 소자를 제작할 수 있도록한 것이다.
- [133] 그리고 하나의 대면적 스탬프에 여러 가지 다른 PLC 소자 형상들이 각인된 형태로 이루어 질 수 있어, 한번의 임프린트 공정을 통해 다양한 형상을 가지는 PLC 소자들을 제공할 수 있도록 한 것이다.
- [134] 그리고 본 발명은 대면적 니켈 스탬프를 이용한 UV R&P 임프린트 기법에 의해

대면적의 PLC 소자를 패턴 변형 및 파손 없이 제작이 가능하고 굴절을 및 슬라브 두께를 제어 할 수 있다.

[135] 이상에서의 설명에서와 같이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 본 발명이 구현되어 있음을 이해할 수 있을 것이다.

[136] 그러므로 명시된 실시 예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 하고, 본 발명의 범위는 전술한 설명이 아니라 특허청구 범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

산업상 이용가능성

[137] 본 발명은 대면적 니켈 스탬프를 이용한 UV R&P 임프린트 기법에 의해 대면적의 PLC 소자를 패턴 변형 및 파손 없이 제작이 가능하고 굴절을 및 슬라브 두께를 제어 할 수 있어, 광통신에서 요구되고 있는 데이터 전송에 있어 저가이며, 저손실의 대면적 고분자 PLC 소자 개발에 적용할 수 있다.

청구범위

- [청구항 1] 고분자 광소자를 제작하기 위한 대면적 금속 스탬프의 제조를 위하여,
단위 소자 PLC 금형 패턴을 형성하고 상기 PLC 금형 패턴을 이용한 다단 임프린트 방법으로 단위 PLC 소자 패턴을 성형하는 단계;
표면조도에 의한 산란손실을 최소화하기 위해 열처리하는 단계;
광 파이버 지지를 위한 그루브 패턴을 제작하는 단계;
상기 단위 PLC 소자 패턴과 그루브 패턴의 정렬에 의한 단위 소자용 일체형 PDMS 금형을 제작하는 단계;
상기 단위 소자용 일체형 PDMS 금형을 반복 복제를 하여 대면적 PDMS 패턴을 형성하고, 대면적 PDMS 패턴을 이용하여 전주도금에 의한 대면적 스탬프를 제작하는 단계;를 포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.
- [청구항 2] 제 1 항에 있어서, 상기 대면적 스탬프는,
상기 PLC 소자 패턴과 광 파이버를 지지할 수 있는 그루브 패턴이 일체형 형태로 이루어진 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.
- [청구항 3] 제 1 항에 있어서, 상기 단위 PLC 소자 패턴을 성형하는 단계는,
실리콘 기판에 전자빔 리소그래피 및 에칭 공정을 통해 단위 소자 음각의 PLC 소자 패턴을 형성하여 단위 소자 PLC 금형 패턴을 만드는 공정과,
열가소성 수지인 PMMA 시트위에 상기 단위 소자 PLC 금형 패턴이 형성된 실리콘 기판에 포함된 V 그루브 정렬용 가이드 핀을 기준으로 한 다단 임프린트 공정으로 양각의 패턴을 전사하여 상기 단위 PLC 소자 패턴을 성형하는 공정을 포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.
- [청구항 4] 제 3 항에 있어서, 상기 단위 소자 PLC 금형 패턴이 형성된 실리콘 기판은,
상기 V 그루브 정렬용 가이드 핀이 인풋(input)단과 아웃풋(output)단의 끝에 위치하고,
후 공정의 대면적 스탬프의 기본 정렬을 위해 가이드 키 패턴 및 대면적 스탬프를 통해 제작된 단위 소자들의 정밀한 다이싱(dicing)을 위한 키 패턴, PLC와 V 그루브 정렬용 가이드 키 패턴들을 포함하는 것을 특징으로 하는 광정렬 일체형 대면적

금속 스탬프의 제조 방법.

[청구항 5]

제 3 항에 있어서, 상기 다단 임프린트 공정 진행시에 금형의 손상 및 가압에 의한 폴리머의 잔류응력을 완화시키기 위하여, 하부클래드로 사용되는 고분자의 유리 전이 온도(Tg)보다 높은 온도에서 가열된 후, 초기 압력을 인가후 임프린트시에 다시 초기 압력보다 높은 보압을 인가하고 다시 초기 압력을 인가하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 6]

제 1 항에 있어서, 상기 표면조도에 의한 산란손실을 최소화하기 위해 열처리하는 단계에서, 상기 단위 PLC 소자 패턴 형성 물질의 유리 전이 온도 이하(sub-Tg)의 열처리 공정으로 에칭 공정상에서 발생한 스칼롭 형상(scallop shape)이 없어지도록 진행하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 7]

제 1 항에 있어서, 상기 그루브 패턴을 제작하는 단계는, 실리콘 기판위에 임프린트 레진으로 레지스트를 형성하고자 하는 그루브 패턴의 높이보다 작은 두께만큼 코팅하는 공정과, 제작된 단위 소자용 스탬프를 이용하여 PLC 소자 패턴과 그루브의 선폭과 같은 사각 패턴을 한 번에 임프린트하는 공정과, 상기 임프린트된 그루브 제작을 위한 사각 패턴을 이방성 습식식각을 통해 V 그루브 패턴 또는 RIE 기법을 통해 사각 패턴을 제작하는 공정과, 음각의 PDMS 금형을 제작하기 위해 UV 레지스트와 PMMA 시트를 이용한 UV 임프린트를 통해 양각의 패턴을 제작하는 공정과, 성형된 양각의 패턴은 다이싱을 위한 키 패턴을 이용하여 그루브 패턴만 남기는 공정을 포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 8]

제 7 항에 있어서, 상기 그루브 패턴은 PLC 소자의 인풋/아웃풋(input/output)단과 동일한 선상에 배치되도록 하여 정렬 오차를 줄일 수 있도록 하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 9]

제 1 항에 있어서, 상기 단위 소자용 일체형 PDMS 금형을 제작하는 단계는, 다이싱 된 PLC 소자 패턴과 그루브 패턴은 정렬을 용이하게 하기 위해 45°폴리싱을 하는 공정과, 상기 PLC 소자 패턴과 그루브 패턴이 일체형으로 정렬하고, 정렬된 패턴을 복제 주조 방식으로 PLC 소자 패턴과 그루브 패턴이 일체형으로 된 음각의 PDMS 금형을 제작하는 공정을

포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 10]

제 9 항에 있어서, 상기 복제 주조 공정에서, 진공 분위기속에서 기포가 제거되도록 하고, 초음파 진동에너지를 이용하여 삽입 손실(entrapped void)까지 제거 후, 60°C의 온도에서 3시간 경화하여 PLC 소자 패턴이 각인된 PDMS 패턴을 형성하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 11]

제 1 항에 있어서, 상기 대면적 PDMS 패턴을 형성하는 단계는, 단위 소자의 PDMS PLC 패턴을 원하는 대면적 스탬프 크기만큼 복제 한 후, 가이드 키 패턴을 이용하여 복제된 PDMS 패턴들을 자르는 공정과, 각각의 높이가 다른 PDMS 패턴들을 대면적 스탬프의 크기와 동일한 유리판 또는 기판에 놓고, 액체 PDMS를 붓고, 단위소자 경화에서와 동일한 경화조건으로 열 경화시키는 공정을 포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 12]

제 1 항에 있어서, 상기 대면적 스탬프를 제작하는 단계는, 상기 대면적 PDMS 패턴에 기지층을 증착하는 공정과, 니켈 전해도금을 통해 대면적 니켈 금형을 형성하는 공정을 포함하고, 상기 기지층의 증착시 증착되는 금속간의 표면온도차이에 의한 열팽창에 의해 크랙(crack) 및 기판과의 박리를 막기 위하여 증착 온도 및 증착 속도를 제어하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 13]

제 12 항에 있어서, 상기 증착 온도 및 증착 속도의 제어는, 크랙 방지를 위해 90±10°C의 온도에서 0.8±0.2 Å/sec의 증착 속도로 기지층을 증착하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프의 제조 방법.

[청구항 14]

PLC 소자 패턴과 광 파이버를 지지할 수 있는 그루브 패턴이 일체형 형태로 이루어진 대면적 스탬프를 이용한 R&P(Roll and Plate) 임프린트 방식으로 PLC 패턴 및 그루브 패턴을 제작하기 위하여, 상기 대면적 스탬프 위에 PLC 소자의 클레드 물질로 사용되는 UV 큐어블 레진(UV curable resin)을 같은 간격으로 피코 레벨의 양으로 드롭 시키는 단계; 히팅 코일(heating coil)이 내제된 기판을 통해 기판 온도를 높여 상기 UV 큐어블 레진의 점도 감소를 통한 유동성을 증가시키는

단계;

1차 롤러의 높이를 조절한 후, 레진을 평탄화 시키고 충전하는 공정과,

가압용 2차 롤러를 통해 스퀴즈 플로우(squeeze flow)를 유발시켜 채널의 패턴에 정밀하게 충전 시키는 단계;

소프트 노광(soft exposure) 와 하드노광(hard exposure)의 두 번의 노광으로 충전된 UV 큐어블 레진(UV curable resin)을 성형하는 단계;를 포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프를 이용한 고분자 광소자의 제조 방법.

[청구항 15]

제 14 항에 있어서, 상기 소프트 노광(soft exposure)을 제 1 기준 시간 동안 진행하고, 디몰딩(demolding) 후에 완전 경화를 위한 하드 노광(hard exposure)을 질소 분위기에서 제 1 기준 시간보다 긴 제 2 기준 시간 동안 진행하여 계면에서의 인터록킹(interlocking)에 의한 패턴의 결함을 감소시키는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프를 이용한 고분자 광소자의 제조 방법.

[청구항 16]

PLC 소자 패턴과 광 파이버를 지지할 수 있는 그루브 패턴이 일체형 형태로 이루어진 대면적 스탬프를 이용한 광소자의 제조에 있어서,

제작된 하부 클래드 패턴에 코어를 충전하기 위해 코어 물질을 성형된 PLC 패턴 위에 같은 간격으로 드롭시키는 단계;

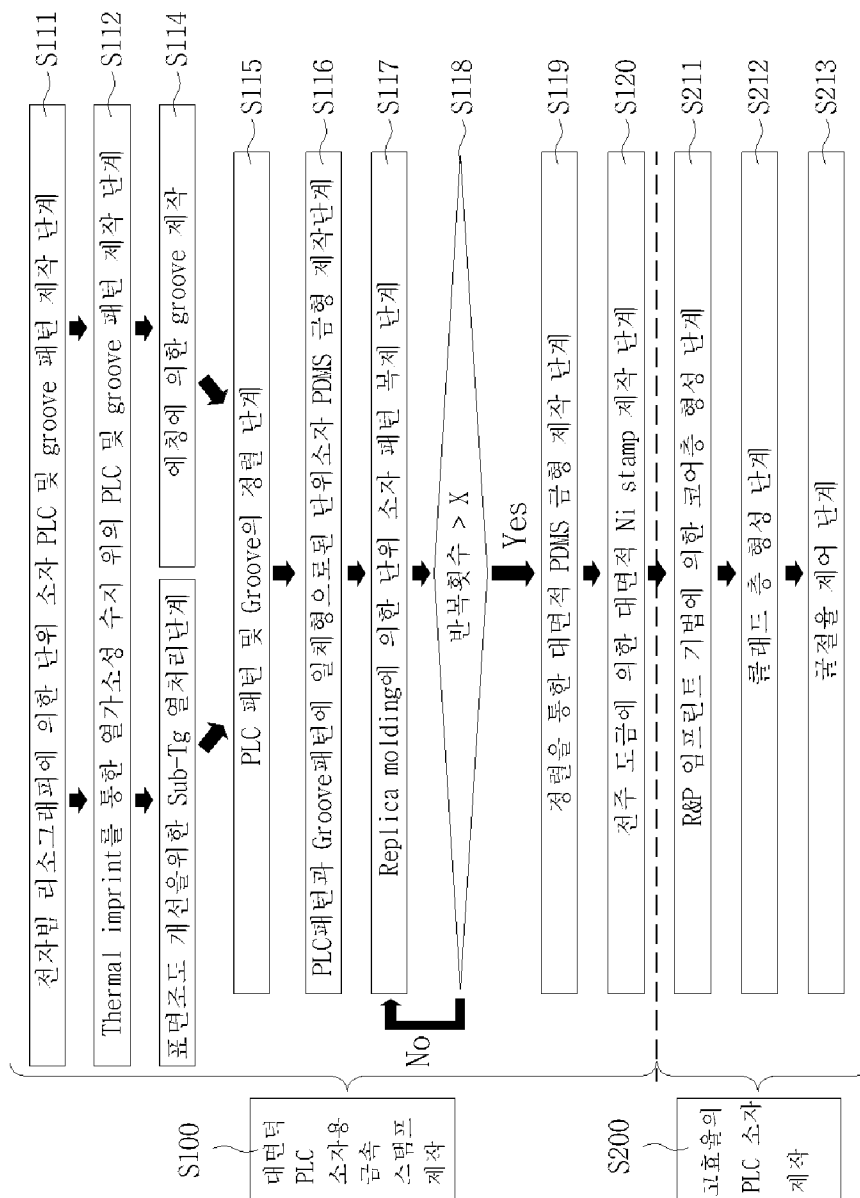
상기 코어 물질의 유동성을 증가시키면서 상부 클래드 물질의 시트를 롤러로 가압하면서 덮어 코어 물질의 두께를 1차 조절하는 단계;

상기 롤러로 상부 클래드 물질을 가압하는 과정을 반복하여 코어 물질의 두께를 2차 조절하는 단계;

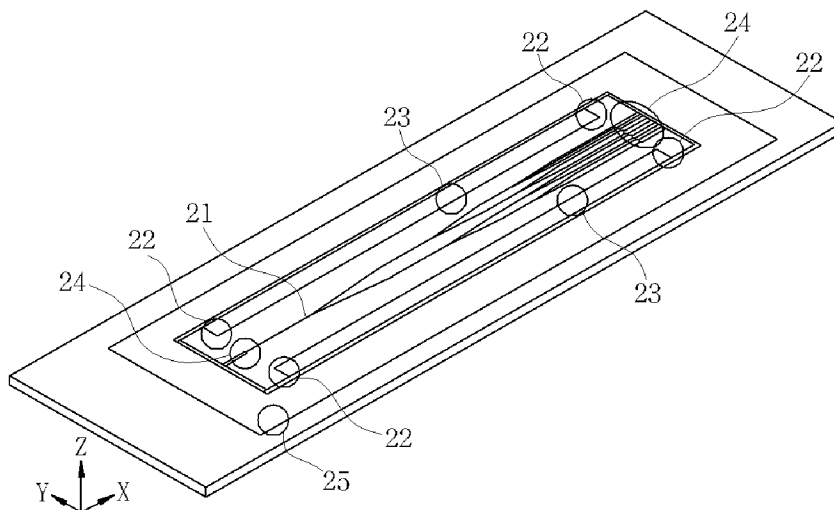
상기 코어 물질의 굴절율을 1차 제어되도록 UV 노광으로 경화시면서 상부 클래드와 하부 클래드를 부착시키는 단계;

열처리 공정으로 상기 코어 물질의 굴절율을 2차 제어하는 단계;를 포함하는 것을 특징으로 하는 광정렬 일체형 대면적 금속 스탬프를 이용한 고분자 광소자의 제조 방법.

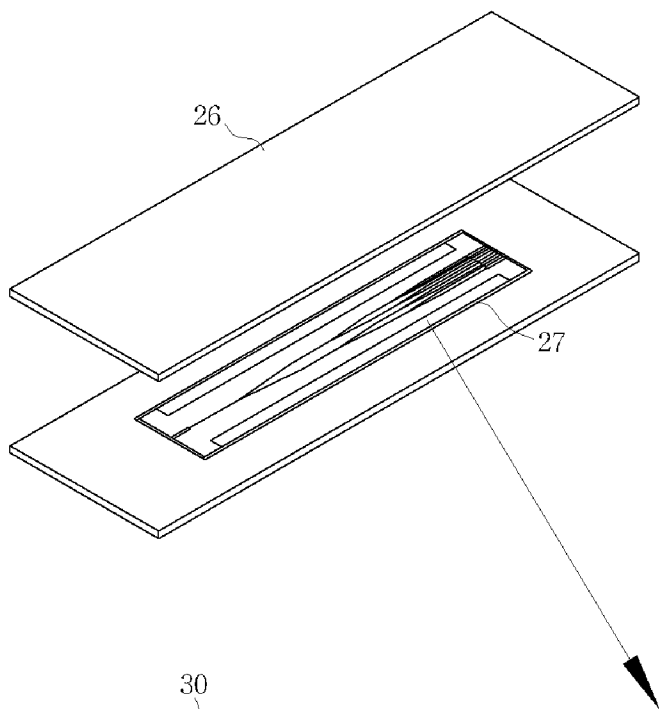
[Fig. 1]



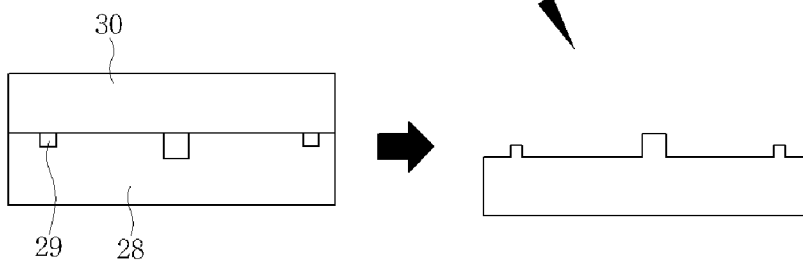
[Fig. 2]



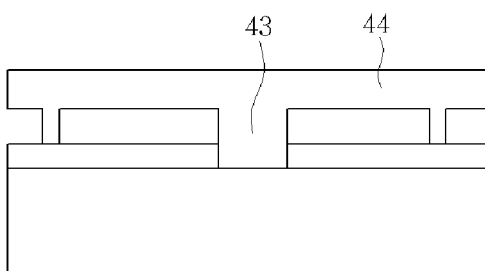
[Fig. 3]



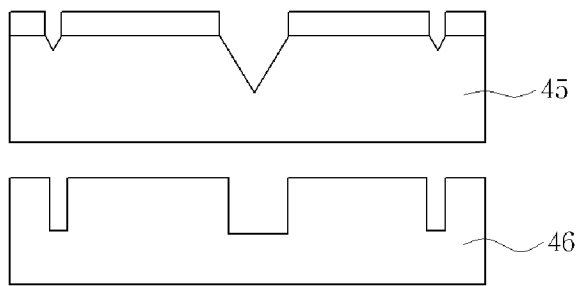
[Fig. 4]



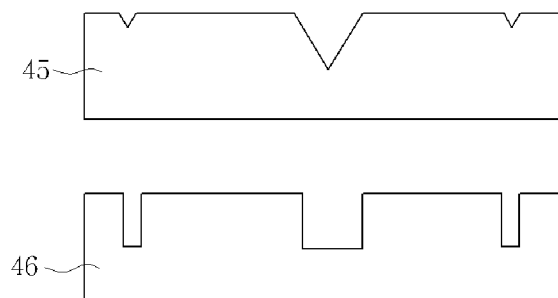
[Fig. 5]



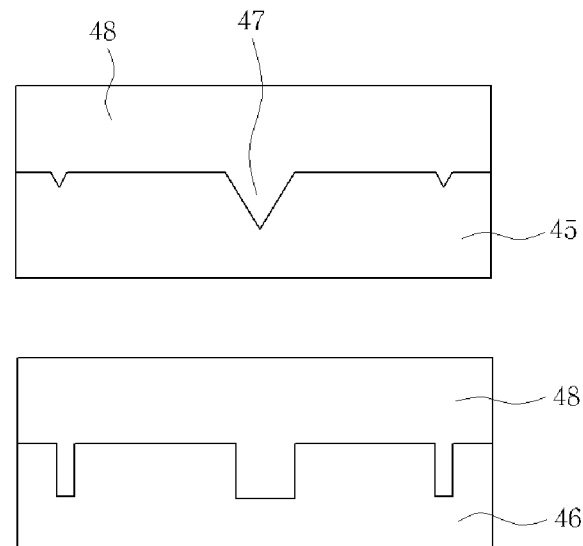
[Fig. 6]



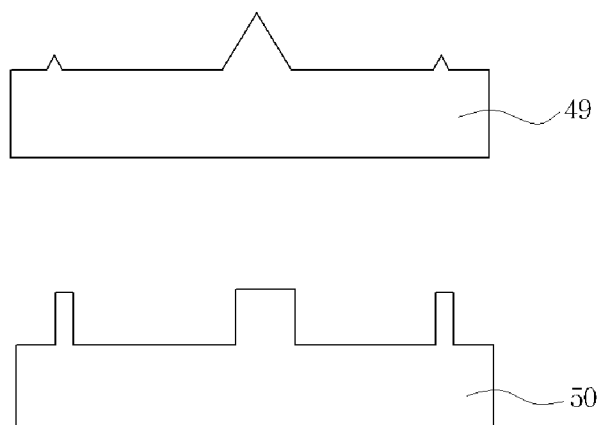
[Fig. 7]



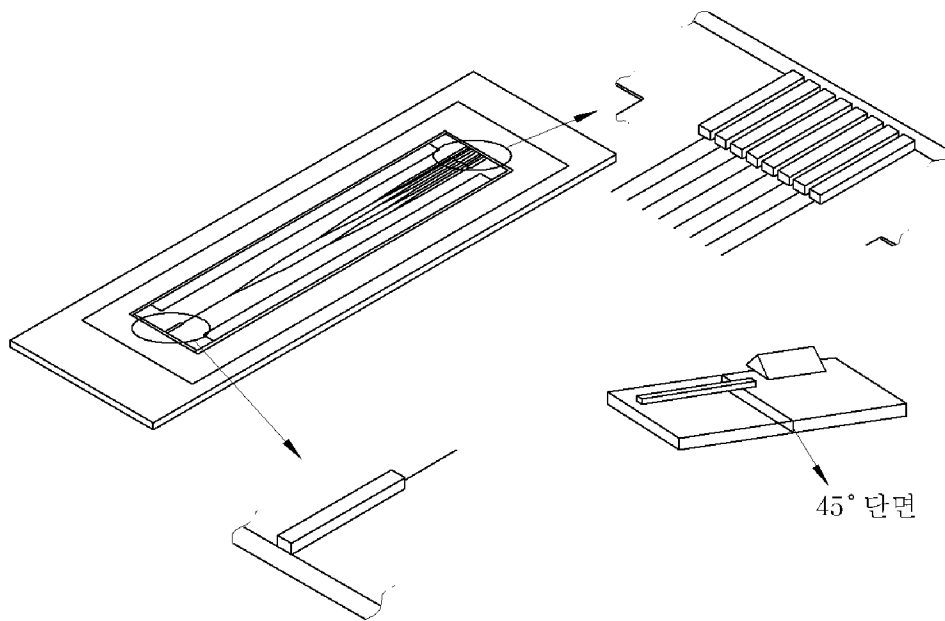
[Fig. 8]



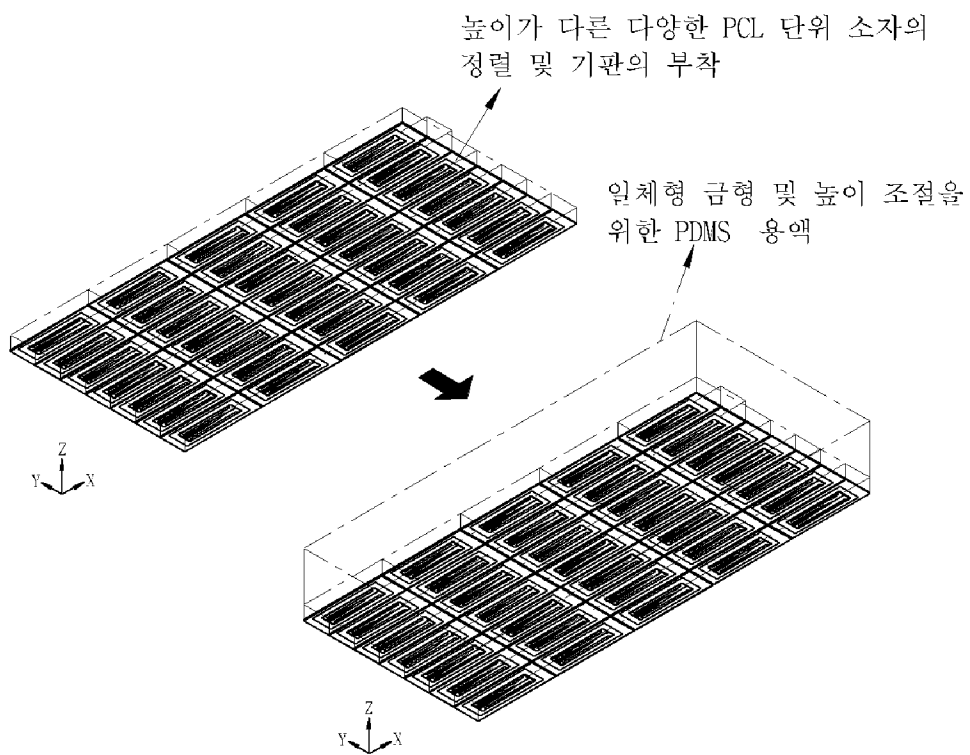
[Fig. 9]



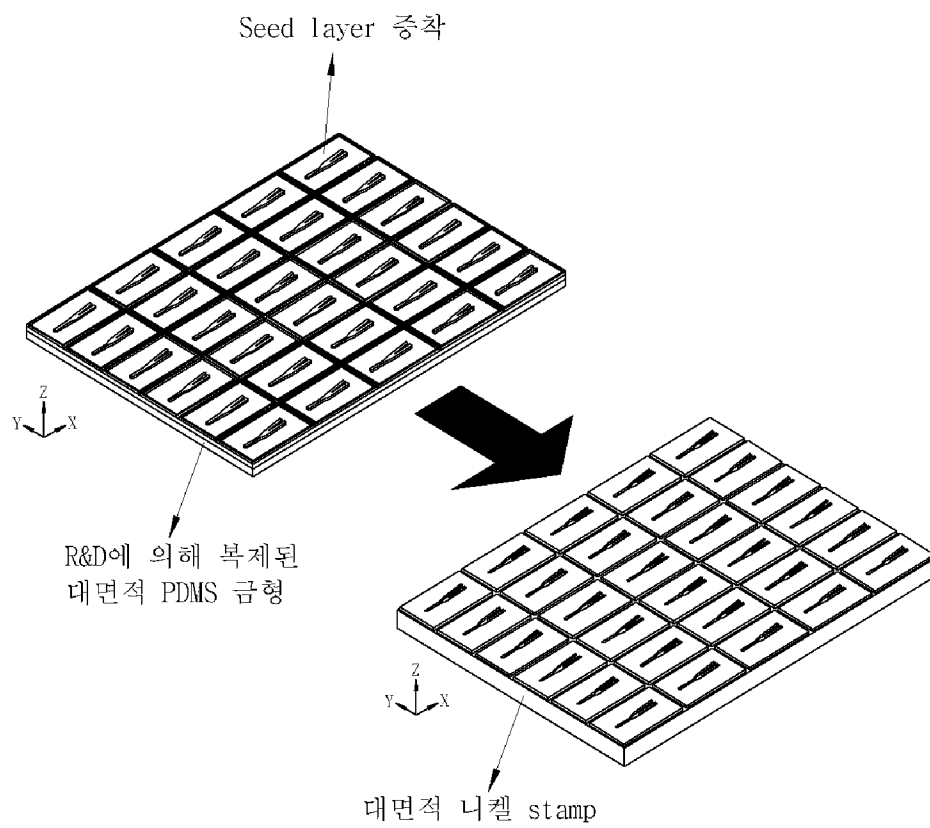
[Fig. 10]



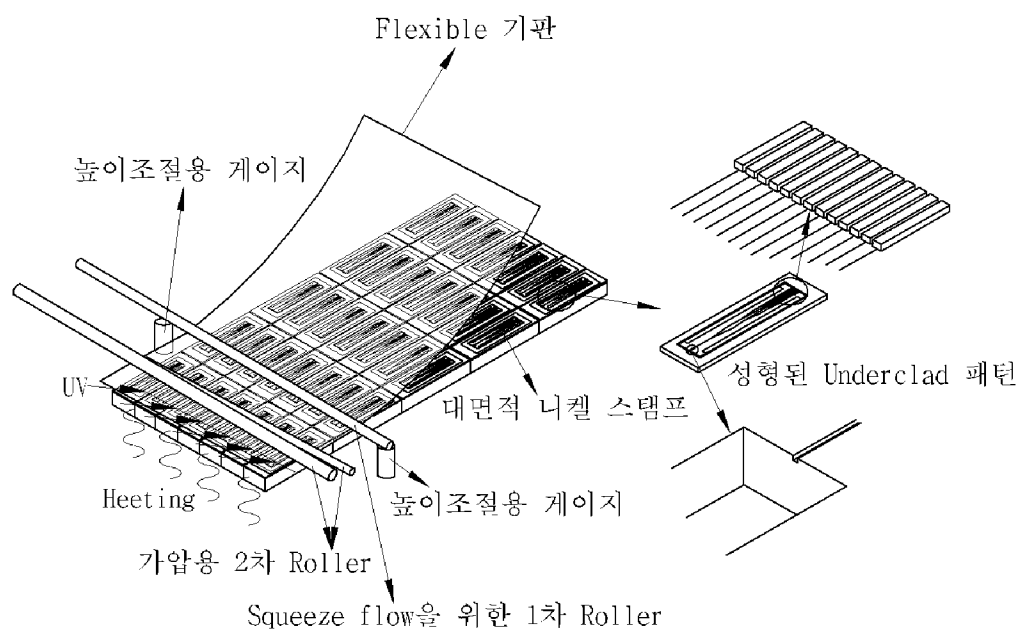
[Fig. 11]



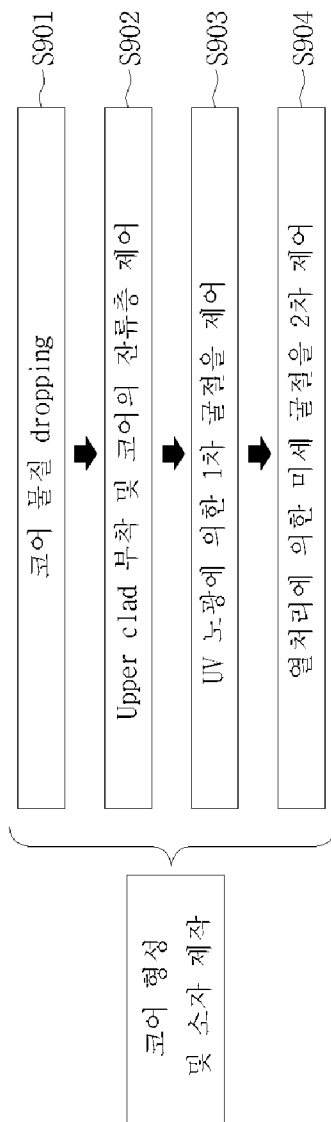
[Fig. 12]



[Fig. 13]



[Fig. 14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2011/001151**A. CLASSIFICATION OF SUBJECT MATTER****B29C 33/38(2006.01)i, G03F 7/00(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

B29C 33/38; B41C 1/00; G03F 7/00; B31F 1/07; B41F 19/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2007-0261574 A1 (AMAR MARUTI KENDALE et al.) 15 November 2007 The entire document	1-16
A	EP 1731962 A1 (BADAK HEIDARI et al.) 13 December 2006 The entire document	1-16
A	US 6517995 B1 (JOSEPH M. JACOBSON et al.) 11 February 2003 The entire document	1-16
A	US 2005-0120902 A1 (DAVID ADAMS et al.) 09 June 2005 The entire document	1-16



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

21 FEBRUARY 2012 (21.02.2012)

Date of mailing of the international search report

21 FEBRUARY 2012 (21.02.2012)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 139 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2011/001151

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2007-0261574 A1	15.11.2007	AU 2003-217184 A1	02.09.2003
		AU 2003-217184 A8	02.09.2003
		US 2003-0213382 A1	20.11.2003
		US 7117790 B2	10.10.2006
		US 7665983 B2	23.02.2010
		WO 03-065120 A2	07.08.2003
		WO 03-065120 A3	07.08.2003
EP 1731962 A1	13.12.2006	AT 419560 T	15.01.2009
		CN 101198903 A0	11.06.2008
		DE 602005012068 D1	12.02.2009
		EP 1731961 A1	13.12.2006
		EP 1731961 B1	05.11.2008
		EP 1731962 B1	31.12.2008
		EP 1731965 A2	13.12.2006
		EP 1731965 A3	10.10.2007
		EP 1959299 A2	20.08.2008
		EP 1959299 A3	06.10.2010
		ES 2317159 T3	16.04.2009
		HK 1096162 A1	14.08.2009
		JP 2007-055235 A	08.03.2007
		JP 2008-542081 A	27.11.2008
		JP 2008-542081 T	27.11.2008
		JP 2008-542081 T	27.11.2008
		KR 10-2006-0128749 A	14.12.2006
		KR 10-2008-0023252 A	12.03.2008
		KR20080023252A	12.03.2008
		TW 1313788A	21.08.2009
		TW 200705123 A	01.02.2007
		US 2006-0279025 A1	14.12.2006
		US 2007-0212522 A1	13.09.2007
		US 7704425 B2	27.04.2010
		US 7854873 B2	21.12.2010
		WO 2006-131153 A1	14.12.2006
US 6517995 B1	11.02.2003	AU 2000-73728 A1	17.04.2001
		AU 7372800 A	17.04.2001
		EP 1232419 A1	21.08.2002
		JP 2003-509228 A	11.03.2003
		JP 2003-509228 T	11.03.2003
		JP 2003-509228 T	11.03.2003
		KR 10-2002-0073329 A	23.09.2002
		US 2004-0013982 A1	22.01.2004
		WO 01-20402 A1	22.03.2001
		WO 01-20402A1	22.03.2001
US 2005-0120902 A1	09.06.2005	WO 02-085639 A1	31.10.2002

A. 발명이 속하는 기술분류(국제특허분류(IPC)) <i>B29C 33/38(2006.01)i, G03F 7/00(2006.01)i</i>		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) B29C 33/38; B41C 1/00; G03F 7/00; B31F 1/07; B41F 19/02 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	US 2007-0261574 A1 (AMAR MARUTI KENDALE 외 1명) 2007.11.15 문헌전체	1-16
A	EP 1731962 A1 (BADAK HEIDARI 외 4명) 2006.12.13 문헌전체	1-16
A	US 6517995 B1 (JOSEPH M. JACOBSON 외 3명) 2003.02.11 문헌전체	1-16
A	US 2005-0120902 A1 (DAVID ADAMS 외 1명) 2005.06.09 문헌전체	1-16
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신구성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2012년 02월 21일 (21.02.2012)	국제조사보고서 발송일 2012년 02월 21일 (21.02.2012)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (302-701) 대전광역시 서구 청사로 189, 정부대전청사 팩스 번호 82-42-472-7140	심사관 강형석 전화번호 82-42-481-3329 	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2007-0261574 A1	2007. 11. 15	AU 2003-217184 A1 AU 2003-217184 A8 US 2003-0213382 A1 US 7117790 B2 US 7665983 B2 WO 03-065120 A2 WO 03-065120 A3	2003.09.02 2003.09.02 2003. 11. 20 2006. 10. 10 2010.02.23 2003.08.07 2003.08.07
EP 1731962 A1	2006. 12. 13	AT 419560 T CN 101198903 A0 DE 602005012068 D1 EP 1731961 A1 EP 1731961 B1 EP 1731962 B1 EP 1731965 A2 EP 1731965 A3 EP 1959299 A2 EP 1959299 A3 ES 2317159 T3 HK 1096162 A1 JP 2007-055235 A JP 2008-542081 A JP 2008-542081 T JP 2008-542081 T KR 10-2006-0128749 A KR 10-2008-0023252 A KR20080023252A TW 1313788A TW 200705123 A US 2006-0279025 A1 US 2007-0212522 A1 US 7704425 B2 US 7854873 B2 WO 2006-131153 A1	2009.01.15 2008.06.11 2009.02.12 2006. 12. 13 2008. 11. 05 2008. 12. 31 2006. 12. 13 2007. 10. 10 2008.08.20 2010. 10. 06 2009.04.16 2009.08.14 2007.03.08 2008. 11. 27 2008. 11. 27 2008. 11. 27 2006. 12. 14 2008.03.12 2008.03.12 2009.08.21 2007.02.01 2006. 12. 14 2007.09.13 2010.04.27 2010. 12. 21 2006. 12. 14
US 6517995 B1	2003.02.11	AU 2000-73728 A1 AU 7372800 A EP 1232419 A1 JP 2003-509228 A JP 2003-509228 T JP 2003-509228 T KR 10-2002-0073329 A US 2004-0013982 A1 WO 01-20402 A1 WO 01-20402A1	2001.04.17 2001.04.17 2002.08.21 2003.03.11 2003.03.11 2003.03.11 2002.09.23 2004.01.22 2001.03.22 2001.03.22
US 2005-0120902 A1	2005.06.09	WO 02-085639 A1	2002. 10. 31