

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-123407

(P2005-123407A)

(43) 公開日 平成17年5月12日(2005.5.12)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO1G 4/30	HO1G 4/30 311E	5E001
HO1G 4/12	HO1G 4/12 364	5E082
HO1G 4/252	HO1G 1/14 V	

審査請求 未請求 請求項の数 1 O L (全 13 頁)

(21) 出願番号	特願2003-356894 (P2003-356894)	(71) 出願人	000006231 株式会社村田製作所 京都府長岡京市東神足1丁目10番1号
(22) 出願日	平成15年10月16日(2003.10.16)	(72) 発明者	本多 常裕 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	中野 清 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	富田 哲弥 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
		(72) 発明者	青木 健一 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

最終頁に続く

(54) 【発明の名称】 チップ型電子部品の外部電極形成方法

(57) 【要約】

【課題】 側面部寸法が一定で、端部および側面部において膜厚が薄く、均一な外部電極形成方法を提供する。

【解決手段】 チップ型電子部品素子の端部に導電性ペーストを塗布する工程、前記導電性ペーストを塗布したチップ型電子部品素子の端部を、開気孔を有する弾性体に押し込み、その後前記弾性体から引き離すことにより、前記チップ型電子部品素子の端部に付着している余剰な導電性ペーストを、前記弾性体の開気孔に吸収させて除去する工程、前記チップ型電子部品素子に塗布し、余剰分を除去した導電性ペーストを焼結させる工程により、チップ型電子部品の外部電極を形成する。

【選択図】 なし

## 【特許請求の範囲】

## 【請求項 1】

チップ型電子部品素子の端部に導電性ペーストを塗布する工程、  
前記導電性ペーストを塗布したチップ型電子部品素子の端部を、開気孔を有する弾性体に押し込み、その後前記弾性体から引き離すことにより、前記チップ型電子部品素子の端部に付着している余剰な導電性ペーストを、前記弾性体の開気孔に吸収させて除去する工程、  
前記チップ型電子部品素子に塗布し、余剰分を除去した導電性ペーストを焼結させる工程、  
を備えることを特徴とする、チップ型電子部品の外部電極形成方法。

10

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

この発明は、積層セラミックコンデンサやチップ抵抗器などのチップ型電子部品の外部電極形成方法に関する。

## 【背景技術】

## 【0002】

従来、積層セラミックコンデンサやチップ抵抗器などのチップ型電子部品の外部電極形成方法としては、予め平面状支持体上に所定の厚みで導電性ペーストを塗布して導電性ペースト膜を形成し、チップ型電子部品素子の端部が前記平面状支持体に接触するまで前記導電性ペースト膜に浸漬して引き上げることにより、チップ型電子部品素子に所定の膜厚で導電性ペーストを塗布した後、乾燥して焼成する方法が提案されている。

20

## 【0003】

しかしながら、上記のような方法では、チップ型電子部品素子の端部に薄く均一な膜厚で導電性ペースト膜を形成することが極めて難しく、チップ型電子部品素子の端部に所定の幅および厚みの外部電極を形成しようとした場合、必要以上の導電性ペーストが塗布付着され、これが固化するまでに流動し、その結果、例えば図1のチップ型電子部品1の断面図に示すように、外部電極2の膜厚はエッジ部の膜厚3が、側面部の膜厚4や端面部の膜厚5と比較して薄くなり、焼成工程においてエッジ部にクラックが発生しやすくなる。

## 【0004】

このため、これらの課題の解決策として、予め導電性ペーストを浸透させた弾性体にチップ型電子部品素子押しこみ、焼成後10nmから2μmになるように導電性ペーストを塗布する方法(特許文献1参照)や、予めチップ型電子部品素子端部に必要厚み以上の導電性ペーストを塗布した後、余剰な導電性ペーストを表面に凹凸加工を施した支持体に転移させて取り除き、厚みの均一な導電性ペースト膜を形成する方法(特許文献2参照)や、同様に必要厚み以上の導電性ペーストを塗布した後、余剰分を#200乃至#20のナイロンメッシュに転写することにより取り除き、厚みの均一な導電性ペースト膜を形成する方法(特許文献3参照)が提案されている。

30

【特許文献1】特開平10-321460号公報

【特許文献2】特開平8-130170号公報

40

【特許文献3】特許第2873345号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

しかしながら、特許文献1により提案されている方法では、弾性体の位置によりペースト含有量が変化したり、チップ型電子部品素子押しこんだ際に弾性体が均一に変形しにくいいため、外部電極側面部寸法が変動しやすい。該寸法の変動により、外観上の問題が生じることに加えて、特に部品両端で外部電極側面部寸法が異なる場合、チップ型電子部品をリフローはんだ付けにて基板実装する際に、溶融はんだと部品両端の外部電極に作用する表面張力が異なることで、表面張力の小さい側の端部が基板から離れてチップ型電子部

50

品が基板に対して直立する、いわゆるツームストーン現象（またはマンハッタン現象）が生じやすくなる。

【0006】

また、特許文献2および3により提案されている方法では、チップ型電子部品端面部の電極厚みや形状は制御できるものの、側面部に塗布された導電性ペーストが掻き取りに使用する治具類に直接接触する割合が小さいため、側面部の導電性ペーストを効率的に掻き取ることができず、側面部の導電性ペースト膜が厚くなってしまふ。その結果、外観上の問題が生じることに加えて、焼成工程において、導電性ペースト膜の収縮量が大きくなるため、チップ型電子部品素子にその収縮に起因する応力が負荷されることになり、外部電極端部を基点として、チップ型電子部品の外周部にクラックが発生しやすくなるという問題があった。

10

【0007】

そこで、この発明の目的は、上述のような問題を解決し得る、すなわち側面部寸法が一定で、端面部および側面部において膜厚が薄く、均一で構造欠陥の発生を伴わない、外部電極形成方法を提供しようとすることである。

【課題を解決するための手段】

【0008】

上述した技術的課題を解決するため、この発明のチップ型電子部品の外部電極形成方法は、チップ型電子部品素子の端部に導電性ペーストを塗布する工程、前記導電性ペーストを塗布したチップ型電子部品素子の端部を、開気孔を有する弾性体に押し込み、その後前記弾性体より引き離すことにより、前記チップ型電子部品素子の端部に付着している余剰な導電性ペーストを、前記弾性体の開気孔に吸収させて除去する工程、前記チップ型電子部品素子に塗布し、余剰分を除去した導電性ペーストを焼結させる工程を備える。

20

【発明の効果】

【0009】

この発明では、導電性ペーストを塗布したチップ型電子部品素子の端部を、開気孔を有する弾性体に押し込む際に、該弾性体に変形することでチップ型電子部品素子の側面部に付着している導電性ペーストにも接触する。

【0010】

そのため前記チップ型電子部品素子を前記弾性体より引き離す際には、端面部のみならず側面部に付着している余剰な導電性ペーストをも、前記弾性体の開気孔に吸収させることができ、余剰な導電性ペーストを効率良く除去することができる。

30

【0011】

従って、端部に塗布した導電性ペースト量のばらつきが小さくなり、外部電極側面部寸法の変動を抑制することができる。

【0012】

その結果、外部電極寸法および形状の異常等、外観上の問題が解消できることに加えて、チップ型電子部品をリフロー方式のはんだ付けにて基板実装する際のツームストーン現象（またはマンハッタン現象）の発生を抑制することができる。

【0013】

また、全体にチップ型電子部品端部に塗布した導電性ペースト膜の厚みを薄くできるため、焼成工程における導電性ペースト塗膜の収縮量が小さくなり、導電性ペースト塗膜の収縮に起因するクラックを抑制することができる。

40

【発明を実施するための最良の形態】

【0014】

この発明のチップ型電子部品の外部電極形成方法を図面に基づき説明する。

【0015】

図2は、この発明のチップ型電子部品の外部電極形成方法を示す、工程概念図である。

【0016】

平面状支持体9上に、所定の厚さとなるように調整した導電性ペースト膜10を形成す

50

る。該導電性ペースト膜10に、チップ型電子部品素子11の端部を浸漬した後、引き上げることにより、チップ型電子部品素子端部に導電性ペースト塗膜12を形成する。該導電性ペースト塗膜12が乾燥固化する前に、チップ型電子部品素子11の端部を、開気孔を有する弾性体13に押し込み、その後前記弾性体13より引き離すことで、前記チップ型電子部品素子の端部に付着している余剰な導電性ペーストを、前記弾性体13の開気孔に吸収させて除去し、側面部寸法が一定で、端面部および側面部において膜厚が薄く、均一となるように整えられた導電性ペースト塗膜14を得る。

**【0017】**

その後、前記導電性ペースト塗膜14を焼結させることにより、この発明に係る外部電極形成方法による、チップ型電子部品を得る。

10

**【0018】**

以下、この発明のチップ型電子部品の外部電極形成方法について、実施の形態を実施例に基づき説明する。

**【実施例1】****【0019】**

平均粒径0.5 $\mu$ mであるNi粉体80重量部、誘電体セラミックと同一組成である共素地粉体20重量部、および溶媒として $\alpha$ -テルピネオールを用い、バインダーとして分子量の異なる3種類のアクリル系樹脂、セルロース系樹脂、およびその混合物を用いたワニス30重量部を、3本ロールを用いて混合分散させることにより、粘度がそれぞれ2、11、50、10、12Pa $\cdot$ sである5種類のNiペーストを作製した。

20

**【0020】**

公知の方法で作製した、バレル処理によりエッジ部を丸めると共に、内部電極を露出させた、焼成前のチップ型電子部品(以後チップ)素子(長さ4.0mm、幅2.0mm、高さ1.4mm)を粘着板上に100個固定した。

**【0021】**

前記Niペーストを、平面状の支持体上に、厚さ0.8mmとなるように調整し、前記焼成前チップ素子を0.2mm/sの速度で浸漬させ、5秒間保持した後、0.2mm/sの速度で引き上げることにより、端部にNiペーストを塗布した。

**【0022】**

塗布されたNiペーストが乾燥固化する前に、厚さ5mmで、平均径150 $\mu$ mの開気孔を有し、反発弾性30%、伸び100%であるウレタン製スポンジに、前記焼成前チップ素子を0.5mm/sの速度で押し込み、5秒間保持した後、0.5mm/sの速度で引き離すことにより、焼成前チップ素子に塗布されたNiペーストを、ウレタン製スポンジの気孔に吸収させて掻き取った。なお、粘度が50Pa $\cdot$ sのNiペーストについては、掻き取りを2回行ない、ペースト塗膜の膜厚を変えた試料も作製した。

30

**【0023】**

前記焼成前チップ素子をウレタン製スポンジに押し込む際に、塗布されたNiペーストが所定の外部電極側面部寸法となるようにぬれ上がり、かつ焼成前チップ素子をウレタン製スポンジから離す際に、塗布されたNiペーストの余剰分がウレタン製スポンジに吸収されるように焼成前チップ素子の押し込み量を調整した。

40

**【0024】**

塗布されたNiペーストを120 $^{\circ}$ Cで30分間乾燥させた後に、前記焼成前チップ素子のもう一方の端面にも、前記と同様の手法を用いてNiペーストを塗布して、同一条件で乾燥し、焼成前素子の両端部にNiペースト塗膜を形成した。

**【0025】**

上述のようにしてNiペースト塗膜が形成された焼成前チップ素子を、大気中で230 $^{\circ}$ C、1時間保持して脱バインダし、その後、N<sub>2</sub>-H<sub>2</sub>-H<sub>2</sub>Oの混合ガスを用いて、Ni内部電極が酸化しない還元雰囲気中で1300 $^{\circ}$ C、1時間保持して焼成し、チップ素子とNiペースト塗膜を同時に焼成した。

**【0026】**

50

焼成後のNi外部電極上に、Ni、およびSnからなるめっき膜を公知の方法により形成した。前記の操作を10回繰り返し、合計1000個の、この発明の外部電極形成方法によるチップ(試料1-1~7)を得た。

【0027】

また、比較例として、前記Niペーストを前記スポンジ表面に浸透させ、前記焼成前チップ素子を押しつけることによりNiペーストを塗布し、以後上述の工程と同様にして外部電極を形成したチップ(試料1-8)と、必要厚み以上のNiペーストを塗布した後、余剰なNiペーストを表面に溝ピッチ0.3mm、溝深さ0.2mmの凹凸加工を施した支持体へ転写し、以後同様にして外部電極を形成したチップ(試料1-9)と、100のナイロンメッシュへ転写し、以後同様にして外部電極を形成したチップ(試料1-10)を得た。

10

【0028】

これらのようにして得られたチップの断面を鏡面研磨し、図3に示すように外部電極のエッジ部膜厚3(A)、側面部膜厚4(B)とそのばらつき、端面部膜厚5(C)、側面部長さ6(E)とそのばらつき、エッジ部でのクラック7の発生率、側面部でのクラック8の発生率、およびSn-Pb共晶はんだペーストを用い、Cu箔によりランド設計の施された、長さ100mm、幅70mm、厚さ1.6mmのガラス-エポキシ樹脂複合材からなる基板に、大気中235℃でリフロー方式で実装した場合の、ツームストーン発生率を調査した結果を表1に示す。なお、前記A~Eと各部でのクラック発生率は10個、ツームストーン発生率は100個のチップについて調査した。

20

【0029】

【表 1】

試料 No.	金属	ワニス	ペース粘度 (Pa·s)	スポンジへのペーストの浸透	掻き取り回数 (回)	エッジ部Aの平均値 (μm)	側面部Bの平均値 (μm)	Bのばらつき (μm)	端面部Cの平均値 (μm)	側面部Eの平均値 (mm)	同一チップ内のEのばらつき (mm)	チップ間のEのばらつき (mm)	エッジ部でのケラカ発生率 (%)	側面部でのケラカ発生率 (%)	ツームストーン発生率 (%)
1-1	Ni	アクリル	2	無	1	4	5	1	11	0.68	0.03	0.05	0	0	0
1-2	Ni	アクリル	11	無	1	18	19	2	26	0.66	0.03	0.05	0	0	0
1-3	Ni	アクリル	50	無	1	33	40	3	42	0.63	0.02	0.04	0	20	0
1-4	Ni	アクリル	50	無	2	20	21	2	32	0.65	0.03	0.05	0	0	0
1-5	Ni	エチルセルロース	10	無	1	3	14	2	25	0.66	0.02	0.05	0	0	0
1-6	Ni	アクリル+エチルセルロース	12	無	1	11	18	3	24	0.66	0.02	0.04	0	0	0
1-7	Ni	アクリル	11	有	1	19	18	2	27	0.66	0.03	0.04	0	0	0
1-8	Ni	アクリル	11	—	—	20	23	10	24	0.65	0.54	0.71	0	0	22
1-9	Ni	アクリル	11	—	—	13	48	6	32	0.65	0.03	0.05	0	80	0
1-10	Ni	アクリル	11	—	—	15	45	5	37	0.65	0.04	0.06	10	90	0

10

20

30

40

50

## 【0030】

表1の試料1-1、2、4~6に示すように、この発明の外部電極形成方法による外部電極の側面部長さEのばらつきは、バインダー成分の違いにより粘度が異なるいずれのNiペーストを用いても、同一チップ内、およびチップ間で十分小さくなっており、全体としては膜厚を薄くしながら、エッジ部と側面部および端面部の膜厚の差の小さい外部電極が形成できていた。

## 【0031】

特に、試料1-1、2、4より、アクリル系の樹脂をバインダーとして用いることが、エッジ部の膜厚を他の部位と比較して確保しやすく好ましいことが確認できた。

## 【0032】

また、側面部長さのばらつきが小さいため、実装時のツームストーンの発生を抑制することができた。

10

## 【0033】

試料1-3に示すように、1回の掻き取りで十分な量のNiペーストを掻き取ることができず、Niペースト塗膜が厚くなることで、側面部クラックが発生してしまう場合、試料1-4に示すように、掻き取りを繰り返すことにより、所望の塗布膜厚として、クラックの発生を抑制できることが確認できた。その際、スポンジに付着吸収されたNiペーストをスキージ等でしごき落とす等して、スポンジ表面付近のNiペースト量を減少させてから次の掻き取りを行なうことが、電極膜厚を一定に保つために効果的であった。

## 【0034】

このようにチップ素子に付着した余剰なNiペーストを効率的に掻き取ることによって、従来使用することが困難であった高粘度のNiペーストを用いても、膜厚の薄い外部電極を形成することが可能となり、チップ素子と外部電極を同時焼成する際に発生しやすいエッジ部クラックと側面部クラックの発生を抑制することができた。

20

## 【0035】

また、試料1-7に示すように、予めNiペーストを浸透させたスポンジを用いて掻き取りを行なっても十分な効果を得ることができた。この場合にも、上述のように、スポンジ表面付近のNiペースト量を減少させてから掻き取りを行なうことが、電極膜厚を一定に保つために効果的であった。

## 【0036】

一方、Niペーストをスポンジ表面に浸透させ、焼成前チップ素子を押しつけることによりNiペーストを塗布した試料1-8では、同一チップ内とチップ間の側面部長さEのばらつきが大きく、リフロー方式による実装時に、外部電極に作用する溶融はんだの表面張力が部品両端で異なりやすいため、ツームストーン現象の発生率が高くなった。

30

## 【0037】

また、必要厚み以上の導電性ペーストを塗布した後、余剰な導電性ペーストを表面に凹凸加工を施した支持体へ転写して、側面部長さEのばらつきを抑えた試料1-9では、側面部に塗布されたNiペーストを効率的に掻き取ることができず、側面部に厚くNiペーストが残ってしまうため、焼成工程における導電性ペースト塗膜の収縮に起因するクラックの発生率が高くなった。

40

## 【0038】

また、余剰な導電性ペーストを100のナイロンメッシュへ転写して、側面部長さEのばらつきを抑えた試料1-10でも、同様に側面部に厚くNiペーストが残ってしまうため、焼成工程における導電性ペースト塗膜の収縮に起因するクラックの発生率が高くなった。

## 【0039】

上述のように、この発明は寸法精度に優れ、また構造欠陥を抑制する外部電極形成方法として有効であることを確認した。

## 【0040】

なお、この実施例では、弾性体として、厚さ5mmで、平均径150 $\mu$ mの開気孔を有

50

し、反発弾性30%、伸び100%のウレタン製スポンジを用いたが、使用できる弾性体はこれに限らず、平均径が10~500 $\mu\text{m}$ の開気孔を有し、粘度が1~50 $\text{Pa}\cdot\text{s}$ の流体を吸収できるものであれば、問題なく使用することができる。

【0041】

また、チップ素子の押し込み速度、および押し込み量は、チップの大きさと弾性体の材質により、導電性ペーストのぬれ上がりと弾性体への吸収量を考慮しつつ、通常経験的に求めることができる。

【実施例2】

【0042】

平均粒径3 $\mu\text{m}$ であるCu粉体70重量部、ガラスフリット5重量部、および溶媒として $\gamma$ -テルピネオールを用い、バインダーとして分子量の異なる3種類のアクリル系樹脂を用いたワニス30重量部を、3本ロールを用いて混合分散させることにより、粘度がそれぞれ2、10、45 $\text{Pa}\cdot\text{s}$ である3種類のCuペーストを作製した。

10

【0043】

公知の方法で作製した、焼成後、外部電極を形成していないチップ素子(長さ3.2mm、幅1.6mm、高さ1.1mm)を粘着板上に100個固定した。

【0044】

前記Cuペーストを、平面状の支持体上に、厚さ0.7mmとなるように調整し、前記チップ素子を0.2mm/sの速度で浸漬させ、5秒間保持した後、0.2mm/sの速度で引き上げることにより、端部にCuペーストを塗布した。

20

【0045】

前記Cuペーストが乾燥固化する前に、実施例1で用いたものと同じ仕様のウレタン製スポンジに、チップ素子を0.5mm/sの速度で押しこみ、5秒間保持した後、0.5mm/sの速度で引き離すことにより、チップ素子に塗布されたCuペーストを、ウレタン製スポンジの気孔に吸収させて掻き取った。なお、粘度が45 $\text{Pa}\cdot\text{s}$ のCuペーストについては、掻き取りを2回行ない、ペースト塗膜の膜厚を変えた試料も作製した。

【0046】

チップ素子をウレタン製スポンジに押しこむ際に、塗布されたCuペーストが所定の外部電極側面部寸法となるようにぬれ上がり、かつチップ素子をウレタン製スポンジから離す際に、塗布されたCuペーストの余剰分がウレタン製スポンジに吸収されるようにチップ素子の押しこみ量を調整した。

30

【0047】

塗布されたCuペーストを120 $^{\circ}\text{C}$ で10分間乾燥させた後に、チップ素子のもう一方の端面にも、前記と同様の手法を用いてCuペーストを塗布して、同一条件で乾燥し、チップ素子の両端部にCuペースト塗膜を形成した。

【0048】

前記Cuペースト塗膜を、酸素濃度10ppmに制御された雰囲気中、900 $^{\circ}\text{C}$ でチップ素子に焼き付け、Cu外部電極とした。

【0049】

焼成後のCu外部電極上に、Ni、およびSnからなるめっき膜を公知の方法により形成した。前記の操作を10回繰り返し、合計1000個の、この発明の外部電極形成方法によるチップ(試料2-1~4)を得た。

40

【0050】

また、比較例として、前記Cuペーストを前記スポンジ表面に浸透させ、チップ素子を押しつけることによりCuペーストを塗布し、以後上述の工程と同様にして外部電極を形成したチップ(試料2-5)と、必要厚み以上の導電性ペーストを塗布した後、余剰な導電性ペーストを100のナイロンメッシュへ転写することにより、側面部長さEのばらつきを抑えたCuペースト塗膜を形成し、以後同様にして外部電極を形成したチップ(試料2-6)を得た。

【0051】

50



このようにして得られたチップについて、表 1 と同様にして外部電極に係る諸寸法とそのばらつき、および構造欠陥と実装不良を調査した結果を表 2 に示す。また、この発明と前記従来技術でそれぞれ外部電極を形成したチップについて、Sn - Pb 共晶はんだペーストを用い、Cu 箔によりランド設計の施された、長さ 100 mm、幅 40 mm、厚さ 1.6 mm のガラス - エポキシ樹脂複合材からなる基板に、大気中 235 でリフロー方式で実装した後、たわみ試験を各 10 個行ない、たわみ強度の指標としてアコースティックエミッション (AE) 法に基づく破壊までの変位量を調べ、その分布を求めた結果を図 4 に示す。

【 0 0 5 2 】

【表 2】

試料 No.	金属	ワニス	ペースト粘度 (Pa·s)	掻き取り回数 (回)	エッジ部の平均値 ( $\mu\text{m}$ )	側面部Bの平均値 ( $\mu\text{m}$ )	Bのばらつき ( $\mu\text{m}$ )	端面Cの平均値 ( $\mu\text{m}$ )	側面部Eの平均値 ( $\text{mm}$ )	同一チップ内のEのばらつき ( $\text{mm}$ )	チップ間のEのばらつき ( $\text{mm}$ )	エッジ部でのケラック発生率 (%)	側面部でのケラック発生率 (%)	ツームストーン発生率 (%)
2-1	Cu	アクリル	2	1	5	7	2	10	0.66	0.02	0.05	0	0	0
2-2	Cu	アクリル	10	1	17	20	3	32	0.64	0.02	0.03	0	0	0
2-3	Cu	アクリル	45	1	30	39	5	42	0.63	0.03	0.03	0	0	0
2-4	Cu	アクリル	45	2	15	19	4	29	0.65	0.03	0.04	0	0	0
2-5	Cu	アクリル	10	—	16	18	9	30	0.68	0.46	0.75	0	0	15
2-6	Cu	アクリル	10	—	10	38	6	75	0.67	0.03	0.04	0	0	0

10

20

30

40

## 【0053】

表 2 の試料 2 - 1 ~ 4 に示すように、この発明の外部電極形成方法による外部電極の側面部長さ E のばらつきは、バインダー成分の違いにより粘度が異なるいずれの Cu ペーストを用いても、同一チップ内、およびチップ間で十分小さくなっており、全体として膜厚

50

を薄くしながら、エッジ部と側面部および端面部の膜厚の差の小さい外部電極が形成できていた。

【0054】

その結果、実装時のツームストーンと、エッジ部および側面部クラックの発生を抑制することができた。

【0055】

また、試料2-4に示すように、掻き取りを繰り返すことで、高粘度のCuペーストであっても、膜厚の薄い外部電極を形成することが可能であった。

【0056】

さらに、図4の試料2-2に示すように、たわみ強度においても、ばらつきを小さくすることができた。 10

【0057】

一方、Cuペーストをスポンジ表面に浸透させ、チップ素子を押しつけることによりCuペーストを塗布した試料2-5では、同一チップ内とチップ間の側面部長さEのばらつきが大きく、リフロー方式による実装時に、外部電極に作用する溶融はんだの表面張力が部品両端で異なりやすいため、ツームストーン現象の発生率が高くなった。また、図4に示すように、たわみ強度のばらつきも大きくなった。

【0058】

また、必要厚み以上の導電性ペーストを塗布した後、余剰な導電性ペーストをメッシュへ転写することにより、側面部長さEのばらつきを抑えたCuペースト塗膜を形成した試料2-6では、側面部および端面部の外部電極膜厚が厚くなり、たわみ応力負荷時に外部電極端部に応力集中しやすくなることで、図4に示すようにたわみ強度は低くなった。 20

【0059】

上述のように、この発明は寸法精度に優れ、また構造欠陥を抑制し、さらにたわみ強度の信頼性を向上させる外部電極形成方法として有効であることを確認した。

【図面の簡単な説明】

【0060】

【図1】外部電極各部の膜厚を説明するためのチップ型電子部品の部分断面図である。

【図2】この発明の外部電極形成方法を説明するための工程概念図である。

【図3】実施例での外部電極構造、および構造欠陥の測定対象を説明するためのチップ型電子部品の断面図である。 30

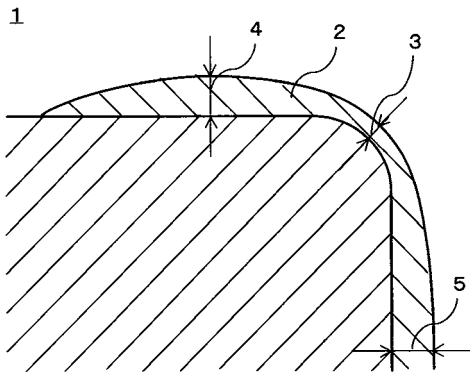
【図4】実施例2でのたわみ強度の測定結果を示すグラフである。

【符号の説明】

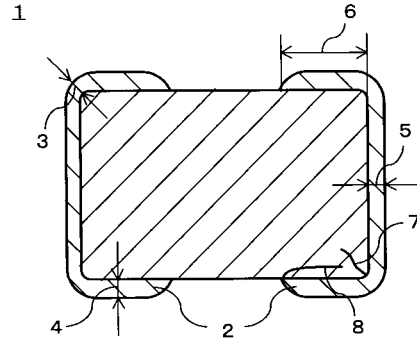
【0061】

- 1 チップ型電子部品
- 2 外部電極
- 3 エッジ部膜厚
- 4 側面部膜厚
- 5 端面部膜厚
- 6 側面部長さ
- 7 エッジ部クラック
- 8 側面部クラック
- 9 平面状支持体
- 10 導電性ペースト膜
- 11 チップ型電子部品素子
- 12、14 導電性ペースト塗膜
- 13 開気孔を有する弾性体

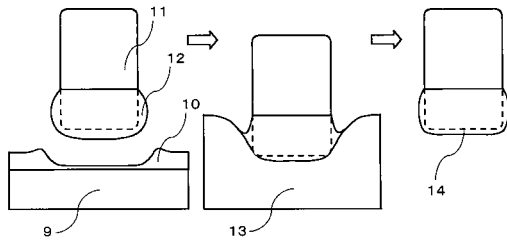
【図1】



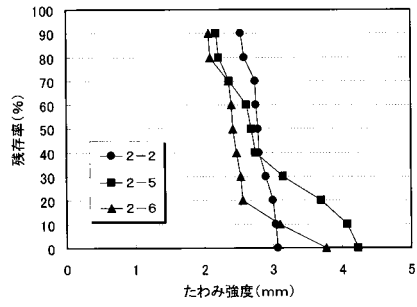
【図3】



【図2】



【図4】



---

フロントページの続き

Fターム(参考) 5E001 AB03 AF03 AH01 AJ03  
5E082 AA01 AB03 BB10 BC23 BC38 BC40 EE04 EE35 FF05 FG26  
FG46 FG54 GG10 GG11 GG22 GG28 JJ11 JJ15 JJ23 KK01  
LL02 MM22 MM24