

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年8月4日(2005.8.4)

【公開番号】特開2003-203920(P2003-203920A)

【公開日】平成15年7月18日(2003.7.18)

【出願番号】特願2001-402080(P2001-402080)

【国際特許分類第7版】

H 01 L 21/336

G 02 F 1/1368

G 09 F 9/30

H 01 L 21/20

H 01 L 29/786

【F I】

H 01 L 29/78 6 2 7 G

G 02 F 1/1368

G 09 F 9/30 3 3 8

H 01 L 21/20

【手続補正書】

【提出日】平成16年12月24日(2004.12.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

薄膜トランジスタと、前記薄膜トランジスタのドレイン電流が入力される発光素子とが各画素に配置されている表示装置の作製方法であって、

絶縁表面を有する基板上に、半導体膜を成膜し、

前記半導体膜をパターニングし、複数の凸部を有する第1の形状の島状半導体層を形成し、

連続発振のレーザ光を集光して、照射面における断面形状が線状となるレーザ光を、前記複数の凸部の頂角を形成する辺と交差する1方向に走査し、前記第1の形状の島状半導体層を結晶化させ、

前記結晶化させた第1の形状の島状半導体層をパターニングし、前記複数の凸部の先端それぞれより前記1方向に位置する複数の第1の領域を含み且つ前記複数の第1の領域を並列に接続する第2の領域と第3の領域とを含む第2の形状の島状半導体層を形成し、

前記複数の第1の領域と絶縁膜を介して重なるゲート電極を形成し、前記第2の領域及び前記第3の領域に不純物元素を添加して、ソース領域及びドレイン領域を形成して前記薄膜トランジスタを作製することを特徴とする表示装置の作製方法。

【請求項2】

薄膜トランジスタと、前記薄膜トランジスタのドレイン電流が入力される発光素子と、保持容量とが各画素に配置されている表示装置の作製方法であって、

絶縁表面を有する基板上に、半導体膜を成膜し、

前記半導体膜をパターニングし、複数の凸部を有する第1の形状の島状半導体層を形成し、

連続発振のレーザ光を集光して、照射面における断面形状が線状となるレーザ光を、前記複数の凸部の頂角を形成する辺と交差する1方向に走査し、前記第1の形状の島状半導

体層を結晶化させ、

前記結晶化させた第1の形状の島状半導体層をパターニングし、前記複数の凸部の先端それより前記1方向に位置する複数の第1の領域を含み且つ前記複数の第1の領域を並列に接続する第2の領域と第3の領域とを含む第2の形状の島状半導体層と、第3の形状の島状半導体層とを形成し、

前記第2の形状の島状半導体層において前記複数の第1の領域と絶縁膜を介して重なるゲート電極と、前記第3の形状の島状半導体層と前記絶縁膜を介して重なる電極とを形成し、

前記第2の領域及び前記第3の領域に不純物元素を添加して、ソース領域及びドレイン領域を形成して前記薄膜トランジスタを作製し、

前記第3の形状の島状半導体層と、前記絶縁膜と、前記電極とでなる前記保持容量を作製することを特徴とする表示装置の作製方法。

【請求項3】

請求項1または請求項2において、

前記1方向は、前記薄膜トランジスタのドレイン電流が流れる方向と平行であることを特徴とする表示装置の作製方法。

【請求項4】

請求項1乃至請求項3のいずれか一項において、

前記頂角は、60度以上120度未満であることを特徴とする表示装置の作製方法。

【請求項5】

薄膜トランジスタと、前記薄膜トランジスタのドレイン電流が入力される発光素子と、保持容量とが各画素に配置されている表示装置の作製方法であって、

ストライプ状の複数の凸部を有する絶縁表面を形成し、

前記絶縁表面上に、半導体膜を成膜して、前記半導体膜の表面を複数の凸部を有する形状とし、

連続発振のレーザ光を集光して、照射面における断面形状が線状となるレーザ光を、前記半導体膜上において、前記複数の凸部に沿った方向に走査し、前記半導体膜を結晶化させ、

前記結晶化させた半導体膜をパターニングし、複数の平坦な第1の領域を含み且つ前記平坦な領域を並列に接続する第2の領域と第3の領域とを含む第1の形状の島状半導体層と、複数の凸部を有する第2の形状の島状半導体層とを形成し、

前記第1の形状の島状半導体層において前記複数の第1の領域と絶縁膜を介して重なるゲート電極と、前記第2の形状の島状半導体層と前記絶縁膜を介して重なる電極とを形成し、

前記第2の領域及び前記第3の領域に不純物元素を添加して、ソース領域及びドレイン領域を形成して前記薄膜トランジスタを作製し、

前記第2の形状の島状半導体層と、前記絶縁膜と、前記電極とでなる前記保持容量を作製することを特徴とする表示装置の作製方法。

【請求項6】

請求項5において、

前記複数の凸部に沿った方向は、前記薄膜トランジスタのドレイン電流が流れる方向と平行であることを特徴とする表示装置の作製方法。

【請求項7】

請求項1乃至請求項6のいずれか一項において、

前記発光素子は、OLEDであることを特徴とする表示装置の作製方法。

【請求項8】

請求項1乃至請求項7のいずれか一項において、

前記連続発振のレーザ光は、YAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、ガラスレーザ、ルビーレーザ、アレキサンドライドレーザ、Ti:サファイアレーザまたはNd:YVO₄レーザから選ばれた一種または複数種を用いて出力されること

を特徴とする表示装置の作製方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0093

【補正方法】変更

【補正の内容】

【0093】

図16(C)に、図16(B)の結晶化によって得られた多結晶膜の結晶性を模式的に示す。矩形状の凸部1601a～1601dの上面の部分を、領域Gで示す。また、各凸部1601a～1601dの間の領域を、領域Hで示す。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0102

【補正方法】変更

【補正の内容】

【0102】

図16(E)において、アイランド1604には不純物元素がドープされ、ソース領域、ドレイン領域等が形成されている。また、アイランド1604上には、ゲート電極1606、端子1605a、1605bが形成される。端子1605aと端子1605bの一方は、コンタクトホール1607によって、アイランド1604のソース領域と接続される。もう一方は、コンタクトホール1607によって、アイランド1604のドレイン領域と接続される。また、ゲート電極106と重なったアイランド1604の部分が、チャネル領域に相当する。このチャネル領域は、図16(D)中において、領域Gの部分に形成する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0118

【補正方法】変更

【補正の内容】

【0118】

図2(C)に示すレーザ走査方向に、レーザアニールされるサブアイランド101は、複数の結晶化開始点202a～202dを有する。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0119

【補正方法】変更

【補正の内容】

【0119】

結晶化開始点202a～202dとは、サブアイランド101を、サブアイランド101が形成された基板に垂直な方向からみた場合の、サブアイランド101の凸部の先端に相当する。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0122

【補正方法】変更

【補正の内容】

【0122】

各結晶化開始点202a～202dからのレーザ走査経路上付近(以下、大粒径結晶形成領域と表記する)には、結晶粒が比較的大きく、配向の揃った結晶粒が形成される。一方、各結晶化開始点202a～202dからのレーザ走査経路上から離れた部分では、比

較的結晶粒が小さく、配向も揃っていない。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0124

【補正方法】変更

【補正の内容】

【0124】

なお、結晶化開始点 $202_a \sim 202_d$ それぞれに対応する、サブアイランドの凸部の角度 を、180度以下とする必要がある。こうして、結晶化開始点 $202_a \sim 202_d$ から順に、レーザが照射されるようにする。角度 は、好ましくは、60度以上120度未満とする。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0125

【補正方法】変更

【補正の内容】

【0125】

ここで、駆動 TFT の各チャネル領域のチャネル幅を W_{st} とする。また、サブアイランド 101 において、各結晶化開始点 $202_a \sim 202_d$ に対して最も窪んでいる点を P とする。点 P 間、または点 P とサブアイランド 101 のエッジとの間の距離を、全て同じ幅 W_{ss} とする。 W_{st} と W_{ss} の比は設計者が適宜設定することができる。なお、 $3 W_{st} = W_{ss}$ とするのが望ましい。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0130

【補正方法】変更

【補正の内容】

【0130】

始めに、サブアイランド 101 にレーザを照射する手法について説明する。説明には、図 3 (A) を用いる。レーザ 310 から出力された光は、光学系 311 を介して、集光される。こうして、ビームスポット 312 が形成される。ビームスポット 312 を走査することによって、レーザが基板 300 上に形成されたサブアイランド 304 に照射される。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0132

【補正方法】変更

【補正の内容】

【0132】

ビームスポット 312 が移動した軌跡を、図中、斜線で示す。この軌跡のエッジ部分を、303 で示す。この軌跡の部分に配置されたサブアイランド 304 に、レーザが照射される。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0134

【補正方法】変更

【補正の内容】

【0134】

ここで、ビームスポット 312 内のエネルギー分布について説明する。図 3 (B) に、ビームスポット 312 の長軸方向のエネルギー分布を示す。図 3 (B) 中、ビームスポット 312 の長軸方向を横軸で示す。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0135

【補正方法】変更

【補正の内容】

【0135】

一般に、ビームスポットの中心〇部分では、エネルギー密度が高い。また、ビームスポットの周辺部分では、エネルギー密度が小さくなる。サブアイランド304を構成する半導体膜の結晶化を行うのに必要なエネルギー密度を、 E_{min} と表記する。つまり、ビーム幅 W_B に対して、幅 W_{BE} の部分のみが、サブアイランド304を十分に結晶化することが可能であるとする。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0137

【補正方法】変更

【補正の内容】

【0137】

図3(C)にスリットを用いる際の構成について説明する。光学系311から出力された光を、スリット314を介して、サブアイランド304に照射する。このとき、ビーム幅を W_s で示した。なお実際には、基板300上に照射されるビームスポット312の幅は、スリットを通過した後の光の回り込みによって、スリットの幅より若干大きくなっている。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0143

【補正方法】変更

【補正の内容】

【0143】

複数のサブアイランドの配置と、レーザの走査方法の関係の例を図4(A)～図4(B)に示す。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0154

【補正方法】変更

【補正の内容】

【0154】

ここで、軌跡のエッジ部分が、サブアイランド401中を横切らないようにする必要がある。特に、サブアイランド401中、アイランドが形成される部分を横切らないようにする必要がある。これは、軌跡のエッジ部分では、粒径の小さな結晶粒が形成され、また、粒界の界面に沿って、突起した部分(リッジ)が生じるためである。これを考慮し、ビーム幅 W_B 及びレーザの走査経路を設定する。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0169

【補正方法】変更

【補正の内容】

【0169】

ここで、アイランド上の551で示す部分は、各TFT(選択TFT507及び駆動TFT506)のゲート電極を形成する導電層である。また、552で示す部分は、551とは異なる層に形成された導電層である。553は、画素500が有する発光素子509

の一方の電極を形成する導電層である。またこれらの層は、コンタクトホール 550 によって、電気的に接続される。

【手続補正 17】

【補正対象書類名】明細書

【補正対象項目名】0172

【補正方法】変更

【補正の内容】

【0172】

図 5 (D)において、図 5 (C)における点 A ~ 点 A' 間の断面図を示す。駆動 TFT 506 は、絶縁表面を有する基板 560 上に、複数の独立したチャネル領域 510a ~ 510d を有する。これらのチャネル領域 510a ~ 510d は、アイランド 502a の一部に相当する。これらのチャネル領域 510a ~ 510d 上には、ゲート絶縁膜 511 が形成される。その上に、配線層 551 によって、駆動 TFT 506 のゲート電極 512 が形成される。また、駆動 TFT 506 のゲート電極 512 を形成すると同時に、走査線 503 が形成される。その上に、層間絶縁膜 513 が形成される。さらにその上に、導電層 552 によって配線 514 が形成される。配線 514 は、駆動 TFT 506 のソース端子またはドレイン端子の一部に相当する。また、導電層 553 によって、発光素子の一方の電極 559 が形成される。

【手続補正 18】

【補正対象書類名】明細書

【補正対象項目名】0215

【補正方法】変更

【補正の内容】

【0215】

絶縁表面を有する基板上に、凹凸パターン (レリーフ) を形成する。次いで、半導体膜を形成する。この後、レーザアニールによって半導体膜の結晶化を行う。その後、パテニングを行いアイランドを形成する。アイランドによって、TFT のチャネル領域、ソース領域、ドレイン領域等が形成される。ここで、凹凸パターン (レリーフ) の形状は、レーザの走査方向、駆動 TFT のチャネル領域の配置を考慮し定める。

【手続補正 19】

【補正対象書類名】明細書

【補正対象項目名】0236

【補正方法】変更

【補正の内容】

【0236】

以上が、駆動 TFT 1610 の構成についての説明である。

【手続補正 20】

【補正対象書類名】明細書

【補正対象項目名】0237

【補正方法】変更

【補正の内容】

【0237】

次いで、このような構成の駆動 TFT 1610 の作製工程について説明する。説明には図 21 を用いる。なお、図 21 では、図 20 (D) に示した断面における作製工程を示す。ここで、図 20 と同じ部分は同じ符号を用いて示す。

【手続補正 21】

【補正対象書類名】明細書

【補正対象項目名】0242

【補正方法】変更

【補正の内容】

【0242】

次いで、図21(C)に示すように、結晶化した半導体膜2103をパターニングし、駆動TFTの半導体層(アイランド)2104を形成する。次いで、ゲート絶縁膜2105を形成する。

【手続補正22】

【補正対象書類名】明細書

【補正対象項目名】0245

【補正方法】変更

【補正の内容】

【0245】

その後、図21(F)に示すように、層間絶縁膜2109を形成する。層間絶縁膜2109に、各不純物領域2108a、2108bに達するコンタクトホールを形成する。その後、端子1605a、1605bを形成する。

【手続補正23】

【補正対象書類名】明細書

【補正対象項目名】0252

【補正方法】変更

【補正の内容】

【0252】

図中白矢印の方向にレーザを走査し、レーザアニールする。半導体膜の結晶化を行う。

【手続補正24】

【補正対象書類名】明細書

【補正対象項目名】0257

【補正方法】変更

【補正の内容】

【0257】

図22(C)に、アイランド2202a、2202b、2202cより画素を形成した例を示す。なお、図22(C)では、各画素に配置される発光素子509として、その陽極または陰極のうち、駆動TFT506のソース端子またはドレイン端子と接続されている側の電極559のみを示す。

【手続補正25】

【補正対象書類名】明細書

【補正対象項目名】0258

【補正方法】変更

【補正の内容】

【0258】

ここで、アイランド上の551で示す部分は、各TFT(選択TFT507及び駆動TFT506)のゲート電極を形成する導電層である。また、552で示す部分は、551とは異なる層に形成された導電層である。553は、画素500が有する発光素子509の一方の電極を形成する導電層である。またこれらの層は、コンタクトホール550によって、電気的に接続される。

【手続補正26】

【補正対象書類名】明細書

【補正対象項目名】0261

【補正方法】変更

【補正の内容】

【0261】

図22(D)において、図22(C)における点A～点A'間の断面図を示す。駆動TFT506は、絶縁表面を有する基板560上に、複数の独立したチャネル領域2210a～2210dを有する。これらのチャネル領域2210a～2210dは、アイランド

2202a の一部に相当する。これらのチャネル領域 2210a ~ 2210d 上には、ゲート絶縁膜 2211 が形成される。その上に、配線層 551 によって、駆動 TFT506 のゲート電極 512 が形成される。また、駆動 TFT506 のゲート電極 512 を形成すると同時に、走査線 503 が形成される。その上に、層間絶縁膜 513 が形成される。さらにその上に、導電層 552 によって配線 514 が形成される。配線 514 は、駆動 TFT506 のソース端子またはドレイン端子の一部に相当する。また、導電層 553 によって、発光素子の一方の電極 559 が形成される。

【手続補正 27】

【補正対象書類名】明細書

【補正対象項目名】0355

【補正方法】変更

【補正の内容】

【0355】

実施例 2 に従って図 11 (D) の状態まで形成する。次いで、図 12 (A) に示すように、第 1 の層間絶縁膜 5040 上に無機絶縁膜材料または有機絶縁物材料から成る第 2 の層間絶縁膜 5101 を形成する。本実施例では、膜厚 1.6 [μm] のアクリル樹脂膜を形成した。次に、第 2 の層間絶縁膜 5101 を形成した後、第 2 の層間絶縁膜 5101 に接するように、第 3 の層間絶縁膜 5102 を形成する。

【手続補正 28】

【補正対象書類名】明細書

【補正対象項目名】0380

【補正方法】変更

【補正の内容】

【0380】

図 13 (A) に示すように、第 1 の層間絶縁膜 5040 上に、第 2 の層間絶縁膜 5902 を形成する。第 2 の層間絶縁膜 5902 としては、無機絶縁膜を用いることができる。例えば、CVD 法によって形成された酸化珪素膜や、SOG (Spin On Glass) 法によって塗布された酸化珪素膜等を用いることができる。また、第 2 の層間絶縁膜 5902 として、有機絶縁膜を用いることができる。例えば、ポリイミド、ポリアミド、BCB (ベンゾシクロブテン)、アクリル等の膜を用いることができる。また、アクリル膜と酸化珪素膜の積層構造を用いても良い。また、アクリル膜と、スパッタ法で形成した窒化珪素膜または窒化酸化珪素膜との積層構造を用いても良い。