

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成30年11月8日 (2018.11.8)

【公表番号】特表2017-531407(P2017-531407A)

【公表日】平成29年10月19日 (2017.10.19)

【年通号数】公開・登録公報2017-040

【出願番号】特願2017-521136(P2017-521136)

【国際特許分類】

H 0 3 F 1/30 (2006.01)

H 0 3 F 1/02 (2006.01)

H 0 3 F 3/68 (2006.01)

H 0 3 F 3/24 (2006.01)

【F I】

H 0 3 F 1/30 B

H 0 3 F 1/02

H 0 3 F 3/68 B

H 0 3 F 3/24

【手続補正書】

【提出日】平成30年9月21日 (2018.9.21)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

回路であって、

入力信号を受けるための入力と、出力ノードに結合された出力とを有する第 1 の電力増幅器のステージ、前記第 1 の電力増幅器のステージは、時変電源電圧を受ける;および

前記入力信号を受けるための入力と、前記出力ノードに結合された出力とを有する前記第 1 の電力増幅器のステージと並列に構成される第 2 の電力増幅器のステージ、前記第 2 の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第 1 の電力増幅器のステージの第 1 の利得は、前記時変電源電圧が第 1 の低電圧範囲にあるとき減少するように適合される、および、ここにおいて、前記第 2 の電力増幅器のステージの第 2 の利得は、前記第 1 の低電圧範囲における前記第 1 の電力増幅器のステージの前記減少する利得を補うように適合される、および

ここにおいて、前記第 1 の電力増幅器のステージの前記出力は、分路構成における前記第 2 の電力増幅器のステージの前記出力に結合される、

を備える回路。

【請求項 2】

前記第 1 の電力増幅器のステージは、第 1 のトランジスタを備え、前記第 1 のトランジスタは、前記入力信号を受けるように結合されたコントロール端子と、前記出力ノードを通じて前記電源電圧に結合された第 1 の端子とを有する、および、ここにおいて、前記第 2 の電力増幅器のステージは、第 2 のトランジスタを備え、前記第 2 のトランジスタは、前記入力信号を受けるように結合されたコントロール端子と、1 つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第 1 の端子とを有する、請求項 1 に記載の回路。

【請求項 3】

前記第 1 のトランジスタは、第 1 のデバイスタイプであり、および前記第 2 のトランジスタは、第 2 のデバイスタイプである、請求項 2 に記載の回路。

【請求項 4】

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、異なるゲートバイアス電圧に結合される、請求項 2 に記載の回路。

【請求項 5】

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、同じゲートバイアス電圧に結合される、請求項 2 に記載の回路。

【請求項 6】

前記 1 つまたは複数の積層されたトランジスタは、カスコードに構成された 2 つのトランジスタである、請求項 2 に記載の回路。

【請求項 7】

前記第 2 のトランジスタは、複数のセグメントを備える、および、ここにおいて、異なる数のセグメントは、前記電源電圧に基づいて、アクティベートされる、および、ここにおいて、前記複数のセグメントのうちの前記 1 つまたは複数の好ましくは、

ソース、ゲート、およびドレイン；

前記ゲートと基準電圧との間に結合された第 1 のスイッチ；および

前記ゲートに結合された第 2 のスイッチを備える、請求項 2 に記載の回路。

【請求項 8】

前記複数のセグメントの前記ドレインは、互いに結合され、前記複数のセグメントの前記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第 1 のスイッチは開かれ、および前記第 2 のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために、前記第 1 のスイッチは閉じられ、および前記第 2 のスイッチは開かれる、請求項 7 に記載の回路。

【請求項 9】

前記第 1 の電力増幅器のステージは、第 1 の高電圧トランジスタを備え、前記第 1 の高電圧トランジスタは、前記入力信号を受けるように結合されたコントロール端子と、前記出力ノードを通じて前記電源電圧に結合された第 1 の端子とを有する、および、ここにおいて、前記第 2 の電力増幅器のステージは、第 2 の標準トランジスタを備え、前記第 2 の標準トランジスタは、前記入力信号を受けるように結合されたコントロール端子と、少なくとも 1 つの高電圧トランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第 1 の端子とを有する、請求項 1 に記載の回路。

【請求項 10】

方法であって、

第 1 の電力増幅器のステージにおいて、入力信号を受けること、およびそれに従って、出力ノード上で出力信号を生じさせること、前記第 1 の電力増幅器のステージは、時変電源電圧を受ける；および、

前記第 1 の電力増幅器のステージと並列に構成される第 2 の電力増幅器のステージにおいて、前記入力信号を受けること、およびそれに従って、前記出力ノード上で前記出力信号を生じさせること、前記第 2 の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第 1 の電力増幅器のステージの第 1 の利得は、前記時変電源電圧が第 1 の低電圧範囲にあるとき減少する、および、ここにおいて、前記第 2 の電力増幅器のステージの第 2 の利得は、前記第 1 の低電圧範囲における前記第 1 の電力増幅器のステージの前記減少する利得を補う、および

ここにおいて、前記第 1 の電力増幅器のステージの前記出力は、分路構成における前記第 2 の電力増幅器のステージの前記出力に結合される、

を備える、方法。

【請求項 11】

前記第 1 の電力増幅器のステージは、第 1 のトランジスタを備え、前記方法は、前記第 1 のトランジスタのコントロール端子上で前記入力信号を受けることをさらに備える、ここにおいて、前記第 1 のトランジスタの第 1 の端子は、前記出力ノードを通じて前記電源電圧に結合される、および、ここにおいて、前記第 2 の電力増幅器のステージは、第 2 のトランジスタを備え、前記方法は、前記第 2 のトランジスタのコントロール端子上で、前記入力信号を受けることをさらに備える、ここにおいて、前記第 2 のトランジスタの第 1 の端子は、1 つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合される、および、ここにおいて、好ましくは、前記第 1 のトランジスタは、第 1 のデバイスタイプであり、および前記第 2 のトランジスタは、第 2 のデバイスタイプである、または、ここにおいて、前記第 1 のトランジスタは、高電圧 MOS デバイスであり、前記 1 つまたは複数のカスコードトランジスタは、高電圧 MOS デバイスであり、および前記第 2 のトランジスタは、高電圧 MOS デバイスではない、請求項 10 に記載の方法。

【請求項 12】

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、異なるゲートバイアス電圧に結合される、請求項 11 に記載の方法。

【請求項 13】

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、同じゲートバイアス電圧に結合される、請求項 11 に記載の方法。

【請求項 14】

前記第 2 のトランジスタは、複数のセグメントを備え、前記方法は、前記電源電圧に基づいて、異なる数のセグメントをアクティベートすることをさらに備える、および、ここにおいて、前記複数のセグメントのうちの前記 1 つまたは複数の好ましくは、

ソース、ゲート、およびドレイン；

前記ゲートと基準電圧との間に結合された第 1 のスイッチ；および

前記ゲートに結合された第 2 のスイッチを備える、請求項 11 に記載の方法。

【請求項 15】

前記複数のセグメントの前記ドレインは好ましくは、互いに結合され、前記複数のセグメントの前記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第 1 のスイッチは開かれ、および前記第 2 のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために、前記第 1 のスイッチは閉じられ、および前記第 2 のスイッチは開かれる、請求項 14 に記載の方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0037

【補正方法】変更

【補正の内容】

【0037】

[0042] 上記の説明は、どのように特定の実施形態の態様がインプリメントされ得るのかの例とともに、本開示の様々な実施形態を例示する。上記の例は、唯一の実施形態であるとは見なされるべきではなく、以下の特許請求の範囲によって定義されるような特定の実施形態の柔軟性および利点を例示するために提示された。上記の開示および以下の特許請求の範囲に基づいて、他の配置、実施形態、インプリメンテーションおよび同等物は、特許請求の範囲によって定義される本開示の範囲から逸脱することなく用いられ得る。

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C1]

回路であって、

入力信号を受けるための入力と、出力ノードに結合された出力とを有する第 1 の電力増

幅器のステージ、前記第 1 の電力増幅器のステージは、時変電源電圧を受ける;および
前記入力信号を受けるための入力と、前記出力ノードに結合された出力とを有する前記
第 1 の電力増幅器のステージと並列に構成される第 2 の電力増幅器のステージ、前記第 2
の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第 1 の電力増幅器のステージの第 1 の利得は、前記電源電圧が第 1
の低電圧範囲にあるとき減少する、および、ここにおいて、前記第 2 の電力増幅器のステ
ージの第 2 の利得は、前記第 1 の低電圧範囲における前記第 1 の電力増幅器のステージの
前記減少する利得を補う、

を備える回路。

[C 2]

前記第 1 の電力増幅器のステージは、第 1 のトランジスタを備え、前記第 1 のトランジ
スタは、前記入力信号を受けるように結合されたコントロール端子および前記出力ノード
を通じて前記電源電圧に結合された第 1 の端子とを有する、および、ここにおいて、前記
第 2 の電力増幅器のステージは、第 2 のトランジスタを備え、前記第 2 のトランジスタは
、前記入力信号を受けるように結合されたコントロール端子および 1 つまたは複数の積層
されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第 1 の端子
とを有する、C 1 に記載の回路。

[C 3]

前記第 1 のトランジスタは、第 1 のデバイスタイプであり、および前記第 2 のトランジ
スタは、第 2 のデバイスタイプである、C 2 に記載の回路。

[C 4]

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、異なるゲートバイアス電圧
に結合される、C 2 に記載の回路。

[C 5]

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、同じゲートバイアス電圧に
結合される、C 2 に記載の回路。

[C 6]

前記 1 つまたは複数の積層されたトランジスタは、カスコードに構成された 2 つのトラ
ンジスタである、C 2 に記載の回路。

[C 7]

前記第 2 のトランジスタは、複数のセグメントを備え、および、ここにおいて、異なる
数のセグメントは、前記電源電圧に基づいて、アクティベートされる、C 2 に記載の回路

。

[C 8]

前記複数のセグメントのうちの前記 1 つまたは複数は、
ソース、ゲート、およびドレイン;

前記ゲートと基準電圧との間に結合された第 1 のスイッチ;および
前記ゲートに結合された第 2 のスイッチを備える、C 7 に記載の回路。

[C 9]

前記複数のセグメントの前記ドレインは、互いに結合され、前記複数のセグメントの前
記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートさ
れるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第 1 の
スイッチは開かれ、および前記第 2 のスイッチは閉じられる、および、ここにおいて、前
記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために
、前記第 1 のスイッチは閉じられ、および前記第 2 のスイッチは開かれる、C 8 に記載の
回路。

[C 10]

前記第 1 の電力増幅器のステージは、第 1 の高電圧トランジスタを備え、前記第 1 の高
電圧トランジスタは、前記入力信号を受けるように結合されたコントロール端子、および
前記出力ノードを通じて前記電源電圧に結合された第 1 の端子とを有する、および、ここ

において、前記第 2 の電力増幅器のステージは、第 2 の標準トランジスタを備え、前記第 2 の標準トランジスタは、前記入力信号を受けるように結合されたコントロール端子および少なくとも 1 つの高電圧トランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第 1 の端子とを有する、C 1 に記載の回路。

[C 1 1]

方法であって、

第 1 の電力増幅器のステージにおいて、入力信号を受けること、およびそれに従って、出力ノード上で出力信号を生じさせること、前記第 1 の電力増幅器のステージは、時変電源電圧を受ける;および、

前記第 1 の電力増幅器のステージと並列に構成される第 2 の電力増幅器のステージにおいて、前記入力信号を受けること、およびそれに従って、前記出力ノード上で前記出力信号を生じさせること、前記第 2 の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第 1 の電力増幅器のステージの第 1 の利得は、前記電源電圧が第 1 の低電圧範囲にあるとき減少する、および、ここにおいて、前記第 2 の電力増幅器のステージの第 2 の利得は、前記第 1 の低電圧範囲における前記第 1 の電力増幅器のステージの前記減少する利得を補う、

を備える、方法。

[C 1 2]

前記第 1 の電力増幅器のステージは、第 1 のトランジスタを備え、前記方法は、前記第 1 のトランジスタのコントロール端子上で前記入力信号を受けることをさらに備え、ここにおいて、前記第 1 のトランジスタの第 1 の端子は前記出力ノードを通じて前記電源電圧に結合される、および、ここにおいて、前記第 2 の電力増幅器のステージは、第 2 のトランジスタを備え、前記方法は、前記第 2 のトランジスタのコントロール端子上で、前記入力信号を受けることをさらに備え、ここにおいて、前記第 2 のトランジスタの第 1 の端子は、1 つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合される、C 1 1 に記載の方法。

[C 1 3]

前記第 1 のトランジスタは、第 1 のデバイスタイプであり、および前記第 2 のトランジスタは、第 2 のデバイスタイプである、C 1 2 に記載の方法。

[C 1 4]

前記第 1 のトランジスタは、高電圧 MOS デバイスであり、前記 1 つまたは複数のカスコードトランジスタは、高電圧 MOS デバイスであり、および前記第 2 のトランジスタは、高電圧 MOS デバイスではない、C 1 2 に記載の方法。

[C 1 5]

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、異なるゲートバイアス電圧に結合される、C 1 2 に記載の方法。

[C 1 6]

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、同じゲートバイアス電圧に結合される、C 1 2 に記載の方法。

[C 1 7]

前記第 2 のトランジスタは、複数のセグメントを備え、前記方法は、前記電源電圧に基づいて、異なる数のセグメントをアクティベートすることをさらに備える、C 1 2 に記載の方法。

[C 1 8]

前記複数のセグメントのうちの前記 1 つまたは複数は、

ソース、ゲート、およびドレイン;

前記ゲートと基準電圧との間に結合された第 1 のスイッチ;および

前記ゲートに結合された第 2 のスイッチを備える、C 1 7 に記載の方法。

[C 1 9]

前記複数のセグメントの前記ドレインは、互いに結合され、前記複数のセグメントの前

記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第 1 のスイッチは開かれ、および前記第 2 のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために、前記第 1 のスイッチは閉じられ、および前記第 2 のスイッチは開かれる、C 1 8 に記載の方法。

[C 2 0]

回路であって、

入力信号を受けるための入力と、出力ノードに結合された出力とを有する第 1 の電力増幅器の手段、前記第 1 の電力増幅器のステージは、時変電源電圧を受ける；および

前記入力信号を受けるための入力と、前記出力ノードに結合された出力とを有する前記第 1 の電力増幅器の手段と並列に構成される第 2 の電力増幅器の手段、前記第 2 の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第 1 の電力増幅器の手段の第 1 の利得は、前記電源電圧が第 1 の低電圧範囲にあるとき減少する、および、ここにおいて、前記第 2 の電力増幅器の手段の第 2 の利得は、前記第 1 の低電圧範囲における前記第 1 の電力増幅器の手段の前記減少する利得を補う、

を備える、回路。