

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成30年11月8日(2018.11.8)

【公表番号】特表2017-531407(P2017-531407A)

【公表日】平成29年10月19日(2017.10.19)

【年通号数】公開・登録公報2017-040

【出願番号】特願2017-521136(P2017-521136)

【国際特許分類】

H 03 F 1/30 (2006.01)

H 03 F 1/02 (2006.01)

H 03 F 3/68 (2006.01)

H 03 F 3/24 (2006.01)

【F I】

H 03 F 1/30 B

H 03 F 1/02

H 03 F 3/68 B

H 03 F 3/24

【手続補正書】

【提出日】平成30年9月21日(2018.9.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

回路であつて、

入力信号を受けるための入力と、出力ノードに結合された出力とを有する第1の電力増幅器のステージ、前記第1の電力増幅器のステージは、時変電源電圧を受ける；および

前記入力信号を受けるための入力と、前記出力ノードに結合された出力とを有する前記第1の電力増幅器のステージと並列に構成される第2の電力増幅器のステージ、前記第2の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第1の電力増幅器のステージの第1の利得は、前記時変電源電圧が第1の低電圧範囲にあるとき減少するように適合される、および、ここにおいて、前記第2の電力増幅器のステージの第2の利得は、前記第1の低電圧範囲における前記第1の電力増幅器のステージの前記減少する利得を補うように適合される、および

ここにおいて、前記第1の電力増幅器のステージの前記出力は、分路構成における前記第2の電力増幅器のステージの前記出力に結合される、

を備える回路。

【請求項2】

前記第1の電力増幅器のステージは、第1のトランジスタを備え、前記第1のトランジスタは、前記入力信号を受けるように結合されたコントロール端子と、前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、および、ここにおいて、前記第2の電力増幅器のステージは、第2のトランジスタを備え、前記第2のトランジスタは、前記入力信号を受けるように結合されたコントロール端子と、1つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、請求項1に記載の回路。

【請求項3】

前記第1のトランジスタは、第1のデバイスタイプであり、および前記第2のトランジスタは、第2のデバイスタイプである、請求項2に記載の回路。

【請求項4】

前記第1のトランジスタおよび前記第2のトランジスタは、異なるゲートバイアス電圧に結合される、請求項2に記載の回路。

【請求項5】

前記第1のトランジスタおよび前記第2のトランジスタは、同じゲートバイアス電圧に結合される、請求項2に記載の回路。

【請求項6】

前記1つまたは複数の積層されたトランジスタは、カスコードに構成された2つのトランジスタである、請求項2に記載の回路。

【請求項7】

前記第2のトランジスタは、複数のセグメントを備える、および、ここにおいて、異なる数のセグメントは、前記電源電圧に基づいて、アクティベートされる、および、ここにおいて、前記複数のセグメントのうちの前記1つまたは複数は好ましくは、

ソース、ゲート、およびドレイン；

前記ゲートと基準電圧との間に結合された第1のスイッチ；および

前記ゲートに結合された第2のスイッチを備える、請求項2に記載の回路。

【請求項8】

前記複数のセグメントの前記ドレインは、互いに結合され、前記複数のセグメントの前記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第1のスイッチは開かれ、および前記第2のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために、前記第1のスイッチは閉じられ、および前記第2のスイッチは開かれる、請求項7に記載の回路。

【請求項9】

前記第1の電力增幅器のステージは、第1の高電圧トランジスタを備え、前記第1の高電圧トランジスタは、前記入力信号を受けるように結合されたコントロール端子と、前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、および、ここにおいて、前記第2の電力增幅器のステージは、第2の標準トランジスタを備え、前記第2の標準トランジスタは、前記入力信号を受けるように結合されたコントロール端子と、少なくとも1つの高電圧トランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、請求項1に記載の回路。

【請求項10】

方法であって、

第1の電力增幅器のステージにおいて、入力信号を受けること、およびそれに従って、出力ノード上で出力信号を生じさせること、前記第1の電力增幅器のステージは、時変電源電圧を受ける；および、

前記第1の電力增幅器のステージと並列に構成される第2の電力增幅器のステージにおいて、前記入力信号を受けること、およびそれに従って、前記出力ノード上で前記出力信号を生じさせること、前記第2の電力增幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第1の電力增幅器のステージの第1の利得は、前記時変電源電圧が第1の低電圧範囲にあるとき減少する、および、ここにおいて、前記第2の電力增幅器のステージの第2の利得は、前記第1の低電圧範囲における前記第1の電力增幅器のステージの前記減少する利得を補う、および

ここにおいて、前記第1の電力增幅器のステージの前記出力は、分路構成における前記第2の電力增幅器のステージの前記出力に結合される、

を備える、方法。

【請求項11】

前記第1の電力増幅器のステージは、第1のトランジスタを備え、前記方法は、前記第1のトランジスタのコントロール端子上で前記入力信号を受けることをさらに備える、ここにおいて、前記第1のトランジスタの第1の端子は、前記出力ノードを通じて前記電源電圧に結合される、および、ここにおいて、前記第2の電力増幅器のステージは、第2のトランジスタを備え、前記方法は、前記第2のトランジスタのコントロール端子上で、前記入力信号を受けることをさらに備える、ここにおいて、前記第2のトランジスタの第1の端子は、1つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合される、および、ここにおいて、好ましくは、前記第1のトランジスタは、第1のデバイスタイプであり、および前記第2のトランジスタは、第2のデバイスタイプである、または、ここにおいて、前記第1のトランジスタは、高電圧MOSデバイスであり、前記1つまたは複数のカスコードトランジスタは、高電圧MOSデバイスであり、および前記第2のトランジスタは、高電圧MOSデバイスではない、請求項10に記載の方法。

#### 【請求項12】

前記第1のトランジスタおよび前記第2のトランジスタは、異なるゲートバイアス電圧に結合される、請求項11に記載の方法。

#### 【請求項13】

前記第1のトランジスタおよび前記第2のトランジスタは、同じゲートバイアス電圧に結合される、請求項11に記載の方法。

#### 【請求項14】

前記第2のトランジスタは、複数のセグメントを備え、前記方法は、前記電源電圧に基づいて、異なる数のセグメントをアクティベートすることをさらに備える、および、ここにおいて、前記複数のセグメントのうちの前記1つまたは複数は好ましくは、

ソース、ゲート、およびドレイン；

前記ゲートと基準電圧との間に結合された第1のスイッチ；および

前記ゲートに結合された第2のスイッチを備える、請求項11に記載の方法。

#### 【請求項15】

前記複数のセグメントの前記ドレインは好ましくは、互いに結合され、前記複数のセグメントの前記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第1のスイッチは開かれ、および前記第2のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないととき、前記特定のセグメントをオフにするために、前記第1のスイッチは閉じられ、および前記第2のスイッチは開かれ、請求項14に記載の方法。

#### 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0037

【補正方法】変更

【補正の内容】

【0037】

[0042] 上記の説明は、どのように特定の実施形態の態様がインプリメントされ得るのかの例とともに、本開示の様々な実施形態を例示する。上記の例は、唯一の実施形態であると見なされるべきではなく、以下の特許請求の範囲によって定義されるような特定の実施形態の柔軟性および利点を例示するために提示された。上記の開示および以下の特許請求の範囲に基づいて、他の配置、実施形態、インプリメンテーションおよび同等物は、特許請求の範囲によって定義される本開示の範囲から逸脱することなく用いられ得る。

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C1]

回路であって、

入力信号を受けるための入力と、出力ノードに結合された出力とを有する第1の電力増

幅器のステージ、前記第1の電力増幅器のステージは、時変電源電圧を受ける；および前記入力信号を受けるための入力と、前記出力ノードに結合された出力とを有する前記第1の電力増幅器のステージと並列に構成される第2の電力増幅器のステージ、前記第2の電力増幅器のステージは、前記時変電源電圧を受ける。

ここにおいて、前記第1の電力増幅器のステージの第1の利得は、前記電源電圧が第1の低電圧範囲にあるとき減少する、および、ここにおいて、前記第2の電力増幅器のステージの第2の利得は、前記第1の低電圧範囲における前記第1の電力増幅器のステージの前記減少する利得を補う、

を備える回路。

[ C 2 ]

前記第1の電力増幅器のステージは、第1のトランジスタを備え、前記第1のトランジスタは、前記入力信号を受けるように結合されたコントロール端子および前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、および、ここにおいて、前記第2の電力増幅器のステージは、第2のトランジスタを備え、前記第2のトランジスタは、前記入力信号を受けるように結合されたコントロール端子および1つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、C 1に記載の回路。

[ C 3 ]

前記第1のトランジスタは、第1のデバイスタイルイプであり、および前記第2のトランジスタは、第2のデバイスタイルイプである、C 2に記載の回路。

[ C 4 ]

前記第1のトランジスタおよび前記第2のトランジスタは、異なるゲートバイアス電圧に結合される、C 2に記載の回路。

[ C 5 ]

前記第1のトランジスタおよび前記第2のトランジスタは、同じゲートバイアス電圧に結合される、C 2に記載の回路。

[ C 6 ]

前記1つまたは複数の積層されたトランジスタは、カスコードに構成された2つのトランジスタである、C 2に記載の回路。

[ C 7 ]

前記第2のトランジスタは、複数のセグメントを備え、および、ここにおいて、異なる数のセグメントは、前記電源電圧に基づいて、アクティベートされる、C 2に記載の回路。

[ C 8 ]

前記複数のセグメントのうちの前記1つまたは複数は、ソース、ゲート、およびドレイン；

前記ゲートと基準電圧との間に結合された第1のスイッチ；および

前記ゲートに結合された第2のスイッチを備える、C 7に記載の回路。

[ C 9 ]

前記複数のセグメントの前記ドレインは、互いに結合され、前記複数のセグメントの前記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第1のスイッチは開かれ、および前記第2のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために、前記第1のスイッチは閉じられ、および前記第2のスイッチは開かれる、C 8に記載の回路。

[ C 10 ]

前記第1の電力増幅器のステージは、第1の高電圧トランジスタを備え、前記第1の高電圧トランジスタは、前記入力信号を受けるように結合されたコントロール端子、および前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、および、ここ

において、前記第2の電力増幅器のステージは、第2の標準トランジスタを備え、前記第2の標準トランジスタは、前記入力信号を受けるように結合されたコントロール端子および少なくとも1つの高電圧トランジスタおよび前記出力ノードを通じて前記電源電圧に結合された第1の端子とを有する、C1に記載の回路。

[C11]

方法であって、

第1の電力増幅器のステージにおいて、入力信号を受けること、およびそれに従って、出力ノード上で出力信号を生じさせること、前記第1の電力増幅器のステージは、時変電源電圧を受ける；および、

前記第1の電力増幅器のステージと並列に構成される第2の電力増幅器のステージにおいて、前記入力信号を受けること、およびそれに従って、前記出力ノード上で前記出力信号を生じさせること、前記第2の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第1の電力増幅器のステージの第1の利得は、前記電源電圧が第1の低電圧範囲にあるとき減少する、および、ここにおいて、前記第2の電力増幅器のステージの第2の利得は、前記第1の低電圧範囲における前記第1の電力増幅器のステージの前記減少する利得を補う、

を備える、方法。

[C12]

前記第1の電力増幅器のステージは、第1のトランジスタを備え、前記方法は、前記第1のトランジスタのコントロール端子上で前記入力信号を受けることをさらに備え、ここにおいて、前記第1のトランジスタの第1の端子は前記出力ノードを通じて前記電源電圧に結合される、および、ここにおいて、前記第2の電力増幅器のステージは、第2のトランジスタを備え、前記方法は、前記第2のトランジスタのコントロール端子上で、前記入力信号を受けることをさらに備え、ここにおいて、前記第2のトランジスタの第1の端子は、1つまたは複数の積層されたトランジスタおよび前記出力ノードを通じて前記電源電圧に結合される、C11に記載の方法。

[C13]

前記第1のトランジスタは、第1のデバイスタイプであり、および前記第2のトランジスタは、第2のデバイスタイプである、C12に記載の方法。

[C14]

前記第1のトランジスタは、高電圧MOSデバイスであり、前記1つまたは複数のカスコードトランジスタは、高電圧MOSデバイスであり、および前記第2のトランジスタは、高電圧MOSデバイスではない、C12に記載の方法。

[C15]

前記第1のトランジスタおよび前記第2のトランジスタは、異なるゲートバイアス電圧に結合される、C12に記載の方法。

[C16]

前記第1のトランジスタおよび前記第2のトランジスタは、同じゲートバイアス電圧に結合される、C12に記載の方法。

[C17]

前記第2のトランジスタは、複数のセグメントを備え、前記方法は、前記電源電圧に基づいて、異なる数のセグメントをアクティベートすることをさらに備える、C12に記載の方法。

[C18]

前記複数のセグメントのうちの前記1つまたは複数は、  
ソース、ゲート、およびドレイン；

前記ゲートと基準電圧との間に結合された第1のスイッチ；および

前記ゲートに結合された第2のスイッチを備える、C17に記載の方法。

[C19]

前記複数のセグメントの前記ドレインは、互いに結合され、前記複数のセグメントの前

記ソースは、互いに結合される、および、ここにおいて、セグメントがアクティベートされるとき、特定のセグメントをオンにするために、前記特定のセグメント上の前記第1のスイッチは開かれ、および前記第2のスイッチは閉じられる、および、ここにおいて、前記セグメントがアクティベートされないとき、前記特定のセグメントをオフにするために、前記第1のスイッチは閉じられ、および前記第2のスイッチは開かれる、C 1 8 に記載の方法。

[ C 2 0 ]

回路であつて、

入力信号を受けるための入力と、出力ノードに結合された出力とを有する第1の電力増幅器の手段、前記第1の電力増幅器のステージは、時変電源電圧を受ける；および

前記入力信号を受けるための入力と、前記出力ノードに結合された出力とを有する前記第1の電力増幅器の手段と並列に構成される第2の電力増幅器の手段、前記第2の電力増幅器のステージは、前記時変電源電圧を受ける、

ここにおいて、前記第1の電力増幅器の手段の第1の利得は、前記電源電圧が第1の低電圧範囲にあるとき減少する、および、ここにおいて、前記第2の電力増幅器の手段の第2の利得は、前記第1の低電圧範囲における前記第1の電力増幅器の手段の前記減少する利得を補う、

を備える、回路。