

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4532746号
(P4532746)

(45) 発行日 平成22年8月25日 (2010. 8. 25)

(24) 登録日 平成22年6月18日 (2010. 6. 18)

(51) Int. Cl.

F I

G06T 1/20 (2006.01)
G06F 17/10 (2006.01)
G06F 17/17 (2006.01)
G06T 15/00 (2006.01)

G06T 1/20 C
 G06F 17/10 D
 G06F 17/17
 G06T 15/00 300

請求項の数 6 (全 15 頁)

(21) 出願番号 特願2000-594078 (P2000-594078)
 (86) (22) 出願日 平成12年1月12日 (2000. 1. 12)
 (65) 公表番号 特表2002-535759 (P2002-535759A)
 (43) 公表日 平成14年10月22日 (2002. 10. 22)
 (86) 国際出願番号 PCT/US2000/000784
 (87) 国際公開番号 W02000/042571
 (87) 国際公開日 平成12年7月20日 (2000. 7. 20)
 審査請求日 平成18年1月17日 (2006. 1. 17)
 (31) 優先権主張番号 09/231, 260
 (32) 優先日 平成11年1月15日 (1999. 1. 15)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 591003943
 インテル・コーポレーション
 アメリカ合衆国 95052 カリフォル
 ニア州・サンタクララ・ミッション カレ
 ッジ ブレーバード・2200
 (74) 代理人 100064621
 弁理士 山川 政樹
 (72) 発明者 クック, ヴァル・ジイ
 アメリカ合衆国・95682・カリフォル
 ニア州・シングル スプリングス・ローリ
 ング ランチ ロード・2500
 (72) 発明者 ジャンセン, サム・ダブリュ
 アメリカ合衆国・95628・カリフォル
 ニア州・フェア オークス・ウィンディン
 グ ウェイ ナンバー634・8842
 最終頁に続く

(54) 【発明の名称】 3Dパイプラインを使用したストレッチ・ブリッティングのための方法および装置

(57) 【特許請求の範囲】

【請求項 1】

3次元レンダリングおよびストレッチ・ブリッティングに使用される3Dパイプライン
 において、

ストレッチ・ブリッティング用の矩形モードと3次元レンダリング用の三角形モードと
 をイネーブルするコマンド・ストリーム・コントローラと、

前記パイプライン内で3つの頂点を受けとり、前記矩形モードではディスティネーショ
 ン表面内の矩形であって前記3つの頂点によって定義される矩形に関するアドレスを生成
 し、前記三角形モードではディスティネーション表面内の三角形であって前記3つの頂点
 によって定義される三角形に関するアドレスを生成するウィンドウと、

前記モードに基づいて矩形または三角形のそれぞれのピクセルに関する属性を生成する
 ために補間を行うフィルタと、

出力データの整列およびディスティネーション表面に対する該出力データの書き込みを
 行うカラー・カリキュレータと

を含む3Dパイプライン。

【請求項 2】

前記ウィンドウは、

前記矩形モードにおいて矩形内のピクセルのアドレスを生成するアドレス生成器と、

その生成したアドレスを用いてディスティネーション・アドレスを生成するマッピング
 ・アドレス生成器と

を有する請求項 1 記載の 3 D パイプライン。

【請求項 3】

3 次元 (3 D) パイプラインにおける方法であって

コマンド・ストリーム・コントローラが、制御信号を受け取るステップと、

セットアップ・エンジンが、三角形または矩形のエリアの頂点を定義するための 3 つの座標ポイントを受け取るステップと、

ウインドウが、前記制御信号に基づいて、前記エリアが三角形であるか矩形であるかを決定し、前記エリアが三角形の場合には、前記エリアに関する 3 D イメージを生成し、前記エリアが矩形の場合には、前記エリアに関するストレッチ・ブリッティング・オペレーションを実行するステップと

を含む方法。

【請求項 4】

3 次元 (3 D) パイプラインにおけるデジタル・ビデオ・データのストレッチ・ブリッティングを行う方法であって、

コマンド・ストリーム・コントローラでストレッチ・ブリッティング用の矩形モードをイネーブルする矩形コマンドまたは 3 次元レンダリング用の三角形モードをイネーブルする三角形コマンドを受け取るステップと、

セットアップ・エンジンが、直角三角形を定める左上頂点、右下頂点、および左下頂点を受け取るステップと、

ウインドウが、前記矩形モードでは、前記頂点に基づく矩形を定義するバウンディング・ボックスを、前記三角形モードでは、前記頂点に基づく三角形を定義するバウンディング・ボックスを割り出すステップと、

前記ウインドウが、イメージのディスティネーション表面を計算するステップと、

前記ウインドウが、イメージのソース表面を計算するステップと、

フェッチ・ユニットが、前記三角形モードにおいて、ピクセル値のフェッチおよびキャッシュを行うステップと、

補間器が、前記三角形モードにおいて、前記ピクセル値の補間を行って、前記ディスティネーション表面におけるピクセルを生成するステップと

を含む方法。

【請求項 5】

プロセッサと、

メモリと、

3 次元レンダリングおよびストレッチ・ブリッティング用の 3 D パイプラインとから構成され、

前記 3 D パイプラインは、

三角形モードの 3 次元レンダリングまたは矩形モードのストレッチ・ブリッティングのいずれかをイネーブルする信号を受信するコマンド・ストリーム・コントローラと、

エリアを定義する 3 つの頂点を受けるとともに、前記信号に基いて前記エリアが矩形モードの矩形であるか三角形モードの三角形であるかを決定するウインドウとを具備し、

前記 3 D パイプラインは、前記三角形モードでは、三角形に関するデータに基づく 3 D イメージを発生し、前記矩形モードでは、矩形エリアのデータに対してストレッチ・ブリッティング動作を実行することを特徴とするコンピュータ・システム。

【請求項 6】

テクスチャ・マッピングを含む 3 次元レンダリング・オペレーションおよび矩形内の画像をスケーリングして転送する伸縮転送オペレーションに使用される 3 D パイプラインであって、

伸縮転送命令に応答して、前記伸縮転送オペレーションをイネーブルし、レンダリング命令に応答して、前記 3 次元レンダリング・オペレーションをイネーブルするコマンド・ストリーム・コントローラと、

前記伸縮転送オペレーションにおいては前記伸縮転送命令からの 3 つの頂点によって定

10

20

30

40

50

義される矩形内のピクセルのアドレスを生成し、前記 3 次元レンダリング・オペレーションにおいては前記レンダリング命令から得られる 3 つの頂点によって定義される三角形内のピクセルのアドレスを生成するアドレス生成器と、

前記伸縮転送オペレーションにおいては、前記アドレス生成器からのアドレスを用いてディスティネーション・アドレスを生成し、前記 3 次元レンダリング・オペレーションにおいては、前記アドレス生成器からのアドレスを用いてテクスチャ・マッピングのためのアドレスを生成するマッピング・アドレス・ジェネレータと

を含む 3 D パイプライン。

【発明の詳細な説明】

【 0 0 0 1 】

10

(発明の分野)

本発明は、電子デバイスによるグラフィックス表示に関する。より詳細に述べれば、本発明は、電子デバイスによって表示されるグラフィックスのストレッチ・ブリッティング・オペレーション(stretch blitting operation)に関する。

【 0 0 0 2 】

(背景)

最近の 2 0 年間で、パーソナル・コンピュータが日常的な使用に供されるようになった。教育ならびに娯楽用のゲームは、すでに P C 用の強力なアプリケーションを有しており、3 D グラフィックスの導入によって強化されている。リアルタイム・フォトスペシフィック・テクスチャ付き 3 D グラフィックス(real-time photo-specific textured 3D graphics)は、実世界のロケーションの正確なシミュレーションを提供し、完全な視点の自由度をもって見ることができる。

20

【 0 0 0 3 】

高品質リアルタイム 3 D グラフィックスの鍵は、ピクセル・メモリのアクセス数を吊り上げるオブジェクトのレイヤがいくつも存在する環境下において散乱したシーンのレンダリングをサポートするシステム・アーキテクチャおよびメモリ・アクセス・スキームを持つことである。関連するプロセッシングの負荷によって、システムの更新レートが、リアルタイムと考えられているレート(3 0 H z)より低くなることがあってはならない。提案されているいくつかのソリューションは、アプリケーションにプロセッシングの負荷をゆだねたが、そのためリアルタイムにおいては単純なシーンのレンダリングにも問題を生じている。より優れたアクセラレータは、プロセッサ集約的なこれらのハードウェア機能を加速し、プロセッサをハイ・レベル機能に解放する。一般的に、カスタム・アクセラレーション・ハードウェア(A S I C - シリコン) は、レンダリング機能をはるかに高速に実行し、より多くの時間をソフトウェア・アプリケーションのために残す。このグラフィックス 3 D レンダリング・エンジン、または 3 D パイプラインは、多数の乗算ならび加算回路を使用する。

30

【 0 0 0 4 】

テレビ会議およびその他のビデオ・イメージ操作もまた、デスクトップに持ち込まれるようになった。ビデオ会議システムの使用で望まれる特徴の 1 つは、伝送に先行してビデオ・イメージを各種サイズにスケーリングできることである。小さいイメージは、提供される詳細は少ないが、通信帯域幅が小さく、レシピエント・コンピュータ(recipient computer)において、より迅速に再生することができる。概してカメラは、そのカメラのイメージ・センサによって定義される最大サイズを有するビデオ・イメージを生成する。その後このイメージは、スケーリング装置によって、より小さなイメージ、あるいはより大きなイメージにスケーリングすることができる。

40

【 0 0 0 5 】

ソース・ピクセルのデジタル・フィルタリングを使用してスケーリング後の出力を提供する既存のビデオ・カメラは、ソース・ピクセル・クロックの単一サイクル内において各出力ピクセルを生成するように設計されている。言い換えると、同一のクロック・サイクル内において、マルチ・タップ・フィルタの各タップに印加がなされなければならないこ

50

とになる。その結果、それぞれの個別のフィルタ・タップを並列に処理するために、膨大な数の乗算ならびに加算回路が必要になる。乗算ならびに加算回路の数が増加すると、それに従ってフィルタの伝播遅延および消費電力も高くなる。さらに、集積回路（ＩＣ）内においてスケーリング装置の実装を行う場合には、乗算ならびに加算回路の増加が実装するＩＣのダイ・サイズの増加にそのままつながる。最終的には、スケーリング・エンジンがより高価なものとなる。

【 0 0 0 6 】

コンピュータ・システムが３Ｄレンダリング・システムをはじめ、ビデオ・イメージング・システムを含むとき、計算の高速化のためのハードウェア・アシストは、専有面積をはじめゲート数という意味において高価になる。したがって、３次元レンダリングおよびビデオ・スケーリングを含むイメージング・システムに関するゲート数が低減できると有利である。

10

【 0 0 0 7 】

（発明の要約）

イメージ・スケーリングのための方法および装置を提供する。３Ｄパイプラインが、矩形モードをイネーブルするコマンド・ストリーム・コントローラを包含している。この３Ｄパイプラインは、頂点によって定義される矩形に関するアドレスを生成するウインドウを含んでいる。フィルタが、隣接ポイント間を、相対的なロケーションに基づいて補間し、各ピクセルに関する属性を生成する。カラー・カリキュレータが出力データの整列、およびディスティネーション表面に対する出力データの書き込みを行う。

20

【 0 0 0 8 】

以下、一例を示す形で、すなわち限定する意味ではなく、添付の図面に本発明を示すが、それにおいては類似の要素に類似の参照番号が付されている。

【 0 0 0 9 】

（詳細な説明）

テクスチャ・マッピング・エンジンを伴うグラフィックスのストレッチ・ブリットニング(stretch blitting)のための方法および装置について説明する。以下の説明においては、本発明の完全な理解の提供に資するために例示を目的として多数の具体的な詳細を示す。しかしながら、当業者であれば、これらの具体的な詳細を用いなくても本発明の実施が可能なことは明らかであろう。なお、本発明が不明瞭になることを避けるため、構造ならびにデバイスの表現についてはブロック図の形式を用いている。

30

【 0 0 1 0 】

この明細書において「一実施形態」もしくは「実施形態」と言うときは、当該実施形態に関連して説明されている特定の特徴、構造もしくは特性が、本発明の実施形態の少なくとも１つに含まれていることを意味する。また本明細書の随所に用いている「一実施形態において」という表現は、必ずしもすべてが同じ実施形態を参照している必要がないものとする。

【 0 0 1 1 】

３次元レンダリングおよびビデオをともに含むコンピュータ・システムにおいて、３Ｄレンダリングおよびストレッチ・ブリットニングの両方に関してハードウェア・アシストのためにゲートを再使用するシステムが実装される。ストレッチ・ブリットニングおよび３Ｄレンダリングに使用される計算は類似している。したがって、３次元イメージのレンダリングに使用される３Ｄパイプラインを修正すれば、アップ・スケーリングならびにダウン・スケーリング、フィルタリング、表面フォーマットの変更、およびビデオ・イメージングに関するカラー・スペースの変更に使用することができる。次に、以下に述べるように、テクスチャ・マッピング・エンジンを使用する３Ｄパイプラインにイメージ操作が実装される。これは、イメージの操作を可能にするために３Ｄパイプラインの修正に使用されるゲートの数が、これらの機能を独立して実装する場合に比較して格段に抑えられることから有利である。

40

【 0 0 1 2 】

50

ストレッチ・ブリッティングを実行するために3Dパイプラインを使用すれば、結果的にパフォーマンスが向上し、孤立的なストレッチ・ブリット・エンジンに必要となるゲートが節約される。またストレッチ・ブリット・エンジンも、より良好なスケーリングおよびフィルタリングを持つ3Dパイプラインの機能の利点を持たせることによって改善される。さらに、3Dパイプラインの高度にパイプライン化されたフォーマットが好適に使用されて、ストレッチ・ブリッタのパフォーマンスが向上する。

【0013】

標準の3Dパイプラインから多数の変更が行なわれる。3Dパイプラインにおいて、三角形に加えて矩形を扱うことができるように、セットアップ・エンジンおよびウインドワが修正される。また、4:2:2ならびに4:2:0のデータにおけるアドレッシングを可能にするためにマッピング・アドレス・ジェネレータも修正される。さらにこれに加えて、これらのタイプのデータのアドレッシングを可能にするためにキャッシュが修正される。これらすべての変更については、詳細を後述する。

【0014】

図1は、本発明の実装が考えられるコンピュータ・システムを示したブロック図である。このシステムは、1ないしは複数のプロセッサ110を含んでいる。プロセッサ110は、ホスト・バス115に結合することができる。ホスト・バス115は、ホスト・ブリッジ120に結合され、グラフィックス・カードまたはグラフィックス・サブシステム130をプロセッサ110に結合することができる。ホスト・ブリッジ120にメモリ125を結合することもできる。さらにホスト・ブリッジ120に、PCIバス150等のシステム・バス150を結合することもできる。PCIバス150は、PCI-ISAブリッジ160に結合されている。PCI-ISAブリッジ160には、ポートをはじめ、拡張ISAバスが結合されている。

【0015】

グラフィックス・アクセラレータ130は、3次元イメージをレンダリングするための3Dエンジン140を含んでいる。後述するが、3Dエンジン140は、それに加えて、ストレッチ・ブリッティングにも使用することができる。グラフィックス・カード130には、ビデオ入力、ディスプレイ、テレビジョン等の各種入力デバイスおよび出力デバイスを結合することができる。またグラフィックス・カード130は、グラフィックス・オペレーションを高速化するためにローカル・メモリ147を含んでもよい。さらに、中央ユニット140、145がローカル・キャッシュ・メモリを含むことがあり、それについても後述する。グラフィックス・カード130は、バス135を介して、あるいは類似の接続手段を介してホスト・ブリッジ120に結合することができる。

【0016】

図2は、3Dパイプラインのブロック図である。3Dエンジン210は、テクスチャ・パイプライン215を含んでいる。この3Dエンジンは、この分野においてよく知られているように、3次元レンダリングに使用することができる。3Dパイプラインは、以下に説明するように、ストレッチ・ブリッティングにも使用することができる。一実施形態においては、ストレッチ・ブリッティング・デコーディングが、指定された矩形プリミティブ・タイプを伴う、GFXPRIIMITIVEと呼んでいる特定のコマンド(以下、GF X r e c t a n g l e コマンドという)に応答して実行される;しかしながら、それ以外のコマンド名およびフォーマットを使用することも可能である。

【0017】

コマンド・ストリーム・コントローラ220が結合されており、たとえばプロセッサまたはバッファといった外部ソースからコマンドを受け取る。コマンド・ストリーム・コントローラ220は、コマンドのパースおよびデコードを行い、適切なコントロール機能を実行する。受け取ったコマンドがGF X r e c t a n g l e コマンドでなかった場合には、コマンド・ストリーム・コントローラ220からセットアップ・エンジン225にコントロール信号が渡される。またコマンド・ストリーム・コントローラ220は、非GF X r e c t a n g l e コマンドに関するメモリ・マネジメント、状態変数マネジメント、2次

10

20

30

40

50

元オペレーション等のコントロールも行う。

【0018】

一実施形態においては、コマンド・ストリーム・コントローラ220がGF X r e c t a n g l e コマンドを受け取ると、頂点情報がセットアップ・エンジン225に渡される。一実施形態においては、コマンド・ストリーム・コントローラ220からセットアップ・エンジン225に、矩形の左上、右下、および左下の頂点が提供される。頂点は、セットアップ・エンジン225によって、平面方程式の3つの項を計算するために使用される：すなわち、X、Yそれぞれに関する属性の変化レート、および初期ポイントである。

【0019】

それに加えて、テクスチャ・マッピングの実行時には、セットアップ・エンジン225が、これらの頂点によって定義される三角形を含むバウンディング・ボックスを決定する。

【0020】

セットアップ・エンジン225は、ディスティネーション・ロケーションの左上頂点、右下頂点、および左下頂点をコマンド・ストリーム・コントローラ220から受け取る。またセットアップ・エンジン225は、原始サイズを定義する各頂点の座標の第2のセットも受け取る。セットアップ・エンジン225は、これら2つのセットの座標の比を計算し、ストレッチングの係数、すなわちサイズにおける拡張または縮小の係数を決定する。ディスティネーション座標はウインドウ基準であり、一方ソースに関する座標は、ソース・イメージの左上コーナが基準であり、したがって左上座標は常に(0, 0)になる。ここで、セットアップ・エンジンの方程式が、3Dレンダリング用の三角形に関して行なわれる計算のサブセットであることに注意する必要がある。つまり、追加のハードウェアがまったく必要ないことになる。セットアップ・エンジン225はさらに、矩形プリミティブのバウンディング・ボックスを定義するエッジを生成する。このバウンディング・ボックス情報を、セットアップ・エンジン225はウインドウ(windower)230に提供する。

【0021】

ウインドウ230はディスティネーション表面に関するアドレスを生成する。ウインドウ230は、一般に、各ペアとなる頂点を通るラインを引くことによってこれらのアドレスを生成する。トップ・ライン510より上側のエリアは負にラベル付けされ、トップ・ライン510より下側のエリアは正にラベル付けされる。また、ボトム・ライン520より下側のエリアは負にラベル付けされ、ボトム・ライン520より上側のエリアには、正の値が与えられる。さらに、エッジ・ライン530より内側のエリアには正の値が与えられ、エッジ・ライン530より外側のエリアは負にラベル付けされる。これらは、エッジ・テストと呼ばれている。ウインドウ230は、これら3つすべてのエッジ・テストに適合するすべてのピクセルのアドレスを計算する。これにより、表示される三角形540が定義される。以上については、図5Aおよび図5Bに図示されている。

【0022】

ストレッチ・ブリッティングについては、ウインドウ230の別の側面が使用される。ウインドウ230は、セットアップ・エンジン225からウインドウ230に渡された、バウンディング・ボックス590の外側となるエリアを表示することができない。したがって、エッジ・テストは常に正に強制され、その結果、バウンディング・ボックス590全体のエリアとしてエリアが定義される。ウインドウ230は、バウンディング・ボックス内のピクセルを反復して、GF X r e c t a n g l e コマンドによって書き込まれるデータに関する読み出しおよび書き込みアドレスを生成する。言い換えると、三角形のエッジの方程式が常に渡され、それによってウインドウ230は、三角形の境界において停止することなく、全体の矩形を処理することができる。これらの読み出しおよび書き込みアドレスは、マッピング・アドレス・ジェネレータに渡される。

【0023】

ウインドウ230は、図2には示していないキャッシュ・メモリに対するデータのアクセスを行うための、ピクセルの読み出しおよび書き込みアドレスを生成する。またウインドウ230は、アルファ・ブレンド・ステップに関するディスティネーション項をカラー・

10

20

30

40

50

カリキュレータ 280 に提供する。ウインドウ 230 は、ディスティネーション情報をフレーム・バッファから獲得する。

【0024】

ウインドウ 230 は、3D パイプラインにおいて使用可能な深いパイプライン化を利用する。ウインドウ 230 がバウンディング・ボックスおよび頂点をセットアップ・エンジン 225 から受け取ると、ウインドウ 230 は、アドレスの生成を開始する。これらのアドレスに関するデータは、メモリからフェッチされる。メモリは、比較的長い待ち時間を有する。したがって、ウインドウ 230 がアドレスを生成するとき、データに対する要求がパイプライン化され、各要求のコントロール・セクションが FIFO 内に収められる。このように、データに対する要求は、生成されたそれぞれのアドレスごとに、そのアドレスの生成に従って連続的にメモリに送られる。その結果、メモリの待ち時間の影響は、最初のピクセル・データが要求されたときだけに限られる。パイプライン化によって、続くピクセルに関してはメモリ待ち時間の影響が除去され、クロックごとにスループットを維持してピクセルを生成することが可能になる。パイプライン化は、面積という意味において高価であり、3D エンジン用にすでに用意されているパイプラインの再使用は有利である。

10

【0025】

マッピング・アドレス・ジェネレータ 240 は、テクスチャ・マップ内の特定のピクセルをフェッチするための実際のアドレスを生成する。一実施形態においては、マッピング・アドレス・ジェネレータ 240 が、次式に従ってディスティネーション・エリアを計算する。

20

$$u(x, y) = (C_{xs} \cdot x + C_{yx} \cdot y + C_{os}) / (C_{xiw} \cdot x + C_{yiw} \cdot y + C_{oiw}) + P_{ou}$$

【0026】

この式は、3D レンダリングの分野においてはよく知られている。

【0027】

以下に示す表の値を使用することによって、複雑なテクスチャ・マッピングの式を簡略化してストレッチ・プリット計算用に使用することが可能になり、その結果、両方の目的に対してハードウェアを使用することができる。C_{xs} および C_{os} は、平面係数として直接マッピング・アドレス・ジェネレータ 240 に分配される。

30

【0028】

【表 1】

変数	説明	値
C_{xs}	xに関するS（ソース表面の水平寸法）の変化レート	セットアップ・エンジンによって計算される
C_{os}	Sに対するオフセット	セットアップ・エンジンによって計算される
C_{ys}	yに関するSの変化レート	セットアップ・エンジンによって計算される
C_{xt}	xに関するTの変化レート	セットアップ・エンジンによって計算される
C_{ot}	Tに対するオフセット	セットアップ・エンジンによって計算される
C_{yt}	yに関するTの変化レート	セットアップ・エンジンによって計算される
C_{xiw}	xに関する1/Wの変化レート	0.0にセットされる
C_{oiw}	1/Wに対するオフセット	1.0にセットされる
C_{yiw}	yに関する1/Wの変化レート	0.0にセットされる
P_{ou}	uに対するオフセット	セットアップ・エンジンによって計算されるが、通常は0.0
P_{ov}	vに対するオフセット	セットアップ・エンジンによって計算されるが、通常は0.0

10

20

【0029】

これにより、上記の式の分母を「1」にすることができる。その結果、次に示すような簡略化した式が得られる。

$$u(x, y) = C_{xs} \cdot x + C_{yx} \cdot y + C_{os}$$

これは、単純な平面 $Ax + By + C$ を定義する。マッピング・アドレス・ジェネレータ240は、頂点に関する正規化されていない値を受け入れるように修正されている。ビデオ・アドレスは、一般に正規化されていないが、3Dレンダリングの座標セットは、通常、正規化されている。マッピング・アドレス・ジェネレータ240が操作することができる値を修正することによって、3Dパイプラインをストレッチ・プリッティングに使用することが可能になる。

30

【0030】

フェッチ・ユニット245はメモリ・マネジメントおよびシリアル化を行う。フェッチ・ユニット245は、キャッシュ260またはその他のメモリ内にストアされているソース・マップに対する要求を発する。フェッチ・ユニット245は、マッピング・アドレス・ジェネレータ240から提供された読み出しアドレスをキャッシュ・アドレスに変換する。フェッチ・ユニット245によって生成されたキャッシュ・アドレスはキャッシュ260に渡される。キャッシュ260内にデータが見つからないときには、フェッチ・ユニット245は、メモリにそのデータを要求し、そのデータが到来したとき、それをキャッシュ内に収める。

40

【0031】

キャッシュ・アドレスにストアされているピクセル・データは、フィルタ250に送られる。マッピング・アドレス・ジェネレータ240は、端数ピクセル・ポジショニング・データおよび隣接ピクセルに関するキャッシュ・アドレスをフィルタ250に渡す。フィルタリング・テクニックについては、この分野においてよく知られており、これ以上の議論は省略する。

【0032】

ブレンド用のアルファ値を生成するために補間器270が使用されることがある。アルフ

50

ァ・ブレンドは、フレーム・バッファ内にすでに存在するイメージの部分およびソース・イメージの部分を不透明化することを可能にする。項は、ソースの不透明度を定義する。一実施形態については、アルファ値がストレッチ・ブリッティングに関して固定されており、補間器 270 が使用されない。アルファ値が固定でない場合、マッピング・アドレス・ジェネレータ 240 に関して上述した式と同じ式が用いられる。また別の実施形態の場合には、3つの頂点すべてにおいてアルファ値が指定され、補間器 270 が、これらの頂点におけるアルファ値の間の滑らかなブレンドを生成する。アルファ値は、カラー・カリキュレータ 280 に渡される。

【0033】

一実施形態におけるカラー・スペース変換およびチャンネル割り当てフォーマットについて、次の表にまとめる。

10

【0034】

【表 2】

ソース表面→ディスティネーション表面	オペレーション	ソース表面	ディスティネーション表面
4:2:0→4:2:0	動き補償および算術ストレッチ・ブリット	4:2:0表面の各チャンネルが個別に処理される；3つのパスを必要とする	4:2:0
4:2:0→4:2:2	算術ストレッチ・ブリット	4:2:2	4:2:0表面の各チャンネルが個別に処理される；3つのパスを必要とする
4:2:2→4:2:2	算術ストレッチ・ブリット	4:2:2	4:2:2
4:2:2→4:2:0	算術ストレッチ・ブリット	4:2:2	4:2:0表面の各チャンネルが個別に処理される；3つのパスを必要とする
4:2:2→16bpp RGB	算術ストレッチ・ブリット	カラー・スペース変換を伴う4:2:2	16bpp表面
8btp Y→16bpp RGB	テクスチャ合成を伴う3Dレンダリング	ルミナンス・テクスチャ・マップにより別のマップの修正を行う	16bppバック・バッファ
16bpt AI→16bpp RGB	テクスチャ合成を伴う3Dレンダリング	アルファおよび輝度テクスチャ・マップにより別のマップのブレンドおよび／または修正を行う	16bppバック・バッファ
8bptインデックスRGB→16bpp RGB	3Dレンダリング	パレット化したテクスチャ・マップ用の8ビットのインデックス	16bppバック・バッファ
16bpt RGB→16bpp RGB	3Dレンダリング	16bptテクスチャ・マップ	16bppバック・バッファ

10

20

30

40

【 0 0 3 5 】

別の実施形態については、サポートされているソース表面および出力モードから上記とは異なる表面が生成されることもある。

【 0 0 3 6 】

チャンネル・オペレーション・ユニット 2 5 5 は、カラー・チャンネル割り当てオペレーション（Y、U、およびVチャンネル）を行う。Y U VからR G Bへのカラー・スペース変換も行なわれる。別の実施形態の場合には、チャンネル割り当ておよびカラー・スパー

50

ス変換が、ともにチャンネル・オペレーション・ユニット 255 において行なわれる。一実施形態については、3つのパスがYUVチャンネル変換に使用される。まず、中間ピクセルに関するUおよびV値の補間を伴いつつ、各ピクセルが4:4:4フォーマットにアップ・サンプリングされる。続いて、3つのパスにおいて表面フォーマット変換が行なわれる。第1のパスにおいてはY値の書き込みが行なわれ、第2のパスにおいてはU値の書き込みが行なわれ、第3のパスにおいてはV値の書き込みが行なわれる。これによって平面フォーマットからパック・フォーマットへの負担の小さい変換が得られ、3つのアドレス・ストリームが不要になる。これらの変換は、テレビ会議およびその他の応用に使用することができる。

【0037】

10

一実施形態においては、4:2:0から4:2:2へのチャンネル割り当てが、カラー・カリキュレータ280のデータ整列レジスタ内で行なわれる。

【0038】

一実施形態においては、カラー・カリキュレータ280が特に、次に示すブレンド式を使用する。

[カラー] = × [ソース] + (1 -) × [ディステーション]

【0039】

カラー・カリキュレータ280は、到来する3つの値、すなわちチャンネル・オペレーション・ユニット255からのソース・カラー、ウインドウ230によってフェッチされた、メモリからのディステーション・カラー、および補間器270からのアルファ値（固定されている場合もある）を受け取る。カラー・カリキュレータ280内におけるパッキング・ロジックは、データを整列させ、それをディステーション表面に書き込む。

20

【0040】

図3は、イメージ・ストレッチングのプロセスを表したフローチャートである。ブロック310において、矩形プリミティブ・タイプがイネーブルされる。この矩形プリミティブ・タイプによって3Dエンジンは、3つのポイントにより記述されるオブジェクトを矩形として認識することができる。この矩形は、3つの頂点によって記述される、有効な選別順序に矛盾しない正しい巻き付け順序で軸整列される矩形である。これらの頂点は、直角三角形を記述し、その三角形の底辺はx軸と平行になり、三角形の垂直の辺はy軸と平行になる。4番目のポイントは、これら3つの頂点に基づいて導かれる。一実施形態の場合には、ストレッチ・ブリッティングの開始時にすでに矩形プリミティブ・タイプがイネーブルされているとき、このステップを省略することができる。

30

【0041】

ブロック320においては、矩形コマンドが3Dエンジンに渡される。この矩形コマンドは、3Dエンジンに対して、続く情報が、3次元レンダリングの情報ではなく、ストレッチ・ブリッティングの情報になることを示す。

【0042】

ブロック330において、このプロセスは、3Dパイプラインのフラッシュが行なわれているか否かについての吟味を行う。3Dパイプラインが並列処理を許容することから、一実施形態の場合には、ビデオ・ストレッチングの初期化に先行してそのフラッシュが行われる。また一実施形態の場合には、このステップおよびステップ335が省略される。3Dパイプラインのフラッシュが行なわれていなければ、プロセスがブロック335に進み、それにおいて3Dパイプラインのフラッシュが行なわれるまで待機する。その後プロセスは、ブロック340に引き継がれる。3Dパイプラインのフラッシュがすでに行なわれていれば、プロセスが直接ブロック340に引き継がれる。

40

【0043】

ブロック340においては、3Dパイプライン210内のセットアップ・エンジン225に矩形データが渡される。矩形データは、操作が行われるデータの矩形を定義する。

【0044】

ブロック345においては、ウインドウによってXY座標が計算される。このXY座標は

50

、イメージのディスティネーション表面を定義する。

【0045】

ブロック350においては、マッピング・アドレス・ジェネレータ(MAG)によってUV座標が計算される。UおよびV座標は、イメージのソース表面を定義する。

【0046】

ブロック360においては、ピクセル・データがフェッチされ、キャッシュされる。一実施形態の場合、ピクセル・アドレスが生成された後にこれが生じる。一実施形態においては、ピクセル・データが4×4のデータのブロックにキャッシュされる。

【0047】

ブロック370においては、ピクセル値の補間が行なわれる。ここでは、ディスティネーション表面内のピクセルのそれぞれに関する属性が生成される。

10

【0048】

ブロック380においては、チャンネル割り当ておよびカラー・スペース変換のステップが実行される。一実施形態の場合には、これらのステップが、要求があったときに限って実行される。また別の実施形態の場合には、これらのステップが常に実行される。

【0049】

ブロック390においては、カラー・カリキュレータがデータのアルファ・ブレンド、データの整列、およびディスティネーション表面へのその書き込みを行う。これにより、ディスティネーション・イメージが生成される。このプロセスの最後には、ディスティネーション・イメージ内のピクセルのそれぞれが既知となり、ディスティネーション・イメージが表示される。

20

【0050】

以上、具体的な実施形態を参照して本発明の説明を行ってきた。しかしながら、付随する特許請求の範囲に示したように本発明の精神ならびに範囲はより広範なものであり、それから逸脱することなく、それらに対する各種の修正ないしは変更が可能であることは明らかである。したがって、本件明細書ならびに図面は、例示に過ぎず、限定を意図したものではないことを理解する必要がある。

【図面の簡単な説明】

【図1】 本発明の実装が考えられるコンピュータ・システムを示したブロック図である。

30

【図2】 ビデオ・イメージの操作を行うための3Dパイプラインを一実施形態として示したブロック図である。

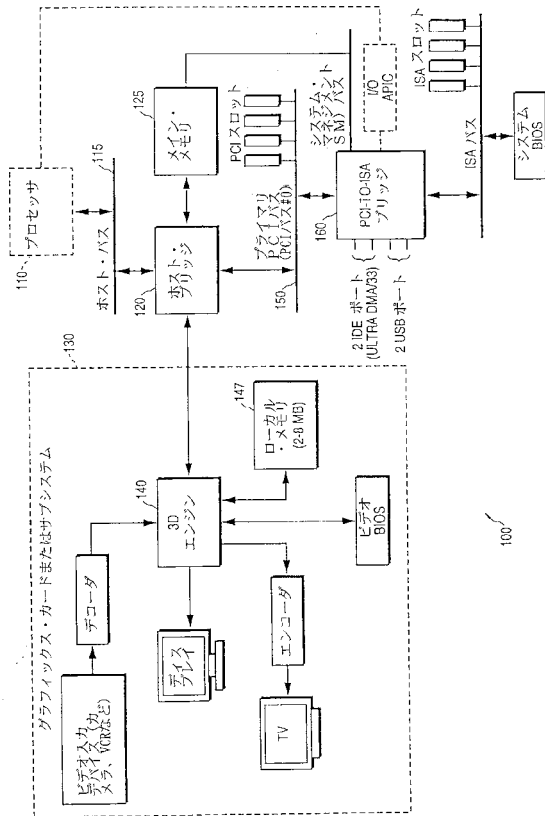
【図3】 ビデオ・イメージのストレッチングのプロセスを一実施形態として示したフローチャートである。

【図4】 16×12の矩形の場合のディスティネーション・データを示している。

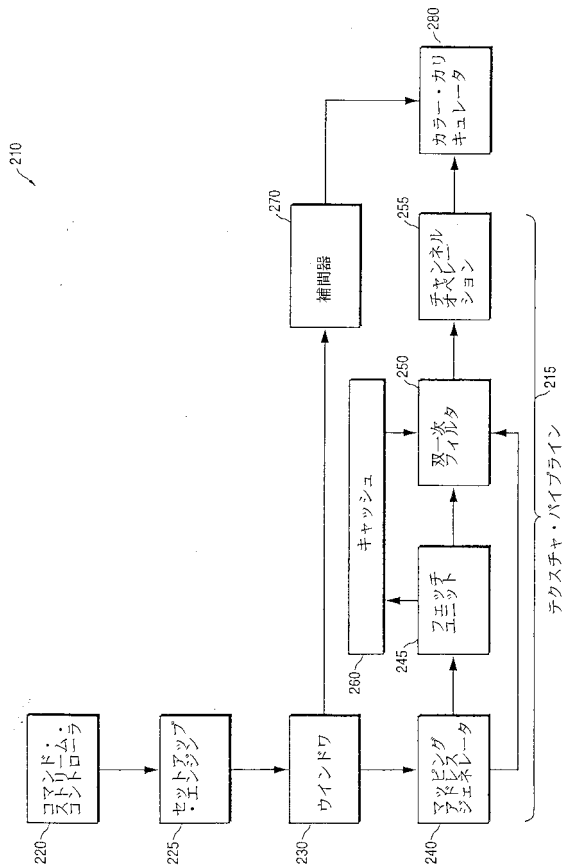
【図5A】 3Dレンダリングおよびストレッチ・ブリッティングに関してウインドウによって実行されるエッジ・テストを示している。

【図5B】 3Dレンダリングおよびストレッチ・ブリッティングに関してウインドウによって実行されるエッジ・テストを示している。

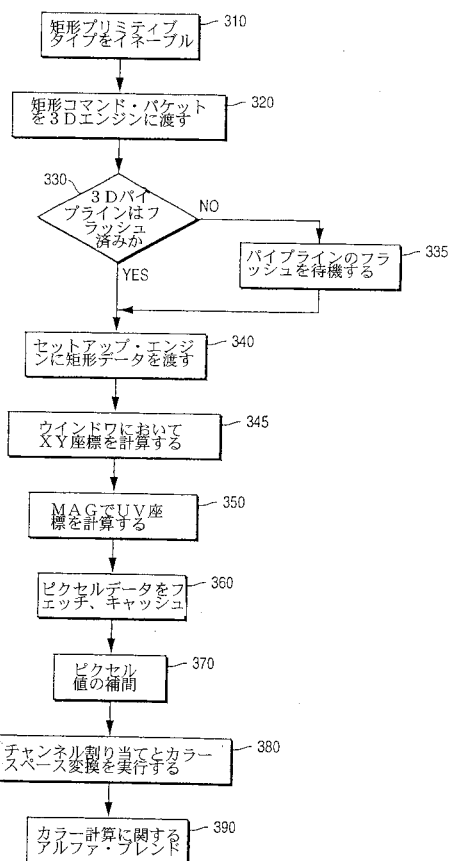
【 図 1 】



【 図 2 】



【圖 3】



【圖 4】

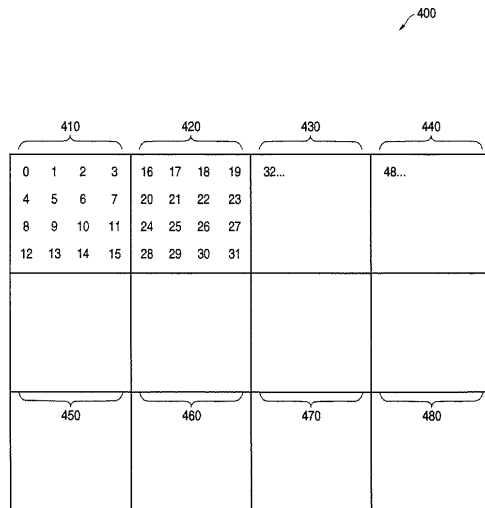
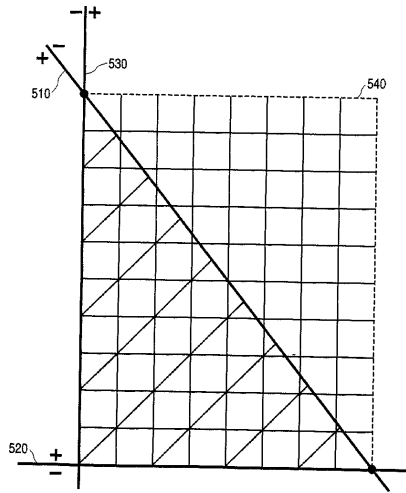
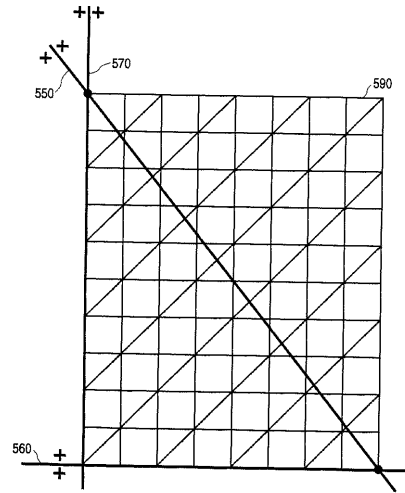


FIG.4

【図 5 A】

**FIG.5A**

【図 5 B】

**FIG.5B**

フロントページの続き

審査官 佐田 宏史

- (56)参考文献 特開平02-270082(JP,A)
特開平10-091142(JP,A)
特開平08-022555(JP,A)
特開平10-049666(JP,A)
特開平07-029034(JP,A)
特開平07-014029(JP,A)
特表平06-509893(JP,A)
特開平05-342366(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06T 1/20,15/00

G06F 17/10,17/17