

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成27年8月27日(2015.8.27)

【公開番号】特開2014-239425(P2014-239425A)

【公開日】平成26年12月18日(2014.12.18)

【年通号数】公開・登録公報2014-070

【出願番号】特願2014-95682(P2014-95682)

【国際特許分類】

H 03 H	7/42	(2006.01)
H 01 P	5/10	(2006.01)
H 03 H	9/54	(2006.01)
H 03 H	9/17	(2006.01)
H 04 B	1/18	(2006.01)

【F I】

H 03 H	7/42	
H 01 P	5/10	Z
H 03 H	9/54	Z
H 03 H	9/17	F
H 04 B	1/18	Z

【手続補正書】

【提出日】平成27年7月10日(2015.7.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

シングルエンド信号を与えるように構成された不平衡ポートと、  
前記不平衡ポートと内部ノードの間に接続された第1のコンデンサーと、  
前記内部ノードと平衡ポートの第1の差動端子との間に接続されたインダクターと、  
前記第1の差動端子とグランドの間にシャント素子として接続された第2のコンデンサーと、  
前記内部ノードと前記平衡ポートの第2の差動端子との間に接続された第3のコンデンサー  
を備え、  
前記第2の差動端子にはシャント素子は接続されないことからなる、バラン。

【請求項2】

前記シングルエンド信号は、ダイ、リッド、及び基板のうちの少なくとも1つから構成  
されたRF回路の不平衡ポートによって提供される無線周波数(RF)信号を含む、請求項1  
のバラン。

【請求項3】

前記RF回路は、複数の音響共振器、またはアンテナ回路を構成する少なくとも1つのフ  
ィルターダイから構成される、請求項2のバラン。

【請求項4】

前記第1のコンデンサー、前記第2のコンデンサー、前記第3のコンデンサー、及び前  
記インダクターのうちの少なくとも1つは、前記RF回路のダイ、リッド、及び基板のうち  
の少なくとも1つの中に実装され、または、前記RF回路のダイ、リッド、及び基板のうち

の少なくとも 1 つの上に実装される、請求項 2 のバラン。

**【請求項 5】**

前記インダクター及び前記第 3 のコンデンサーは、前記平衡ポートを提供する第 1 の直列共振LC回路を形成し、

前記第 1 のコンデンサー、前記インダクター、及び前記第 2 のコンデンサーは、前記不平衡ポートを提供する第 2 の直列共振LC回路を形成する、請求項 1 のバラン。

**【請求項 6】**

前記第 3 のコンデンサーの第 3 の静電容量値 C3 は、

**【数 8】**

$$C3 = \sqrt{\frac{1}{2\omega^2 \times Ra \times Rb}}$$

として実質的に決定され、

前記第 2 のコンデンサーの第 2 の静電容量値 C2 は、前記第 3 の静電容量値 C3 の 2 倍に実質的に等しく、前記第 1 のコンデンサーの第 1 の静電容量値 C1 は、前記第 2 の静電容量値 C2 に実質的に等しく、前記インダクターのインダクタンス値 L1 は、

**【数 9】**

$$L1 = \frac{1}{\omega^2 \times C3}$$

として実質的に決定され、ここで、f は、前記バランの目標設計周波数であって、該目標設計周波数は応用例の動作周波数に依存し、Ra は 2 f に等しく、Rb は、グランドを基準とした前記不平衡ポートの基準インピーダンスであり、Rb は、前記平衡ポートの前記第 1 及び第 2 の差動端子の各々の基準インピーダンスであって、該第 1 及び第 2 の差動端子の各々はグランドを基準とする、請求項 1 のバラン。

**【請求項 7】**

前記第 1 のコンデンサーは DC ブロックとして作用する、請求項 1 のバラン。

**【請求項 8】**

前記内部ノードと前記第 2 の差動端子の間ににおいて、前記第 3 のコンデンサーに並列に接続されたバイパスインダクターであって、DC 供給接点を介して DC の供給を可能にするバイパスインダクターをさらに備える、請求項 1 のバラン。

**【請求項 9】**

少なくとも 1 つの請求項 8 のバランと、

前記少なくとも 1 つのバランの前記平衡ポートの前記第 1 の差動端子に接続された第 1 のトランジスタと、

前記少なくとも 1 つのバランの前記平衡ポートの前記第 2 の差動端子に接続された第 2 のトランジスタと、

DC 電圧源と前記少なくとも 1 つのバランの前記 DC 供給接点との間に直列に接続された供給用インダクターと、

前記供給用インダクターとグランドの間に接続された少なくとも 1 つの阻止コンデンサーを備えるプッシュプル増幅回路。

**【請求項 10】**

シングルエンド信号を加えるように構成された不平衡ポートと、

前記不平衡ポートと内部ノードの間に接続された第 1 のインダクターと、

前記内部ノードと平衡ポートの第 1 の差動端子との間に接続されたコンデンサーと、

前記第 1 の差動端子とグランドの間にシャント素子として接続された第 2 のインダクタ

ーと、

前記内部ノードと前記平衡ポートの第2の差動端子との間に接続された第3のインダクター

を備え、

前記第2の差動端子にはシャント素子は接続されないことからなる、バラン。

**【請求項11】**

前記シングルエンド信号は、ダイ、リッド、及び基板のうちの少なくとも1つから構成されたRF回路の不平衡ポートによって提供される無線周波数(RF)信号を含む、請求項10のバラン。

**【請求項12】**

前記RF回路は、複数の音響共振器を構成する少なくとも1つのフィルターダイから構成される、請求項11のバラン。

**【請求項13】**

前記第1のインダクター、前記第2のインダクター、前記第3のインダクター、及び前記コンデンサーのうちの少なくとも1つは、前記RF回路のダイ、リッド、及び基板のうちの少なくとも1つの中に実装され、または、前記RF回路のダイ、リッド、及び基板のうちの少なくとも1つの上に実装される、請求項11のバラン。

**【請求項14】**

前記コンデンサー及び前記第3のインダクターは、前記平衡ポートを提供する第1の直列共振LC回路を形成し、

前記第1のインダクター、前記コンデンサー、及び前記第2のインダクターは、前記シングルエンドポートを提供する第2の直列共振LC回路を形成する、請求項10のバラン。

**【請求項15】**

前記第3のインダクターの第3のインダクタンス値L3は、

**【数10】**

$$L3 = \sqrt{\frac{2 \times Ra \times Rb}{\omega^2}}$$

として実質的に決定され、

前記コンデンサーの静電容量値C1は、

**【数11】**

$$C1 = \frac{1}{\omega^2 \times L3}$$

として実質的に決定され、

前記第2のインダクターの第2のインダクタンス値L2は、

**【数12】**

$$L2 = \frac{1}{2\omega^2 \times C1}$$

として実質的に決定され、

前記第1のインダクターの第1のインダクタンス値L1は、前記第2のインダクタンス値L2に実質的に等しく、fは、前記バランの目標設計周波数であって、該目標設計周波数は応用例の動作周波数に依存し、fは2fに等しく、Raは、グランドを基準とした前記不

平衡ポートの基準インピーダンスであり、Rbは、前記平衡ポートの前記第1及び第2の差動端子の各々の基準インピーダンスであって、該第1及び第2の差動端子の各々はグランドを基準とする、請求項10のバラン。

【請求項16】

前記内部ノードと前記第1の差動端子の間において、前記コンデンサーに並列に接続されたバイパスインダクターであって、DC供給接点を介してDCの供給を可能にするバイパスインダクターをさらに備える、請求項10のバラン。

【請求項17】

少なくとも1つの請求項16のバランと、

前記少なくとも1つのバランの前記平衡ポートの前記第1の差動端子に接続された第1のトランジスタと、

前記少なくとも1つのバランの前記平衡ポートの前記第2の差動端子に接続された第2のトランジスタと、

DC電圧源と前記少なくとも1つのバランの前記DC供給接点との間に直列に接続された供給用インダクターと、

前記供給用インダクターとグランドの間に接続された少なくとも1つの阻止コンデンサー

ー

を備えるプッシュプル増幅回路。

【請求項18】

4LC素子バランであって、

グランドを基準とするシングエンド端子を備え、かつ、シングルエンド信号を加えるように構成された不平衡ポートと、

差動信号を加えるように構成された第1の差動端子及び第2の差動端子を備える平衡ポートと、

前記第1の差動端子と前記第2の差動端子の間に接続された第1の直列共振LC回路であって、第1のタイプの第1の要素、及び、該第1の要素に直列に接続された第2のタイプの1つの要素を備える第1の直列共振LC回路と、

前記シングルエンド端子とグランドの間に接続された第2の直列共振LC回路であって、該第2の直列共振LC回路は、前記第1のタイプの第2の要素及び第3の要素と、これらの要素に直列に接続された前記第2のタイプの前記1つの要素を備え、前記第1のタイプの前記第2の要素は、前記シングルエンド端子と前記第2のタイプの前記1つの要素との間に接続され、前記第1のタイプの前記第3の要素は、前記第2のタイプの前記1つの要素とグランドとの間に接続される、第2の直列共振LC回路を備え、

前記第2のタイプの前記1つの要素は、前記第1及び第2の直列共振LC回路によって共有され、

前記第1の差動端子は、前記第2のタイプの前記1つの要素と前記第1のタイプの前記第3の要素との間に接続され、

前記第1のタイプの前記3の要素は、前記第1の差動端子にシャント素子として接続され、

前記第1のタイプのどの要素も前記第2の差動端子にシャント素子として接続されず、及び、前記第2のタイプのどの要素も前記第2の差動端子にシャント素子として接続されないことからなる、4LC素子バラン。

【請求項19】

前記第1のタイプの要素はコンデンサーであり、前記第2のタイプの要素はインダクターである、請求項18のバラン。

【請求項20】

前記第1のタイプの要素はインダクターであり、前記第2のタイプの要素はコンデンサーである、請求項18のバラン。

【請求項21】

シングルエンド信号を加えるように構成された不平衡ポートであって、第1の複素ポートインピーダンスを有するシングルエンド端子を備える不平衡ポートと、

前記不平衡ポートと内部ノードの間に接続された第1のサセプタンス要素であって、物理的に実現可能なLC素子から構成される第1のサセプタンス要素と、

前記内部ノードと平衡ポートの第1の差動端子との間に接続されたリアクタンス要素であって、該平衡ポートは、それぞれが第2の複素ポートインピーダンスを有する複数の差動端子を有することからなる、リアクタンス要素と、

前記第1の差動端子とグランドの間に接続された第2のサセプタンス要素と、

前記内部ノードと前記平衡ポートの第2の差動端子との間に接続された第3のサセプタンス要素

を備え、

前記第2の差動端子にはシャントサセプタンス要素及びシャントリアクタンス要素は接続されないことからなる、バラン。

【請求項22】

第3のサセプタンス値B3が、

【数13】

$$B_3 = +\sqrt{\frac{\operatorname{Re}\{Yb\}}{2 \times \operatorname{Re}\{Za\}}}$$

として実質的に決定され、

リアクタンス値X0は、前記第3のサセプタンス値B3の逆数に実質的に等しく、第2のサセプタンス値B2は、前記第3のサセプタンス値B3の2倍に実質的に等しく、第1のサセプタンス値B1は、第1のリアクタンス値X1の逆数の負の数に実質的に等しく、前記第1のリアクタンス値X1は、

【数14】

$$X1 = -\frac{1}{B2} - \frac{\operatorname{Im}\{Yb\}}{B2 \times B3} - \operatorname{Im}\{Za\}$$

として実質的に決定され、ここで、Zaは、グランドを基準とした前記不平衡ポートの基準インピーダンスであり、Zbは、前記平衡ポートの前記第1及び第2の差動端子の各々の基準インピーダンスであり、該第1及び第2の差動端子の各々はグランドを基準とし、Ybは、Zbの逆数に等しく、Reは、実数部を表しており、Imは、虚数部を表している、請求項21のバラン。

【請求項23】

第3のサセプタンス値B3は、

【数15】

$$B_3 = -\sqrt{\frac{\operatorname{Re}\{Yb\}}{2 \times \operatorname{Re}\{Za\}}}$$

として実質的に決定され、

リアクタンス値X0は、前記第3のサセプタンス値B3の逆数に実質的に等しく、第2のサセプタンス値B2は、前記第3のサセプタンス値B3の2倍に実質的に等しく、第1のサセプタンス値B1は、第1のリアクタンス値X1の逆数の負の数に実質的に等しく、前記第1のリアクタンス値X1は、

【数 1 6】

$$X1 = -\frac{1}{B2} - \frac{\text{Im}\{Yb\}}{B2 \times B3} - \text{Im}\{Za\}$$

として実質的に決定され、ここで、 $Za$ は、グランドを基準とした前記不平衡ポートの基準インピーダンスであり、 $Zb$ は、前記平衡ポートの前記第1及び第2の差動端子の各々の基準インピーダンスであり、該第1及び第2の差動端子の各々はグランドを基準とし、 $Yb$ は、 $Zb$ の逆数に等しく、 $Re$ は、実数部を表しており、 $\text{Im}$ は、虚数部を表している、請求項21のバラン。