PCT

世界知的所有権機関
国 際 事 務 局

特許協力条約に基づいて公開された国際出願

(51) 国際特許分類 [3]	A1	(11) 国際公開番号	WO 84/04610
G05B 23/02, 19/02		(43) 国際公開日	1984年11月22日 (22. 11. 84)

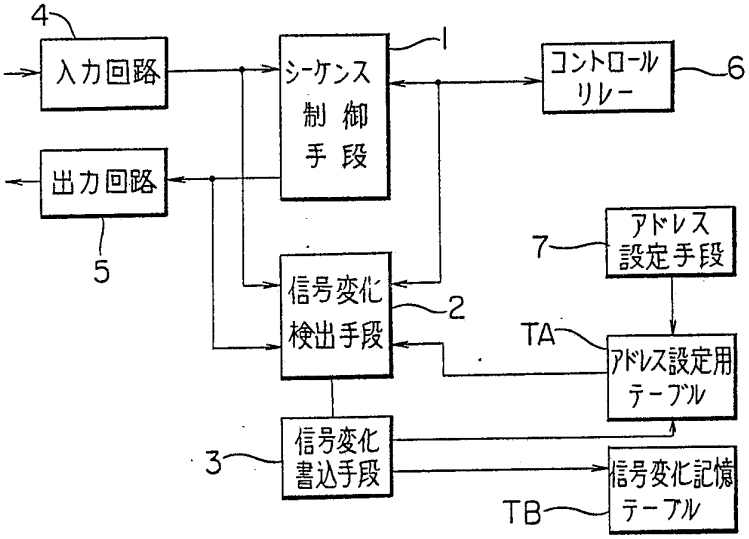
(21) 国際出願番号 PCT／JP84／00227
(22) 国際出願日 1984年5月4日 (04. 05. 84)
(31) 優先権主張番号 特願昭58－79354
(32) 優先日 1983年5月9日 (09. 05. 83)
(33) 優先権主張国 JP

(71) 出願人 (米国を除くすべての指定国について)
ファナック株式会社 (FANUC LTD) [JP／JP]
〒191 東京都日野市旭が丘3丁目5番地1 Tokyo, (JP)
(72) 発明者；および
(75) 発明者／出願人 (米国についてのみ)
楠美勝明 (KUSUMI, Katsuaki) [JP／JP]
〒193 東京都八王子市寺田町432
グリーンヒル寺田35－102 Tokyo, (JP)
(74) 代理人
弁理士 竹本松司 ,外 (TAKEMOTO, Shoji et al.)
〒105 東京都港区虎ノ門1丁目1番11号 虎一ビル6階
Tokyo, (JP)

(81) 指定国
DE (欧州特許), FR (欧州特許), GB (欧州特許), US.
添付公開書類 国際調査報告書

(54) Title: SYSTEM FOR CHECKING ABNORMALITY IN PROGRAMMABLE CONTROLLER

(54) 発明の名称 プログラマブルコントローラにおけるシーケンス異常チエック方式



(57) Abstract

When a fault occurs in a programmable controller, an address is set so that the status of each of the elements of a circuit can be read out in a sequence relating to the fault. The difference between the status of an address signal stored in an address-setting table (TA) and the actual address signal status is detected by a signal variation detection means (2). Each time there is a signal status difference, the address and the actual signal status are successively written into a signal variation storage table (TB) by a signal variation write means (3). The stored contents are displayed on a display means, enabling investigation of the cause of the fault.

(57) 要約

プログラマブルコントローラにおいて障害発生時に障害に関連するシーケンスの回路の各要素の状態を読出するためにアドレスが設定され、そのアドレスの信号状態と共に記憶するアドレス設定用テーブル(TA)と、アドレス設定用テーブル(TA)に記憶されたアドレスの信号状態と実際のアドレスの信号状態の違いを信号変化検出手段(2)で検出し、信号変化書込み手段(3)で信号変化記憶テーブル(TB)に信号状態が異なる毎に、そのアドレスと実際の信号状態を順次書込み記憶させ、その記憶した内容を表示手段に表示させることにより障害の原因調査を行えるようにした。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT	オーストリア	LI	リヒテンシュタイン
AU	オーストラリア	LK	スリランカ
BE	ベルギー	LU	ルクセンブルグ
BR	ブラジル	MC	モナコ
CF	中央アフリカ共和国	MG	マダガスカル
CG	コンゴー	MR	モーリタニア
CH	スイス	MW	マラウイ
CM	カメルーン	NL	オランダ
DE	西ドイツ	NO	ノルウエー
DK	デンマーク	RO	ルーマニア
FI	フインランド	SE	スウエーデン
FR	フランス	SN	セネガル
GA	ガボン	SU	ソビエト連邦
GB	イギリス	TD	チャード
HU	ハンガリー	TO	トーゴ
JP	日本	US	米国
KP	朝鮮民主主義人民共和国		

明　　細　　書

プログラマブルコントローラにおけるシーケンス異常チェック方式

技　術　分　野

本発明は、プログラマブルコントローラにおいて、プログラマブルコントローラの処理結果に異常が発生したとき、該障害の原因を調査できるプログラマブルコントローラにおけるシーケンス異常チェック方式に関する。

背　景　技　術

従来のシーケンス制御システムにおいては、制御装置側と機械側間にシーケンス回路、すなわち多数のリレー群からなる強電回路が介在し、制御装置からの指令により所定のリレーを動作させ、これにより該指令に応じた動作を機械要素に行わせていたが、プログラマブルコントローラ（以下ＰＣという）を使用したシステムにおいては、上記シーケンス回路の情報をＰＣのメモリ内にプログラムという形で記憶させ、これによりシーケンス制御を行わせるシステムである。

例えば、上記シーケンス回路をＦＩＧ．１で示すようなリレーシンボルで表わしたラダー図を作り、これよりＦＩＧ．２で示す命令コードとオペランドで論理的にプログラムしたシーケンスプログラムをＰＣのメモリに記憶させ制御させるものである。

ＦＩＧ．１に示すラダー図は、一例として数値制御（ＮＣ）工作機械システムにおけるラダー図の一部を示

BUREAU OMPI WIPO INTERNATIONAL

すもので、╫，╪は添字記号を有するリレー（図示せず）における常開接点、常閉接点を意味し、例えば自動モード時にＭ０３（主軸正転指令）がＮＣより指令されると、リレーＭＦ，Ｍ１２，Ｍ１１が動作してリレーＭ０３Ｘを動作させ、その結果、自動モードであるからリレーＡＵＴはＯＮしており、主軸が逆転してなければ（リレーＳＰＣＣＷがＯＦＦ）、リレーＳＰＣＷが動作し、主軸正転指令が工作機械等の機械側に出力されることを意味しており、従来はこのラダー図で表わされるようなリレー群よりなる強電回路でシーケンス制御されていた。

ＰＣではこのような機能を上記ラダー図に基づいてＦＩＧ．２で示すようなシーケンスプログラムを作成し、これを記憶させ、それによりシーケンス制御するもので、このシーケンスプログラムにおける“ＲＤ”，“ＡＮＤ”，“ＷＲＴ”，“ＯＲ”，“ＡＮＤ・ＮＯＴ”等はそれぞれ命令コードで、ＲＤは読出し命令、ＡＮＤは論理積演算命令、ＷＲＴは書込み命令、ＯＲは論理和演算命令、ＡＮＤ・ＮＯＴは否定値との論理積命令である。そして、オペランドの欄の数字はＰＣ内蔵の後述するデータメモリのアドレスを表わし、該アドレスとＦＩＧ．１で示すリレーシンボル（ＭＦ、Ｍ２８等）とは対応しており、ＦＩＧ．１にそのリレーシンボルとアドレスとの関係を表示している。

なお、ＦＩＧ．２には、参考までに右側にリレーシンボルを表示して関係を示している。このシーケンスプロ

BUREAU OMPI WIPO INTERNATIONAL

グラムの命令群Ｄ１によりオペランドに記載されたデータメモリのアドレスに記憶された情報が命令コードによって演算する。すなわち、ＭＦ・$\overline{Ｍ２８}$・$\overline{Ｍ２４}$・$\overline{Ｍ２２}$・$\overline{Ｍ２１}$・$\overline{Ｍ１８}$・$\overline{Ｍ１４}$・Ｍ１２・Ｍ１１の論理演算が実行され、その演算結果（“１”または“０”）がリレーＭ０３Ｘに対応するデータメモリ所定番地１０．２に書込まれ、また命令群Ｄ２により

ＡＵＴ・Ｍ０３Ｘ・$\overline{ＳＰＣＣＷ}$

の演算が実行され、その演算結果がオペランドＳＰＣＷが指示するデータメモリの所定番地の２０．５に格納されると共に外部機械の工作機械には主軸正転信号（ＳＰＣＷ）が出され、主軸は正転する。このようにして、ＰＣを用いたシーケンス制御システムはシーケンスプログラムによって動作するが、この制御システムでは自動運転中、シーケンス上の障害が発生し、かつその障害が間欠で、瞬間的なものであったとき、その原因究明が難しかった。

例えば、ＮＣ自動運転中、停止すべきではないにも係わらず、フィードホールド状態で機械が停止したとする。フィードホールド回路はＦＩＧ．３Ａに示す回路で、ａはフィードホールド釦、ｂは圧力低下検出スイッチ、ＳＰはフィードホールドリレーであり、このフィードホールド回路をラダー図で表わしたものがＦＩＧ．３Ｂで示されている。この図から、フィードホールド状態で停止したことは、フィードホールドリレーＳＰがＯＦＦした

BUREAU OMPI WIPO INTERNATIONAL

ことを示しており、そこでフィードホールドリレーＳＰの状態を示す信号、すなわち、データメモリのフィードホールドリレーＳＰのアドレス位置、１０２．５を調べると、１０２．５の位置には「１」が記憶されており、正常であったとする。このことは、自動運転中、何らかの原因でフィードホールド釦または圧力低下検出スイッチの接点が一瞬開いた可能性がある。

しかし、これらの接点ａ，ｂは瞬間的にオフするだけであるため、接点ａ，ｂを監視していても該接点の変化を確認することは困難である。このため、どの接点系統に異常が生じたかを判断することができず、障害調査作業が煩わしく、そのため、障害調査用プログラムを作成して該プログラムをＰＣに入力して障害部分を判別する方式等が考えられているが、これでも障害調査は煩わしく困難である。

発　明　の　開　示

本発明の目的は、プログラマブルコントローラ（ＰＣ）を用いて制御するシーケンス制御において、間欠障害が発生したとき、障害に関連する信号の変化を表示させることにより、障害の原因をチェックできるプログラマブルコントローラにおけるシーケンス異常チェック方式を提供することにある。

本発明は、上記目的を達成するために、ＰＣでシーケンス制御を行うシーケンス回路の各要素の状態を読出すためのアドレスを設定するアドレス設定手段と、該アド

BUREAU OMPI WIPO INTERNATIONAL

レス設定手段で設定されたアドレスと該アドレスの信号状態を記憶するアドレス設定用テーブルと、該設定されたアドレスの信号変化順とそのときの信号状態を記憶するための信号変化記憶テーブルを記憶手段内に設け、上記アドレス設定用テーブルに記憶されたアドレスの信号状態と実際の信号状態を比較し、異なると出力する信号変化検出手段からの信号により、信号変化書込み手段が信号が変化したアドレスと該アドレスの実際の信号状態及び最後に変化したことを上記信号変化記憶テーブルに書込むと共に上記アドレス設定用テーブルの当該アドレスの信号状態を実際の信号状態に書き変えるように構成され、障害発生時に該障害に関連する各アドレスを上記アドレス設定手段から上記アドレス設定用テーブルに設定すれば、上記信号変化記憶テーブルに信号変化が生じたアドレスの順序とそのときの信号状態が記憶され、この記憶内容を表示手段で表示させて、各アドレスの信号変化状態から障害の原因調査、すなわち、シーケンス回路の各要素の障害等を調べ得るようにしたものである。

そのため、本発明のプログラムコントローラにおけるシーケンス異常チェック方式では、動作すべきでないシーケンス回路の要素が間欠的，瞬間的に動作し、機械を停止させる等の障害が発生したときに、その障害に関連する要素の記憶されているアドレスを設定するだけで、設定されたアドレスの信号変化状態及び変化順序を表示させることができるので、障害原因の発見が早く、シス

BUREAU OMPI WIPO INTERNATIONAL

テムの復旧を早くすることができるものである。

図面の簡単な説明

ＦＩＧ．１は、ラダー図の一例を示す図、ＦＩＧ．２は、ＦＩＧ．１のラダー図をプログラムしたシーケンスプログラムの一例を示す図、ＦＩＧ．３Ａは、フィードホールド回路図、ＦＩＧ．３Ｂは、同ラダー図、ＦＩＧ．４は、本発明の一実施例のブロック図、ＦＩＧ．５は、本発明の一実施例のハードウエア構成図、ＦＩＧ．６は、同処理フロー、ＦＩＧ．７は、アドレス設定用テーブルＴＡの一例、ＦＩＧ．８は、信号変化記憶テーブルＴＢの一例である。

発明を実施するための最良の形態

ＦＩＧ．４に、本発明を実施したＰＣのブロック図を示す。

１はシーケンス制御手段で、ＮＣ工作機械等の機械から入力回路４を介して受ける入力信号やＰＣ内部で記憶されたシーケンス回路中のコントロールリレー６からの信号を受けてシーケンスプログラムに従って信号を受けて、シーケンスプログラムに従って出力回路５を介して出力信号を機械に出力し、機械をシーケンス制御を行っている。さらに、本発明のＰＣでは、信号変化検出手段２，信号変化書込み手段３，アドレス設定手段７，記憶手段内にアドレス設定用テーブルＴＡ，信号変化記憶テーブルＴＢを設けており、アドレス設定手段７はシーケンス回路の各要素の状態を記憶したＰＣ内のデータメモ

BUREAU OMPI WIPO INTERNATIONAL

リのアドレスを設定するためのもので、障害が発生したとき該障害に関連するアドレスをアドレス設定用テーブルＴＡに設定するものである。また、上記アドレス設定用テーブルＴＡは設定されたアドレスと該アドレスの信号状態をも記憶する。信号変化検出手段２は該アドレス設定用テーブルＴＡに記憶されたアドレスの信号状態と対応するアドレスの実際の信号、すなわち、入力回路４，出力回路５，コントロールリレー６の対応するデータメモリのアドレスの信号状態を比較し、当該アドレスの信号変化を検出すると、信号変化書込み手段６は上記アドレス設定用テーブルＴＡの当該アドレスの信号状態を実際の信号状態に書き変えると共に、当該アドレスと、そのアドレスの信号状態及び最後に変化したことを示す信号を上記信号変化記憶テーブルＴＢに記憶させる。その結果、上記信号変化記憶テーブルＴＢには信号変化アドレス順と、そのときの当該アドレスの信号状態を記憶することとなる。今、ＰＣでＮＣ工作機械等の機械をシーケンス制御を行っていたとき、間欠的障害が発生し機械が停止したとする。そこで、ラダー図等から障害に関連するアドレスをアドレス設定手段７から入力し、アドレス設定用テーブルＴＡに設定する。信号変化検出手段２では、上記アドレス設定用テーブルＴＡに設定されたアドレスの実際の信号状態と上記アドレス設定用テーブルＴＡに記憶された当該アドレスに対応する記憶信号状態（設定当初は「０」か「１」任意の値を記憶している）

BUREAU OMPI WIPO INTERNATIONAL

を比較し、異なれば信号が変化したものとして信号変化記憶テーブルＴＢに記憶し、かつ、アドレス設定用テーブルＴＡにも実際の信号状態を記憶させる。その結果、ＰＣが数回シーケンス制御をくり返すことにより、アドレス設定用テーブルＴＡには、各アドレスの現在の信号状態が記憶され、信号変化記憶テーブルＴＢには信号状態が変化したアドレスの順序と該アドレスの信号状態を記憶すると共に最後に変化したアドレスには信号が付される。そして、この信号変化記憶テーブルＴＢの記憶内容を表示させれば、信号が変化したアドレス順序と、そのときの信号状態及び最後に変化したアドレスがわかるので、それにより信号変化が正常であるか、信号変化すべきでない、すなわち動作すべきでない要素が変化していないか調査できるものである。

ＦＩＧ．５は、本発明の一実施例のＰＣのハードウエア構成図で、ＦＩＧ．６は、同実施例の処理フローを示すもので、ＦＩＧ．５で、１１はＰＣ全体を制御する制御プログラムを記憶するＲＯＭ、１２はシーケンスプログラム及び信号変化検出プログラムを記憶するＲＯＭ、１３はシーケンス回路の各要素、すなわち、ＦＩＧ．１，ＦＩＧ．３Ｂ等のリレーシンボルで表わしたシーケンス回路の各要素の状態を記憶するＲＡＭで構成されたデータメモリ、１０は制御プログラム，シーケンスプログラムに応じて所定のシーケンス処理を行うマイクロプロセッサ（ＭＰＵ）で、これらマイクロプロセッサ１０，制

BUREAU OMPI WIPO INTERNATIONAL

御プログラムを記憶するＲＯＭ１１，シーケンスプログラム及び信号変化検出プログラムを記憶するＲＯＭ１２，シーケンス回路の各要素の状態を記憶するデータメモリ１３によってＦＩＧ．４におけるシーケンス制御手段１，信号変化検出手段２，信号変化書込み手段を構成している。１４は上記したアドレス設定用テーブルＴＡ，信号変化記憶テーブルＴＢを記憶する記憶保持形のメモリ、１６は記憶保持形メモリ１４に記憶されたテーブルＴＡやテーブルＴＢを表示する表示装置で、ＣＲＴまたはプリンター等で構成される。１５は異常発生時等に異常動作に関連する要素のデータメモリのアドレスを設定する時などにＦＩＧ．４におけるアドレス設定手段７として使用されるキーボード入力手段、４，５は、ＮＣ装置や工作機械等とＰＣとを接続するための入力回路，出力回路である。なお、１７はバスである。

上記構成のＰＣは、ＲＯＭ１２に記憶されたシーケンスプログラムによって外部機械をシーケンシャルに制御しており、入力回路４，出力回路５から入力，出力される信号によりシーケンス回路の各要素の信号状態はデータメモリ１３の所定アドレスに記憶されている。そして、シーケンスプログラムの処理が終わると、信号変化検出プログラムを実行し、これを巡環して行っている。

こうして、シーケンス処理を行っている途中で、機械側のリミットスイッチ等のセンサーが動作すべきでないときに一瞬動作し、機械が停止するという間欠障害が発

BUREAU OMPI WIPO INTERNATIONAL

生したとする。このような場合の障害調査についての本発明の方式を、ＦＩＧ．６の処理フローと共に説明する。

まず、障害が発生すると、操作者は障害が生じた動作に関連するシーケンス要素のアドレスをラダー図等から求め、これをアドレス設定手段７であるキーボード１５より入力し、記憶保持形メモリ１４内のアドレス設定用テーブルＴＡにＦＩＧ．７に示すように記憶させる。記憶したアドレスの信号状態をもキーボード等のアドレス設定手段６から入力して記憶させてもよいが、これを入力しなければ「１」または「０」の任意の状態でアドレス設定用テーブルＴＡには記憶されている。一方、ＰＣのマイクロプロセッサ１０は１シーケンス制御が終了した後、アドレス設定用テーブルＴＡにアドレスが設定されているかアドレス設定用テーブルＴＡの先頭からサーチする（ＦＩＧ．６S_1）。設定されていれば、セットされたアドレスのアドレス設定用テーブルＴＡに記憶された信号状態と実際の信号状態、すなわち、データメモリ１３に記憶された入，出力回路４，５、コントロールリレー６の信号状態を比較し（ＦＩＧ．６S_2，S_3）、同じであればアドレス設定用テーブルＴＡの次の番号に記憶されたアドレスを同様に比較する（ＦＩＧ．６S_4）。このようにして、アドレス設定用テーブルＴＡに記憶されたアドレスの信号状態と実際の信号状態が異なるものがあると、アドレス設定用テーブルＴＡの当該アドレスを実際の信号状態にし（ＦＩＧ．６S_5）、記憶保持

BUREAU OMPI WIPO INTERNATIONAL

形メモリ１４内の信号変化記憶テーブルＴＢをサーチし、該テーブルＴＢ上で最後に変化した信号を記憶しているテーブル内番号をサーチし、なければ、始めて信号変化記憶テーブルＴＢに記憶されることを意味するのでテーブル内番号１番を選択し、存在すれば、次のテーブル内番号を選択する（ＦＩＧ．６S_6，S_7，S_8，S_9）。そして、その選択されたテーブル内番号位置にアドレス設定用テーブルＴＡに記憶した当該アドレスとその信号状態を記憶させ（ＦＩＧ．６S_{10}）、このテーブル内番号位置に最後に変化したことを示す信号、例えばマークをつけ、先につけられていたテーブル内番号のマークは消す（ＦＩＧ．６S_{11}）。そして、次に、現在選択されているアドレス設定用テーブルＴＡ内の番号の次の番号を選択し（ＦＩＧ．６S_4）、先と同様な処理（ＦＩＧ．６S_2，S_3，S_4，S_5……）を行う。

上記したような処理を、マイクロプロセッサ１０は１シーケンス制御終了する毎に巡環して行うので、アドレス設定用テーブルＴＡには設定されたアドレスの現在の信号状態が、また、信号変化記憶テーブルＴＢには、アドレス設定用テーブルＴＡに設定したアドレスの信号状態が変化した順序と現在の信号状態が記憶されることになる。なお、信号変化記憶テーブルＴＢに最後に変化したアドレスを記憶した位置にマーク等をつけるのは、信号変化記憶テーブルＴＢの記憶容量が無限大でないから、信号変化記憶テーブルＴＢを巡環して使用するため、こ

BUREAU OMPI WIPO INTERNATIONAL

の信号をつけることにより順序が分かるようにしたものである。

こうして得られた信号変化記憶テーブルＴＢを表示位置１６等で表示させれば、信号状態が変化したアドレス及びその順序が明示されるので、変化すべきでないアドレスすなわち作動すべきでない要素が変化したこと等が発見でき、障害調査を容易に行えるものである。

次に、一例としてＦＩＧ．３Ａ，３Ｂで示すフィードホールド状態で機械が停止したときを例にとり説明する。まず、フィードホールド回路を示すラダー図（ＦＩＧ．３Ｂ）より、フィードホールド回路に関連するアドレス、３１．５，２４．５，１０２．５を、ＦＩＧ．７に示すように、アドレス設定用テーブルＴＡに設定し、一度フィードホールド釦ａをＯＦＦ，ＯＮさせる。すると、マイクロプロセッサ１０はアドレス設定用テーブルＴＡをサーチし（ＦＩＧ．６S_1）、アドレス設定用テーブルＴＡ内番号１番に設定されたアドレス３１．５の記憶信号状態は「０」で、実際のアドレス３１．５の信号状態はフィードホールド釦ａが一度ＯＦＦするので、すなわち３１．５のリレーが作動し「１」となったことを意味するから、アドレス設定用テーブルＴＡ内のアドレス３１．５の信号状態と実際の信号状態が異なるので（ＦＩＧ．６S_2，S_3）、アドレス設定用テーブルＴＡのアドレス３１．５の信号状態を実際の状態１に変え、信号変化記憶テーブルＴＢにＦＩＧ．８に示すように、変

BUREAU OMPI WIPO INTERNATIONAL

化したアドレスとその信号状態を記憶させる（ＦＩＧ．６Ｓ$_5$，Ｓ$_6$，Ｓ$_7$，Ｓ$_8$，Ｓ$_{10}$，Ｓ$_{11}$）。リレー３１．５がＯＮしたことによりリレー３１．５の常閉接点ａ′は開となるため、フィードホールドリレーＳＰはＯＦＦとなる。そのため、実際のアドレス１０２．５の信号状態は「０」となりアドレス設定用テーブルＴＡの記憶信号状態「１」と異なるので、アドレス設定用テーブルＴＡの信号状態を「０」に変え（ＦＩＧ．６Ｓ$_3$，Ｓ$_5$）、信号変化記憶テーブルＴＢにＦＩＧ．９のようにアドレス１０２．５とそのときの信号状態「０」を記憶する（ＦＩＧ．６Ｓ$_6$，Ｓ$_7$，Ｓ$_9$，Ｓ$_{10}$，（Ｓ$_{11}$））。

次に、フィードホールド釦ａがＯＮすることにより、すなわちリレー３１．５がＯＦＦ，信号状態「０」となるから、アドレス設定用テーブルＴＡの記憶状態と異なり、先と同様アドレス設定用テーブルＴＡのアドレス３１．５の信号状態を「０」にし、かつ、信号変化記憶テーブルＴＢにもＦＩＧ．８のテーブル番号３で示すようにアドレスと信号状態を記憶する。一方、リレー３１．５の常閉接点がＯＮすることにより、フィードホールドリレーＳＰはＯＮし、アドレス１０２．５の実際の信号状態は「１」となり、アドレス設定用テーブルＴＡの記憶状態と異なるので、同様にアドレス設定用テーブルＴＡに記憶したアドレス１０２．５の信号状態を０から１に変え、信号変化記憶テーブルＴＢのテーブル番号４に変化したアドレスとして１０２．５を記憶し、か

BUREAU OMPI WIPO INTERNATIONAL

つそのときの信号状態１を記憶し、かつ、最後に変化したマークを信号変化記憶テーブルＴＢ内番号３から４へつけ変える（なお、このマークは、先の説明では省略してきたが、上述したケースにおいては信号変化記憶テーブルＴＢ内番号１から２、２から３、３から４へとつけ変えられてきている）。この状態で自動運転を開始させると、アドレス設定用テーブルＴＡに設定したアドレス３１．５，２４．５，１０２．５の信号変化順序及び信号状態が信号変化記憶テーブルＴＢに記憶される。そして、運転途中、フィードホールドで停止したとき、信号変化記憶テーブルＴＢを表示装置１６で表示させると、ＦＩＧ．８のような状態を示していたとする。このＦＩＧ．８で示す信号変化記憶テーブルＴＢの記憶内容から、信号変化記憶テーブルＴＢ内番号８のアドレス１０２．５が最後に変化したことを示しており、その前に変化したアドレスを調べると、信号変化記憶テーブルＴＢ内番号５及び７で示すように、アドレス２４．５のリレーが一度ＯＮ，ＯＦＦしていることが理解できる。これは、アドレス２４．５の圧力低下検出スイッチｂが一瞬働いたことを意味するので、障害原因が圧力低下検出スイッチの作動であることを発見することができる。

なお、上述した実施例では、入力回路，出力回路からの信号状態もデータメモリに記憶させるようにしたが、入力回路，出力回路の信号状態はデータメモリに記憶させずに、入力回路，出力回路の各端子にアドレスを割当

BUREAU OMPI WIPO INTERNATIONAL

て、アドレス設定手段から入力されたアドレスに応じて、入力回路，出力回路の各端子及びコントロールリレーの信号状態を記憶するデータメモリのアドレスの信号状態を読み出すようにしてもよい。

BUREAU OMPI WIPO INTERNATIONAL

請　求　の　範　囲

1. プログマブルコントローラを用いたシーケンス制御において、シーケンス回路の各要素の状態を記憶しているアドレスを設定するアドレス設定手段と、該アドレス設定手段で設定されたアドレスと該アドレスの信号状態を記憶するアドレス設定用テーブルと信号変化状態を記憶する信号変化記憶テーブルと上記アドレス設定用テーブルに記憶されたアドレスの信号状態と実際の信号状態が異なると出力する信号変化検出手段と該信号変化検出手段により検出された信号が変化したアドレスと該アドレスの実際の信号状態及び最後に変化したことを上記信号変化記憶テーブルに書込むと共に上記アドレス設定用テーブルの当該アドレスの信号状態を実際の信号状態に書き変える信号変化書込み手段と、表示手段を有し、障害発生時に該障害に関連するアドレスを上記アドレス設定用テーブルに設定することにより、上記信号変化記憶テーブルに記憶された変化したアドレスの順序と信号状態を上記表示手段に表示させて障害の原因調査を行うことを特徴とするプログラマブルコントローラにおけるシーケンス異常チェック方式。

2. 上記シーケンス回路の各要素の状態を記憶しているアドレスは、該シーケンス回路の各要素の状態を記憶するメモリのアドレスである請求範囲第１項記載のプログラマブルコントローラにおけるシーケンス異常チ

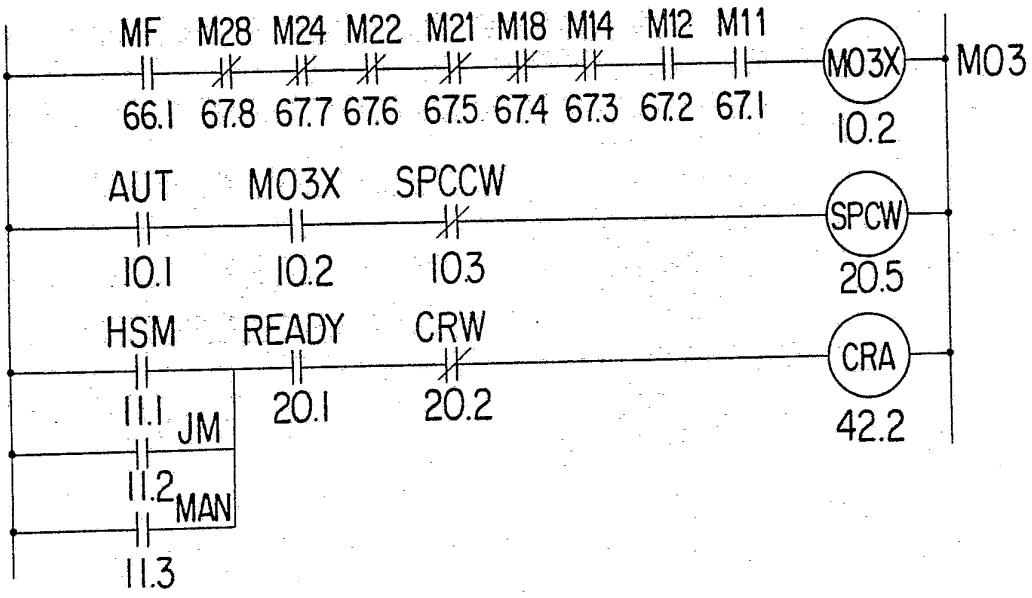
BUREAU OMPI WIPO INTERNATIONAL

ェック方式。

3. 上記シーケンス回路の各要素の状態を記憶しているアドレスは、上記シーケンス回路中のコントロールリレーの状態を記憶するメモリのアドレス及び入力回路，出力回路の各端子のアドレスである請求の範囲第１項記載のプログラマブルコントローラにおけるシーケンス異常チェック方式。

BUREAU OMPI WIPO INTERNATIONAL

FIG. 1



BUREAU OMPI WIPO INTERNATIONAL

FIG. 2

命令コード	オペランド		
RD	66.1	MF	D1
AND·NOT	67.8	M28	
AND·NOT	67.7	M24	
AND·NOT	67.6	M22	
AND·NOT	67.5	M21	
AND·NOT	67.4	M18	
AND·NOT	67.3	M14	
AND	67.2	M12	
AND	67.1	M11	
WRT	10.2	MO3X	
RD	10.1	AUT	D2
AND	10.2	MO3X	
AND·NOT	10.3	SPCCW	
WRT	20.5	SPCW	
RD	11.1	HS.M	
OR	11.2	J.M	
OR	11.3	MAN	
AND	20.1	READY	
AND·NOT	20.2	CRW	
WRT	42.2	CRA	

FIG. 3A

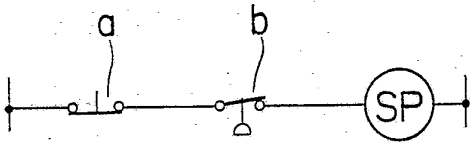
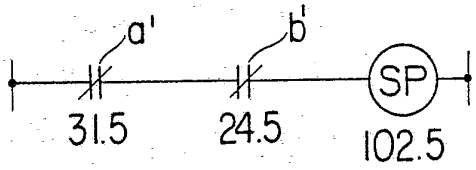


FIG. 3B



BUREAU OMPI WIPO INTERNATIONAL

FIG. 4

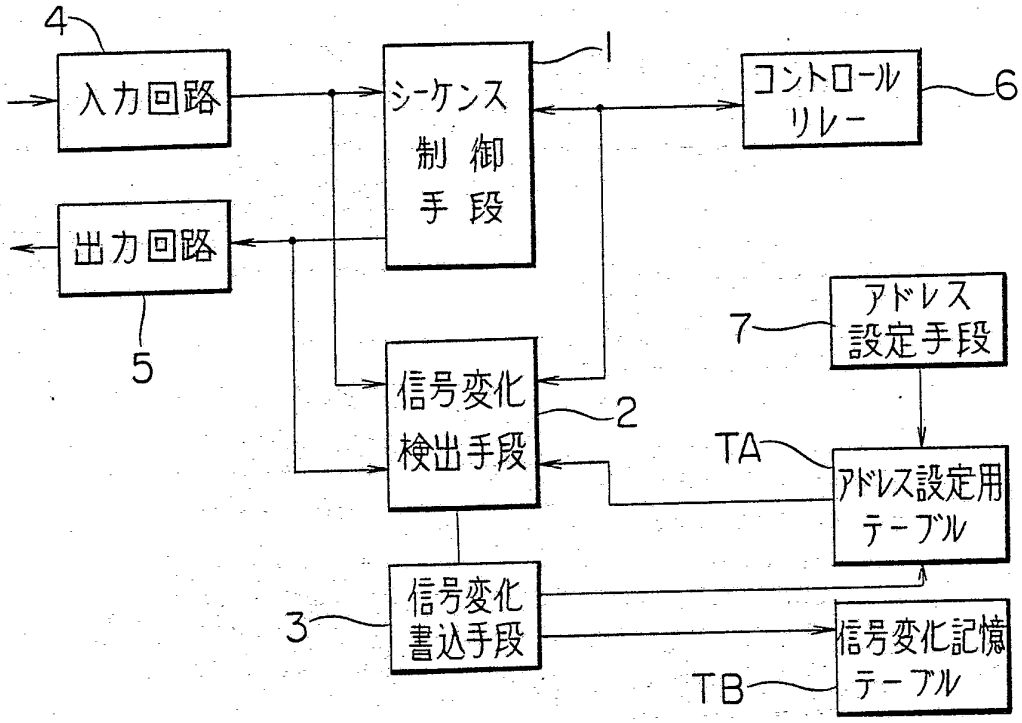
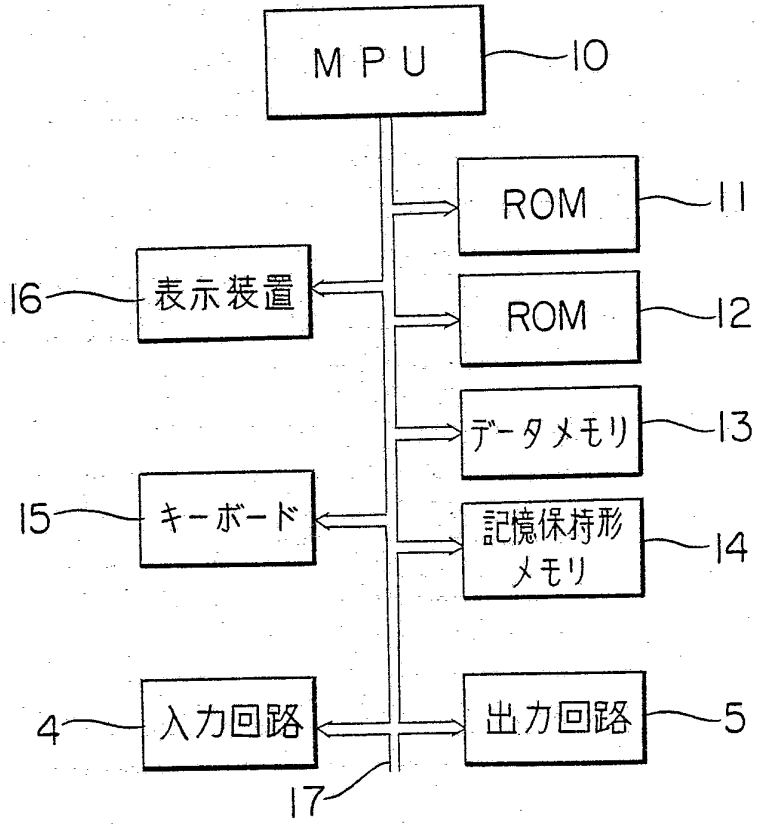
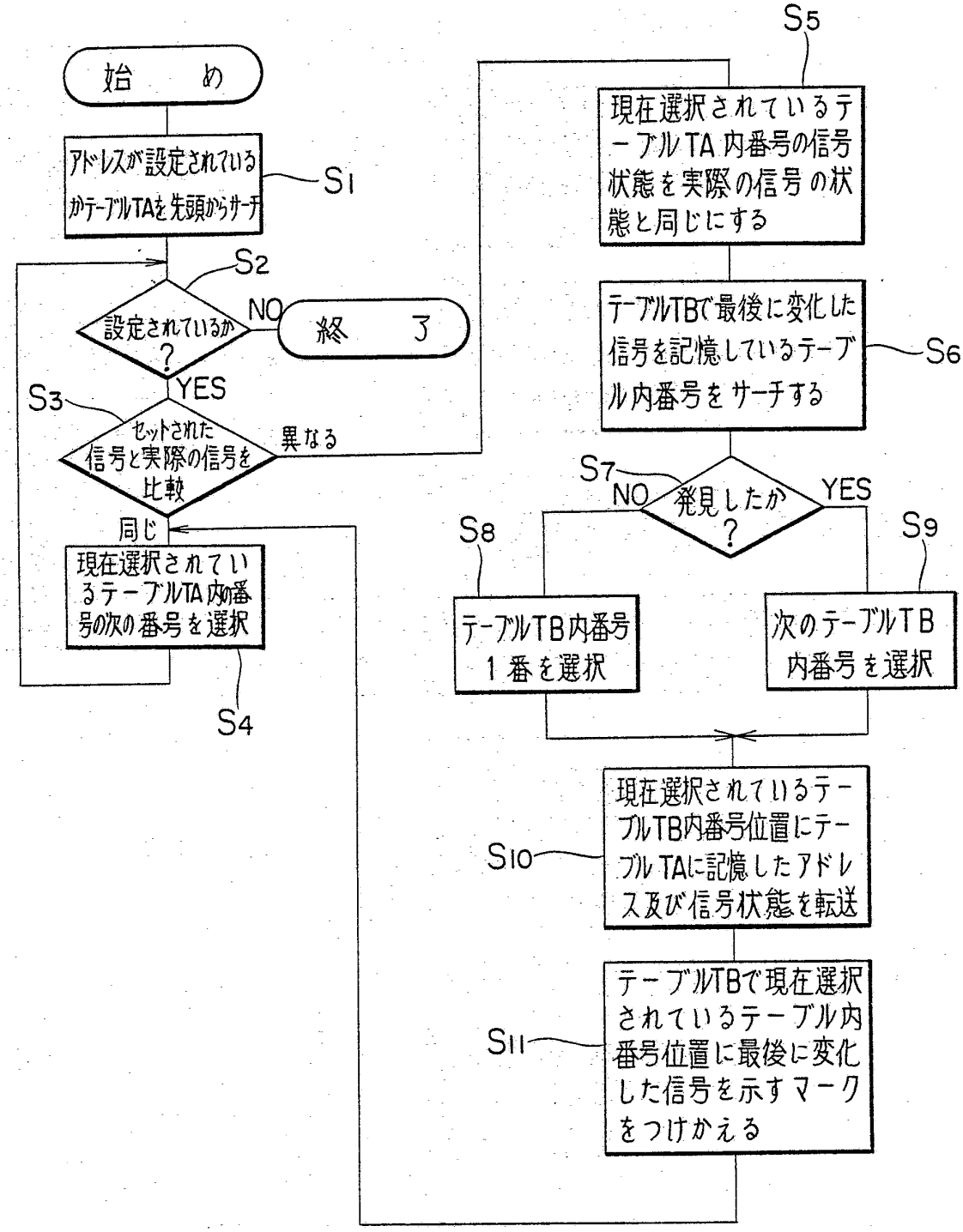


FIG. 5



BUREAU OMPI WIPO INTERNATIONAL

FIG. 6



BUREAU OMPI WIPO INTERNATIONAL

FIG. 7

TA

	信号アドレス	記憶値
1	31.5	0
2	24.5	0
3	102.5	1
4		

FIG. 8

TB

	変化した信号アドレス	記憶値	最後に変化
1	31.5	1	
2	102.5	0	
3	31.5	0	
4	102.5	1	(0)
5	24.5	1	
6	102.5	0	
7	24.5	0	
8	102.5	1	0
9			
10			
11			
⋮			
n			

BUREAU OMPI WIPO INTERNATIONAL

INTERNATIONAL SEARCH REPORT

International Application No. PCT/JP 84/00227

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) [3]

According to International Patent Classification (IPC) or to both National Classification and IPC

Int. Cl[3] G05B23/02, G05B19/02

II. FIELDS SEARCHED

Minimum Documentation Searched [4]

Classification System	Classification Symbols
I P C	G05B23/02, G05B19/02

Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched [5]

Jitsuyo Shinan Koho 1926 - 1984
Kokai Jitsuyo Shinan Koho 1971 - 1984

III. DOCUMENTS CONSIDERED TO BE RELEVANT [14]

Category*	Citation of Document, [16] with indication, where appropriate, of the relevant passages [17]	Relevant to Claim No. [18]
A	JP, A, 48-75989 (Yasukawa Electric Mfg. Co., Ltd.) 12. October 73 (12. 10. 73)	1 - 3
A	JP, A, 51-46684 (Toyoda Machine Works, Ltd.) 21. April 76 (21. 04. 76)	1 - 3
A	JP, A, 52-149580 (Kyosan Seisakusho Kabushiki Kaisha, Nippon Kokuyu Tetsudo) 12. December 77 (12. 12. 77)	1 - 3
A	JP, A, 57-206923 (Hitachi, Ltd.) 18. December 82 (18. 12. 82)	1 - 3

* Special categories of cited documents: [15]

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

IV. CERTIFICATION

Date of the Actual Completion of the International Search [2]	Date of Mailing of this International Search Report [2]
July 25, 1984 (25.07.84)	August 6, 1984 (06.08.84)
International Searching Authority [1]	**Signature of Authorized Officer** [20]
Japanese Patent Office	

国 際 調 査 報 告

国際出願番号PCT/JP84/00227

Ⅰ. 発明の属する分野の分類

国際特許分類(IPC) Int.Cl³ G05B 23/02, G05B 19/02

Ⅱ. 国際調査を行った分野

調査を行った最小限資料

分類体系	分類記号
IPC	G05B 23/02, G05B 19/02

最小限資料以外の資料で調査を行ったもの

日本国実用新案公報 1926 － 1984年
日本国公開実用新案公報 1971 － 1984年

Ⅲ. 関連する技術に関する文献

引用文献のカテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
A	JP,A,48－75989（株式会社安川電機製作所）12.10月.73（12.10.73）	1－3
A	JP,A,51－46684（豊田工機株式会社）21.4月.76（21.04.76）	1－3
A	JP,A,52－149580（株式会社京三製作所，日本国有鉄道）12.12月.77（12.12.77）	1－3
A	JP,A,57－206923（株式会社日立製作所）18.12月.82（18.12.82）	1－3

*引用文献のカテゴリー
「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」先行文献ではあるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「T」国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリーの文献

Ⅳ. 認 証

国際調査を完了した日	国際調査報告の発送日
25.07.84	06.08.84
国際調査機関	権限のある職員
日本国特許庁（ISA/JP）	特許庁審査官 瀧 廣 往 5H7429

様式PCT/ISA/210(第2ページ)（1981年10月）