



Patent dodatkowy
do patentu nr _____

Zgłoszono: 13.04.78 (P. 206068)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 12.03.79

Opis patentowy opublikowano: 03.01.1983

Int. Cl.³
H03K 17/00



Twórca wynalazku: Edward Krumplewski

Uprawniony z patentu: Zakłady Aparatury Elektrycznej „Mera-Refa”,
Świebodzice (Polska)

Układ przekaźnika elektronicznego

1

Przedmiotem wynalazku jest układ przekaźnika elektronicznego.

Znane są układy przekaźników elektronicznych budowane w oparciu o układy scalone lub o dyskretne wzmacniacze tranzystorowe. Układom przekaźników stawia się wymaganie dużej czułości działania w celu uzyskania wysokich współczynników powrotu oraz odporności na zakłócenia zapewniającej podniesienie trwałości wyjściowego przekaźnika pomocniczego. Realizacja tych wymagań w znanych układach przekaźników prowadzi do budowy skomplikowanych układów, a także wpływa na pogorszenie innych zasadniczych parametrów jakimi są czasy zadziałania i powrotu.

Przykładem znanego układu przekaźnika jest układ wzmacniacza różnicowego zbudowany na dwóch tranzystorach, wejściowym i wzmacniającym, który steruje tranzystorem wyjściowym pobudzającym przekaźnik pomocniczy. Układ posiada dwustopniowy filtr RC, przy czym pierwszy stopień dołączony jest do bazy, a drugi do kolektora tranzystora wejściowego. Z kolektora tranzystora wzmacniającego jest sterowany tranzystor wyjściowy. Baza tranzystora wejściowego stanowi wejście układu, natomiast do bazy tranzystora wzmacniającego jest doprowadzony sygnał odniesienia.

Wadą znanych układów przekaźnika elektronicznego jest stosunkowo skomplikowany i złożony

2

z dużej liczby elementów układ niezbędny do uzyskania wysokich współczynników powrotu, odporności na zakłócenia oraz małych czasów zadziałania i powrotu, zwłaszcza w przypadku budowy przekaźników o średniej klasie dokładności.

Istotą rozwiązania według wynalazku jest układ przekaźnika elektronicznego, w którym tor pomiarowy podstawowy złożony jest z szeregowo połączonych układu progowego wejściowego, wzmacniacza i dwustanowego elementu wyjściowego, który posiada układ dodatnich sprzężeń zwrotnych złożony z dwójnika sprzężenia dynamicznego i dwójnika sprzężenia statycznego. Dwójnik sprzężenia dynamicznego jest włączony pomiędzy wyjściem dwustanowego elementu wyjściowego i wejściem wzmacniacza, natomiast dwójnik sprzężenia statycznego jest włączony pomiędzy wejściem układu progowego wejściowego i wyjściem dwustanowego elementu wyjściowego.

Układ progowy wejściowy stanowi dzielnik złożony z dwójnika odniesienia, dwójnika progowego i kondensatora tłumiącego. Dwójnik odniesienia jest połączony z zaciskiem napięcia odniesienia i z drugiej strony z zaciskiem wejściowym, do którego dołączone są kondensator tłumiący oraz dwójnik progowy. Drugi koniec dwójnika progowego stanowi wyjście układu progowego wejściowego, natomiast druga okładka kondensatora tłumiącego jest połączona z masą układu przekaźnika.

Wzmacniacz złożony jest z przynajmniej jednego tranzystora z diodą zabezpieczającą, która jest włączona pomiędzy bazę i emiter tranzystora w kierunku zaporowym. Baza tranzystora stanowi wejście wzmacniacza, kolektor tranzystora jest wyjściem wzmacniacza, a emiter tranzystora połączony jest z masą układu przekąźnika.

Dwustanowy element wyjściowy stanowi połączenie przekąźnika pomocniczego posiadającego przynajmniej jeden zestyk zwierny. Cewka przekąźnika pomocniczego, do której równolegle jest dołączona w kierunku zaporowym dioda gasząca, jest połączona z jednej strony z zaciskiem napięcia zasilającego, a z drugiej strony przez rezystor wyrównawczy z kolektorem tranzystora ze wzmacniacza. Zestyk zwierny przekąźnika pomocniczego, który stanowi wyjście dwustanowego elementu wyjściowego jest połączony z jednej strony z zaciskiem napięcia zasilającego lub z zaciskiem napięcia odniesienia i z drugiej strony z dwójnikiem sprzężenia dynamicznego i dwójnikiem sprzężenia statycznego oraz przez rezystor zwierający z masą układu przekąźnika. Dwójnik sprzężenia dynamicznego składa się z szeregowo połączonych kondensatora sprzęgającego i rezystora sprzęgającego.

Zaletą rozwiązania według wynalazku jest uzyskanie dużej czułości działania oraz dużej trwałości wyjściowego przekąźnika pomocniczego przy prostej konstrukcji układu przekąźnika.

Przedmiot wynalazku przedstawiono w przykładowym wykonaniu na rysunku, na którym fig. 1 przedstawia schemat blokowy układu przekąźnika, a fig. 2 przedstawia schemat ideowy układu przekąźnika.

Układ przekąźnika elektronicznego składa się z toru pomiarowego podstawowego TP i układu dodatknych sprzężeń zwrotnych US. Tor pomiarowy podstawowy TP składa się z szeregowo połączonych układu progowego wejściowego WP, wzmacniacza W i dwustanowego elementu wyjściowego UW.

Układ dodatknych sprzężeń zwrotnych US składa się z dwójnika sprzężenia dynamicznego SD i dwójnika sprzężenia statycznego SS, przy czym dwójnik sprzężenia dynamicznego SD jest włączony pomiędzy wyjściem dwustanowego elementu wyjściowego UW i wejściem wzmacniacza W, natomiast dwójnik sprzężenia statycznego SS jest włączony pomiędzy wejściem układu progowego wejściowego WP i wyjściem dwustanowego elementu wyjściowego UW.

Układ progowy wejściowy WP stanowi dzielnik złożony z dwójnika odniesienia DO, dwójnika progowego DP i kondensatora tłumiącego C. Dwójnik odniesienia DO jest połączony z zaciskiem napięcia odniesienia 2 i z drugiej strony z zaciskiem wejściowym 3, do którego dołączone są kondensator tłumiący C oraz dwójnik progowy DP. Drugi koniec dwójnika progowego DP stanowi wyjście układu progowego wejściowego WP, natomiast druga okładka kondensatora tłumiącego C jest połączona z masą układu przekąźnika 4.

Wzmacniacz W jest złożony przynajmniej z jednego tranzystora T z diodą zabezpieczającą D, która jest włączona pomiędzy bazę i emiter tranzystora T w kierunku zaporowym.

Baza tranzystora T stanowi wejście wzmacniacza W, kolektor tranzystora T jest wyjściem wzmacniacza W, a emiter tranzystora T połączony jest z masą układu przekąźnika 4.

Dwustanowy element wyjściowy UW stanowi połączenie przekąźnika pomocniczego P posiadającego przynajmniej jeden zestyk zwierny ZZ. Cewka przekąźnika pomocniczego L, do której równolegle jest dołączona w kierunku zaporowym dioda gasząca Dg jest połączona z jednej strony z zaciskiem napięcia zasilającego 1, a z drugiej strony przez rezystor wyrównawczy R_w z kolektorem tranzystora T ze wzmacniacza W. Zestyk zwierny ZZ przekąźnika pomocniczego P jest połączony z jednej strony z zaciskiem napięcia zasilającego 1 lub zaciskiem napięcia odniesienia 2 i z drugiej strony z dwójnikiem sprzężenia dynamicznego SD i dwójnikiem sprzężenia statycznego SS oraz przez rezystor zwierający R z masą układu przekąźnika 4.

Dwójnik sprzężenia dynamicznego SD składa się z szeregowo połączonych kondensatora sprzęgającego Cs i rezystora sprzęgającego Rs. Dwójnik odniesienia DO, dwójnik progowy DP i dwójnik sprzężenia statycznego SS są wykonane jako znane układy szeregowo-równoległe połączeń rezystorów i diod.

Działanie układu pomiarowego według wynalazku jest opisane poniżej. Po przekroczeniu przez napięcie wejściowe, które jest doprowadzone między zacisk wejściowy 3 i zacisk masy układu przekąźnika 4, wartości progowej pobudzenia określonej przez układ progowy wejściowy WP następuje wysterowanie tranzystora T i pobudzenie przekąźnika pomocniczego P.

Zamknięcie zestyku zwiernego ZZ zapewnia przekazanie sygnałów napięciowych z zacisku źródła zasilania 1 przez dwójnik sprzężenia statycznego SS do zacisku wejściowego 3 oraz przez dwójnik sprzężenia dynamicznego SD na bazę tranzystora T powodując podtrzymanie stanu układu. Po naładowaniu kondensatora sprzęgającego Cs dwójnik sprzężenia dynamicznego SD nie wpływa na dalszy stan układu.

Natomiast dwójnik sprzężenia statycznego SS wprowadza stałą wartość do napięcia wejściowego i decyduje o współczynniku powrotu układu przekąźnika UP. Jeżeli napięcie wejściowe zmaleje poniżej wartości progowej powrotu następuje zatkanie tranzystora T i odwzbudzenie przekąźnika pomocniczego P. Po otwarciu zestyku zwiernego ZZ napięcie z kondensatora sprzęgającego Cs poprzez rezystor zwierający Rs i rezystor zawierający R polaryzuje złącze baza — emiter tranzystora T silnym sygnałem w kierunku zaporowym podtrzymując na czas rozładowania kondensatora sprzęgającego Cs stan układu przekąźnika UP.

Dobór parametrów dwójnika sprzężenia statycznego SS umożliwia uzyskanie wymaganego współczynnika powrotu układu przekąźnika UP w sze-

rokach granicach. Natomiast dobór parametrów dwójnika sprzężenia dynamicznego **SD** i rezystora zawierającego **R** zapewnia uzyskanie czasu martwego w układzie przekaźnika **UP**. Czas martwy w układzie przekaźnika **UP** występuje po zamknięciu lub otwarciu zestyku zwiernego **ZZ** i w czasie jego trwania układ przekaźnika **UP** jest niewrażliwy nawet na silne sygnały zakłócające, co zdecydowanie zmniejsza wibracje zestyków przekaźnika pomocniczego **P** i podnosi jego trwałość.

Układ według wynalazku znajduje zastosowanie w przekaźnikach prądowych napięciowych, rezystancyjnych i innych o średniej klasie dokładności.

Zastrzeżenia patentowe

1. Układ przekaźnika elektronicznego, w którym tor pomiarowy podstawowy złożony jest z szeregowo połączonych układu progowego wejściowego, wzmacniacza i dwustanowego elementu wyjściowego **znamienny tym**, że posiada układ dodatnich sprzężeń zwrotnych (**US**) złożony z dwójnika sprzężenia dynamicznego (**SD**) włączonego pomiędzy wyjściem dwustanowego elementu wyjściowego (**UW**) i wejściem wzmacniacza (**W**) oraz z dwójnika sprzężenia statycznego (**SS**) włączonego pomiędzy wejściem układu progowego wejściowego (**WP**) i wyjściem dwustanowego elementu wyjściowego (**UW**).

2. Układ według zastrz. 1, **znamienny tym**, że układ progowy wejściowy (**WP**) stanowi dzielnik złożony z dwójnika odniesienia (**DO**), dwójnika progowego (**DP**) i kondensatora tłumiącego (**C**), przy czym dwójnik odniesienia (**DO**) połączony jest z zaciskiem napięcia odniesienia (2) i z drugiej strony z zaciskiem wejściowym (3), do którego dołączone są kondensator tłumiący (**C**) oraz

dwójnik progowy (**DP**), którego drugi koniec stanowi wyjście układu progowego wejściowego (**WP**), jednocześnie druga okładka kondensatora tłumiącego (**C**) jest połączona z masą (4) układu przekaźnika (**UP**).

3. Układ według zastrz. 1, **znamienny tym**, że wzmacnicz (**W**) złożony jest z przynajmniej jednego tranzystora (**T**) z diodą zabezpieczającą (**D**), która przyłączona jest pomiędzy bazę i emiter tranzystora (**T**) w kierunku zaporowym, jednocześnie baza tranzystora (**T**) stanowi wejście wzmacniacza (**W**), kolektor tranzystora (**T**) jest wyjściem wzmacniacza (**W**), a emiter tranzystora (**T**) połączony jest z masą (4) układu przekaźnika (**UP**).

4. Układ według zastrz. 1, **znamienny tym**, że dwustanowy element wyjściowy (**UW**) stanowi połączenie przekaźnika pomocniczego (**P**) posiadającego przynajmniej jeden zestyk zwierny (**ZZ**), przy czym cewka (**L**), przekaźnika pomocniczego, (**P**), do której równolegle dołączona jest w kierunku zaporowym dioda gasząca (**Dg**), połączona jest z jednej strony z zaciskiem napięcia zasilającego (1) a z drugiej strony przez rezystor wyrównawczy (**Rw**) z kolektorem tranzystora (**T**) ze wzmacniacza (**W**), natomiast zestyk zwierny (**ZZ**) przekaźnika pomocniczego (**P**), który stanowi wyjście dwustanowego elementu wyjściowego (**UW**) i jest połączony z jednej strony z zaciskiem napięcia zasilającego (1) lub zaciskiem napięcia odniesienia (2) a z drugiej strony z dwójnikiem sprzężenia dynamicznego (**SD**) i z dwójnikiem sprzężenia statycznego (**SS**) oraz przez rezystor zwierający (**R**) z masą (4) układu przekaźnika (**UP**).

5. Układ według zastrz. 1, **znamienny tym**, że dwójnik sprzężenia dynamicznego (**SD**) składa się z szeregowo połączonych kondensatora sprzęgającego (**Cs**) i rezystora sprzęgającego (**Rs**).

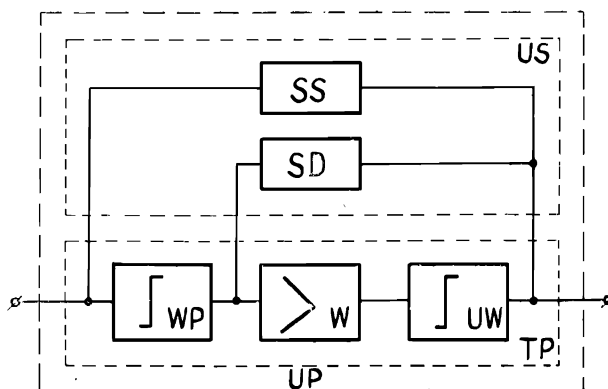


Fig. 1

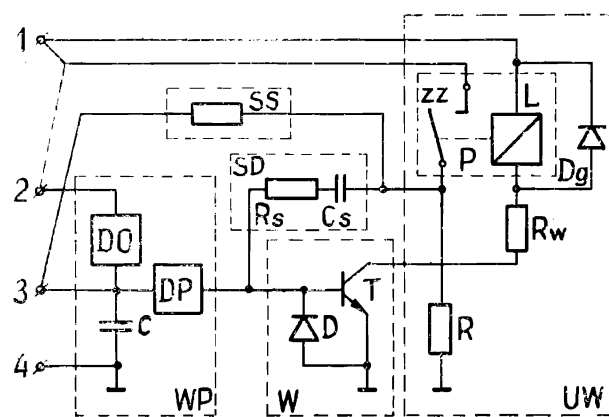


Fig. 2