

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年11月16日(16.11.2023)



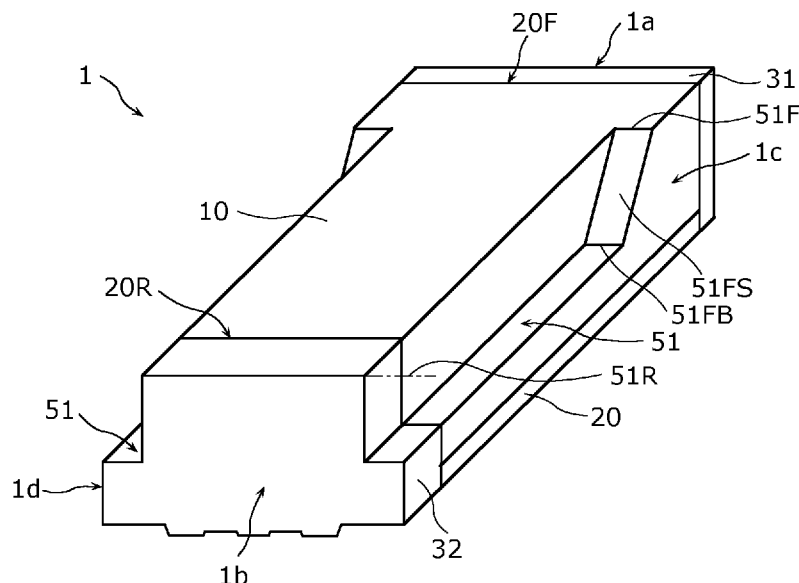
(10) 国際公開番号

WO 2023/219132 A1

- (51) 国際特許分類:
H01S 5/02 (2006.01) *H01S 5/22* (2006.01)
H01S 5/028 (2006.01)
- (21) 国際出願番号: PCT/JP2023/017738
- (22) 国際出願日: 2023年5月11日(11.05.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-079418 2022年5月13日(13.05.2022) JP
- (71) 出願人: ヌ ヴ オ ト ン テ ク ノ ロ ジ ー ジ ャ
パン 株 式 会 社 (NUVOTON TECHNOLOGY
CORPORATION JAPAN) [JP/JP]; 〒6178520 京
都府長岡京市神足焼町 1 番地 Kyoto (JP).
- (72) 発明者: 大川内 良彦(OKAWAUCHI, Yoshihiko).
中 津 浩 二 (NAKATSU, Koji). 林 茂 生
(HAYASHI, Shigeo).
- (74) 代理人: 新 居 広 守, 外 (NII, Hiromori et al.);
〒5320011 大阪府大阪市淀川区西中島 5 丁目
3 番 1 0 号 タ ナ カ ・ イ ト ー ピ ア 新 大 阪 ビ ル 6
階新居国際特許事務所内 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,

(54) Title: SEMICONDUCTOR LASER ELEMENT AND METHOD FOR PRODUCING SEMICONDUCTOR LASER ELEMENT

(54) 発明の名称: 半導体レーザ素子及び半導体レーザ素子の製造方法



(57) Abstract: Provided is a semiconductor laser element (1) comprising a semiconductor laminated structure (20) that is formed on one surface a substrate (10), a first coating film (31) that is formed on an end surface (20F) on the front side of the semiconductor laminated structure (20), and second coating film (32) that is formed on an end surface (20R) on the rear side of the semiconductor laminated structure (20), wherein: the film thickness of the second coating film (32) is greater than the film thickness of the first coating film (31); on a side surface of the semiconductor laser element (1), a first groove (51) that extends along a resonator length direction of the semiconductor laser element (1) is formed as a cutout in the side surface of the semiconductor laser element (1); an end edge (51F) on the front side of the first groove (51) is separate from a front end surface (1a) of the semiconductor laser element (1); and an end edge (51R) on the rear side of the first groove (51) is positioned at a rear end surface (1b) of the semiconductor laser element (1).



LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 基板 (10) の一方の面に形成された半導体積層構造体 (20) と、半導体積層構造体 (20) のフロント側の端面 (20F) に形成された第1コート膜 (31) と、半導体積層構造体 (20) のリア側の端面 (20R) に形成された第2コート膜 (32) と、を備える半導体レーザ素子 (1) であって、第2コート膜 (32) の膜厚は、第1コート膜 (31) の膜厚より厚く、半導体レーザ素子 (1) の側面に、半導体レーザ素子 (1) の共振器長方向に沿って延在する第1溝 (51) が半導体レーザ素子 (1) の側面を切り欠くように形成されており、第1溝 (51) のフロント側の端縁 (51F) は、半導体レーザ素子 (1) の前端面 (1a) から離間しており、第1溝 (51) のリア側の端縁 (51R) は、半導体レーザ素子 (1) の後端面 (1b) に位置している。

明 細 書

発明の名称：半導体レーザ素子及び半導体レーザ素子の製造方法 技術分野

[0001] 本開示は、半導体レーザ素子及び半導体レーザ素子の製造方法に関する。

背景技術

[0002] 半導体レーザ素子は、長寿命、高効率及び小型等のメリットがあるため、プロジェクタ、光ディスク、車載ヘッドランプ、照明装置又はレーザ加工装置等の様々な製品の光源に用いられている。近年、半導体レーザ素子として、紫外から青色までの波長帯をカバーすることができる窒化物系半導体レーザの研究開発が進められている。

[0003] 半導体レーザ素子は、ウエハの上に複数の半導体層が積層された半導体積層基板を分割することで複数のバー状基板（半導体レーザバー）を切り出し、さらに、このバー状基板を複数に分割して個片化することで作製することができる。このような分割工程においては、予定の分割線から逸れて分割されてしまったり一部が欠けてしまったりする等の不具合が発生する。

[0004] 特に、窒化物系半導体レーザは、光ピックアップ又は光通信で使われていた砒化ガリウム系レーザとは異なり、分割工程においては、劈開面ではない結晶面で分割を行っているため、予定の分割線から逸れて分割されてしまったり一部が欠けたりする等の不具合が発生しやすい。

[0005] そこで、従来、ガイド溝を用いてウエハを分割して半導体レーザ素子を作製する技術が提案されている。例えば、特許文献1には、複数の半導体層が積層されたウエハの裏面にレーザ光を照射して分割用の溝を形成することで、ウエハを分割する方法が開示されている。

先行技術文献

特許文献

[0006] 特許文献1：国際公開第2008/047751号

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特許文献1に開示された方法を用いたとしても、ウエハの上に複数の半導体層が積層された半導体積層基板を分割したバー状基板をさらに複数に分割して半導体レーザ素子に個片化する工程において、半導体レーザ素子にクラックが発生したりチIPPINGが発生したりして、半導体レーザ素子の信頼性が低下するという課題がある。

[0008] 本開示は、このような課題を解決するためになされたものであり、信頼性が高い半導体レーザ素子及びその半導体レーザ素子の製造方法を提供することを目的とする。

課題を解決するための手段

[0009] 上記目的を達成するために、本開示に係る第1の半導体レーザ素子の一態様は、基板の一方の面に形成された半導体積層構造体と、前記半導体積層構造体のフロント側の端面に形成された第1コート膜と、前記半導体積層構造体のリア側の端面に形成された第2コート膜と、を備え、前記第2コート膜の膜厚は、前記第1コート膜の膜厚より厚く、前記半導体レーザ素子の側面に、前記半導体レーザ素子の共振器長方向に沿って延在する溝が前記側面を切り欠くように形成されており、前記溝のフロント側の端縁は、前記半導体レーザ素子の前端面から離間しており、前記溝のリア側の端縁は、前記半導体レーザ素子の後端面に位置している。

[0010] また、本開示に係る第2の半導体レーザ素子の一態様は、基板の一方の面に形成された半導体積層構造体と、前記半導体積層構造体のフロント側の端面に形成された第1コート膜と、前記半導体積層構造体のリア側の端面に形成された第2コート膜と、を備え、前記第2コート膜の膜厚は、前記第1コート膜の膜厚より厚く、前記半導体レーザ素子の側面に、前記半導体レーザ素子の共振器長方向に沿って延在する溝が前記側面を切り欠くように形成されており、前記溝のフロント側の端縁は、前記半導体レーザ素子の前端面から離間しており、前記溝のリア側の端縁は、前記半導体レーザ素子の後端面から離間しており、前記リア側の端縁と前記後端面との距離は、前記フロン

ト側の端縁と前記前端面との距離よりも短い。

[0011] また、本開示に係る半導体レーザ素子の製造方法の一態様は、基板の一方の面に複数の半導体層を積層することで、半導体積層構造体を有する半導体積層基板を作製する工程と、前記半導体積層基板を分割することで、複数のバー状基板を作製する工程と、前記複数のバー状基板の各々において、前記半導体積層構造体のフロント側の端面に第1コート膜を形成する工程と、前記複数のバー状基板の各々において、前記半導体積層構造体のリア側の端面に第2コート膜を形成する工程と、前記第1コート膜及び前記第2コート膜が形成された前記バー状基板にレーザ光を照射して溝を形成する工程と、前記溝に沿って前記バー状基板を切断することで、前記バー状基板を複数の半導体レーザ素子に分割する工程とを含み、前記溝を形成する工程では、前記バー状基板のフロント側からリア側に向かって前記レーザ光を走査する。

発明の効果

[0012] 本開示によれば、製造工程中にクラック又はチッピングが発生することを抑制できるので、信頼性が高い半導体レーザ素子を得ることができる。

図面の簡単な説明

[0013] [図1]図1は、実施の形態1に係る半導体レーザ素子を上方から見たときの斜視図である。

[図2]図2は、実施の形態1に係る半導体レーザ素子を下方から見たときの斜視図である。

[図3]図3は、実施の形態1に係る半導体レーザ素子の上面図である。

[図4A]図4Aは、図3のⅠV A－ⅠV A線における実施の形態1に係る半導体レーザ素子の断面図である。

[図4B]図4Bは、図3のⅠV B－ⅠV B線における実施の形態1に係る半導体レーザ素子の断面図である。

[図5]図5は、実施の形態1に係る半導体レーザ素子1の側面図である。

[図6]図6は、実施の形態1に係る半導体レーザ素子の製造方法における各工程を説明するための図である。

[図7]図7は、レーザスクライブによりバー状基板に第1溝を形成する工程を説明するための図である。

[図8]図8は、実施の形態1に係る半導体レーザ素子の製造方法において、第1溝を形成する際のレーザ光の出力とレーザ光の照射位置との関係を示す図である。

[図9]図9は、半導体レーザ素子の後端面及び前端面について、洗浄する前と洗浄した後の様子を模式的に示す図である。

[図10]図10は、実施の形態1の変形例1に係る半導体レーザ素子を下方から見たときの斜視図である。

[図11]図11は、実施の形態1の変形例1に係る半導体レーザ素子の製造方法において、第1溝を形成する際のレーザ光の出力とレーザ光の照射位置との関係を示す図である。

[図12]図12は、実施の形態1の変形例2に係る半導体レーザ素子を下方から見たときの斜視図である。

[図13]図13は、実施の形態1の変形例2に係る半導体レーザ素子の製造方法において、第1溝を形成する際のレーザ光の出力とレーザ光の照射位置との関係を示す図である。

[図14]図14は、実施の形態2に係る半導体レーザ素子を下方から見たときの斜視図である。

[図15]図15は、実施の形態2に係る半導体レーザ素子の製造方法において、第1溝を形成する際のレーザ光の出力とレーザ光の照射位置との関係を示す図である。

[図16]図16は、実施の形態2の変形例に係る半導体レーザ素子を下方から見たときの斜視図である。

[図17]図17は、実施の形態2の変形例に係る半導体レーザ素子の製造方法において、第1溝を形成する際のレーザ光の出力とレーザ光の照射位置との関係を示す図である。

[図18]図18は、変形例に係る半導体レーザ素子を下方から見たときの斜視

図である。

[図19]図 19 は、バー状基板を複数の半導体レーザ素子に分割する工程（個片分割工程）を説明するための図である。

[図20]図 20 は、比較例の半導体レーザ素子の構成を示す図である。

発明を実施するための形態

[0014] （本開示の一態様を得るに至った経緯）

まず、本開示の実施の形態を説明することに先立ち、本開示の一態様を得るに至った経緯を説明する。

[0015] 一般的に、半導体レーザ素子を量産する場合、ウエハである基板の上に複数の半導体層が積層された半導体積層基板を分割することで複数本のバー状基板を作製し（一次分割工程）、このバー状基板の両端面にコート膜を形成した後に、バー状基板をさらに複数に分割する個片分割を行うことで複数の半導体レーザ素子に分離する（二次分割工程）。これにより、1枚のウエハから半導体レーザ素子を複数個得ることができる。

[0016] 従来、バー状基板を個片分割する際、半導体積層基板又はバー状基板に予め分割用の溝（ガイド溝）を形成しておいて、この溝に沿ってバー状基板を複数に分割する方法が提案されている。この場合、特許文献1に開示された方法を用いて、分割用の溝を形成することが考えられる。具体的には、半導体積層基板又はバー状基板の裏面にレーザ光を照射することで、分割用の溝を形成することが考えられる。このとき、溝を形成する際のレーザ光によって半導体レーザ素子の共振器端面が熱損傷を受けないようにするために、溝の共振器方向の端部が共振器端面から後退した位置となるようにレーザ光を照射する。つまり、バー状基板のフロント側及びリア側の共振器端面となる位置まで分割用の溝が到達しないようにレーザ光を照射している。

[0017] しかしながら、このような方法によって本願発明者らが実際に半導体レーザ素子を作製してみたところ、バー状基板を複数に分割する個片分割工程において、半導体レーザ素子にクラックが生じることが分かった。この点について、以下詳細に説明する。

[0018] 図19に示すように、基板10Xの裏面に分割用の溝51Xが形成されたバー状基板3Xを粘着シート101と保護フィルム102とで挟んで、分割用の溝51Xに対応する位置においてバー状基板3Xの上からカッター等の刃状治具103を順次押し込んでいく。これにより、バー状基板3Xを複数に分割して、複数の半導体レーザ素子1Xを得ることができる。

[0019] このとき、得られた半導体レーザ素子1Xを観察すると、図20に示すように、半導体レーザ素子1Xにおける共振器端面と側面との角部において、基板10Xと半導体積層構造体20Xとの界面近傍からリッジ部20aの下方に向かって斜め上方に伸びるクラック90Xが発生することが分かった。このように、クラック90Xがリッジ部20aの下方にまで延在すると、半導体レーザ素子1Xの信頼性が低下することになる。

[0020] 図20は、特許文献1の方法によって作製したときの比較例の半導体レーザ素子1Xの構成を示す図である。図20において、(a)は、半導体レーザ素子1Xの上面図であり、(b)は、(a)のb-b線における断面図であり、(c)は、(a)のc-c線における断面図である。図20の(d)は、端面の第2コート膜32Xを省略して半導体レーザ素子1Xを後端面側から見たときの側面図である。また、図20における太線は、半導体レーザ素子1Xに発生したクラック90Xを示しており、図20の(a)におけるドットのハッチング領域は、クラック90Xが発生した領域を示している。なお、半導体積層構造体20Xは、リッジ部20a上に開口を有する絶縁膜60で覆われるとともにパッド電極70で覆われている。

[0021] 得られた複数の半導体レーザ素子1Xを調べてみると、図20の(a)に示すように、クラック90Xは、三角形の面状に広がって発生することが分かった。具体的には、図20の(b)及び(d)に示すように、発生する多くのクラック90Xは、半導体レーザ素子1Xの共振器長方向に直交する断面では、半導体積層構造体20Xの側面から、まず溝51X近傍では斜め上方にクラックが進行した後、溝51Xから離れたところでは基板10Xの主面に対して約1.5°の角度でやや斜め上方に向かって伸びるとともに、半

導体レーザ素子 1 X の側面と平行な断面では、半導体積層構造体 2 0 X の端面から基板 1 0 X の主面に対して約 1 6 ° の角度で斜め上方に向かって伸びることが分かった。さらに、多くのクラック 9 0 X は、半導体積層構造体 2 0 X の表面のうち最も基板 1 0 X 側に位置する部分（図 2 0 (d) では、分離補助溝 5 2 X の上面）から 2 μ m 程度下方の部分を起点にして発生することも分かった。しかも、クラック 9 0 X は、特に半導体レーザ素子 1 X の後端面側に多く発生することも分かった。

[0022] なお、刃状治具 1 0 3（図 1 9 参照）により分割された左右 2 つの半導体レーザ素子 1 X は、いずれにおいても、左側の側面を起点にクラック 9 0 X が発生することが多かったが、右側の側面を起点にクラック 9 0 X が発生することもあった。また、クラック 9 0 X は、上面視において、溝 5 1 X に重なる位置まで伸びていないが、溝 5 1 X に重なる位置まで伸びる場合もあった。

[0023] また、バー状基板を分割する分割工程において、半導体レーザ素子 1 X のリア側の共振器端面にチッピングが生じる場合があることも分かった。具体的には、バー状基板を分割する分割工程では、バー状基板の上に S i O₂ 等の保護部材を載置することがあるが、この場合、半導体レーザ素子のリッジ部 2 0 a に分割時の応力がかかってリッジ部に欠けが発生することがある。

[0024] 本願発明者らは、半導体レーザ素子のリア側の共振器端面に、クラック 9 0 X が発生したりチッピングが発生したりする原因について検討した。

[0025] その結果、個片分割するための分割用の溝 5 1 X を基板 1 0 X に形成し、その分割用の溝 5 1 X をフロント側及びリア側の共振器端面となる位置まで達しないように形成したことが、その原因の一つであると推測した。つまり、溝 5 1 X の両端部を共振器端面から後退した位置に形成することで、フロント側及びリア側の共振器端面近傍が割れにくくなったことが原因の一つであると推測した。

[0026] また、共振器端面のリア側に形成する第 2 コート膜 3 2 X の膜厚が、共振器端面のフロント側に形成する第 1 コート膜 3 1 X の膜厚よりも大きいこと

も、原因の一つであると推測した。つまり、レーザ光を前方に出射させるために、リア側の第2コート膜32Xの反射率をフロント側の第1コート膜31Xの反射率よりも高くする必要があるので、リア側の第2コート膜32Xの膜厚は、フロント側の第1コート膜31Xの膜厚に比べて厚くなっている（例えば約8倍程度）。この結果、リア側の共振器端面近傍がフロント側の共振器端面に比べて割れにくくなっている。

[0027] このように、分割用の溝51Xの両端部を共振器端面から後退した位置に形成するとともに、リア側の第2コート膜32Xの膜厚をフロント側の第1コート膜31Xの膜厚よりも厚くしたことで、リア側の共振器端面近傍が割れにくくなったと考えられる。その結果、バー状基板を複数に分割して半導体レーザ素子1Xを作製する分割工程において、半導体レーザ素子1Xのリア側の共振器端面にクラック90Xが発生したりチッピングが発生したりしたと考えられる。

[0028] そこで、このような課題に対して、本願発明者らが鋭意検討した結果、バー状基板を複数に分割する分割工程において、バー状基板のリア側の共振器端面にかかる応力を緩和できる構造及び方法を見出した。

[0029] 以下、本開示の実施の形態について、図面を参照しながら説明する。なお、以下に説明する実施の形態は、いずれも本開示の一具体例を示すものである。したがって、以下の実施の形態で示される、数値、形状、材料、構成要素、構成要素の配置位置及び接続形態、並びに、ステップ（工程）及びステップの順序等は、一例であって本開示を限定する主旨ではない。よって、以下の実施の形態における構成要素のうち、本開示の最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

[0030] また、各図は、模式図であり、必ずしも厳密に図示されたものではない。したがって、各図において縮尺等は必ずしも一致していない。各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する。

[0031] また、本明細書において、「上方」及び「下方」という用語は、絶対的な空間認識における上方向（鉛直上方）及び下方向（鉛直下方）を指すものではなく、積層構成における積層順を基に相対的な位置関係により規定される用語として用いる。また、「上方」及び「下方」という用語は、2つの構成要素が互いに間隔をあけて配置されて2つの構成要素の間に別の構成要素が存在する場合のみならず、2つの構成要素が互いに接する状態で配置される場合にも適用される。

[0032] （実施の形態1）

まず、実施の形態1に係る半導体レーザ素子1の構成について、図1～図5を用いて説明する。図1は、実施の形態1に係る半導体レーザ素子1を上方から見たときの斜視図である。図2は、実施の形態1に係る半導体レーザ素子1を下方から見たときの斜視図である。なお、図2では、n側電極42を省略し、また、第1溝51や第2溝52の幅を誇張して図示している。図3は、実施の形態1に係る半導体レーザ素子1の上面図である。図4A及び図4Bは、実施の形態1に係る半導体レーザ素子1の断面図である。図4Aは、図3のI V A—I V A線における断面図であり、図4Bは、図3のI V B—I V B線における断面図である。図5は、実施の形態1に係る半導体レーザ素子1の側面図である。

[0033] 図1～図3に示すように、半導体レーザ素子1は、各々が共振器端面である前端面1a及び後端面1bと、各々が共振器端面に交差する面である第1側面1c及び第2側面1dとを有する。

[0034] 前端面1aは、半導体レーザ素子1から、レーザ光が主に出射する共振器端面である。後端面1bは、半導体レーザ素子1の前端面1aと反対側の共振器端面である。前端面1aと後端面1bとは、一对の共振器端面として、互いに対向している。後端面1bは、前端面1aとは反対側の端面である。

[0035] 第1側面1cは、半導体レーザ素子1の側方の一方の面である。第2側面1dは、半導体レーザ素子1の側方の他方の面である。第1側面1cと第2側面1dとは、一对の側面として、互いに対向している。第1側面1c及び

第2側面1 dは、前端面1 a及び後端面1 bに直交する面である。

[0036] 図1～図5に示すように、半導体レーザ素子1は、基板10と、基板10の一方の面である上面に形成された半導体積層構造体20とを有する。半導体積層構造体20は、複数の半導体層が積層された構造であり、PN接合部を有する。

[0037] 本実施の形態における半導体レーザ素子1は、窒化物系半導体材料によって構成された窒化物半導体レーザである。したがって、半導体積層構造体20は、各々が窒化物系半導体材料を用いて作製された複数の窒化物半導体層が積層された窒化物半導体積層体である。具体的には、半導体レーザ素子1は、GaN系の窒化物半導体レーザである。半導体レーザ素子1から出射するレーザ光は、例えば、紫外から青色までの波長帯域の光である。

[0038] 半導体レーザ素子1は、前端面1 aと後端面1 bとを共振器反射ミラーとする光導波路を有する。具体的には、半導体積層構造体20が光導波路を有する。光導波路は、半導体レーザ素子1の共振器長方向に沿って延在している。図3、図4 A及び図4 Bに示すように、本実施の形態では、半導体積層構造体20には、光導波路としてリッジ部20 aが形成されている。したがって、リッジ部20 aは、半導体レーザ素子1の共振器長方向に沿って延在するように形成されている。リッジ部20 aは、凸状であり、半導体積層構造体20を掘り込むことで形成されている。なお、半導体レーザ素子1は、共振器長方向に長尺をなす形状になっている。半導体レーザ素子1の共振器長方向の長さは、一例として、800 μm 以上であり、本実施の形態では、1200 μm である。

[0039] 半導体レーザ素子1では、前端面1 aと後端面1 bとによってレーザ共振器が形成されている。このため、後端面1 bを鏡面構造（例えば反射率90%以上）にしなければならず、後端面1 bの反射率は、前端面1 aよりも反射率が高くなっている。一例として、前端面1 aの反射率は、5%であり、後端面1 bの反射率は、95%である。

[0040] 具体的には、図1～図3に示すように、半導体レーザ素子1のフロント側

(前方側)には、第1反射膜となる第1コート膜31が形成されている。また、半導体レーザ素子1のリア側(後方側)には、第2反射膜となる第2コート膜32が形成されている。本実施の形態において、半導体レーザ素子1の前端面1aは、第1コート膜31の外表面であり、半導体レーザ素子1の後端面1bは、第2コート膜32の外表面である。

[0041] 第1コート膜31は、半導体積層構造体20のフロント側の端面20Fに形成されており、第2コート膜32は、半導体積層構造体20のリア側の端面20Rに形成されている。半導体レーザ素子1の後端面1bの反射率を半導体レーザ素子1の前端面1aの反射率よりも高くするために、第2コート膜32の反射率は、第1コート膜31の反射率よりも高くなっている。一例として、第1コート膜31の反射率は、5%であり、第2コート膜32の反射率は、95%である。

[0042] また、第2コート膜32の反射率を第1コート膜31の反射率よりも高くするために、リア側の第2コート膜32の膜厚は、フロント側の第1コート膜31の膜厚よりも厚くなっている。例えば、第2コート膜32の膜厚は、第1コート膜31の膜厚の2倍以上であり、本実施の形態では、約8倍になっている。一例として、第1コート膜31の膜厚は、100nm~400nmであり、第2コート膜32の膜厚は、700nm~1400nmである。言い換えると、第1コート膜31の膜厚と第2コート膜32の膜厚との差は、300nm~1300nmである。

[0043] 第1コート膜31及び第2コート膜32は、複数の誘電体膜が積層された誘電体多層膜によって構成されている。第1コート膜31及び第2コート膜32は、例えば、 Al_2O_3 膜、 $AlON$ 膜、 SiO_2 膜及び SiN 膜等から誘電体膜を複数種類組み合わせた誘電体多層膜である。なお、第1コート膜31及び第2コート膜32を構成する誘電体膜は、結晶膜に限らず、アモルファス膜であってもよい。

[0044] 基板10は、 GaN や SiC 等からなる半導体基板、又は、サファイア基板等の絶縁基板である。基板10は、例えば、六方晶系 GaN 単結晶からな

るn型Ga_{0.9}N基板である。本実施の形態では、基板10として、主面が(0001)面であるn型Ga_{0.9}N基板を用いている。

[0045] 図4A及び図4Bに示すように、半導体積層構造体20は、基板10の上に、n側の第1半導体層21と、活性層22と、p側の第2半導体層23とを順に有する。活性層22は、半導体積層構造体20におけるPN接合部である。第1半導体層21、活性層22及び第2半導体層23は、有機金属気相成長法(Metal Organic Chemical Vapor Deposition; MOCVD)法を用いて、窒化物系半導体材料をエピタキシャル成長させることで形成することができる。第1半導体層21、活性層22及び第2半導体層23の各々は、例えば、以下のように構成される。

[0046] 第1半導体層21は、少なくともn型クラッド層を含む。本実施の形態において、第1半導体層21は、n型クラッド層を含むn側クラッド層と、n側クラッド層の上に形成されたn側光ガイド層とを有する。n側クラッド層及びn側ガイド層は、単層及び複数層のいずれであってもよい。

[0047] 一例として、n側クラッド層は、シリコンがドーパされたAlGa_{0.9}Nからなるn型クラッド層であるn-AlGa_{0.9}N層を含む。なお、n側クラッド層は、n-AlGa_{0.9}N層とun-AlGa_{0.9}N層との積層構造であってもよい。

[0048] n側光ガイド層は、アンドープのInGa_{0.9}Nからなる光ガイド層(un-InGa_{0.9}N層)を含む。なお、n側ガイド層は、un-InGa_{0.9}N層とn-Ga_{0.9}N層との積層構造であってもよい。

[0049] 活性層22は、量子井戸活性層である。活性層22は、アンドープのInGa_{0.9}Nからなるウェル層(井戸層)と、アンドープのInGa_{0.9}Nからなるバリア層(障壁層)とが交互に積層された積層構造である。活性層22は、単一量子井戸構造(SQW; Single Quantum Well)及び多重量子井戸構造(MQW; multi quantum well)のいずれであってもよい。本実施の形態において、活性層22は、InGa_{0.9}Nからなるバリア層と、InGa_{0.9}Nからなるウェル層と、InGa_{0.9}Nからなるバ

リア層と、 InGaIn からなるウェル層と、 InGaIn からなるバリア層との5層構造である。

[0050] 第2半導体層23は、少なくともp型クラッド層を含む。本実施の形態において、第2半導体層23は、p側光ガイド層と、p側光ガイド層の上に形成されたOFS層（オーバーフロー抑制層）と、OFS層の上に形成され、p型クラッド層を含むp側クラッド層と、p側クラッド層の上に形成されたコンタクト層とを有する。p側光ガイド層、OFS層、p側クラッド層及びコンタクト層は、単層及び複数層のいずれであってもよい。

[0051] 一例として、p側光ガイド層は、アンドープの InGaIn からなる un-InGaIn 層を含む。なお、p側光ガイド層は、 un-InGaIn 層と un-GaIn 層との積層構造であってもよい。

[0052] OFS層は、不純物としてマグネシウムがドーピングされた AlGaIn からなるp- AlGaIn 層である。

[0053] p側クラッド層は、不純物としてマグネシウムがドーピングされたp型クラッド層であるp- AlGaIn 層を含む。なお、p側クラッド層は、p- AlGaIn 層と un-AlGaIn 層との積層構造であってもよい。

[0054] コンタクト層は、不純物としてマグネシウムがドーピングされた GaIn からなるp型コンタクト層であるp- GaIn 層を含む。なお、コンタクト層は、不純物濃度が異なる $\text{p}^+\text{-GaIn}$ 層と $\text{P}^-\text{-GaIn}$ 層との積層構造であってもよい。

[0055] このように構成される半導体積層構造体20には、リッジ部20aとリッジ部20aの根元から横方向に広がる平坦部20bとが形成されている。半導体積層構造体20をエッチングにより掘り込むことで、リッジ部20aと平坦部20bとを形成することができる。本実施の形態では、第2半導体層23を掘り込んでいる。つまり、リッジ部20aと平坦部20bとは、第2半導体層23に形成されている。具体的には、リッジ部20aは、p側クラッド層とコンタクト層とに形成されている。一例として、リッジ部20aは、p側クラッド層に形成された凸部と、凸部の上に形成されたコンタクト層

とによって構成されており、リッジ部20aの最上層はコンタクト層になっている。また、平坦部20bは、p側クラッド層に形成されている。平坦部20bの平坦面は、p側クラッド層の表面である。

[0056] リッジ部20aの幅及び高さは、特に限定されるものではないが、一例として、リッジ部20aのリッジ幅（ストライプ幅）は $1\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、リッジ部20aの高さは 100nm 以上 1000nm 以下である。なお、コンタクト層の幅は、リッジ部20aのリッジ幅と同じであるが、これに限らない。

[0057] また、本実施の形態では、半導体積層構造体20を掘り込むことで、半導体積層構造体20には、さらに凸状のウイング部20cが形成されている。つまり、半導体積層構造体20は、凸状構造として、リッジ部20aとウイング部20cとを有する。上記のように、本実施の形態では、第2半導体層23を掘り込んでいる。したがって、ウイング部20cは、第2半導体層23によって構成されており、ウイング部20cの高さはリッジ部20aと同じである。具体的には、ウイング部20cは、リッジ部20aと同様に、p側クラッド層とコンタクト層とによって構成されている。なお、リッジ部20aとウイング部20cの上面は、いずれも平面である。

[0058] 図4A及び図4Bに示すように、ウイング部20cは、リッジ部20aの両側に形成されている。つまり、半導体積層構造体20は、一对のウイング部20cを有する。リッジ部20aは、平坦部20bを介して一对のウイング部20cに挟まれている。一对のウイング部20cは、リッジ部20aと同様に、半導体レーザ素子1の共振器長方向に沿って延在している。このように、リッジ部20aの両側にウイング部20cを設けることによって、半導体レーザ素子1をジャンクションダウンで実装する時に、リッジ部20aにかかる圧力を低減することができる。

[0059] 一对のウイング部20cの各々の幅は、リッジ部20aの幅と同じであってもよいし、リッジ部20aの幅と異なってもよい。例えば、ウイング部20cの幅は、リッジ部20aの幅よりも大きくなっていてもよい。また

、一对のウイング部20cの幅は、互いに同じであるが、異なってもよい。

[0060] 図4A及び4Bに示すように、第2半導体層23のリッジ部20aの上にはp側電極41が形成されている。具体的には、p側電極41は、コンタクト層の上に形成されている。本実施の形態において、p側電極41は、リッジ部20aの上面のみに形成されている。p側電極41の幅は、リッジ部20aの幅と同じであるが、リッジ部20aの幅よりも狭くなってもよい。

[0061] p側電極41は、例えば、Pt、Ti、Cr、Ni、Mo及びAu等の金属材料を少なくとも1つ以上用いて形成されている。p側電極41は、単層及び複数層のいずれであってもよい。本実施の形態において、p側電極41は、Pdからなる膜厚40nmのPd層とPtからなる膜厚35nmのPt層との2層構造の電極である。なお、p側電極41の上には、パッド電極70が形成されている。一例として、パッド電極70は、Pt層、Ti層及びAu層の積層構造である。

[0062] 一方、基板10の他方の面である下面（裏面）には、n側電極42が形成されている。n側電極42は、半導体基板である基板10とオーミック接触するオーミック電極である。n側電極42は、例えば、Cr、Ti、Ni、Pd、Pt、Au及びGe等の金属材料を少なくとも1つ以上用いて形成されている。また、n側電極42は、単層及び複数層のいずれであってもよい。

[0063] 図4A及び図4Bに示すように、半導体積層構造体20は、リッジ部20aの上のp側電極41を除き、SiO₂又はSiN等の誘電体膜からなる絶縁膜60で覆われている。具体的には、絶縁膜60は、リッジ部20aの上面を除き、第2半導体層23を覆うように形成されている。つまり、絶縁膜60は、コンタクト層のリッジ部20aの上に開口を有するように形成されている。絶縁膜60は、電流ブロック膜として機能する。したがって、絶縁膜60の開口は、電流が通過する電流注入窓となる。なお、絶縁膜60は、半

導体積層構造体 20 の側面にまで形成されていてもよい。

[0064] また、p 側電極 41 の上にはパッド電極 70 が形成されている。パッド電極 70 は、p 側電極 41 に接触している。本実施の形態において、パッド電極 70 は、リッジ部 20a よりも幅広であって、ウイング部 20c の上にまで形成されている。つまり、パッド電極 70 は、リッジ部 20a、平坦部 20b 及びウイング部 20c を覆うように、絶縁膜 60 の上に形成されている。パッド電極 70 は、例えば Au 等の金属材料によって構成されている。また、パッド電極 70 は、Ti 等からなる密着補助層を介して形成されていてもよい。この場合、密着補助層もパッド電極 70 の一部であってもよい。

[0065] このように構成される半導体レーザ素子 1 には、複数の溝が形成されている。具体的には、図 1 ～図 5 に示すように、半導体レーザ素子 1 には、複数の溝として、第 1 溝 51 及び第 2 溝 52 が形成されている。

[0066] 第 1 溝 51 は、ウエハの上に複数の半導体層が積層された半導体積層基板を分割した後の複数のバー状基板の各々を個片分割する際のガイド溝である。第 1 溝 51 は、スクライプ溝であり、例えば、基板 10 の裏面にレーザ光を照射することで形成することができる。このように、第 1 溝 51 を基板 10 の上面ではなく下面（裏面）に形成することで、個片分割時にバー状基板にかかる応力を軽減できるので、クラックの発生を抑制することができる。なお、図 1 及び図 2 において、第 1 溝 51 は、角を有する（境界が面で構成される）ように図示されているが、第 1 溝 51 はレーザ光により形成されたレーザスクライプ溝であるので、実際には角が無くなだらかに形成される。

[0067] 図 1 及び図 2 に示すように、第 1 溝 51 は、半導体レーザ素子 1 の共振器方向に延在するように形成されている。また、第 1 溝 51 は、半導体レーザ素子 1 の一対の側面の各々に形成されている。一対の第 1 溝 51 の各々は、半導体レーザ素子 1 の側面を切り欠くように形成されている。具体的には、一対の第 1 溝 51 の一方は、半導体レーザ素子 1 の第 1 側面 1c を切り欠くように共振器長方向に沿って延在している。また、一対の第 1 溝 51 の他方は、半導体レーザ素子 1 の第 2 側面 1d を切り欠くように共振器長方向に沿

って延在している。

[0068] 本実施の形態において、一对の第1溝51は、基板10の側面に形成されている。具体的には、一对の第1溝51の一方は、第1側面1cに対応する基板10の一方の側面を切り欠くように共振器長方向に沿って延在している。また、一对の第1溝51の他方は、第2側面1dに対応する基板10の他方の側面を切り欠くように共振器長方向に沿って延在している。具体的には、一对の第1溝51の各々は、船形状である。

[0069] また、第1溝51は、半導体レーザ素子1の裏側に形成されている。具体的には、第1溝51は、基板10の一方の面とは反対側の他方の面（つまり裏面）に形成されている。したがって、一对の第1溝51の各々は、基板10の裏面から半導体レーザ素子1の側面を切り欠くように形成されている。本実施の形態において、第1溝51の底は、基板10の内部に位置している。つまり、第1溝51は、基板10の厚み方向において、基板10の下面（裏面）から基板10の上面側の半導体積層構造体20にまで到達しないように形成されている。

[0070] このように形成された第1溝51については、フロント側の端縁51Fが半導体レーザ素子1の前端面1aから離間している。第1溝51におけるフロント側の端縁51Fは、共振器長方向における第1溝51のフロント側の最終端であって、第1溝51の任意の深さ方向において前端面1aに最も近い部分である。このように、第1溝51のフロント側の端縁51Fが半導体レーザ素子1の前端面1aから離間していることで、共振器長方向における第1溝51のフロント側の最終端は、半導体レーザ素子1の前端面1aから後退した位置に存在することになる。

[0071] 本実施の形態では、第1溝51が基板10の裏面から形成されているので、第1溝51のフロント側の端縁51Fは、基板10の裏面と第1溝51との境界部分の最も前端面1aに近い端の部分であり、半導体積層構造体20のフロント側の端面20Fから後退した位置に存在している。したがって、第1溝51は、第1溝51のフロント側の端縁51Fが半導体積層構造体2

0のフロント側の端面20Fに到達しないように形成される。このため、第1溝51のフロント側の端縁51Fと半導体積層構造体20のフロント側の端面20Fとの間には、第1溝51が形成されずに半導体積層構造体20を残した部分（残しシロ）が存在している。したがって、第1溝51のフロント側の端縁51Fと半導体レーザ素子1の前端面1aとの間には、半導体積層構造体20の残しシロと第1コート膜31とが存在している。本実施の形態において、第1溝51のフロント側の端縁51Fと半導体レーザ素子1の前端面1aとの間の距離は、 $10\mu\text{m}$ である。

[0072] なお、図2及び図5に示すように、第1溝51の底のうちフロント側の端の領域51FSは、基板面に対して傾斜している。具体的には、第1溝51の底と第1溝51のフロント側の端面51FSの境の位置をフロント側の下端縁51FBとすると、第1溝51の底のうちフロント側の端の領域51FSは、下端縁51FBから第1溝51のフロント側の端縁51Fに向かって傾斜している。つまり、本実施の形態において、第1溝51のフロント側の端縁51Fは、第1溝51の底のうちフロント側の端の領域51FSの前端面1a側の端縁になる。

[0073] 一方、第1溝51のリア側の端縁51Rは（図2では一点鎖線で示す）、半導体レーザ素子1の後端面1bに位置している。第1溝51のリア側の端縁51Rは、共振器長方向における第1溝51のリア側の最終端である。したがって、第1溝51のリア側の端縁51Rが半導体レーザ素子1の後端面1bに位置していることで、共振器長方向における第1溝51のリア側の最終端は、半導体レーザ素子1の後端面1bから後退した位置に存在しておらず、半導体レーザ素子1の後端面1bと同じ位置になっている。このため、半導体レーザ素子1の後端面1b近傍において、第1溝51は、第1溝51のリア側の端縁51Rが半導体レーザ素子1の後端面1bに到達するように半導体レーザ素子1の後端面1bまで突き抜けるように形成される。つまり、第1溝51のリア側部分は、半導体積層構造体20も第2コート膜32も突き抜けており、共振器長方向における半導体レーザ素子1の外側に向かっ

て開放している。

[0074] また、本実施の形態において、リア側の端の領域における第1溝51の深さは一定である。また、リア側の端の領域における第1溝51の深さと中央部における第1溝51の深さとは同じである。なお、第1溝51の深さは、基板10の裏面から第1溝51の底面までの長さである。一例として、半導体レーザ素子1の全体の厚さが $85\mu\text{m}$ で、基板10の厚さが $83\mu\text{m}$ である場合、第1溝51の深さは $55\mu\text{m}$ で、第1溝51の溝幅は $2.5\mu\text{m}$ である。

[0075] 第2溝52は、半導体レーザ素子1の表側に形成されている。具体的には、第2溝52は、半導体積層構造体20に形成されている。第2溝52は、エピタキシャル成長によりウエハの上に複数の半導体層が積層された半導体積層基板において、積層された複数の半導体層を光導波路ごとに分離するときの分離補助溝（素子分離補助溝）である。したがって、図4A及び図4Bに示すように、第2溝52は、半導体レーザ素子1の一对の側面の各々に形成されている。具体的には、一对の第2溝52の一方は、半導体レーザ素子1の第1側面1cを切り欠くように形成されている。また、一对の第2溝52の他方は、半導体レーザ素子1の第2側面1dを切り欠くように形成されている。第2溝52は、積層された複数の半導体層をエッチングすることで形成することができる。一例として、第2溝52の幅は $4\mu\text{m}$ である。第2溝52の幅は、第1溝51の溝幅より、広く形成されている。

[0076] 本実施の形態において、一对の第2溝52の各々は、半導体積層構造体20の上面から半導体積層構造体20の側面を切り欠くように形成されている。また、第2溝52は、半導体レーザ素子1の共振器方向に延在するように形成されている。具体的には、一对の第2溝52の一方は、半導体積層構造体20の一方の側面を切り欠くように共振器長方向に沿って延在している。また、一对の第2溝52の他方は、半導体積層構造体20の他方の側面を切り欠くように共振器長方向に沿って延在している。本実施の形態において、一对の第2溝52は、いずれも半導体積層構造体20のフロント側の端面2

OFからリア側の端面20Rにわたって形成されている。

[0077] 第2溝52は、半導体積層構造体20の上面から積層方向に掘り込むことで形成することができる。図4A及び図4Bに示すように、第2溝52の深さは、半導体積層構造体20におけるPN接合部である活性層22の位置よりも深い。また、本実施の形態において、第2溝52の側面は、傾斜している。具体的には、第2溝52に対応する半導体レーザ素子の側面は、深さ方向に沿って裾が広がるように傾斜している。

[0078] 次に、実施の形態1に係る半導体レーザ素子1の製造方法について、図4A及び図4Bを参照しつつ、図6を用いて説明する。図6は、実施の形態1に係る半導体レーザ素子1の製造方法における各工程を説明するための図である。

[0079] まず、図6の(a)に示すように、ウエハである基板10の一方の面に複数の半導体層を積層することで、半導体積層構造体を有する半導体積層基板2を作製する（半導体積層基板作製工程）。半導体積層基板2は、ウエハである基板10の一方の面に形成された複数の導波路を有する半導体積層構造体20と、半導体積層構造体の上に形成されたp側電極41と、基板10の他方の面に形成されたn側電極42とを有する。

[0080] 半導体積層基板2を作製する場合、まず、基板10としてn型GaN基板のウエハを用意し、基板10の一方の面上の全面に、複数の窒化物半導体層を順次エピタキシャル成長させる。例えば、有機金属気相成長法（MOCVD；metal organic chemical vapor deposition）により、基板10の一方の面の上に、第1半導体層21、活性層22及び第2半導体層23を順次エピタキシャル成長させることにより半導体積層構造体20を形成する。次に、半導体積層構造体20にフォトリソグラフィ及びエッチングを施すことで半導体積層構造体20に第2溝52に対応する凹部を形成する。その後、半導体積層構造体20にフォトリソグラフィ及びエッチングを施すことで半導体積層構造体20にリッジ部20a、平坦部20b及びウイング部20cを形成する。次に、半導体積層構造体20を部分的に覆うように絶縁膜60を形成する。

。次に、半導体積層構造体 20 のリッジ部 20a の上に p 側電極 41 を形成し、その後、基板 10 の裏面に n 側電極 42 を形成する。これにより、半導体積層基板 2 を作製することができる。

[0081] 次に、半導体積層基板 2 を分割することで、複数のバー状基板 4 を作製する。本実施の形態では、図 6 の (b) ~ (d) に示すように、半導体積層基板 2 を 2 段階で分割してバー状基板 4 を作製している。

[0082] 具体的には、まず、図 6 の (b) に示すように、半導体積層基板 2 を複数の分割することで、バー状基板（半導体レーザバー）を作製するための領域を有する短冊状の分割基板 3 を切り出す（基板整形工程）。

[0083] 例えば、図 6 の (a) の一点鎖線で示される 5 本の分割線に沿って半導体積層基板 2 を切断することで、図 6 の (b) に示すように、4 つの分割基板 3 を作製することができる。具体的には、半導体積層基板 2 を一定の方向に沿って切断することで、半導体積層基板 2 から 4 つの分割基板 3 を切り出すことができる。

[0084] 次に、図 6 の (c) に示すように、分割基板 3 にレーザスクライブを施す（一次スクライブ工程）。具体的には、分割基板 3 にレーザ光を照射することで分割基板 3 を分割するためのガイド溝（分割用溝）を複数形成する。このガイド溝は、分割基板 3 を劈開して分割する際の劈開の起点となる溝である。

[0085] その後、図 6 の (d) に示すように、分割基板 3 を複数の分割する（一次分割工程）。具体的には、分割基板 3 に形成されたガイド溝を起点にして分割基板 3 を劈開して順次分離していくことで、各々が複数の導波路（リッジ部 20a）を有する複数のバー状基板 4（半導体レーザバー）を作製する。

[0086] このようにして、半導体積層基板 2 から、両端面が劈開面となる複数のバー状基板 4 を切り出すことができる。

[0087] 次に、図 6 の (e) に示すように、複数のバー状基板 4 の各々において、半導体積層構造体のフロント側の端面 20F に第 1 コート膜 31 を形成する（フロントコート工程）。図 6 の (e) における黒丸は、第 1 コート膜 31

を構成する材料が端面に飛来していく様子を表している。具体的には、半導体レーザ素子 1 の前端面 1 a 側に対応するバー状基板 4 の劈開面に、低反射率の第 1 コート膜 3 1 を形成する。これにより、半導体積層構造体及び基板の各々のフロント側の端面 2 0 F に第 1 コート膜 3 1 が形成される。例えば、第 1 コート膜 3 1 として、 Al_2O_3 膜、 AlON 膜、 SiO_2 膜及び SiN 膜を含む誘電体多層膜を形成することができる。

[0088] 次に、図 6 の (f) に示すように、第 1 コート膜 3 1 の反対側に、複数のバー状基板 4 の各々において、半導体積層構造体のリア側の端面 2 0 R に第 2 コート膜 3 2 を形成する（リアコート工程）。図 6 の (f) における黒丸は、第 2 コート膜 3 2 を構成する材料が端面に飛来していく様子を表している。具体的には、半導体レーザ素子 1 の後端面 1 b 側に対応するバー状基板 4 の劈開面に、高反射率の第 2 コート膜 3 2 を形成する。これにより、半導体積層構造体及び基板の各々の後端面に第 2 コート膜 3 2 が形成される。例えば、第 2 コート膜 3 2 として、 Al_2O_3 膜、 AlON 膜、 SiO_2 膜及び SiN 膜を含む誘電体多層膜を形成することができる。

[0089] 次に、図 6 の (g) に示すように、第 1 コート膜 3 1 及び第 2 コート膜 3 2 が形成されたバー状基板 4 にレーザ光を照射して第 1 溝 5 1 を形成する（二次スクライブ工程）。つまり、第 1 溝 5 1 は、レーザスクライブによって形成されたレーザスクライブ溝である。第 1 溝 5 1 は、バー状基板 4 を複数の半導体レーザ素子 1 に分割するためのガイド溝である。したがって、第 1 溝 5 1 は、隣り合う 2 つの半導体レーザ素子 1 の境界ごとに形成される。つまり、図 7 に示すように、第 1 溝 5 1 は、リッジ部 2 0 a の長手方向と平行に形成される。図 7 は、レーザスクライブによりバー状基板 4 に第 1 溝 5 1 を形成する工程を説明するための図である。

[0090] 図 7 に示すように、第 1 溝 5 1 を形成する工程では、バー状基板 4 のフロント側からリア側に向かってレーザ光を走査する。また、本実施の形態では、基板 1 0 の裏面側からレーザ光を照射して第 1 溝 5 1 を形成している。この場合、本実施の形態では、バー状基板 4 のフロント側の端面に形成された

第1コート膜31の外側から後退した位置をスタート地点としてレーザ光を照射し、バー状基板4のリア側の端面に形成された第2コート膜32を超えるまでバー状基板4の幅方向（リッジ部20aの長手方向）に沿ってレーザ光を走査する。このようにして形成された第1溝51は、フロント側の端縁51Fが第1コート膜31の外側から離間し、かつ、リア側の端縁51Rが第2コート膜32の外側と同じ位置である。

[0091] ここで、図8を用いて、本実施の形態におけるレーザ光のスキャン方法の具体例を説明する。図8は、第1溝51を形成する際のレーザ光の出力（power）とレーザ光の照射位置（position）との関係を示している。図8に示すように、本実施の形態では、第1コート膜31及び第2コート膜32が形成されたバー状基板4の全長は、1200 μ mである。したがって、第1コート膜31の外側の位置は、図8の0 μ mの位置であり、第2コート膜32の外側の位置は、図8の1200 μ mの位置である。なお、バー状基板4における第1コート膜31の外側の位置は、バー状基板4を分割して得られる半導体レーザ素子1の前端面1aの位置となり、バー状基板4における第2コート膜32の外側の位置は、バー状基板4を分割して得られる半導体レーザ素子1の後端面1bの位置となる。

[0092] また、本実施の形態では、図8に示すように、第1溝51を形成する際のレーザ光の最大出力を200Wとし、レーザ光のビーム径は5 μ mとしている。これにより、第1溝51の溝幅は、分割前の状態で5 μ mになる。

[0093] そして、図8に示すように、10 μ mの位置からレーザ光を照射し始める。つまり、第1コート膜31の外側からの10 μ m後退した位置からレーザ光を照射し始める。そして、10 μ mの位置から40 μ mの位置までは徐々に出力を上げてレーザ光を照射し、40 μ mの位置から第2コート膜32を突き抜けるまでは一定の出力でレーザ光を照射する。つまり、第2コート膜32を通り越してもレーザ光の照射を継続している。これにより、フロント側の端縁51Fが第1コート膜31の外側から10 μ m離間し、かつ、リア側の端縁51Rが第2コート膜32を突き抜けた第1溝51を、バー状基板

4に形成することができる。

- [0094] バー状基板4に第1溝51を形成した後は、図6の(h)に示すように、第1溝51に沿ってバー状基板4を切断することで、バー状基板4を複数の半導体レーザ素子1に分割する(二次分割工程)。具体的には、第1溝51に沿ってバー状基板4を複数に分割して個片化することで、各々が1つの光導波路(リッジ部20a)を有する複数の半導体レーザ素子1を作製する。
- [0095] このとき、本実施の形態では、第1溝51のフロント側の端縁51Fが第1コート膜31の外面から離間している一方で、第1溝51のリア側の端縁51Rが第2コート膜32の外面と同じ位置になっている。つまり、第1溝51は、半導体レーザ素子1の前端面1a側部分に対応するバー状基板4のフロント部分を突き抜けていないが、半導体レーザ素子1の後端面1b側部分に対応するバー状基板4のリア側部分を突き抜けている。
- [0096] したがって、バー状基板4のリア側の端面に第1コート膜31の膜厚よりも厚い第2コート膜32が形成されていても、第1溝51に沿ってバー状基板4を分割する際に、第1溝51がバー状基板4のリア側部分を突き抜けていない場合と比べて、バー状基板4のリア側部分にかかる応力を緩和することができる。これにより、バー状基板4を分割して得られる半導体レーザ素子1の後端面1bにクラック又はチッピングが発生することを効果的に抑制することができる。
- [0097] このようにして作製された半導体レーザ素子1では、半導体レーザ素子1の側面に、半導体レーザ素子1の共振器長方向に沿って延在する第1溝51が半導体レーザ素子1の側面を切り欠くように形成されている。そして、第1溝51のフロント側の端縁51Fは、半導体レーザ素子1の前端面1aから離間している一方で、第1溝51のリア側の端縁51Rは、半導体レーザ素子1の後端面1bに位置している。
- [0098] 以上、本実施の形態に係る半導体レーザ素子1によれば、バー状基板4を分割して個片化する際にクラック又はチッピングが発生することを抑制できるので、高い信頼性を有する半導体レーザ素子1を実現することができる。

なお、本願発明者らの実験によれば、図 19 で説明した方法で作製した半導体レーザ素子 1 X (図 20) は不良率が 20%であったが、本実施の形態の方法で作製した半導体レーザ素子 1 は不良率が 0%であった。

[0099] また、本実施の形態では、レーザスクライブにより第 1 溝 51 を形成しているため、レーザ光で第 1 溝 51 を形成する際にデブリ (debris) と呼ばれる加工屑が発生し、バー状基板 4 にデブリが付着する。また、レーザ光で基板 10 を削って第 1 溝 51 を形成しているため、デブリは、基板 10 を構成する元素に起因したものとなる。具体的には、デブリは、ガリウム金属 (Ga) を含むものとなる。このようなデブリがバー状基板 4 の端面に付着すると、バー状基板 4 を分割して得られる半導体レーザ素子 1 の共振器端面にデブリが残ることになる。この結果、半導体レーザ素子 1 の特性が劣化する等の不具合が発生するおそれがある。

[0100] そこで、本願発明者らがデブリについて検討したところ、レーザスクライブにより第 1 溝 51 を形成する場合、レーザ光の照射開始時 (スクライブ開始時) にはデブリが多く発生し、レーザ光の照射終了時 (スクライブ終了時) にはデブリが少ないことが分かった。

[0101] そこで、本実施の形態では、レーザスクライブにより第 1 溝 51 を形成する際、バー状基板 4 のフロント側からリア側に向かってレーザ光を走査している。このようにレーザ光を走査することで、バー状基板 4 の第 2 コート膜 32 の外面にデブリが付着することを抑制できる。

[0102] また、本実施の形態では、半導体レーザ素子 1 の後端面 1b にクラックやチッピングが発生することを抑制するために、第 2 コート膜 32 を突き抜けるように第 1 溝 51 を形成している。この結果、第 2 コート膜 32 を突き抜けないように第 1 溝 51 を形成する場合と比べて、半導体レーザ素子 1 の後端面 1b には多くのデブリが付着してしまう。この場合、第 1 溝 51 は、基板 10 だけではなく第 2 コート膜 32 も削っているため、後端面 1b に付着するデブリは、基板 10 及び第 2 コート膜 32 を構成する元素に起因したものとなる。具体的には、デブリは、ガリウム金属 (Ga)、アルミニウム (

A 1) 等の金属単体、及び／又は、窒化アルミニウム、酸化アルミニウム、二酸化ケイ素等の無機化合物等である。

[0103] そこで、第1溝51を形成する工程の後に、半導体レーザ素子1の後端面1bに付着したデブリを除去する工程を含むとよい。例えば、第1溝51に沿ってバー状基板4を切断して個片化する工程の後に、デブリを除去する工程を行うとよい。例えば、半導体レーザ素子1の後端面1bを塩酸で洗浄することで、ガリウムからなるデブリを効果的に除去することができる。一例として、濃度19%の塩酸を用いて、5分以上洗浄することで後端面1bのデブリを除去することができる。

[0104] 図9は、半導体レーザ素子1の後端面1b及び前端面1aについて、洗浄する前と洗浄した後の様子を模式的に示している。図9の(a)に示すように、半導体レーザ素子1の後端面1bを塩酸で洗浄することで、デブリを除去することができる。このとき、洗浄した後の半導体レーザ素子1の後端面1bにおいて、リッジ部20aの下方の第1領域A1に存在するデブリは、第1領域A1の側方の第2領域A2に存在するデブリよりも少なくなっている。このとき、塩酸で洗浄することで第1領域A1及び第2領域A2の両方ともデブリを無くすこともできたが、図9の(a)に示すように、塩酸で洗浄しても、第2領域A2にはデブリが存在することもあった。なお、図9の(a)では、第1領域A1にはデブリが存在していない。

[0105] また、図9の(b)に示すように、半導体レーザ素子1の前端面1aには、洗浄前でもデブリはほとんど存在していなかったが、塩酸で洗浄することで、前端面1aのデブリをさらに減らすことができる。

[0106] このように、塩酸洗浄によって半導体レーザ素子1の前端面1a及び後端面1bのデブリを除去することで、デブリにより半導体レーザ素子1の特性が劣化することを抑制することができる。特に、リッジ部20aの下方のゲイン領域では、リッジ部20aの下方のゲイン領域の外側の領域と比べてレーザ光の強度が強いため、塩酸洗浄によってリッジ部20aの下方のゲイン領域のデブリを除去することで、デブリに起因して生じる光散乱によって光

分布が乱れたり、デブリによる光吸収及び温度上昇により前端面 1 a 及び後端面 1 b が劣化したりすることを抑制できる。なお、デブリを除去する工程は、第 1 溝 5 1 を形成する工程の後であれば、バー状基板 4 を分割して個片化する前に行ってもよい。

[0107] また、本実施の形態に係る半導体レーザ素子 1 において、第 1 溝 5 1 は、基板 1 0 の他方の面である裏面に形成されている。

[0108] これにより、半導体レーザ素子 1 の上面にデブリが付着することを抑制することができ、さらに、実装工程において半導体積層構造体に上から圧力をかけた時に、デブリ直下において半導体積層構造体に局所的な過大応力がかかることを防ぐことができる。

[0109] なお、図 2 に示すように、本実施の形態では、第 1 溝 5 1 のリア側の端部の深さを、第 1 溝 5 1 の中央部の深さと同じにしたが、これに限らない。

[0110] 例えば、図 1 0 に示される半導体レーザ素子 1 A のように、第 1 溝 5 1 A のリア側の端部の深さを、第 1 溝 5 1 A の中央部の深さよりも深くしてもよい。具体的には、第 1 溝 5 1 A のリア側の端の領域は、後端面 1 b に向かって徐々に深さが深くなっており、第 1 溝 5 1 A の底のうちリア側の端の領域は、後端面 1 b に向かって半導体レーザ素子 1 A の上面側に傾斜している。本変形例において、第 1 溝 5 1 A のリア側の端領域のうち最も深い部分の深さは、第 1 溝 5 1 A の後端面 1 b での深さである。一例として、第 1 溝 5 1 A のリア側の端の領域の最も深い部分は、第 1 溝 5 1 A の中央部の深さよりも 10 μ m 程度深くするとよい。

[0111] このような形状の第 1 溝 5 1 A は、図 1 1 に示されるようなプロファイルでレーザ光をスキャンすることで形成することができる。具体的には、図 1 1 に示すように、バー状基板のリア側の端面の手前でレーザ光の出力を上げることで、第 1 溝 5 1 A のリア側の端部の深さを深くすることができる。なお、本変形例では、バー状基板のリア側の端面の手前からリア側の端面向かってレーザ光の出力を徐々に上げている。

[0112] このように、第 1 溝 5 1 A のリア側の端部の深さを、第 1 溝 5 1 A の中央

部の深さよりも深くすることで、図2に示される半導体レーザ素子1と比べて、バー状基板を分割する際にバー状基板のリア側部分にかかる応力をさらに緩和することができる。これにより、半導体レーザ素子1Aの後端面1bにクラック又はチッピングが発生することをさらに抑制することができる。

[0113] また逆に、図12に示される半導体レーザ素子1Bのように、第1溝51Bのリア側の端の領域の深さを、第1溝51Bの中央部の深さよりも浅くしてもよい。具体的には、第1溝51Bのリア側の端の領域は、後端面1bに向かって徐々に深さが浅くなっており、第1溝51Bの底のうちリア側の端の領域51RSは、後端面1bに向かって半導体レーザ素子1Bの下面側に傾斜している。本変形例において、第1溝51Bのリア側の端の領域のうち最も浅い部分の深さは、第1溝51Bの後端面1bでの深さである。一例として、第1溝51Bのリア側の端の領域のうち最も浅い部分の深さは、半導体レーザ素子1Bの3割程度にするとよい。例えば、半導体レーザ素子1Bの厚さが $85\mu\text{m}$ である場合、第1溝51Bの後端面1bでの深さは、約 $25\mu\text{m}$ にするとよい。

[0114] このような形状の第1溝51Bは、図13に示されるようなプロファイルでレーザ光をスキャンすることで形成することができる。具体的には、図13に示すように、バー状基板のリア側の端面の手前でレーザ光の出力を下げることによって、第1溝51Bのリア側の端部の深さを浅くすることができる。なお、本変形例では、バー状基板のリア側の端面の手前からリア側の端面に向かってレーザ光の出力を徐々に下げている。

[0115] このように、第1溝51Bのリア側の端部の深さを、第1溝51Bの中央部の深さよりも浅くすることで、バー状基板のリア側の端部を突き抜ける時のレーザ光の出力が小さくなるので、バー状基板の第2コート膜32の外面に付着するデブリの飛散量を少なくすることができる。ただし、本変形例では、バー状基板のリア側部分にかかる応力を緩和する効果が上記実施の形態1と比べて低くなるため、半導体レーザ素子1Bの不良率が高くなるが、その不良率は2%に抑えることができた。

[0116] (実施の形態2)

次に、実施の形態2に係る半導体レーザ素子1Cについて、図14を用いて説明する。図14は、実施の形態2に係る半導体レーザ素子1Cを下方から見たときの斜視図である。なお、図14は、上記実施の形態1における図2に対応している。したがって、図14では、図2などと同様にn側電極42を省略し、また、第1溝51Cや第2溝52の幅を誇張して図示している。

[0117] 上記実施の形態1に係る半導体レーザ素子1では、半導体レーザ素子1の後端面1bを突き抜けるように第1溝51を形成したが、図14に示すように、本実施の形態に係る半導体レーザ素子1Cでは、半導体レーザ素子1Cの後端面1bを突き抜けないように第1溝51Cを形成している。

[0118] したがって、本実施の形態における半導体レーザ素子1Cでは、共振器長方向における第1溝51Cの各々の両端部は、半導体レーザ素子1Cの共振器端面（前端面1a、後端面1b）から後退した位置に存在している。つまり、各第1溝51Cにおいて、共振器長方向における両端部の各々は、半導体レーザ素子1Cの前端面1a及び後端面1bに到達しないように形成されている。したがって、第1溝51Cのフロント側の端縁51Fは、半導体レーザ素子1Cの前端面1aから離間しており、第1溝51Cのリア側の端縁51Rは、半導体レーザ素子1Cの後端面1bから離間している。

[0119] 具体的には、第1溝51Cの両端部の各々は、第1コート膜31及び第2コート膜32に到達しないように形成されている。つまり、第1溝51Cの両端部の各々は、半導体積層構造体20のフロント側の端面20F及びリア側の端面20Rに到達しないように形成されている。したがって、第1溝51Cのフロント側の端縁51Fは、半導体積層構造体20のフロント側の端面20Fから離間しており、第1溝51Cのリア側の端縁51Rは、半導体積層構造体20のリア側の端面20Rから離間している。

[0120] ただし、本実施の形態における半導体レーザ素子1Cでは、第1溝51Cのフロント側の端縁51Fと第1溝51Cのリア側の端縁51Rとでは、半

導体レーザ素子 1 C の共振器端面からの後退量が異なっている。具体的には、第 1 溝 5 1 C のリア側の端縁 5 1 R の後退量は、第 1 溝 5 1 C のフロント側の端縁 5 1 F の後退量よりも小さい。すなわち、第 1 溝 5 1 C のリア側の端縁 5 1 R と半導体レーザ素子 1 C の後端面 1 b との距離は、第 1 溝 5 1 C のフロント側の端縁 5 1 F と半導体レーザ素子 1 C の前端面 1 a との距離よりも短くなっている。また、第 1 溝 5 1 C の底と第 1 溝 5 1 の底のうちリア側の端の領域 5 1 R S との境の位置（第 1 溝 5 1 C の底のうちリア側の下端縁 5 1 R B）と半導体レーザ素子の後端面 1 b の距離は、第 1 溝 5 1 C の底と第 1 溝 5 1 の底のうちフロント側の端の領域 5 1 F S の境の位置（第 1 溝 5 1 のフロント側の下端縁 5 1 F B）と半導体レーザ素子の前端面 1 a の距離より短い。加えて、第 1 溝 5 1 C のリア側の端縁 5 1 R と半導体積層構造体のリア側の端面 2 0 R の距離は、第 1 溝 5 1 C のフロント側の端縁 5 1 F と半導体積層構造体のフロント側の端面 2 0 F の距離より短い。

[0121] このように構成される半導体レーザ素子 1 C は、上記実施の形態 1 と同様の方法で形成することができる。この場合、レーザスクライブにより第 1 溝 5 1 C を形成する工程では、図 1 5 に示されるようなプロファイルでレーザ光をスキャンすることで、図 1 4 に示される形状の第 1 溝 5 1 C を形成することができる。具体的には、図 1 5 に示すように、バー状基板のリア側の端面の手前でレーザ光の出力を下げることで、第 1 溝 5 1 C がバー状基板のリア側の端面を突き抜けないようにする。この場合、第 1 溝 5 1 C のリア側の端縁 5 1 R とバー状基板のリア側の端面との距離が第 1 溝 5 1 C のフロント側の端縁 5 1 F とバー状基板のフロント側の端面との距離よりも短くなるように第 1 溝 5 1 C を形成する。また、溝の底のうちリア側の下端縁 5 1 R B と半導体レーザ素子の後端面 1 b の距離が、溝の底のうちフロント側の下端縁 5 1 F B と半導体レーザ素子の前端面 1 a の距離より短くなるように第 1 溝 5 1 C を形成する。加えて、第 1 溝 5 1 C のリア側の端縁 5 1 R と半導体積層構造体のリア側の端面 2 0 R の距離が、第 1 溝 5 1 C のフロント側の端縁 5 1 F と半導体積層構造体のフロント側の端面 2 0 F の距離より短くなる

ように第1溝51Cを形成する。

[0122] このような形状の第1溝51Cを形成することで、バー状基板のリア側の端面に第1コート膜31の膜厚よりも厚い第2コート膜32が形成されていても、第1溝51Cに沿ってバー状基板を分割する際に、バー状基板のリア側部分にかかる応力を緩和することができる。これにより、バー状基板を分割して得られる半導体レーザ素子1Cの後端面1bにクラック又はチップングが発生することを効果的に抑制することができる。

[0123] また、本実施の形態に係る半導体レーザ素子1Cでは、レーザスクライブにより第1溝51Cを形成する際に、第1溝51Cがバー状基板のリア側の端面を突き抜けないので、上記実施の形態1と比べて、バー状基板の第2コート膜32の外面にデブリが付着すること抑制することができる。

[0124] また、本実施の形態でも、バー状基板4のフロント側からリア側に向かってレーザ光を走査するとよい。これにより、第2コート膜32を突き抜けることなく第1溝51Cを形成することで、上記実施の形態1よりも、さらにバー状基板4の第2コート膜32の外面にデブリが付着することを抑制できる。しかも、バー状基板4のフロント側からリア側に向かってレーザ光を走査する際に、第2コート膜32を突き抜けることなく第1溝51Cを形成することで、第1溝51Cのリア側の端面51RSの形状を安定させることもできる。

[0125] ただし、本実施の形態では、第1溝51Cがバー状基板のリア側の端面を突き抜けないので、上記実施の形態1と比べて、バー状基板のリア側部分にかかる応力を緩和する効果が低くなる。このため、半導体レーザ素子1Cの不良率は、上記実施の形態1と比べて、高くなるものの、その不良率は4%に抑えることができた。

[0126] また、レーザ光の照射開始時の出力が不安定である。そこで、上記実施の形態1と同様に、レーザスクライブにより第1溝51Cを形成する際、バー状基板のフロント側からリア側に向かってレーザ光を走査している。これにより、図14などにおいて、第1溝51Cの底のうちフロント側の端の領域

5 1 F Sの表面粗さを、第1溝5 1 Cの底のうちリア側の端の領域5 1 R Sの表面粗さよりも大きくすることができる。つまり、第1溝5 1 Cのリア側の端の領域5 1 R Sの表面粗さが、第1溝5 1 Cのフロント側の端の領域5 1 F Sの表面粗さよりも小さい。本実施の形態では、図14においては、第1溝5 1 Cのリア側の端の領域5 1 R Sの最大高さ粗さが $13\mu\text{m}$ であったのに対し、第1溝5 1 Cのフロント側の端の領域5 1 F Sの最大高さ粗さは $30\mu\text{m}$ であった。このように、第1溝5 1 Cのリア側の端の領域面5 1 R Sの表面粗さを少なくすることで、第1溝5 1 Cに沿ってバー状基板を分割する際にバー状基板のリア側部分にかかる応力の分布をなだらかにすることができる。つまり、応力の局所的な集中を少なくすることができる。この結果、異常な応力に起因するクラックの発生することを抑制することができる。

[0127] なお、図14に示される半導体レーザ素子1 Cでは、第1溝5 1 Cのリア側の端縁5 1 Rは、第2コート膜3 2に到達しないように形成されていたが、これに限らない。

[0128] 例えば、図16に示される半導体レーザ素子1 Dのように、第1溝5 1 Dのリア側の端縁5 1 Rは、第2コート膜3 2に到達するように形成されていてもよい。つまり、レーザスクライブにより第2コート膜3 2の途中までを削ることで第1溝5 1 Dを形成してもよい。この場合、第1溝5 1 Dのリア側の端縁5 1 Rと半導体レーザ素子1 Dの後端面1 bとの距離は、第2コート膜3 2の膜厚よりも短くなる。

[0129] このような形状の第1溝5 1 Dは、図17に示されるようなプロファイルでレーザ光をスキャンすることで形成することができる。具体的には、図17に示すように、バー状基板のリア側の端面の直前でレーザの出力をゼロにすることで、第1溝5 1 Dのリア側の端縁5 1 Rを第2コート膜3 2の途中に位置させることができる。具体的には、スクライブ終了点をバー状基板のリア側の端面（第2コート膜3 2の外面）の直前にしている。また、レーザ光のビーム径を狭くすることによって、この構造は容易に形成することがで

きる。例えば、ビーム径を $0.3\mu\text{m}$ にすることにより半導体レーザ素子1 Dの後端面1 bから $0.3\mu\text{m}$ 程度の距離の場所に第1溝5 1 Dのリア側の端縁5 1 Rを形成することができる。

[0130] これにより、バー状基板を分割する際に第2コート膜3 2が切断される時にクラック又はチッピングが発生しにくくなる。なお、第2コート膜3 2がアモルファス膜の場合にも同様の効果がある。

[0131] (変形例)

以上、本開示に係る半導体レーザ素子及び半導体レーザ素子の製造方法について、実施の形態1、2に基づいて説明したが、本開示は、上記の実施の形態1、2に限定されるものではない。

[0132] 例えば、上記実施の形態1、2において、第1溝5 1～5 1 Dは、基板1 0の一方の面（オモテ面）に形成されていたが、これに限らない。具体的には、図1 8に示される半導体レーザ素子1 Eのように、第1溝5 1 Eは、基板1 0の他方の面に形成されていてもよい。具体的には、第1溝5 1 Eは、半導体レーザ素子1 Eの半導体積層構造体2 0の上面から基板1 0に向かって形成されていてもよい。この場合、第1溝5 1 Eを形成する際に発生するデブリには、基板1 0及び第2コート膜3 2を構成する元素だけではなく、半導体積層構造体2 0を構成する元素も含まれる。例えば、デブリには、ガリウム（Ga）、アルミニウム（Al）、インジウム（In）等の金属単体、及び／又は、窒化アルミニウム、酸化アルミニウム、二酸化ケイ素等の無機化合物等が含まれる。なお、第1溝5 1 Eを半導体積層構造体2 0の上面から形成する場合、第1溝5 1 Eは、半導体積層構造体2 0から基板1 0の途中まで形成するとよい。

[0133] また、上記実施の形態1、2において、半導体レーザ素子1における導波路は、リッジ部2 0 aとしたが、これに限らない。例えば、半導体レーザ素子1における導波路は、リッジ部2 0 aからなるリッジストライプ構造ではなく、分割された電極のみで構成された電極ストライプ構造であってもよいし、電流ブロック層を用いた埋め込み型電流狭窄構造等であってもよい。

[0134] また、上記実施の形態 1、2 における半導体レーザ素子 1 では、窒化物系半導体材料を用いる場合を例示したが、これに限らない。例えば、本開示は、窒化物系半導体材料以外の半導体材料を用いた場合にも適用することができる。

[0135] その他、上記の実施の形態 1、2 に対して当業者が思いつく各種変形を施して得られる形態や、本開示の趣旨を逸脱しない範囲で各実施の形態における構成要素及び機能を任意に組み合わせることで実現される形態も本開示に含まれる。

産業上の利用可能性

[0136] 本開示に係る半導体レーザ素子は、プロジェクタ、光ディスク、車載ヘッドランプ、照明装置又はレーザ加工装置等をはじめとして、様々な製品の光源素子として有用である。

符号の説明

[0137] 1、1 A、1 B、1 C、1 D、1 E、1 X 半導体レーザ素子

1 a 半導体レーザ素子の前端面

1 b 半導体レーザ素子の後端面

1 c 第 1 側面

1 d 第 2 側面

2 半導体積層基板

3、3 X 分割基板

4 バー状基板

1 O、1 O X 基板

2 O、2 O X 半導体積層構造体

2 O a リッジ部

2 O b 平坦部

2 O c ウイング部

2 O F 半導体積層構造体のフロント側の端面

2 O R 半導体積層構造体のリア側の端面

- 2 1 第1半導体層
- 2 2 活性層
- 2 3 第2半導体層
- 3 1、3 1 X 第1コート膜
- 3 2、3 2 X 第2コート膜
- 4 1 p側電極
- 4 2 n側電極
- 5 1、5 1 A、5 1 B、5 1 C、5 1 D、5 1 E、5 1 X 第1溝
- 5 1 F 第1溝のフロント側の端縁
- 5 1 R 第1溝のリア側の端縁
- 5 1 F S 第1溝の底のうちフロント側の端の領域
- 5 1 R S 第1溝の底のうちリア側の端の領域
- 5 1 F B 第1溝のフロント側の下端縁
- 5 1 R B 第1溝のリア側の下端縁
- 5 2、5 2 X 第2溝
- 6 0 絶縁膜
- 7 0 パッド電極
- 9 0 X クラック

請求の範囲

- [請求項1] 半導体レーザ素子であって、
基板の一方の面に形成された半導体積層構造体と、
前記半導体積層構造体のフロント側の端面に形成された第1コート膜と、
前記半導体積層構造体のリア側の端面に形成された第2コート膜と、
を備え、
前記第2コート膜の膜厚は、前記第1コート膜の膜厚より厚く、
前記半導体レーザ素子の側面に、前記半導体レーザ素子の共振器長方向に沿って延在する溝が前記側面を切り欠くように形成されており、
前記溝のフロント側の端縁は、前記半導体レーザ素子の前端面から離間しており、
前記溝のリア側の端縁は、前記半導体レーザ素子の後端面に位置している、
半導体レーザ素子。
- [請求項2] 前記溝のリア側の端部の深さは、前記溝の中央部の深さよりも深い、
請求項1に記載の半導体レーザ素子。
- [請求項3] 前記溝のリア側の端部の深さは、前記溝の中央部の深さよりも浅い、
請求項1に記載の半導体レーザ素子。
- [請求項4] 半導体レーザ素子であって、
基板の一方の面に形成された半導体積層構造体と、
前記半導体積層構造体のフロント側の端面に形成された第1コート膜と、
前記半導体積層構造体のリア側の端面に形成された第2コート膜と、
を備え、

前記第2コート膜の膜厚は、前記第1コート膜の膜厚より厚く、
前記半導体レーザ素子の側面に、前記半導体レーザ素子の共振器長方向に沿って延在する溝が前記側面を切り欠くように形成されており、

前記溝のフロント側の端縁は、前記半導体レーザ素子の前端面から離間しており、

前記溝のリア側の端縁は、前記半導体レーザ素子の後端面から離間しており、

前記リア側の端縁と前記後端面との距離は、前記フロント側の端縁と前記前端面との距離よりも短い、

半導体レーザ素子。

[請求項5] 前記リア側の端縁と前記後端面との距離は、前記第2コート膜の膜厚よりも短い、

請求項4に記載の半導体レーザ素子。

[請求項6] 前記溝のフロント側の端面の表面粗さは、前記溝のリア側の端面の表面粗さよりも大きい、

請求項4に記載の半導体レーザ素子。

[請求項7] 前記半導体積層構造体は、前記半導体レーザ素子の共振器長方向に沿って延在するゲイン領域を有し、

前記後端面において、前記ゲイン領域に存在するデブリは、前記ゲイン領域の側方の領域に存在するデブリよりも少ない、

請求項1～6のいずれか1項に記載の半導体レーザ素子。

[請求項8] 前記溝は、前記基板の他方の面に形成されている、

請求項1～6のいずれか1項に記載の半導体レーザ素子。

[請求項9] 基板の一方の面に複数の半導体層を積層することで、半導体積層構造体を有する半導体積層基板を作製する工程と、

前記半導体積層基板を分割することで、複数のバー状基板を作製する工程と、

前記複数のバー状基板の各々において、前記半導体積層構造体のフロント側の端面に第1コート膜を形成する工程と、

前記複数のバー状基板の各々において、前記半導体積層構造体のリア側の端面に第2コート膜を形成する工程と、

前記第1コート膜及び前記第2コート膜が形成された前記バー状基板にレーザ光を照射して溝を形成する工程と、

前記溝に沿って前記バー状基板を切断することで、前記バー状基板を複数の半導体レーザ素子に分割する工程とを含み、

前記溝を形成する工程では、前記バー状基板のフロント側からリア側に向かって前記レーザ光を走査する、

半導体レーザ素子の製造方法。

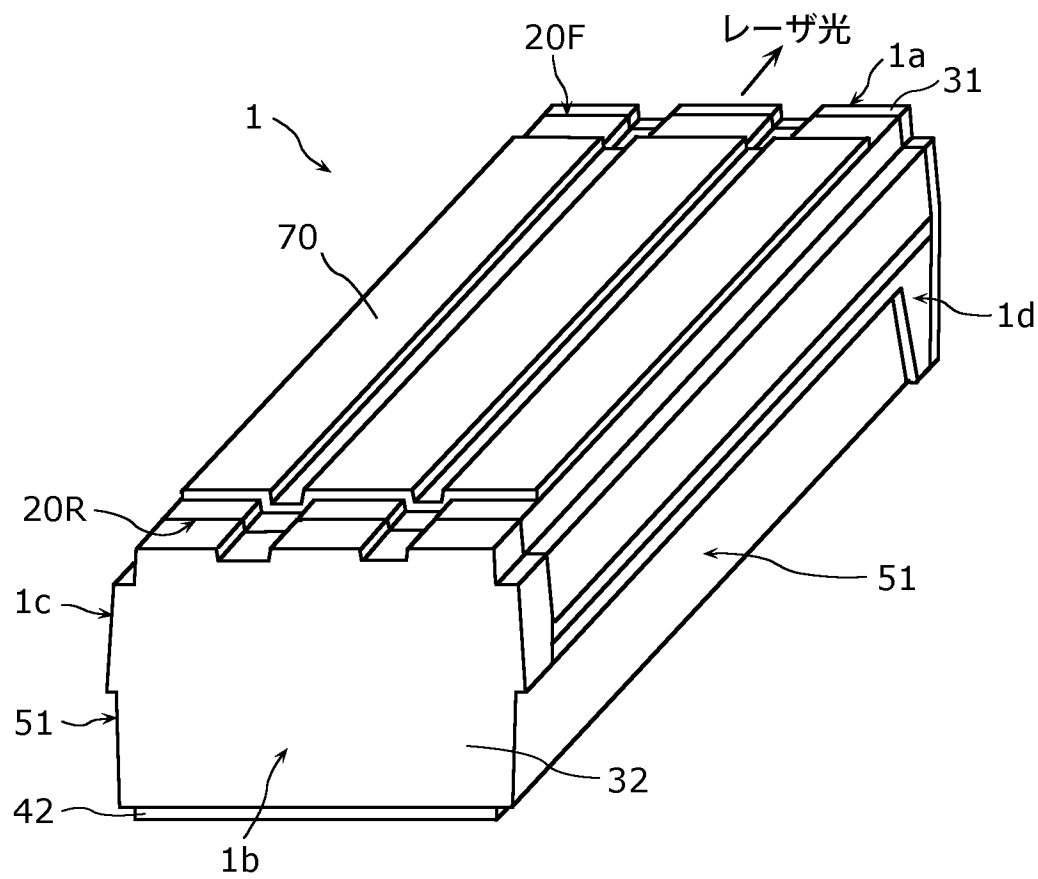
[請求項10] 前記溝を形成する工程では、前記第2コート膜を超えて前記レーザ光を走査する、

請求項9に記載の半導体レーザ素子の製造方法。

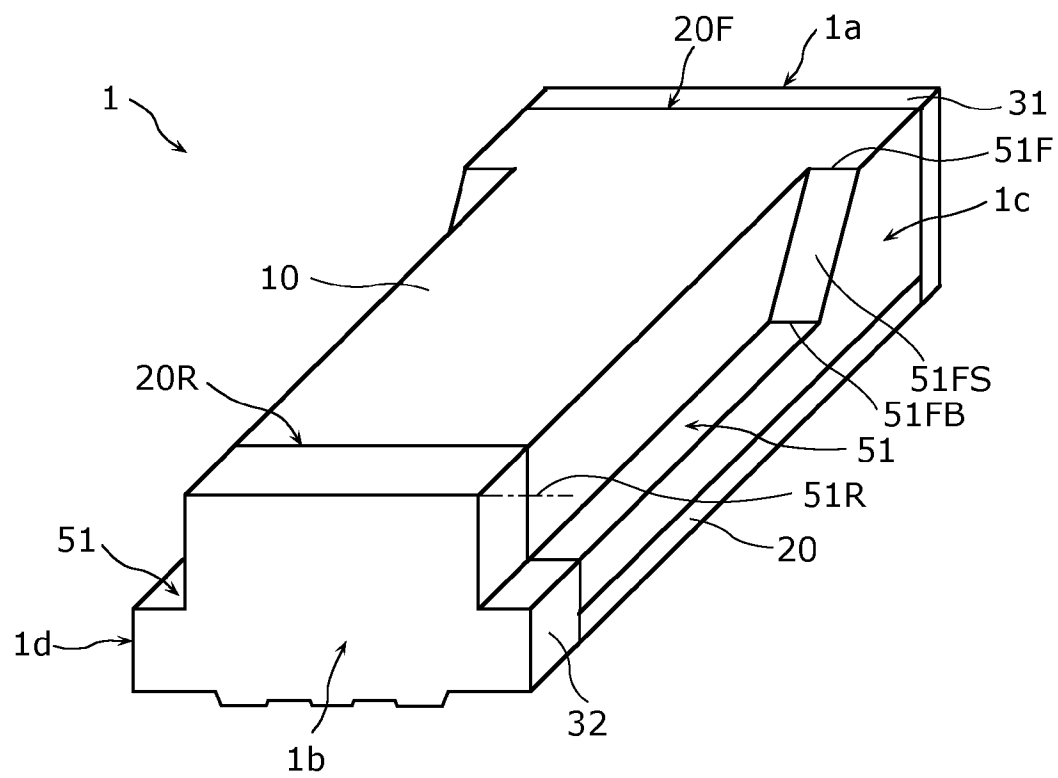
[請求項11] 前記溝を形成する工程の後に、前記リア側の端面に付着したデブリを除去する工程を含む、

請求項10に記載の半導体レーザ素子の製造方法。

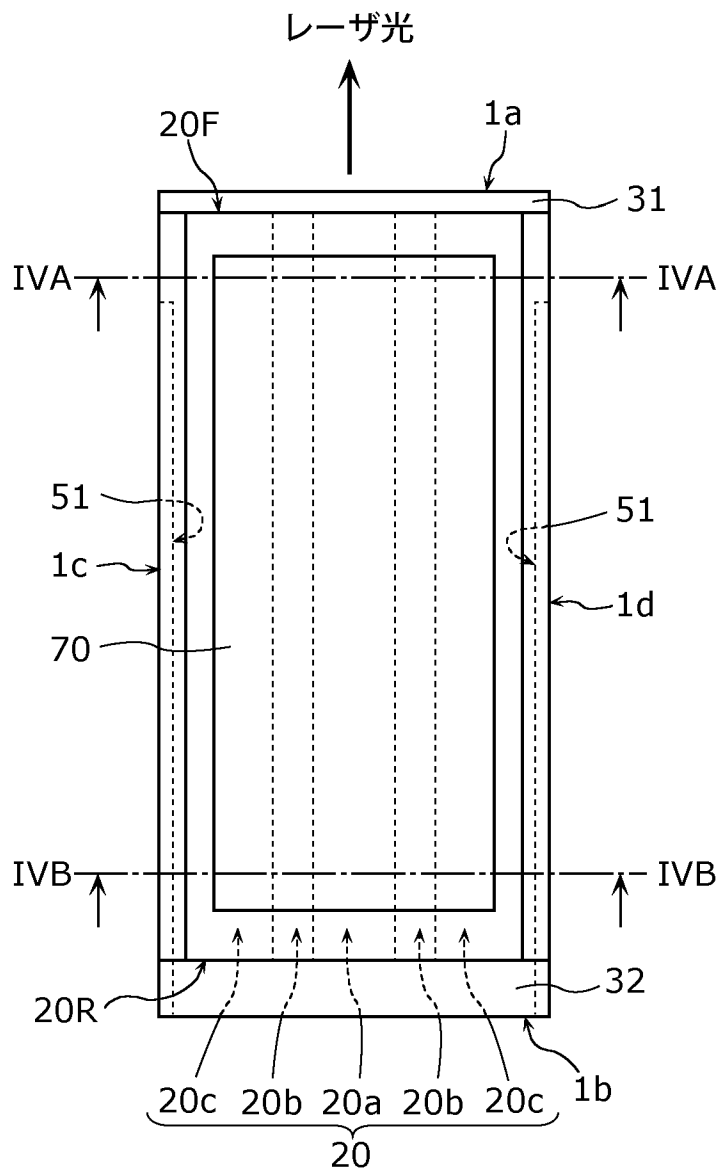
[図1]



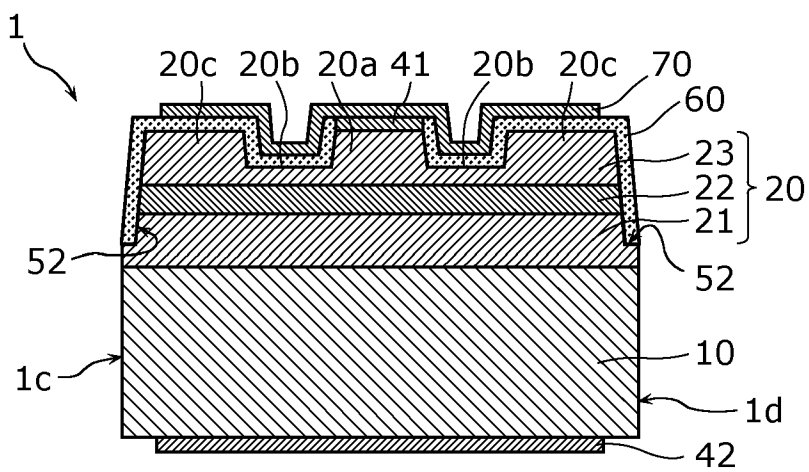
[図2]



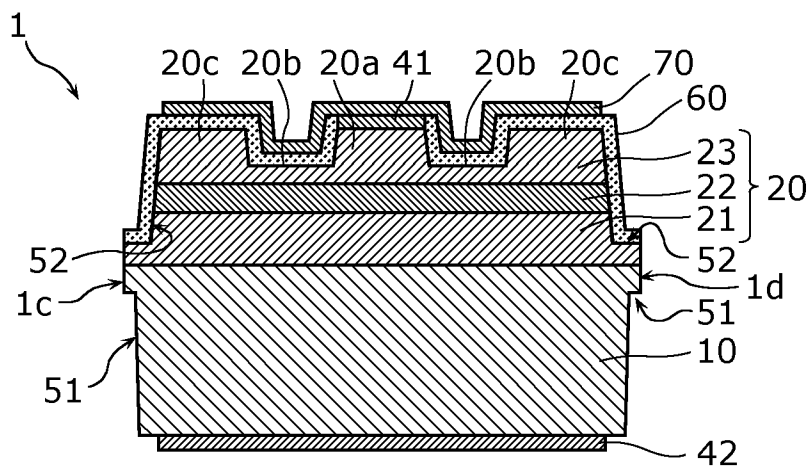
[図3]



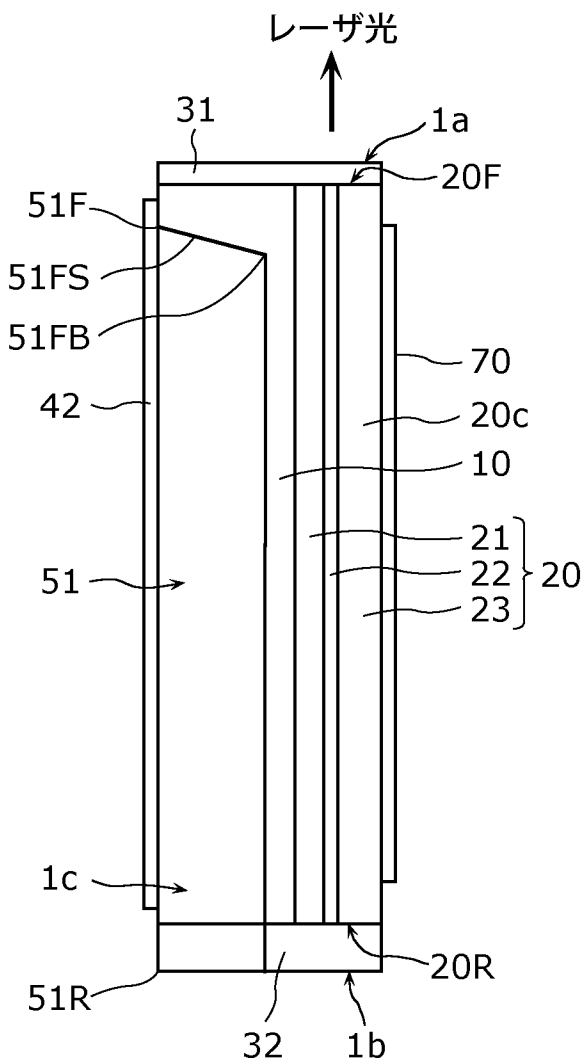
[図4A]



[図4B]

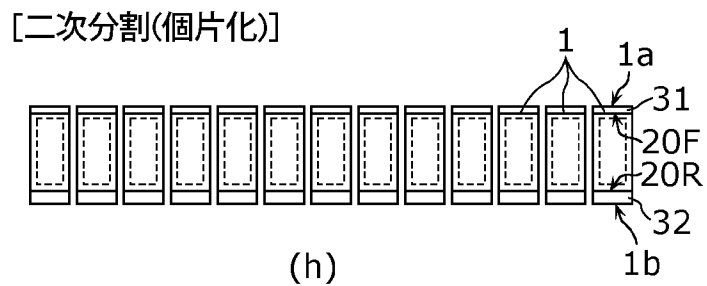
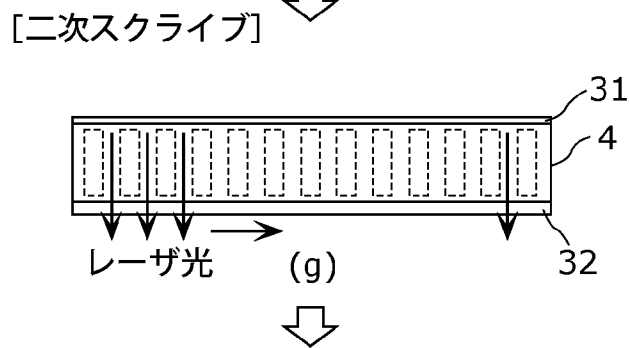
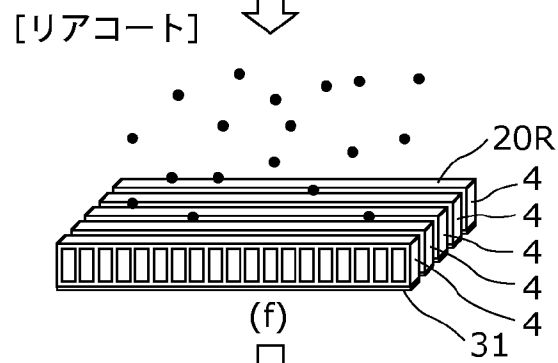
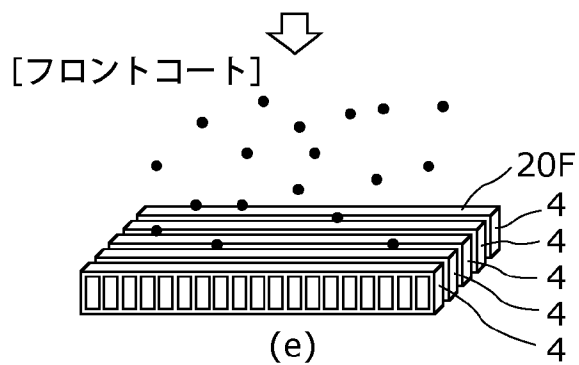
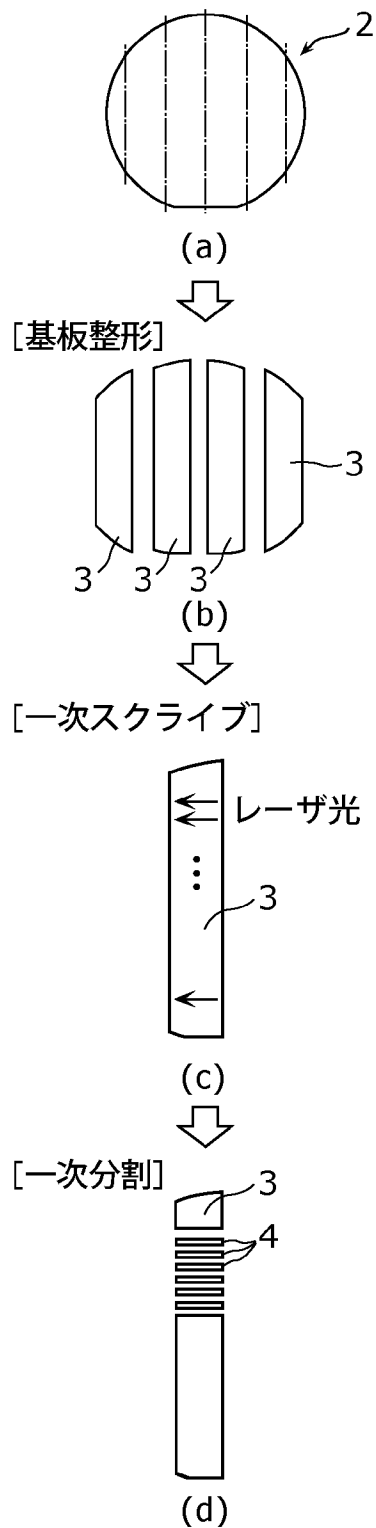


[図5]

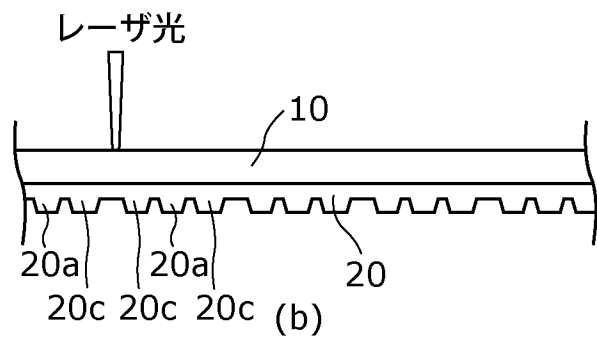
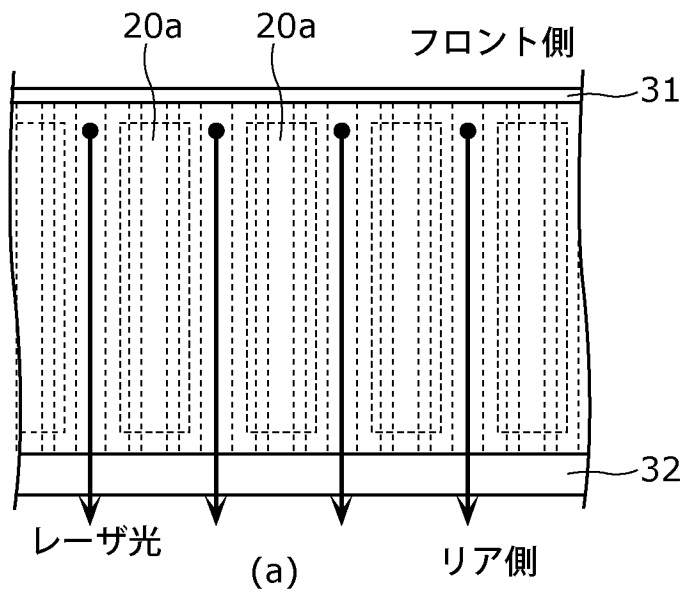


[図6]

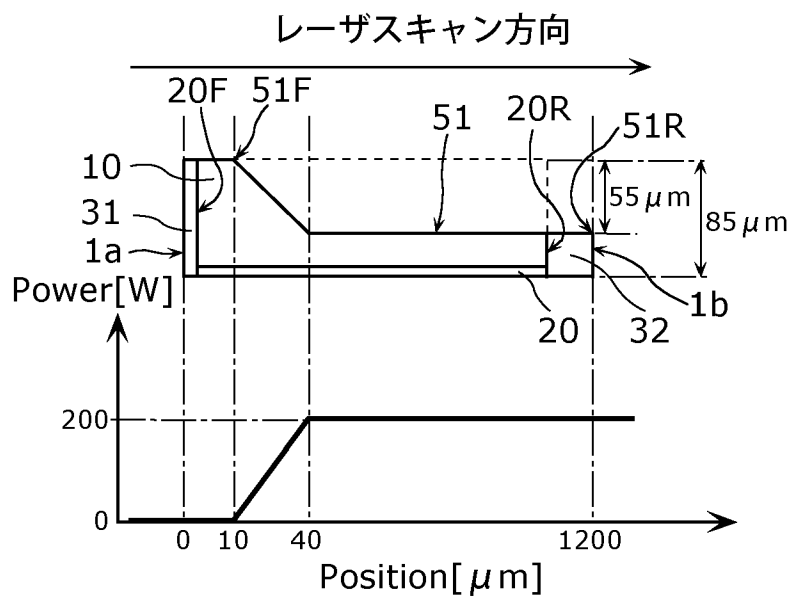
[半導体積層基板作製]



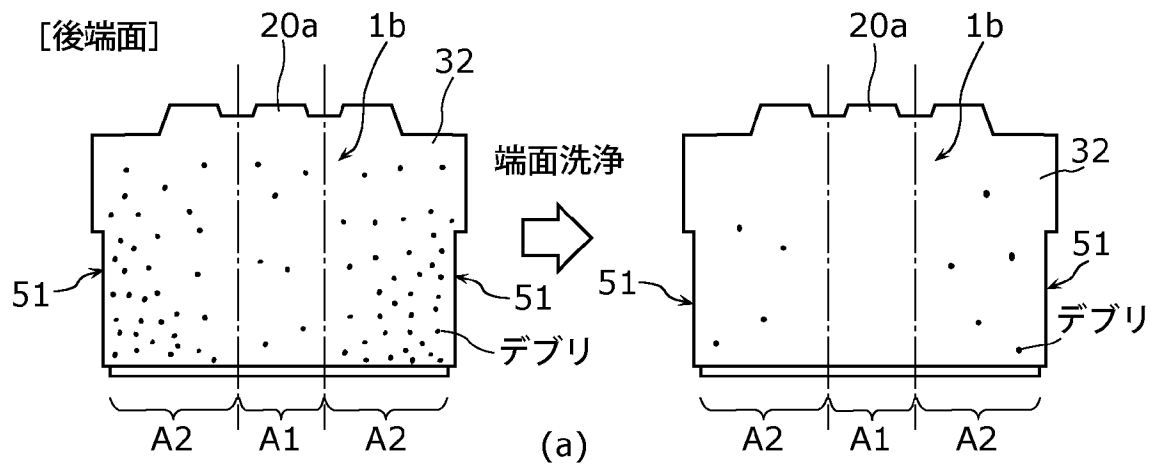
[図7]



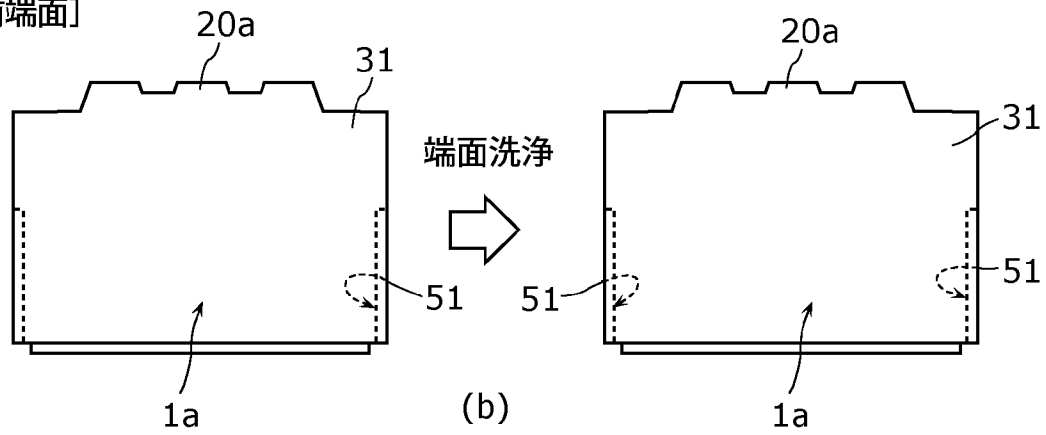
[図8]



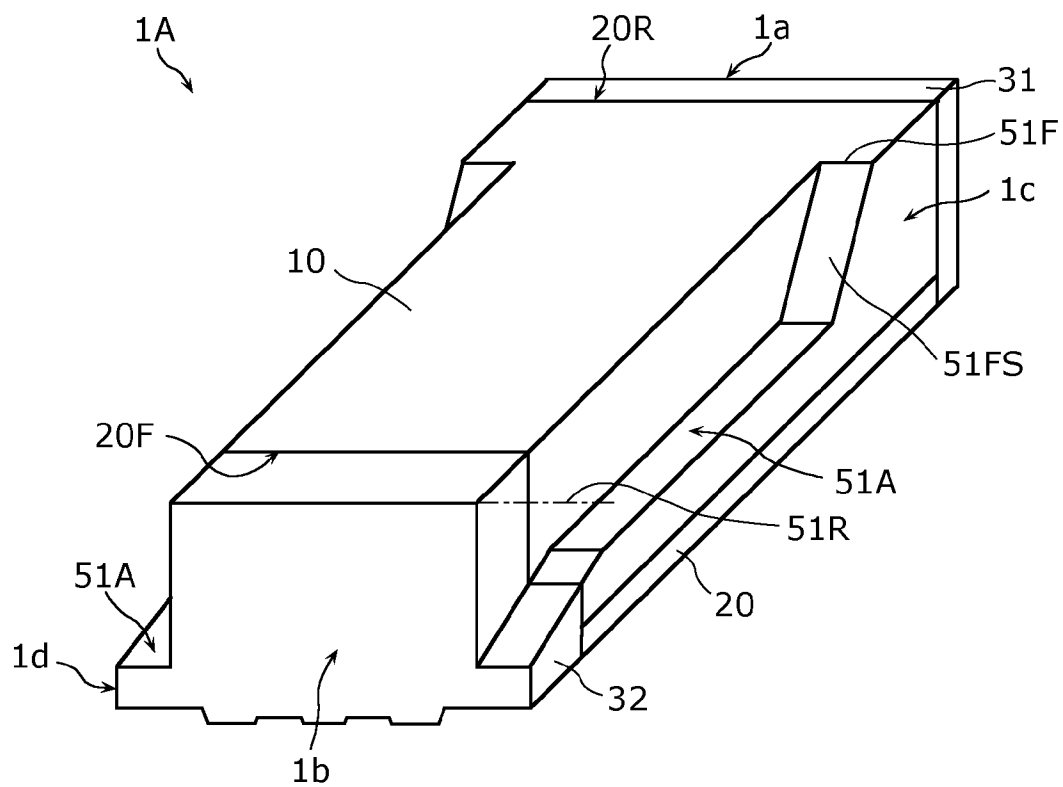
[図9]



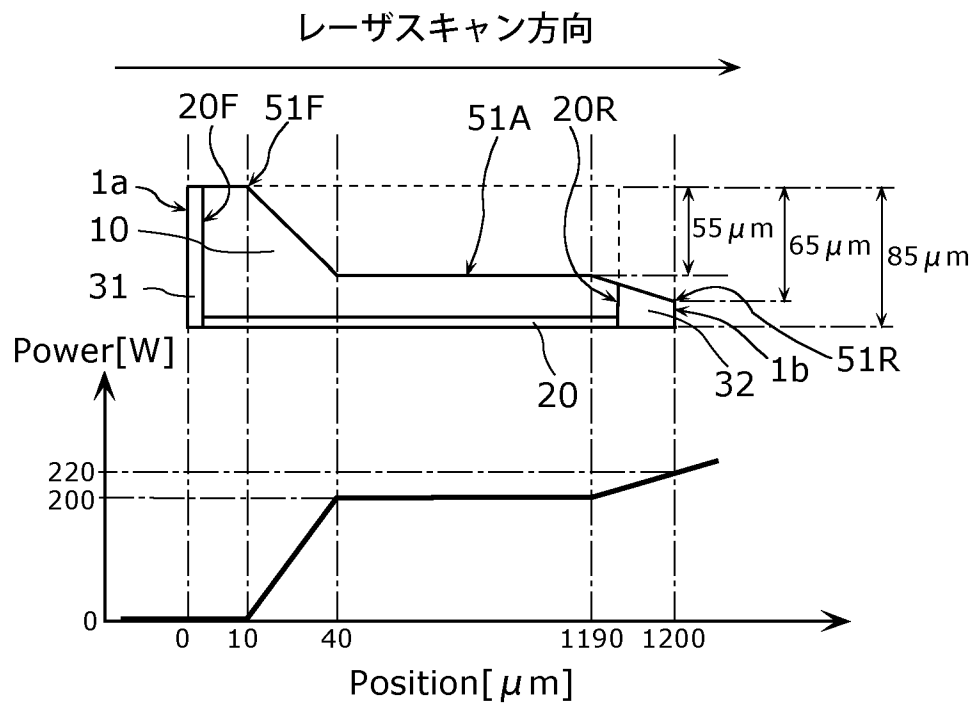
[前端面]



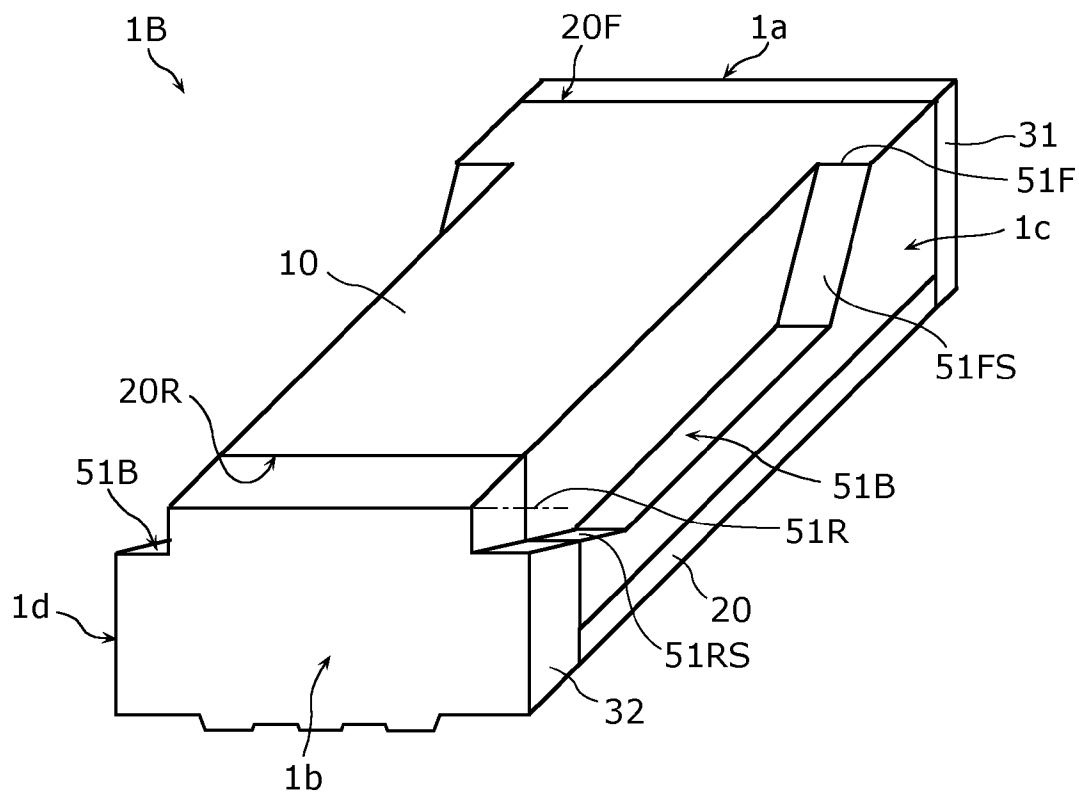
[図10]



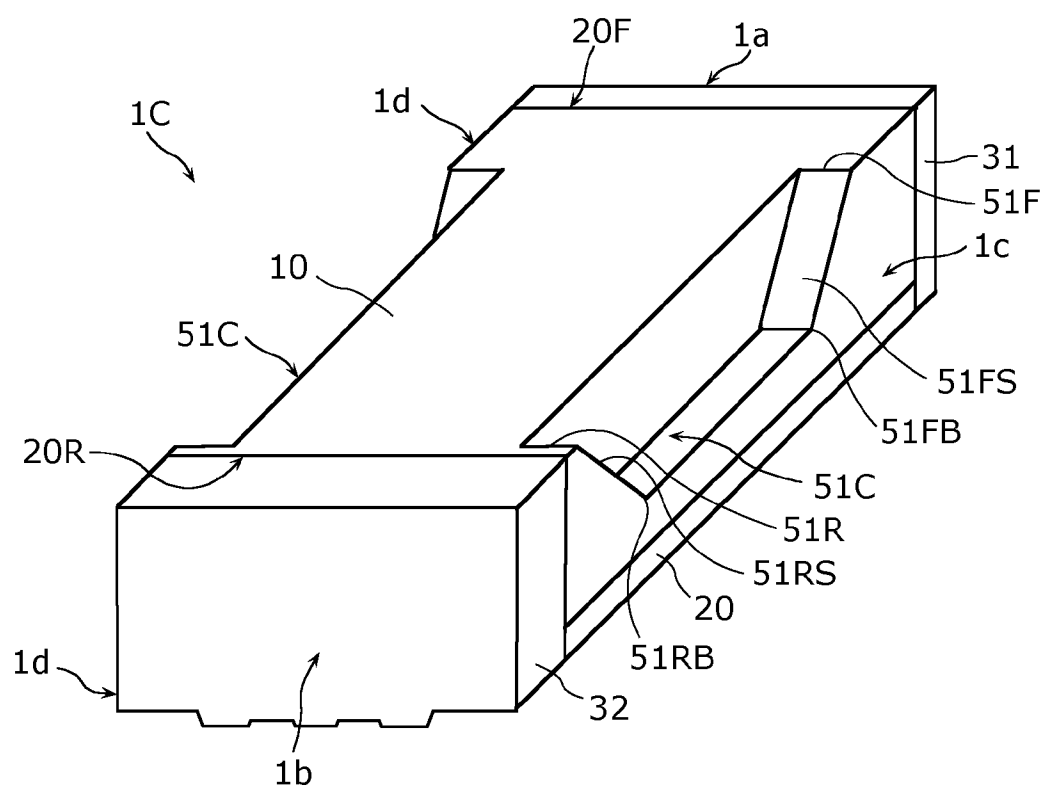
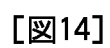
[図11]



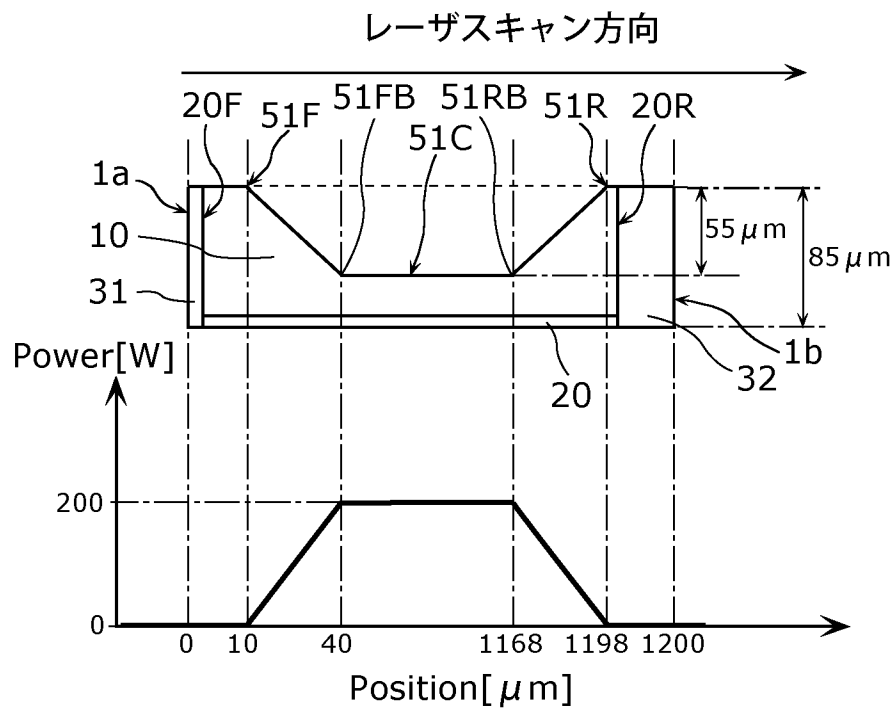
[図12]



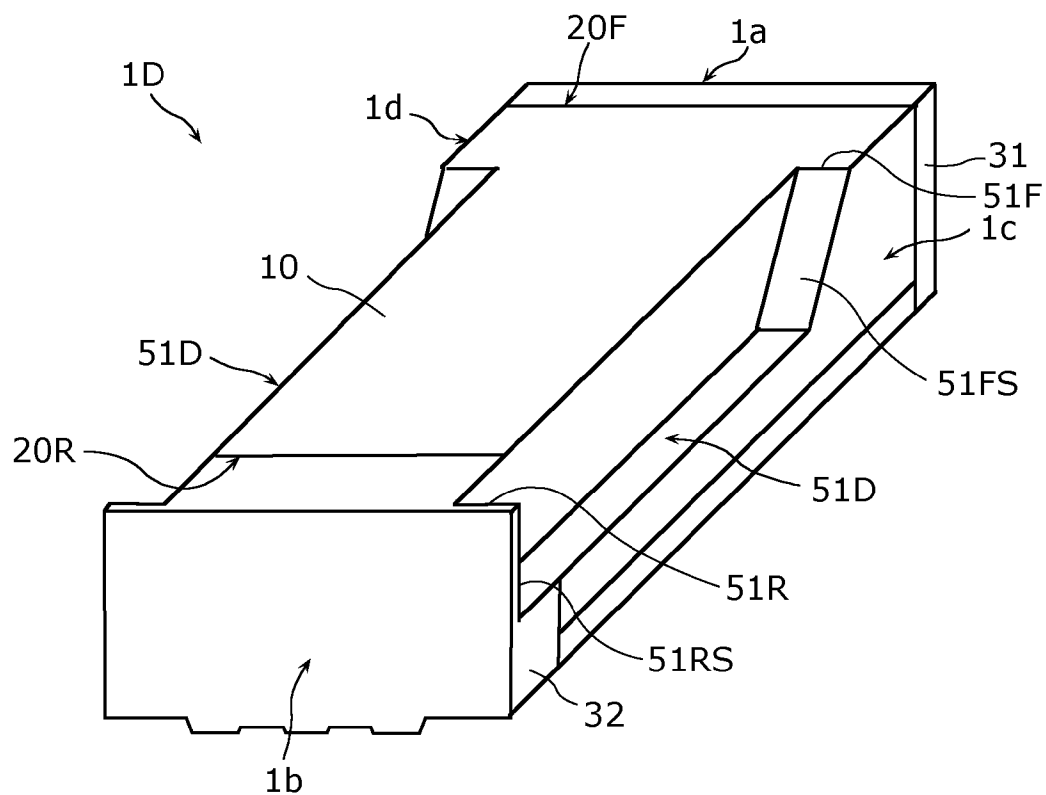
レーザスキャン方向



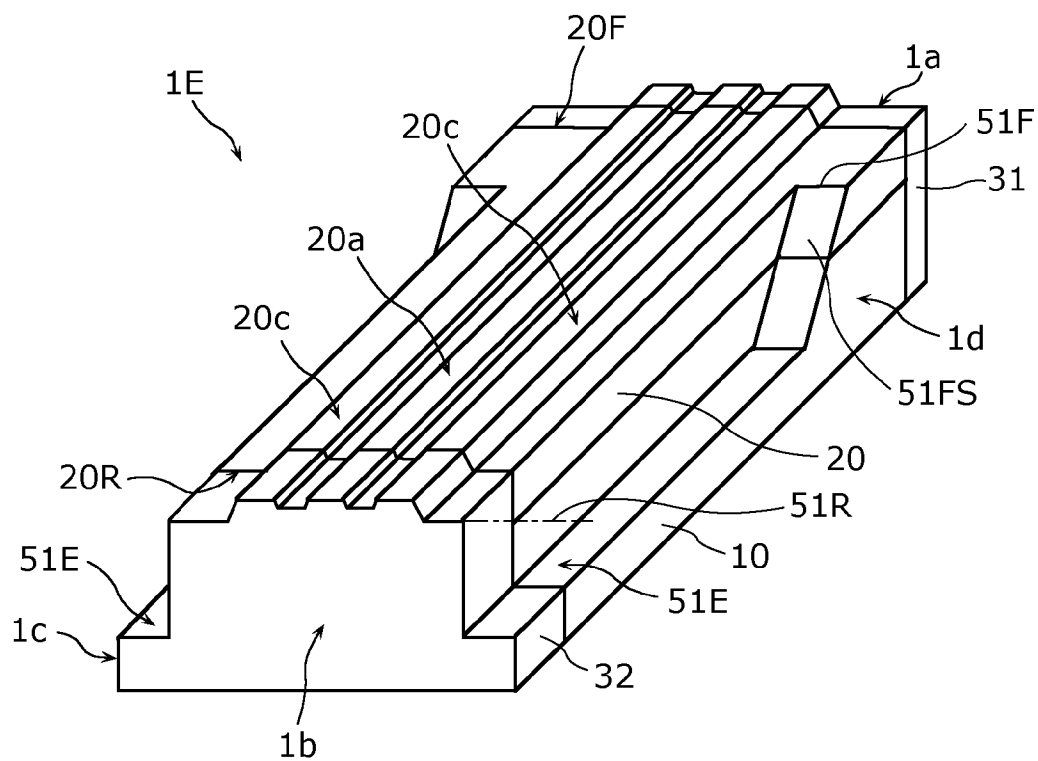
[図15]



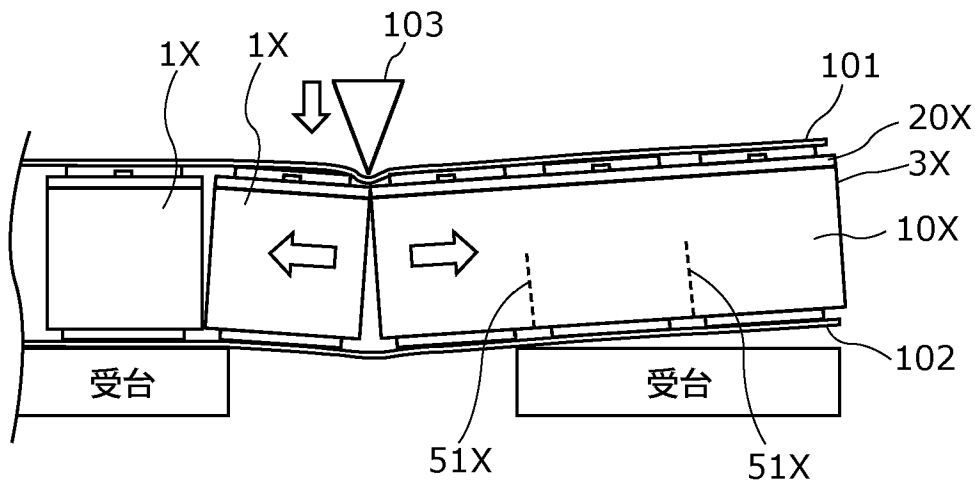
[図16]



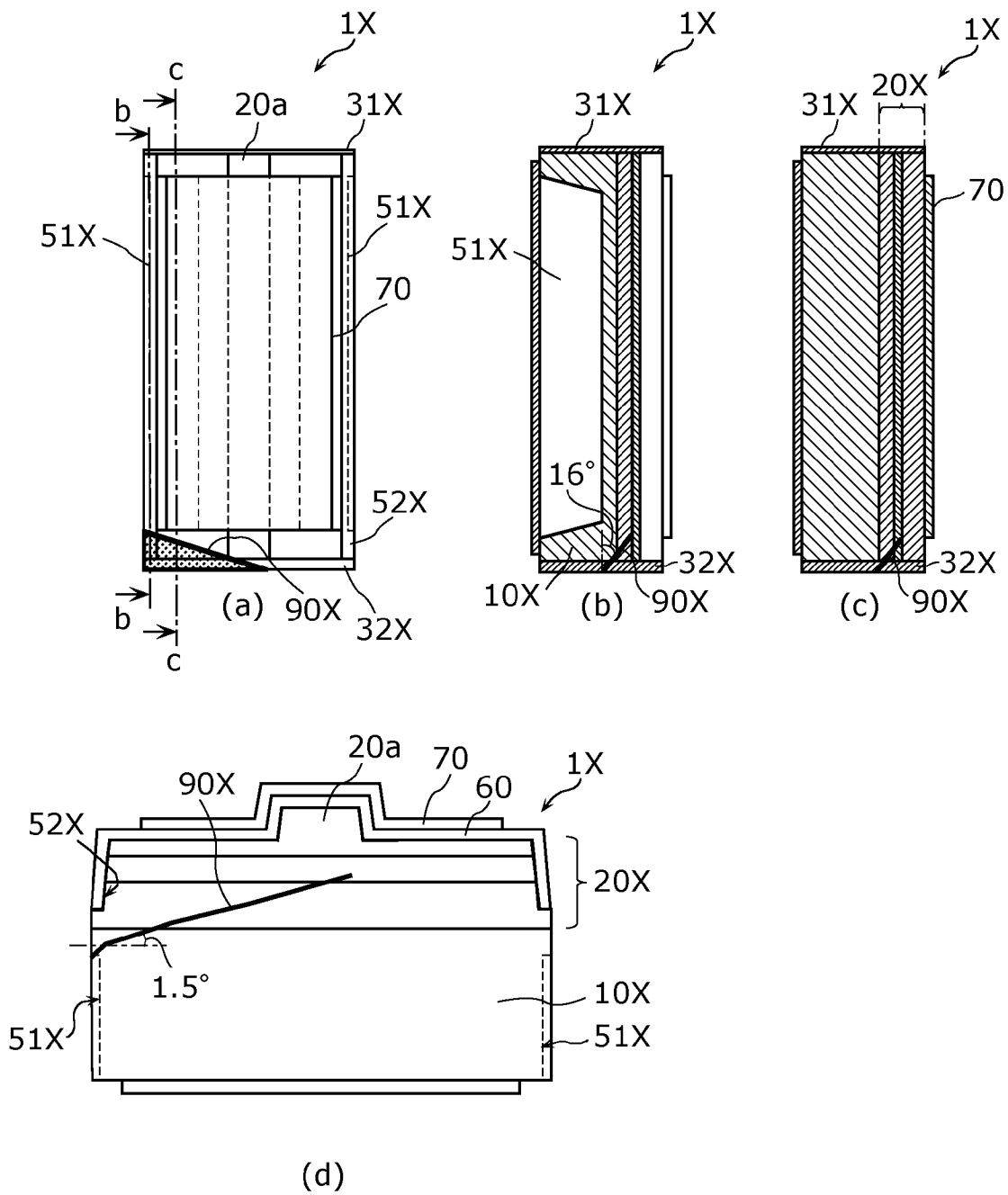
レーザスキャン方向



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/017738

A. CLASSIFICATION OF SUBJECT MATTER**H01S 5/02**(2006.01)i; **H01S 5/028**(2006.01)i; **H01S 5/22**(2006.01)i

FI: H01S5/02; H01S5/22; H01S5/028

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2009-49390 A (ROHM CO., LTD.) 05 March 2009 (2009-03-05)	9
A	paragraphs [0019], [0030], [0036], [0037], [0050]-[0053], fig. 2, 5, 8	1-8, 10-11
A	JP 2010-141116 A (SANYO ELECTRIC CO., LTD.) 24 June 2010 (2010-06-24)	1-11
	entire text, all drawings	
A	US 2008/0151955 A1 (BINOPTICS CORP.) 26 June 2008 (2008-06-26)	1-11
	entire text, all drawings	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

20 June 2023

Date of mailing of the international search report

04 July 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/017738

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2009-49390	A	05 March 2009	US 2009/0046754 A1 paragraphs [0037], [0050], [0061], [0062], [0083]-[0085], fig. 2, 5, 8	
JP	2010-141116	A	24 June 2010	(Family: none)	
US	2008/0151955	A1	26 June 2008	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/02(2006.01)i; H01S 5/028(2006.01)i; H01S 5/22(2006.01)i FI: H01S5/02; H01S5/22; H01S5/028										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H01S5/00-5/50										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2023年									
日本国実用新案登録公報	1996 - 2023年									
日本国登録実用新案公報	1994 - 2023年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2009-49390 A（ローム株式会社）05.03.2009（2009 - 03 - 05） 段落0019, 0030, 0036-0037, 0050-0053, 図2, 5, 8	9								
A		1-8, 10-11								
A	JP 2010-141116 A（三洋電機株式会社）24.06.2010（2010 - 06 - 24） 全文, 全図	1-11								
A	US 2008/0151955 A1（BINOPTICS CORPORATION）26.06.2008（2008 - 06 - 26） 全文, 全図	1-11								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
<table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
国際調査を完了した日 20.06.2023	国際調査報告の発送日 04.07.2023									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 高椋 健司 2K 3715 電話番号 03-3581-1101 内線 3255									

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/017738

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-49390	A	05.03.2009	US 2009/0046754 A1 段落0037, 0050, 0061-0062, 0083-0085, 図 2, 5, 8	
JP	2010-141116	A	24.06.2010	(ファミリーなし)	
US	2008/0151955	A1	26.06.2008	(ファミリーなし)	