



(12) 发明专利

(10) 授权公告号 CN 101517845 B

(45) 授权公告日 2012. 10. 17

(21) 申请号 200780034781. 4

H01L 23/12 (2006. 01)

(22) 申请日 2007. 09. 18

H01L 25/10 (2006. 01)

(30) 优先权数据

H01L 25/11 (2006. 01)

252061/2006 2006. 09. 19 JP

H01L 25/18 (2006. 01)

H01R 43/00 (2006. 01)

(85) PCT申请进入国家阶段日

(56) 对比文件

2009. 03. 19

JP 特开 2000-68440 A, 2000. 03. 03, 全文.

(86) PCT申请的申请数据

JP 特开 2001-264383 A, 2001. 09. 26, 说明

PCT/JP2007/068037 2007. 09. 18

书 [0014]-[0016] 段以及附图 1.

(87) PCT申请的公布数据

审查员 田苏洁

W02008/035650 JA 2008. 03. 27

(73) 专利权人 松下电器产业株式会社

地址 日本大阪府

(72) 发明人 高鸟正博

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 汪惠民

(51) Int. Cl.

H01R 33/76 (2006. 01)

G01R 31/26 (2006. 01)

G01R 31/28 (2006. 01)

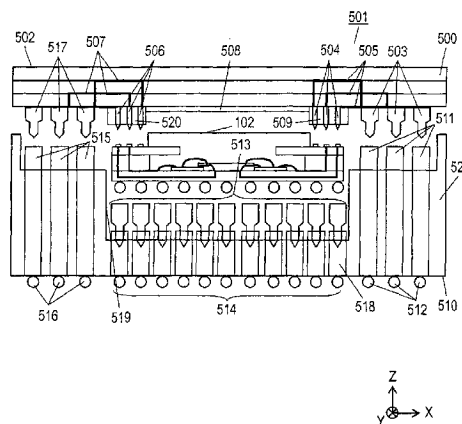
权利要求书 1 页 说明书 15 页 附图 11 页

(54) 发明名称

插座、模块基板及使用其的检查系统

(57) 摘要

本发明的插座具备:盖,该盖的里面具有第一突起、和与里面的第一突起电连接的第一端子;以及主体,该主体的上表面具有第二端子、里面具有与第二端子电连接了的第三端子,主体中容纳有电子部件,在用盖夹住进行固定的期间,使第一端子和第二端子电连接。本发明的检查系统具备:本发明的插座和将插座的第三端子与电子部件的检查装置电连接以传输检查信号的评价基板。



1. 一种插座,其特征在于,

具备:盖,该盖的里面具有第一突起、和与所述第一突起电连接的第一端子;以及主体,该主体的上表面具有第二端子、里面具有与所述第二端子电连接的第三端子,所述盖由绝缘材料的布线基板形成,

所述第一端子和所述第二端子按照相对置的方式配置,

所述主体在上表面具有容纳模块基板的孔部,所述模块基板具备多个电路基板,其以上下方向叠层并分别具有布线图案;电子部件,其安装在多个电路基板中的至少一个电路基板上,并与布线图案电连接;第六端子,其设置在多个电路基板中最下部的电路基板的下表面,并与布线图案电连接;以及第七端子,其被设置成在多个电路基板中最上部的电路基板的上表面露出,并与布线图案电连接,

所述孔部具有:位于底面的第四端子;和与所述第四端子电连接且位于所述主体里面的第五端子,

所述第一突起被配置于所述孔部的内侧,

所述第一端子以及所述第二端子被配置于所述孔部的外侧,

所述孔部中容纳有所述模块基板,在用所述盖夹住进行固定的期间,使所述第一端子和所述第二端子电连接,

所述第一突起和作为第一检查端子的第七端子电连接,

所述第四端子和作为第二检查端子的第六端子电连接。

2. 根据权利要求1所述的插座,其特征在于,

所述第一突起的直径小于所述第四端子的直径,或者所述第一突起间的间距小于所述第四端子间的间距。

3. 根据权利要求1所述的插座,其特征在于,

所述第一端子的直径大于所述第一突起的直径。

4. 根据权利要求1所述的插座,其特征在于,

具有保持板,该保持板形成为被所述第一突起贯穿且至少覆盖所述盖的一部分。

5. 一种检查系统,其特征在于,具有:

权利要求1至4中任意一项所述的插座;

检查所述电子部件的检查装置;以及

评价基板,其将所述插座的所述第三端子和所述第五端子与所述检查装置电连接,传输检查信号。

6. 一种检查系统,其特征在于,

具备:权利要求1至4中任意一项所述的插座;

所述模块基板;

检查所述电子部件的检查装置;以及

评价所述电子部件的评价基板,

所述插座的第一突起与所述模块基板的所述第七端子电连接,

所述插座的所述第四端子与所述模块基板的所述第六端子电连接,

所述插座的所述第三端子和所述第五端子与所述检查装置电连接,

所述评价基板传输检查信号。

插座、模块基板及使用其的检查系统

技术领域

[0001] 本发明涉及安装有 LSI (Large Scale Integrated Circuit :大规模集成电路) 或 IC(Integrated Circuit :集成电路) 等电子部件的模块基板、容纳模块基板的插座、以及检查电子部件的系统。

背景技术

[0002] 近年来,数字电视等数字家电在一般家庭中逐渐普及。对于该数字家电的普及来说,产品的高性能化以及多功能化是最为关键的。

[0003] 通过高速进行数字信号处理,能使数字家电的性能进一步提高。通过提高系统 LSI 的时钟频率、扩展数据总线宽度、以及采用 DDR(double data rate :双倍数据率) 存储器等高速存储器这样的方法等,能实现数字信号处理的高速化。

[0004] 另外,为了增加数字家电的功能,需要使电路高集成化。例如,能利用 MCM(Multi Chip Module :多芯片模块) 或 SIP(System In Package :系统封装) 或 POP(Package On Package) 等技术,通过在一个封装内安装多个电子部件来实现电路的高集成化。

[0005] 可是,虽然经过电路的高集成化后能将多个功能装载到产品内,但为了对各功能进行操作,所需的接口信号数量也增加了。因此,在封装外部设置的外部端子数量也增加了。另外,随着放置到封装内的电子部件的数量增加,这些检查用的外部端子的数量也增加了。该封装经由外部端子与外部基板电连接,但由于外部端子的数量增加,从而导致封装大型化。另外,安装有封装的数字家电的基板随着封装的大型化而大型化,而且数字家电本身也变得大型化。

[0006] 因此,例如,在专利文献 1 的 IC 封装中,在具有二层构造的引线基板的第 1 层上设有下引线端子,在第 2 层上设有构成试验用端子的上引线端子。在该结构中,设置在引线基板第 2 层的上引线端子不与电路基板连接。即,通过在引线基板的第 2 层上设置试验用端子,来减少在连接电路基板的区域(引线基板第 1 层)内设置的端子数量。由此,考虑能够使 IC 封装小型化。

[0007] 另一方面,在出厂前检查封装内的电子部件时,一般是在封装的装配完成后再进行检查。为此,需要使封装能够与检查装置能拆卸地连接。因此,例如,在专利文献 2 的插座中,在插座主体上具有与 BGA 封装下部的焊球对置了的管脚触点(pin contact) 和与该管脚触点对置了的插座触点。这样,能认为能够拆卸 BGA 封装和基板。

[0008] 但是,在专利文献 1 的 IC 封装结构中,为了设置试验用端子而需要将引线基板制成 2 层构造。此时,设置成在作为电子部件的功能上不需要的基板,从而增加了制造成本以及制造工序。

[0009] 另外,由于试验用端子形成在第 2 层的引线基板上,所以连接试验用端子和 IC 芯片的导线长度变长。此时,难以进行试验用端子和 IC 芯片之间的阻抗匹配。由此,在 IC 芯片的检查时,在试验用端子或导线的端部产生反射波,在检查用信号中产生波形失真。其结果,难以正确地检查 IC 芯片。

[0010] 另外,在组合了专利文献 2 的插座和所述专利文献 1 的 IC 封装时,无法使试验用端子和管脚触点电连接。由此,因为无法连接检查装置和试验用端子,所以不能检查 IC 封装内部的电子部件。

[0011] 专利文献 1 :日本特开 2000-68440 号公报

[0012] 专利文献 2 :日本特开平 8-31532 号公报

发明内容

[0013] 本发明提供能够确实地进行电子部件检查、且能够防止制造成本增加的小型模块基板、插座以及模块基板和检查系统。

[0014] 根据本发明,由于当在模块基板上表面设置试验用端子时,能够使试验用端子与检查装置电连接,所以能检查模块基板内部的电子部件。

[0015] 插座具备:盖,该盖的里面具有第一突起、和与里面的第一突起电连接的第一端子;以及主体,该主体的上表面具有第二端子、里面具有与第二端子电连接的第三端子,盖由绝缘材料的布线基板形成,第一端子和第二端子按照相对置的方式配置,主体在上表面具有容纳模块基板的孔部,该模块基板具备多个电路基板,其以上下方向叠层并分别具有布线图案;电子部件,其安装在多个电路基板中的至少一个电路基板上,并与布线图案电连接;第六端子,其设置在多个电路基板中最下部的电路基板的下表面,并与布线图案电连接;以及第七端子,其被设置成在多个电路基板中最上部的电路基板的上表面露出,并与布线图案电连接,孔部具有:位于底面的第四端子;和与第四端子电连接且位于主体里面的第五端子,第一突起被配置于孔部的内侧,第一端子以及第二端子被配置于孔部的外侧,孔部中容纳有模块基板,在用盖夹住进行固定的期间,使第一端子和第二端子电连接,第一突起和作为第一检查端子的第七端子电连接,第四端子和作为第二检查端子的第六端子电连接。

[0016] 模块基板具备:多个电路基板,其以上下方向叠层并分别具有布线图案;电子部件,其安装在多个电路基板中的至少一个电路基板上,并与布线图案电连接;第六端子,其设置在多个电路基板中最下部的电路基板的下表面,并与布线图案电连接;以及第七端子,其被设置成在多个电路基板中最上部的电路基板的上表面露出,并与布线图案电连接,第七端子是电子部件的检查用端子,并且兼作用于叠层第二模块基板的连接端子。

[0017] 检查系统具有:插座;检查电子部件的检查装置;以及评价基板,其将插座的第三端子和第五端子与检查装置电连接,传输检查信号。

[0018] 检查系统具有:插座;模块基板;检查电子部件的检查装置;以及评价电子部件的评价基板,将插座的第一突起与模块基板的第七端子电连接,将插座的第四端子与模块基板的第六端子电连接,将插座的第三端子和第五端子与检查装置电连接,评价基板传输检查信号。

附图说明

[0019] 图 1 是表示实施方式 1 的模块基板的外观透视图。

[0020] 图 2A 是用于说明模块基板的内部构造的图。

[0021] 图 2B 是用于说明模块基板的内部构造的剖面图。

- [0022] 图 3 是示意地表示了在第 1 基板上形成的布线图案的图。
- [0023] 图 4 是用于说明插座的内部构造的剖面图。
- [0024] 图 5A 是表示插座的盖的概观上表面图。
- [0025] 图 5B 是表示插座的盖的概观里面图。
- [0026] 图 6A 是表示插座主体的概观上表面图。
- [0027] 图 6B 是表示插座主体的概观里面图。
- [0028] 图 7 是将本发明实施方式 1 的模块基板安装到外部基板上并使电视接收机产品化时的一部分分解安装图。
- [0029] 图 8 是在实施方式 1 的插座中容纳本发明实施方式 1 的模块基板、在评价基板上安装插座并与检查装置连接时的检查系统的一部分分解安装图。
- [0030] 图 9 是表示实施方式 2 的模块基板的外观透视图。
- [0031] 图 10A 是用于说明模块基板的内部构造的图。
- [0032] 图 10B 是用于说明模块基板的内部构造的剖面图。
- [0033] 图 11 是示意地表示了在与模块基板叠层了的模块基板上形成的布线图案的图。
- [0034] 图中：11- 第 1 电路基板，12- 第 2 电路基板，21- 第 1 复合板 (composite sheet)，41、42、241、242、243、244- 检查用端子，43、343- 焊球，102、233、234- 模块基板，111、112、113、114、115、116- 布线图案，410- 第 1 检查部，411、412、421、422- 通孔，420- 第 2 检查部，500- 布线基板，501- 插座，502- 盖，503、517- 雄端子，504、506- 管脚触点，505、507- 布线，508- 支撑板，509、520- 保持板，510- 主体，511、515- 雌端子，512、514、516- 焊球，513- 接触端子，527- 成型部，518- 贯通孔，519- 孔部。

具体实施方式

- [0035] 以下，参照附图对用于实施本发明的最佳实施方式进行说明。
- [0036] (实施方式 1)
- [0037] 以下，参照附图对本发明的实施方式 1 进行说明。
- [0038] 图 1 是表示实施方式 1 的模块基板的外观透视图。另外，在图 1 中，为了明确位置关系，而标注表示相互正交的 X 方向、Y 方向及 Z 方向的箭头。X 方向和 Y 方向在水平面内相互正交，Z 方向相当于垂直方向。另外，在后述的图 2A、图 2B、图 4、图 5A、图 5B、图 6A、图 6B 中也同样标注表示 X 方向、Y 方向及 Z 方向的箭头。
- [0039] 如图 1 所示，实施方式 1 的模块基板 102 具有顺次叠层着第 1 电路基板 11 (以下，简记为“第 1 基板 11”)、第 1 复合板 21、第 2 电路基板 12 (以下，简记为“第 2 基板 12”) 的构造。在第 2 基板 12 的上表面上形成有密封层即铸型部 61。另外，第 1 基板 11、第 2 基板 12 能分别是多层基板，也能分别是单层基板。另外，作为第 1 复合板 21 能采用包含环氧树脂的粘合板。例如，能采用预浸料 (prepreg)。第 1 复合板 21 具有绝缘层的作用。
- [0040] 在沿着第 2 基板 12 上表面的 Y 方向两边的规定区域内设有第 1 检查部 410 以及第 2 检查部 420。在第 1 检查部 410 和第 2 检查部 420 上分别矩阵状地配置有多个检查用端子 41 和多个检查用端子 42。
- [0041] 检查用端子 41、42 如后所述经由布线图案与安装到第 1 基板 11 上的 LSI 等电子部件电连接。作为检查用端子 41、42 例如能采用焊接点 (land) 或通孔 (via)。检查用端子

41、42 经由后述的插座 501 与检查装置 603 连接。

[0042] 在第 1 基板 11 的下表面上形成有多个焊球 43。各焊球 43 与安装在第 1 基板 11 上的电子部件电连接。

[0043] 模块基板 102 通过采用焊球 43 进行焊接来安装到后述的外部基板 201 上。由此，外部基板 201 和安装到模块基板 102 上的电子部件电连接。模块基板 102 例如通过回流焊接法来安装到外部基板 202 上。

[0044] 此外，详细内容在下面进行叙述，不过检查用端子 41、42 不限于与外部基板 202 连接，所以不需要利用回流焊接法来进行焊接。因此，检查用端子 41、42 只要具有能够接触到后述的插座 501 的管脚触点 504、506 的大小即可。在此情况下，能尽量减小各检查用端子 41、42，并且能够尽量减小检查用端子 41 之间的间距及检查用端子 42 之间的间距。

[0045] 因此，检查用端子 41、42 的大小能充分小于焊球 43 的大小。另外，检查用端子 41 之间的间距以及检查用端子 42 之间的间距能充分小于焊球 43 之间的间距。例如，焊球 43 的大小约为 $650\ \mu\text{m}$ ，检查用端子 41、42 的大小约为 $100\ \mu\text{m}$ 。例如，焊球 43 之间的间距为 1mm ，检查用端子 41 之间的间距约为 $150\ \mu\text{m}$ 。

[0046] 在此情况下，能防止第一电路基板 11 或第 2 电路基板 12 大型化，从而能够使模块基板 102 小型化。

[0047] 作为模块基板 102 的实现形态考虑了 LSI、IC、MCM 或 SIP 等。

[0048] 以下，对模块基板 102 的内部构造进行详细说明。

[0049] 图 2A 是表示安装到模块基板 102 上的多个电子部件的 XY 平面上的位置关系的图。图 2B 是模块基板 102 的剖面图。

[0050] 如图 2B 所示，在第 1 复合板 21 的中央部形成有上下贯通的空间部 51。在空间部 51 内，将 LSI (Large Scale Integrated Circuit) 32、存储器 33 以及存储器 34 安装到第 1 基板 11 上。存储器 33、34 是作为 LSI 32 的操作区域发挥功能的工作存储器。作为存储器 33、34，例如能采用 DDR (double data rate) 存储器。此时，在 LSI 32 与存储器 33、34 之间，能传输 400MHz 以上的高频信号。

[0051] 另外，如图 2B 所示，在第 2 基板 12 中央部的规定区域形成有孔部 53。如图 1 及图 2B 所示，为了密封空间部 51 内以及孔部 53 而形成密封层即铸型部 61。由此，能保护 LSI 32 以及存储器 33、34 免受外部的影响，能防止损伤和老化。铸型部 61 例如由树脂材料组成。

[0052] LSI 32 及存储器 33、34 例如经由厚度为数 μm 的粘接板（未图示）粘接在第 1 基板 11 上。另外，LSI 32 及存储器 33、34 例如通过导线接合方法或倒装片 (flip chip) 方法与第 1 基板 11 电连接。

[0053] 通过采用导线接合方法或倒装片方法，能抑制 LSI 32、存储器 33 及存储器 34 在第 1 基板 11 上的高度。由此，能够减小第 1 复合板 21 的厚度，使模块基板 102 薄型化。

[0054] 在图 2A 及图 2B 中，LSI 32、存储器 33 及存储器 34 通过导线接合方法与第 1 基板 11 上的布线图案电连接。

[0055] 另外，作为 LSI 32 及存储器 33、34，例如能采用以规定大小进行研磨及刻模了的裸芯片 (bare die)、或 CSP (Chip Size Package：芯片尺寸封装)。第 1 复合板 21 的厚度优选大于所述裸芯片或 CSP 的厚度，例如为 $50\ \mu\text{m} \sim 800\ \mu\text{m}$ 。

[0056] 另外，虽然在图 1 中没有示出，但如图 2B 所示，在第 1 基板 11 的下表面和第 2 基

板 12 的上表面以及下表面形成接地导体层 701(以下,称为“ECL701”)。

[0057] 在第 1 基板 11 的下表面中,在除了形成焊球 43 的区域以外的区域内形成 ECL701。在第 2 基板 12 的上表面中,在除了形成检查用端子 41、42 的区域以及形成布线图案(未图示)的区域以外的区域内形成 ECL701。在第 2 基板 12 的下表面中,在除了形成后述的通孔 411、412、421、422 的区域以外的区域内形成 ECL701。另外,ECL701 为了不与焊球 43、检查用端子 41、42、布线图案以及通孔 411、412、421、422 接触,而优选形成在尽可能宽的区域。下面,对 ECL701 的效果进行叙述。

[0058] 以下,参照图 3,对 LSI32 及存储器 33、34 和检查用端子 41、42 之间的布线进行说明。

[0059] 图 3 是示意地表示形成在第 1 基板 11 上的布线图案 111 ~ 116 的图。另外,在图 2 中逐个有代表地示出了各个布线图案 111 ~ 116,不过在实际中布线图案 111 ~ 116 分别形成有多个。同样,在图 2A 和图 2B 中逐个有代表地示出了后述的各个通孔 411、412、421、422,不过在实际中,通孔 411、412、421、422 分别形成有多个。

[0060] 如图 3 所示,多个布线图案 111 的一端分别经由多个接合焊盘 322(参照图 2A)和多个导线 321(参照图 2A)与 LSI32 的多个端子电连接。多个布线图案 111 的另一端分别与多个布线图案 112 的中央部连接。

[0061] 多个布线图案 112 的一端分别经由接合焊盘 332(参照图 2A)和导线 331(参照图 2A)与存储器 33 的多个端子电连接。多个布线图案 112 的另一端分别经由接合焊盘 342(参照图 2A)和导线 341(参照图 2A)与存储器 34 的多个端子电连接。

[0062] 如图 3 所示,多个布线图案 113 的一端分别经由在模块基板 102(参照图 2B)的 Y 方向上的一边附近处形成的通孔 411(参照图 2B)与多个检查用端子 41 电连接。另外,多个布线图案 113 的另一端分别与多个布线图案 112 连接。这样,布线图案 113 是从布线图案 112 分支的短截线布线(stub wiring)。由此,将检查用端子 41 和布线图案 111、112 电连接。

[0063] 另外,多个布线图案 114 的一端分别经由在模块基板 102(参照图 2B)的 Y 方向上的另一边附近处形成的通孔 421(参照图 2B)与多个检查用端子 42 电连接。另外,多个布线图案 114 的另一端侧分别与多个布线图案 112 连接。这样,布线图案 114 是从布线图案 112 分支的短截线布线。由此,将检查用端子 42 和布线图案 111、112 电连接。

[0064] 多个布线图案 115 的一端分别经由接合焊盘 322(参照图 2A)和导线 321(图 2A)与 LSI32 的多个端子电连接。多个布线图案 115 的另一端分别经由接合焊盘 332(参照图 2A)和导线 331(参照图 2A)与存储器 33 的多个端子电连接。

[0065] 另外,多个布线图案 115 分别经由在模块基板 102(参照图 2B)的 Y 方向上的一边附近处形成的通孔 412(参照图 2B)与多个检查用端子 41 电连接。由此,将检查用端子 41 和布线图案 115 电连接。

[0066] 多个布线图案 116 的一端分别经由接合焊盘 322(参照图 2A)和导线 321(参照图 2A)与 LSI32 的多个端子电连接。多个布线图案 116 的另一端分别经由接合焊盘 342(图 2A)和导线 341(图 2A)与存储器 34 的多个端子电连接。

[0067] 另外,多个布线图案 116 分别经由在模块基板 102(参照图 2B)的 Y 方向上的另一边附近形成的通孔 422(参照图 2B)与多个检查用端子 42 电连接。由此,将检查用端子 42

和布线图案 116 电连接。

[0068] 通过所述结构,经由布线图案 111、112 从 LSI32 向存储器 33、34 传输地址信号及时钟信号。另外,经由布线图案 115、116 在 LSI32 和存储器 33、34 之间传输数据信号。

[0069] 这里,布线图案 111、112、115、116 是在功能上除了连接 LSI32 和存储器 33、34 以外不再需要的布线。即,连接 LSI32 和存储器 33、34 的布线仅在传输各信号的布线图案 111、112、115、116 中有充分的作用。另外,布线图案 111、112、115、116 通过第 1 复合板 21、第 2 基板 12 以及铸型部 61 与外部空气切断。即,LSI32、存储器 33、34 和布线图案 111、112、115、116 被密封在模块基板 102 内。

[0070] 但是,为了检查从 LSI32 向存储器 33、34 传输的各个信号的波形和图案,需要将后述的检查装置 603 与密封在模块基板 102 内的布线图案 111、112、115、116 连接。另外,为了检查 LSI32 及存储器 33、34 的内部电路,需要将检查信号从模块基板 102 外部的检查装置 603 向 LSI32 以及存储器 33、34 输入,并对照从 LSI32 及存储器 33、34 输出的信号和期待值。

[0071] 因此,在实施方式 1 中如图 2 和图 3 所说明的,将检查用端子 41 和布线图案 111、112 电连接。由此,能通过使检查装置 603 与检查用端子 41 连接,来检查从 LSI32 向存储器 33 传输的地址信号以及时钟信号的波形和图案。

[0072] 另外,对检查用端子 42 和布线图案 111、112 进行电连接。由此,能通过使检查装置 603 与检查用端子 42 连接,来检查从 LSI32 向存储器 34 传输的地址信号以及时钟信号的波形和图案。

[0073] 另外,对检查用端子 41 和布线图案 115 进行电连接。由此,能通过使检查装置 603 与检查用端子 41 连接,来检查在 LSI32 和存储器 33 之间传输的数据信号的波形及图案。

[0074] 另外,对检查用端子 42 和布线图案 116 进行电连接。由此,能通过使检查装置 603 与检查用端子 42 连接,来检查在 LSI32 和存储器 34 之间传输的数据信号的波形及图案。

[0075] 另外,在检查 LSI32 及存储器 33、34 的内部电路时,能通过连接检查用端子 41、42 和检查装置 603,来对检查用端子 41、42 输入检查信号,并对照从检查用端子 41、42 输出的信号和期待值。

[0076] 另外,在实施方式 1 中,由 LSI32 输出的共用的地址信号及时钟信号从布线图案 111 经过布线图案 112 以两个方向进行分支,并分别输入到存储器 33、34。

[0077] 在此情况下,例如在图 3 中,当从 LSI32 向存储器 33、34 分别传输 6 位的数据信号时,在各个存储器 33、34 中分别向共用地址信号所指定的存储区域存储 6 位的数据信号。因此,能针对存储器 33、34 采用共用的地址信号以及时钟信号来读写共计 12 位的数据信号。即,能将 LSI32 所处理的数据信号的位数扩展至 2 倍。由此,能够采用低成本的存储器来提高模块基板 102 的性能。

[0078] 另外,在实施方式 1 中,与同一布线图案 112 连接的布线图案 113 和布线图案 114 形成为相等的长度。另外,布线图案 111 与布线图案 112 的中间位置连接。而且,通孔 411 和通孔 421 形成为相等的长度。因此,从该连接位置到检查用端子 41 的布线长度与从该连接位置到检查用端子 42 的布线长度相等。由此能防止在检查用端子 41 或检查用端子 42 上产生反射波,能防止在布线图案的信号中产生波形失真。

[0079] 针对连结的 1 组布线图案 111、112 来说,原有的一个用于检查向各布线图案 111、

112 传输的信号的检查用端子就足够了。但是,当从各布线图案 111 或各布线图案 112 中引出一个短截线布线、并将该短截线布线与检查用端子连接时,在检查用端子上产生反射波,在信号中产生波形失真。

[0080] 因此,在实施方式 1 中,利用从各布线图案 112 分支的两个布线图案 113、114,将两个检查用端子 41、42 与连结的 1 组布线图案 111、112 分别连接。另外,将从同一布线图案 112 分支的布线图案 113 的长度和布线图案 114 的长度设定为相等。而且,布线图案 111 与布线图案 112 的中间位置连接。由此,能防止在检查用端子 41 及检查用端子 42 上产生反射波。其结果,能够防止在地址信号及时钟信号中产生波形失真。

[0081] 另外,布线图案 113、114 也能不从布线图案 112 上分支,而从布线图案 111 分支。

[0082] 另外,与 LSI32 连接的存储器的数量不限于 2 个,也能并排连接 3 个以上的存储器,也能是 1 个。在连接 3 个以上的存储器的情况下,能进一步扩展由 LSI32 处理的数据信号的位数。

[0083] 在图 3 的结构中,与 LSI32 连接的布线图案以两个方向进行分支,不过在存储器的数量为 3 个以上的情况下,能形成与 LSI32 连接的布线图案以和存储器相同数量的方向进行分支这样的布线图案。在此情况下,当分支了的布线图案上分别连接有检查用端子时,与所述情况相同,优选形成从分支点到各检查用端子的布线长相等的各布线图案。由此,能防止在各检查用端子上产生反射波。

[0084] 另外,如上所述,在第 1 基板 11 的下表面和第 2 基板 12 的上表面及下表面中 ECL701 形成在尽可能宽的区域。由此,能将 LSI32、存储器 33、34 及与这些连接的布线图案 111 ~ 116 放置在 ECL701 之间。在此情况下,能利用 ECL701 来防止从 LSI32、存储器 33、34 及布线图案 111 ~ 116 放射的高频噪音向模块基板 102 的外部泄露。

[0085] 另外,如上所述,能尽量减小各检查用端子 41、42 的大小。在此情况下,能防止从检查用端子 41、42 向模块基板 102 的外部放射高频噪音。

[0086] 其结果是,能够防止高频噪音从模块基板 102 放射。由此,能防止电子设备的误操作。

[0087] 图 4 是用于说明实施方式 1 的插座 501 内部构造的剖面图。图 5A 是用于说明实施方式 1 的插座 501 的盖 502 的概观上表面图。图 5B 是用于说明实施方式 1 的插座 501 的盖 502 的概观里面图。图 6A 是用于说明实施方式 1 的插座 501 的主体 510 的概观上表面图。图 6B 是用于说明实施方式 1 的插座 501 的主体 510 的概观里面图。

[0088] 如图 4、图 5A、图 5B、图 6A、图 6B 所示,实施方式 1 的插座 501 由盖 502、主体 510 构成。模块基板 102 如图 4 所示被夹在盖 502 与主体 510 之间的孔部 519 内以进行固定。盖 502 和主体 510 通过夹具(未图示)来固定安装。

[0089] 盖 502 由布线基板 500、多个雄端子 503、517、多个管脚触点 504、506、多个布线 505、507、保持板 509、520、支撑板 508 来构成。此外,将雄端子 503、517 统称为第一端子。雄端子 503、517 是第一端子的一个例子。另外,将管脚触点 504、506 统称为第一突起。管脚触点 504、506 是第一突起的一个例子。

[0090] 主体 510 由成型部 527、多个雌端子 511、515、多个接触端子 513、多个贯通孔 518、多个焊球 512、514、516、孔部 519 来构成。另外,将雌端子 511、515 统称为第二端子。雌端子 511、515 是第二端子的一个例子。将接触端子 513 统称为第四端子。接触端子 513 是第

四端子的一个例子。将贯通孔 518 统称为第三端子。贯通孔 518 是第三端子的一个例子。将焊球 512、514、516 统称为第五端子。焊球 512、514、516 是第五端子的一个例子。

[0091] 主体 510 由作为绝缘材料的成型部 527 形成。绝缘材料例如能考虑玻璃环氧树脂等。多个接触端子 513 矩阵状地配置在主体 510 上表面侧的孔部 519 的底面。多个接触端子 513 被配置为与模块基板 102 的全部焊球 43 相对。由此,主体 510 的孔部 519 中容纳有模块基板 102,在用盖 502 夹住进行固定的期间,模块基板 102 的全部焊球 43 和接触端子 513 分别电连接。从多个接触端子 513 的下侧向成型部 527 的里侧配置有多个贯通孔 518。全部的贯通孔 518 都配置为与全部的接触端子 513 相对。主体 510 的孔部 519 中容纳有模块基板 102,在用盖 502 夹住进行固定的期间,全部的贯通孔 518 和全部的接触端子 513 分别电连接。多个焊球 514 被配置在多个贯通孔 518 下侧的成型部 527 的里面。全部的焊球 514 被配置为与全部的多个贯通孔 518 相对。全部的焊球 514 分别与全部的贯通孔 518 电连接。多个焊球 514 矩阵状地配置在主体 510 的里面。此外,将焊球 43 统称为第六端子。焊球 43 是第六端子的一个例子。

[0092] 因此,主体 510 的孔部 519 中容纳有模块基板 102,在用盖 502 夹住进行固定的期间,使模块基板 102 的全部焊球 43 和全部焊球 514 分别电连接。另外,在结果上,模块基板 102 的焊球 43、多个接触端子 513 和焊球 514 为相同的排列。

[0093] 盖 502 有由作为绝缘材料的布线基板 500 形成。绝缘材料能考虑是玻璃环氧树脂等。另外,布线基板 500 具有导电性的布线层。布线层能考虑在绝缘材料的表面上由铜薄膜等形成。在图 4 中示出了布线基板 500 具有 3 层绝缘材料和 3 层布线层的例子。另外,布线层的数量不限于 3 层,1 层、2 层或 4 层以上都可以。

[0094] 多个管脚触点 504 是矩阵状地配置在盖 502 里侧的突起。多个管脚触点 504 被配置为与模块基板 102 的全部检查用端子 42 相对。由此,主体 510 的孔部 519 中容纳有模块基板 102,在用盖 502 夹住进行固定的期间,模块基板 102 的全部检查用端子 42 和全部管脚触点 504 分别电连接。保持板 509 由玻璃环氧树脂等绝缘材料形成。保持板 509 形成为包覆管脚触点 504 仅剩其尖端。即,保持板 509 被管脚触点 504 贯穿且至少包覆盖 502 的一部分。这样,能够防止在主体 510 的孔部 519 中容纳模块基板 102 并用盖 502 夹住的状态下进行固定或拆卸时产生的应力所导致的管脚触点 504 弯曲或折断这样的损害。另外,由于未包覆管脚触点 504 的尖端,所以能保持与检查用端子 42 的电连接。多个雄端子 503 是矩阵状地配置在盖 502 里侧的端子。多个雄端子 503 通过多个管脚触点 504 来配置在外侧。多个雄端子 503 与全部的管脚触点 504 对应,来进行准备。另外,利用布线 505 来电连接对应的全部雄端子 503 和全部管脚触点 504。布线 505 采用布线基板 500 的某个布线层来形成。

[0095] 在图 5A 和图 5B 中,代表性地示出了多个布线 505 中的 3 根,不过实际上,在全部雄端子 503 和全部管脚触点 504 之间能分别通过布线 505 来进行电连接。

[0096] 多个雌端子 511 是矩阵状地配置在主体 510 上表面侧的端子。多个雌端子 511 被配置到成型部 527 的里侧。多个雌端子 511 被配置为与盖 502 的全部多个雄端子 503 相对。主体 510 的全部雌端子 511 和盖 502 的全部多个雄端子 503 被配置在主体 510 的孔部 519 的外侧。由此,主体 510 的孔部 519 中容纳模块基板 102,在用盖 502 夹住进行固定的期间,将主体 510 的全部雌端子 511 和盖 502 的全部多个雄端子 503 分别电连接。多个焊球 512

是配置在多个雌端子 511 下侧的成型部 527 里面的端子。全部的焊球 512 被配置为与全部多个雌端子 511 相对。全部的焊球 512 分别与全部的雌端子 511 电连接。

[0097] 因此,主体 510 的孔部 519 中容纳模块基板 102,在用盖 502 夹住进行固定的期间,模块基板 102 的全部检查用端子 42 和全部焊球 512 分别电连接。即,通过采用本发明的插座 501,能将在模块基板 102 上表面所准备的检查用端子 42 的信号引出至模块基板 102 的里面。即,在检查系统中,能够将在模块基板 102 上表面所准备的检查用端子 42 的信号与焊球 43 的信号同样地进行使用。其结果是,焊球 512 被配置到焊球 514 的外侧。

[0098] 这里,优选雄端子 503 的排列与对应的管脚触点 504 的排列相同。通过使排列相同,能缩短全部布线 505 的布线长度且近似相等。通过缩短布线长度、且使该长度相等,能减小各个检查用端子 42 的感应负载和电容负载且使其相等。其结果是,能尽量抑制检查用端子 42 的信号的波形失真并减小偏差,从而能够提高检查的精度。另外,优选雄端子 503 及雌端子 511 的直径或间距大于管脚触点 504 的直径。管脚触点 504 的直径或间距需要与检查用端子 42 的直径相一致,不过雄端子 503 及雌端子 511 不需要这样。从而,能通过使雄端子 503 及雌端子 511 尽可能大于直径或间距,来增加接触面积,这样能够提高盖 502 和主体 510 的连接强度。另外,优选管脚触点 504 的直径或间距充分小于接触端子 513 的直径或间距。这是为了使能够使检查用端子 41、42 之间的间距及检查用端子 41、42 的直径充分小于焊球 43 之间的间距、焊球 43 的直径。这样,能通过充分减小管脚触点 504 的直径或间距,来减小所需的面积。

[0099] 另外,优选采用支撑板 508 来调整各连接部的核对状态。调整支撑板 508 的厚度,以使主体 510 的孔部 519 中容纳模块基板 102,在用盖 502 夹住进行固定的期间,全部焊球 43 和全部接触端子 513 和全部贯通孔 518、以及全部检查用端子 42 和全部管脚触点 504、以及全部雌端子 511 和全部多个雄端子 503 电连接。在图 4 中示出了支撑板 508 的厚度为增厚的例子,不过也能为变薄,以使布线基板 500 变薄。

[0100] 因为多个雄端子 517、多个管脚触点 506、多个布线 507、保持板 520、多个雌端子 515、多个焊球 516、检查用端子 43 与多个雄端子 503、多个管脚触点 504、多个布线 505、保持板 509、多个雌端子 511、多个焊球 512、检查用端子 42 相同,所以省略说明。

[0101] 图 7 是将本发明实施方式 1 的模块基板 102 安装到外部基板 201、将外部基板 201 安装到接收机壳体 204 内时的电视接收机的一部分分解安装图。该图例示了安装实施方式 1 的模块基板 102、并且配置例如液晶显示器或等离子显示器等显示器 204D 来实现电视接收机产品化的情况。另外,图 7 是里面图,在图 7 的里侧即表面安装有显示器 204D。在此情况下,模块基板 102 是实现电视接收功能的模块。即,LSI32 是具有输入电视信号并输出影像信号及声音信号的解码功能的系统 LSI。此外,还能构成为将其他电视接收机例如机顶盒(set-top box)、便携型终端及 PC 中的模块基板 102 安装到电视接收机内。另外,不限于电视接收机,还能是其他数字家电产品。

[0102] 在图 7 中,模块基板 102 被安装于外部基板 201 中,该外部基板 201 中安装有针对各国及各地区的调谐器 202、用于连接每个市场的 CA 模块的插座 205、以及输出数字声音信号或模拟声音信号和数字影像信号(包含声音及影像的内容信号)的显示器接口 206。显示器接口 206 是用于将模块基板 102 所输出的影像信号以及声音信号连接到例如液晶显示器、等离子显示器、CRT 显示器等连接的显示器上的接口。该显示器接口 206 能通过对应于

显示器侧的连接规格而不同的电路来实现。另外,声音信号被输出至在显示器内或显示器外设置的扬声器(未图示)。在外部基板 201 上形成有与模块基板 102 的多个焊球 43 的配置对应的多个焊接点,外部基板 201 和模块基板 102 利用回流工序来物理连接且电连接。连接有模块基板 102 的外部基板 201 在由支撑台 207 所支撑的电视显像机 204 的壳体中与电源单元 203 和显示器驱动单元 208 一起被装入。另外,显示器接口 206 经由显示器驱动电路 208 与显示器 204D 连接。

[0103] 在图 7 中,用于电视接收机的模块基板 102 被安装到由绝缘体基板构成的外部基板 201 的位置 11A 上,该外部基板 201 被安装到接收机壳体 204 的位置 201A 内。

[0104] 通过准备具有与模块基板 102 的焊球 43 对应的焊接点的外部基板 201,能与模块基板 102 连接后制成电视接收机。

[0105] 检查用端子 41 和检查用端子 42 是模块基板 102 的检查用端子,该端子是电视接收功能所不需要的端子。在外部基板 201 上不准备与检查用端子 41 和检查用端子 42 对应的焊接点。即,外部基板 201 能使安装模块基板 102 所需要的面积减少检查用端子 41 和检查用端子 42 的部分。因此,能够使电视接收机小型化。

[0106] 此外,检查用端子 41 和检查用端子 42 是打开 (OPEN) 状态。这样能够消除由于检查用端子 41 和检查用端子 42 与外部基板 201 连接所产生的多余感应负载及电容负载。即,能够抑制在 LSI32 和存储器 33、34 之间传输的地址信号、时钟信号及数据信号的波形失真,能高速地进行操作。因此,能够使电视接收机高性能化。

[0107] 图 8 是实施方式 1 的检查系统的一部分分解安装图。在该检查系统中,将实施方式 1 的模块基板 102 容纳于实施方式 1 的插座 501 中,将插座 501 安装到评价基板 601 上。这样,评价基板 601 与检查基板 602 连接,检查基板 602 与检查装置 603 连接。另外,图 8 中的模块基板 102、插座 501、评价基板 601、检查基板 602 是上表面图,检查装置 603 是外观透视图。

[0108] 检查装置 603 是用于在制造模块基板 102 时筛选合格品及不合格品的装置,即所谓的半导体测试仪。在制造模块基板 102 的制造商于制造工场中的检查工序内具有该检查装置。例如,是 LSI 测试仪或存储器测试仪等。

[0109] 检查装置 603 能通过与模块基板 102 的检查用端子 41、42 连接,来检查在模块基板 102 内部的 LSI32 和存储器 33、34 之间传输的数据信号的波形及图案。另外,当检查 LSI32 及存储器 33、34 的内部电路时,能从检查用端子 41、42 输入检查信号,并对照从检查用端子 41、42 输出的信号和期待值。

[0110] 在评价基板 601 中形成有与插座 501 的多个焊球 512、514、516 的配置对应的多个焊接点,评价基板 601 和插座 501 利用回流工序物理连接且电连接。在评价基板 601 的位置 1A 上准备与焊球 514 的配置对应的焊接点,在评价基板 601 的位置 1A 的外侧且位置 1B 的内侧准备与焊球 512、516 的配置对应的焊接点。另外,评价基板 601 能安装有 4 个插座 501。这是为了使 4 个模块基板 102 同时进行检查。插座 501 的安装数量仅是一个例子,不限于 4 个。

[0111] 在图 8 中,用于电视接收机的模块基板 102 容纳于插座 501 内,该插座 501 被安装到由绝缘体基板构成的评价基板 601 的位置 1B 上,该评价基板 601 与检查基板 602 连接,且连接在检查装置 603 的位置 1C 上。评价基板 601 是印制基板,在绝缘体上具有铜等导电

体的布线层,能有采用了布线层的布线。检查模块基板 102 所需的信号被布线成从和焊球 512、514、516 的配置对应的焊接点与安装到评价基板 601 里面的连接器(未图示)进行电连接。评价基板 601、检查基板 602 和检查装置 603 经由这些连接器进行电连接。省略了关于连接器的说明是因为在实际的检查系统中评价基板 601 和检查基板 602 与检查装置 603 是一体的且能够通过连接器来进行拆卸。

[0112] 通过设置由插座 501、评价基板 601、检查基板 602、检查装置 603 构成的检查系统,能将检查装置 603 与模块基板 102 连接,并对模块基板 102 进行检查。

[0113] 检查用端子 41 和检查用端子 42 是模块基板 102 的检查用端子,是检查模块基板 102 所需的端子。但是,在模块基板 102 里面的焊球 43 上没有准备检查用端子 41 和检查用端子 42。在无需采用实施方式 1 的插座 501 就能够将模块基板 102 安装到评价基板 601 上时,将模块基板 102 安装到评价基板 601 的位置 1A 上。此时,因为检查用端子 41 和检查用端子 42 已打开 (OPEN),所以无法与检查装置 603 电连接。另一方面,当采用实施方式 1 的插座 501、并将模块基板 102 容纳于插座 501 中时,检查用端子 41 和检查用端子 42 经由插座 501 的管脚触点 504、506、布线 505、507、雄端子 503、517、雌端子 511、515 与插座 501 里面的焊球 512、516 电连接。从而,将插座 501 安装到评价基板 601 的位置 1B 上,并容纳模块基板 102,由此不仅模块基板 102 的焊球 43,检查用端子 41、42 也能够与检查装置 603 电连接。其结果是,能够使在模块基板 102 内部的 LSI32 和存储器 33、34 之间传输的数据信号的波形及图案的检查信号传输到检查装置 603 以进行检查。另外,当检查 LSI32 及存储器 33、34 的内部电路时,能由检查装置 603 传输检查信号,从检查用端子 41、42 输入检查信号,并对照检查用端子 41、42 所输出的信号和期待值。

[0114] 在实施方式 1 的模块基板 102 中,在第 2 基板 12 上设置有检查用端子 41、42。

[0115] 因为实施方式 1 的电视接收机的外部基板 201 不需要设置与检查用端子 41、42 对应的焊接点,所以能够使安装模块基板 102 所需要的面积减少检查用端子 41、42 的面积部分。另外,不需要为了形成检查用端子而分别具有基板。因此,能够使模块基板 102 小型化。结果,能使电视接收机小型化。

[0116] 而且,检查用端子 41 和检查用端子 42 不与外部基板 201 连接、且处于打开 (OPEN) 状态。从而能够消除由于与外部基板 201 连接而产生的附加的多余感应负载及电容负载。即,能够抑制在 LSI32 与存储器 33、34 之间传输的地址信号、时钟信号及数据信号的波形失真,并能够高速地进行操作。结果,能使电视接收机高性能化。

[0117] 另外,在使用实施方式 1 的插座 501 的检查系统中,当将模块基板 102 容纳于插座 501 内时,能使模块基板 102 的检查用端子 41 和检查用端子 42 与检查装置 603 电连接。其结果,能够检查在模块基板 102 内部的 LSI32 和存储器 33、34 之间传输的数据信号的波形及图案。其结果是,能够确实地检测出模块基板 102 内的电子部件的不合格。另外,当检查 LSI32 及存储器 33、34 的内部电路时,能从检查用端子 41、42 输入检查信号,并对照检查用端子 41、42 所输出的信号和期待值。

[0118] 如以上所述,与模块基板 102 的检查用端子 41、42 对应的焊接点需要设置在制造模块基板 102 的制造商于制造场内生产的评价基板 601 中,不需要设置在使用模块基板 102 的产品的基板 201 中。由此,实施方式 1 的模块基板 102 在从制造商的制造工场出厂后,就能够减少基板所需的焊接点数量,所以能削减安装所需的面积。即,本实施方式的

模块基板 102 通过使用具有本实施方式的插座 501 的检查系统,来取得与从制造商的制造工场出厂后就能够实现小型化的情况同等的效果。另外,因为既能够实现小型化又能够提供充分的检查,所以能取得以下并存的效果,即能降低成本、防止制造成本增加,和能够提高品质、确实地检查电子部件。

[0119] 如上所述,多个雄端子 503、517 相当于第一端子,多个管脚触点 504、506 相当于第一突起,保持板 509、520 相当于保持板,多个雌端子 511、515 相当于第二端子,多个接触端子 513 相当于第四端子,多个焊球 512、516 相当于第三端子,多个焊球 514 相当于第五端子,多个焊球 43 相当于第六端子,孔部 519 相当于孔部,评价基板 601 相当于评价基板。但是,本发明不限于所述例子。

[0120] (实施方式 2)

[0121] 以下,参照附图对本发明的实施方式 2 进行说明。另外,对与实施方式 1 相同的构成要素标注相同的标记并省略详细说明。

[0122] 图 9 是表示实施方式 2 的模块基板的外观透视图。另外,在图 9 中,为了使位置关系明确,而标注表示相互正交的 X 方向、Y 方向及 Z 方向的箭头。X 方向及 Y 方向在水平面内相互正交,Z 方向相当于垂直方向。另外,在后述的图 10A 和图 10B 中也同样地标注表示 X 方向、Y 方向及 Z 方向的箭头。

[0123] 如图 9 所示,实施方式 2 的模块基板 232 具备顺次叠层有第 1 电路基板 11、第 1 复合板 21、第 2 电路基板 12 的构造。在第 2 基板 12 的上表面,形成有作为密封层的铸型部 61。模块基板 232 具有实施方式 1 的 LSI32。

[0124] 在模块基板 232 中,在第 2 基板 12 上表面的 4 个边上,分别沿着模块基板 232 的 4 个边矩阵状地配置有多个检查用端子 241、多个检查用端子 242、多个检查用端子 243 以及多个检查用端子 244。另外,将检查用端子 241、242、243、244 统称为第七端子。检查用端子 241、242、243、244 是第七端子的一个例子。

[0125] 各检查用端子 241、242、243、244 如后所述,经由在第 1 基板 11 上安装的 LSI 等电子部件和布线图案来电连接。即,各检查用端子 241、242、243、244 与 LSI32 电连接。作为检查用端子 241、242、243、244 例如能使用焊接点。检查用端子 241、242、243、244 与实施方式 1 同样地经由插座 501 和检查装置 603 连接。在此情况下的插座 501 由与检查用端子 241、242、243、244 对应的多个管脚触点 504、506、多个雄端子 503、517、多个布线 505、507、多个雌端子 511、515 和多个焊球 512、514、516 来构成。

[0126] 另外,检查用端子 241、242、243、244 与第二模块基板即模块基板 233 连接。

[0127] 在模块基板 233 中,与模块基板 232 同样地具备顺次叠层有第 1 电路基板 11、第 1 复合板 21、第 2 电路基板 12 的构造。在第 1 基板 11 的上表面具有实施方式 1 的存储器 33、34。对于存储器 33、34 考虑利用回流工序来在第 1 基板 12 上表面的未图示的焊接点上进行焊接。

[0128] 通过将模块基板 232 和模块基板 233 经由检查用端子 241、242、243、244 来连接,能实现模块基板 101 的功能。即,检查用端子 241、242、243、244 是模块基板 232 的检查用端子,并且兼作模块基板 232 和模块基板 233 的连接用端子。在模块基板 233 的底面上形成有多个焊球 343。各焊球 343 与在模块基板 233 上安装的电子部件电连接。即,存储器 33、34 和焊球 343 电连接。模块基板 233 通过采用焊球 343 在检查用端子 241、242、243、244 上

进行焊接来安装到模块基板 232 上。由此,模块基板 233 和在模块基板 232 上安装的电子部件进行电连接。即,将 LSI32 和存储器 33、34 电连接。

[0129] 模块基板 232、233 的实现形态能考虑 LSI、IC、MCM 或 SIP 等。另外,连接模块基板 232 和模块基板 233 的实现形态能考虑 POP (Package On Package) 等。

[0130] 以下,对模块基板 232 的内部构造进行详细说明。

[0131] 图 10A 是表示安装到模块基板 232 内的多个电子部件的 XY 平面上的位置关系的图,图 10B 是模块基板 232 的剖面图。

[0132] 如图 10B 所示,在第 1 复合板 21 的中央部形成有上下贯通的空间部 51。在空间部 51 内的第 1 基板 11 上安装有 LSI32。

[0133] 另外如图 10B 所示,在第 2 基板 12 中央部的规定区域上形成有孔部 53。如图 9、图 10A 及图 10B 所示,形成有作为密封层的铸型部 61,以密封空间部 51 内及孔部 53。

[0134] 在图 10A 及图 10B 中,LSI32 通过导线接合方法与第 1 基板 11 上的布线图案电连接。

[0135] 以下,还参照图 11 对 LSI32、存储器 33、34 及检查用端子 241、242、243、244 之间的布线进行说明。

[0136] 图 11 是示意地表示从模块基板 232 的第 1 基板 11 经由检查用端子 241、242、243、244、焊球 343 形成到模块基板 233 的第 2 基板的布线图案 111 ~ 116 的图。另外,在实施方式 2 中没有布线图案 113、114。在图 10A 中,逐个有代表地示出了各个布线图案 111 ~ 116,但在实际中分别形成有多个布线图案 111 ~ 116。

[0137] 如图 11 所示,多个布线图案 111 的一端分别经由多个接合焊盘 322 (参照图 10A) 及多个导线 321 (参照图 10A) 与 LSI32 的多个端子电连接。多个布线图案 111 的另一端分别与多个布线图案 112 的中央部连接。

[0138] 多个布线图案 112 的一端分别经由检查端子 242 与存储器 33 的多个端子电连接。多个布线图案 112 的另一端分别经由检查端子 241 及检查用端子 242 与存储器 34 的多个端子电连接。

[0139] 多个布线图案 115 的一端分别经由接合焊盘 322 (参照图 10A) 及导线 321 (参照图 10A) 与 LSI32 的多个端子电连接。多个布线图案 115 的另一端分别经由检查用端子 243 与存储器 33 的多个端子电连接。

[0140] 多个布线图案 116 的一端分别经由接合焊盘 322 (参照图 10A) 及导线 321 (参照图 10A) 与 LSI32 的多个端子电连接。多个布线图案 116 的另一端分别经由检查用端子 244 与存储器 34 的多个端子电连接。

[0141] 另外,虽然未图示,但存储器 33、34 的操作所需的电源信号也从模块基板 232 的第 1 基板 11 经由检查用端子 241、242、243、244、焊球 343 与模块基板 233 的第 2 基板连接。

[0142] 通过所述结构,将地址信号及时钟信号经由布线图案 111、112、检查用端子 241、242 从 LSI32 向存储器 33、34 传输。另外,将数据信号经由布线图案 115、116 及检查用端子 243、244 在 LSI32 和存储器 33、34 之间传输。

[0143] 这里,布线图案 111、112、115、116 是在功能上除了连接 LSI32 和存储器 33、34 以外不再需要的布线。即,连接 LSI32 和存储器 33、34 的布线仅在传输各信号的布线图案 111、112、115、116 中有充分的作用。另外,布线图案 111、112、115、116 不与焊球 43 连接。即,

LSI32、存储器 33、34 以及布线图案 111、112、115、116 没有多余的布线,封闭在模块基板 232 和模块基板 233 内。

[0144] 但是,在实施方式 2 的 POP 的情况下,考虑了分别检查模块基板 232 和模块基板 233,在连接了模块基板 232 和模块基板 233 之后再进行检查。通过在连接前分别检查双方,能使合格品彼此间进行连接,所以能够降低连接后的完成品的不合格率。

[0145] 但是,在模块基板 232 的分别检查中,为了检查从 LSI32 向存储器 33、34 传输的全部信号的波形及图案,需要在模块基板 232 的全部布线图案 111、112、115、116 上连接后述的检查装置 603。为了检查从 LSI32 向存储器 33、34 传输的全部信号的波形及图案,需要能实现存储器 33、34 的功能的单元。但在此情况下,能在检查装置 603 中具有存储器 33、34 的功能,也能在评价基板 601、检查基板 602 或插座 501 上具有存储器 33、34 的功能。即,能考虑在检查装置 603 中安装仿真存储器 33、34 的软件;和在检查装置 603、评价基板 601、检查基板 602 或插座 501 上安装存储器 33、34 的方法。这样,能连接这些存储器功能和模块基板 232 且从 LSI32 向存储器 33、34 传输信号,并且能够检查传输的各信号的波形及图案。

[0146] 为了检查用于与模块基板 232 中的 LSI32 的存储器 33、34 连接的内部电路,需要从模块基板 232 外部的检查装置 603 向 LSI32 输入检查信号,并对照 LSI32 所输出的信号和期待值。

[0147] 因此,在实施方式 2 中,如图 10A、图 10B 及图 11 所说明的那样,检查用端子 241、242 和布线图案 111、112 电连接。由此,能通过在检查用端子 241 或 242 上连接检查装置 603,来检查从 LSI32 向存储器 33 传输的地址信号和时钟信号的波形及图案。

[0148] 另外,将检查用端子 243 和布线图案 115 电连接。由此,能通过在检查用端子 243 上连接检查装置 603,来检查在 LSI32 和存储器 33 之间传输的数据信号的波形及图案。

[0149] 另外,将检查用端子 244 和布线图案 116 电连接。由此,能通过在检查用端子 244 上连接检查装置 603,来检查在 LSI32 和存储器 34 之间传输的数据信号的波形及图案。

[0150] 另外,当检查用于与 LSI32 的存储器 33、34 连接的内部电路时,将检查用端子 241、242、243、244 和检查装置 603 连接。由此,能向检查用端子 241、242、243、244 输入检查信号,并对照从检查用端子 241、242、243、244 输出的信号和期待值。

[0151] 在实施方式 2 的模块基板 232 中,在第 2 基板 12 上设置有检查用端子 241、242、243、244。

[0152] 实施方式 2 的电视接收机的外部基板 201 不需要设置与检查用端子 241、242、243、244 对应的焊接点,所以能够使连接有模块基板 232 及模块基板 233 的完成品的安装所需要的面积减少检查用端子 241、242、243、244 的面积部分。其结果,能够使电视接收机小型化。

[0153] 此外,检查用端子 241、242、243、244 能兼作用于连接模块基板 232 及模块基板 233 的连接端子。由此,能消除附加的多余感应负载和电容负载,该多余的感应负载和电容负载是由与外部基板 201 连接、或向多余的检查端子及检查端子引出的布线所产生的。即,能够抑制在 LSI32 和存储器 33、34 之间传输的地址信号、时钟信号以及数据信号的波形失真,并能高速地进行操作。结果,能够使电视接收机高性能化。

[0154] 另外,在使用实施方式 2 的插座 501 的检查系统中,当将模块基板 232 容纳至插座 501 中时,能防止在模块基板 232 的检查用端子 241 或检查用端子 242 上产生反射波。这样,能够防止在布线图案的信号中产生波形失真。

[0155] 能将检查用端子 241、242、243、244 与检查装置 603 电连接。另外,还能在检查装置 603 中安装仿真存储器 33、34 的软件;或者在检查装置 603、评价基板 601、检查基板 602 或插座 501 上安装存储器 33、34。其结果,能够检查在模块基板 232 内部的 LSI32 和存储器 33、34 之间传输的全部数据信号的波形及图案。另外,当检查 LSI32 的内部电路时,能从检查用端子 241、242、243、244 输入检查信号,并对照检查用端子 241、242、243、244 所输出的信号和期待值。其结果,由于能够检查在模块基板 232 内部的 LSI32 和存储器 33、34 之间传输的全部数据信号的波形及图案,并与期待值进行对照,所以能够提高模块基板 232 的品质。

[0156] 如以上所述,与模块基板 232 的检查用端子 241、242、243、244 对应的焊接点需要设置在制造模块基板 232 的制造商于制造工场内生产的评价基板 601 中,不需要设置在采用完成品的产品的外部基板 201 中,该完成品连接着模块基板 232 和模块基板 233。由此,模块基板 232 在从制造商的制造工场出厂后,由于能够减少基板所需的焊接点数量,所以能削减安装所需的面积。即,模块基板 232 通过使用具有实施方式 2 的插座 501 的检查系统,来取得与从制造商的制造工场出厂后就能够实现小型化的情况同等的效果。另外,因为既能够实现小型化又能够提供充分的检查,所以能取得以下并存的效果,即能够降低成本、防止制造成本增加,和能够提高品质、确实地检查电子部件。

[0157] 产业上的可利用性

[0158] 本发明的模块基板、插座以及使用这些的检查系统,具有与从制造商的制造工场检查出厂后就能够实现小型化的情况同样的效果。本发明的模块基板、插座以及使用这些的检查系统,作为安装有电子部件的模块基板、容纳模块基板的插座、检查电子部件的系统等是有用的。

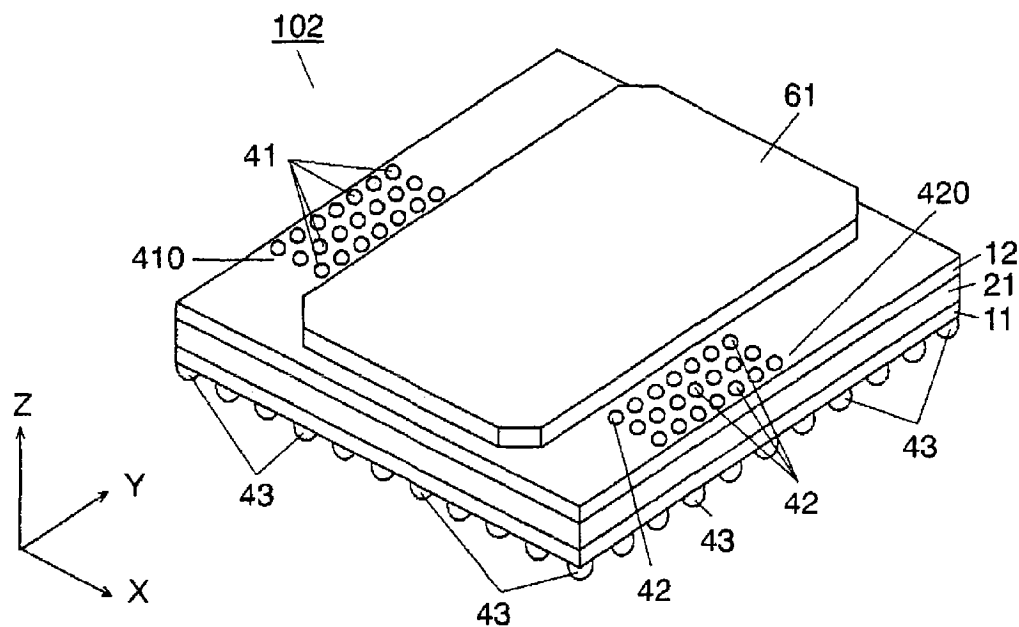


图 1

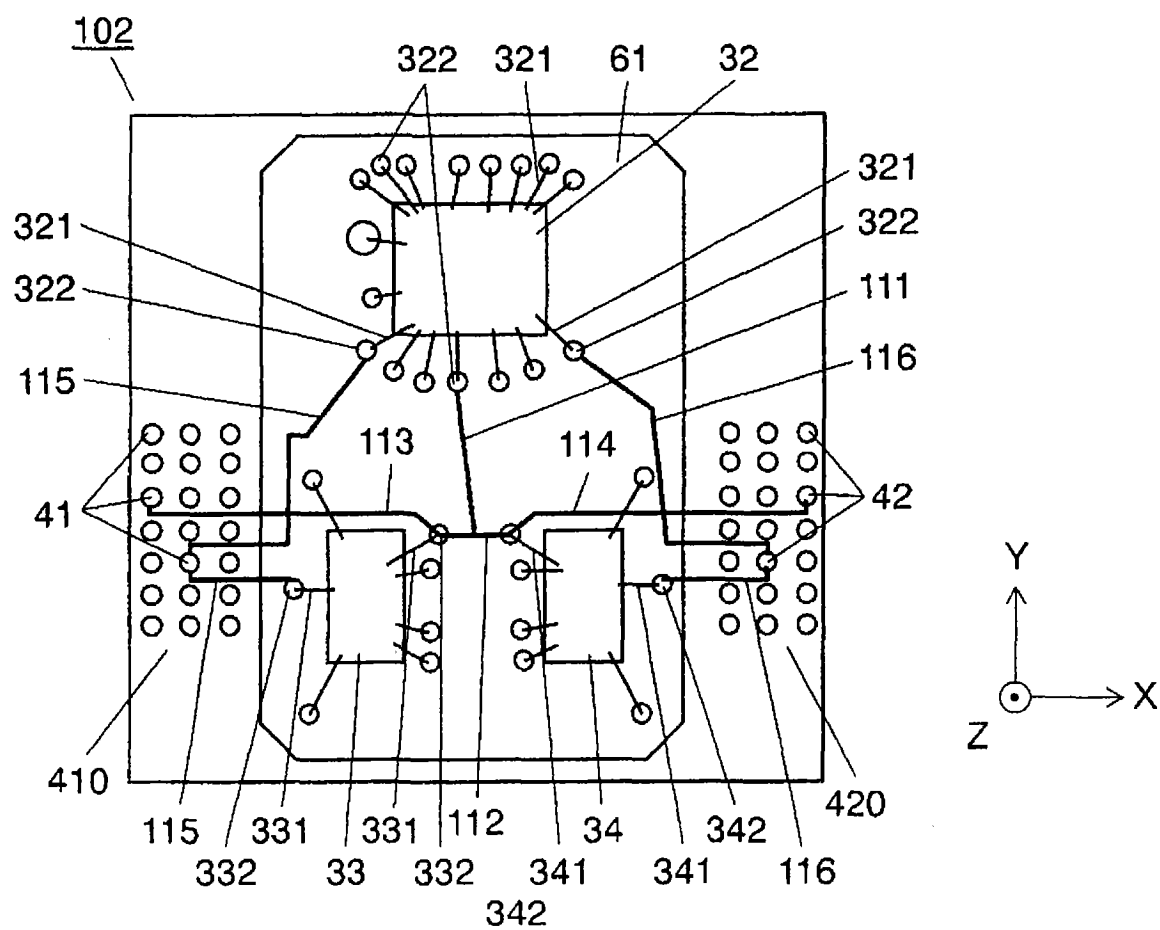


图 2A

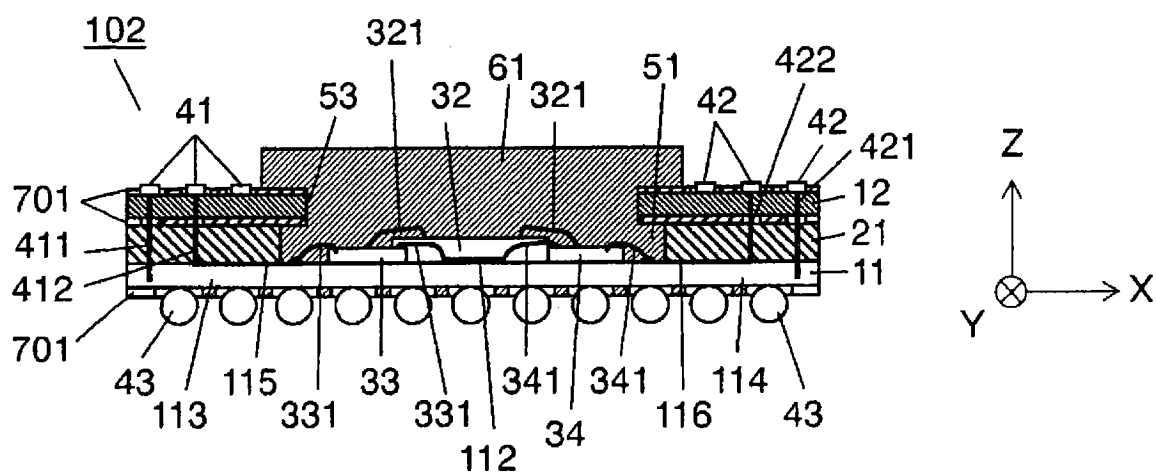


图 2B

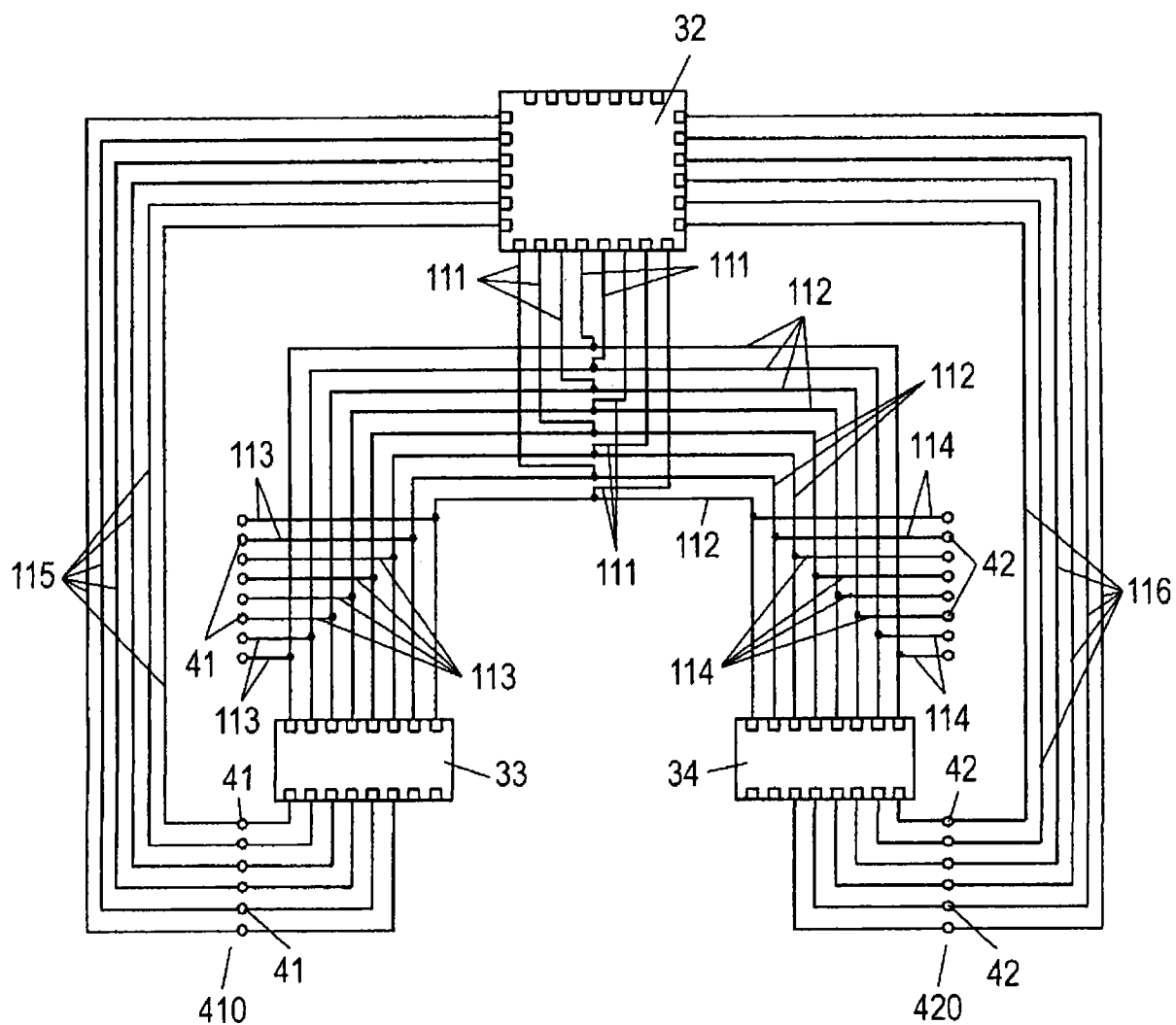


图 3

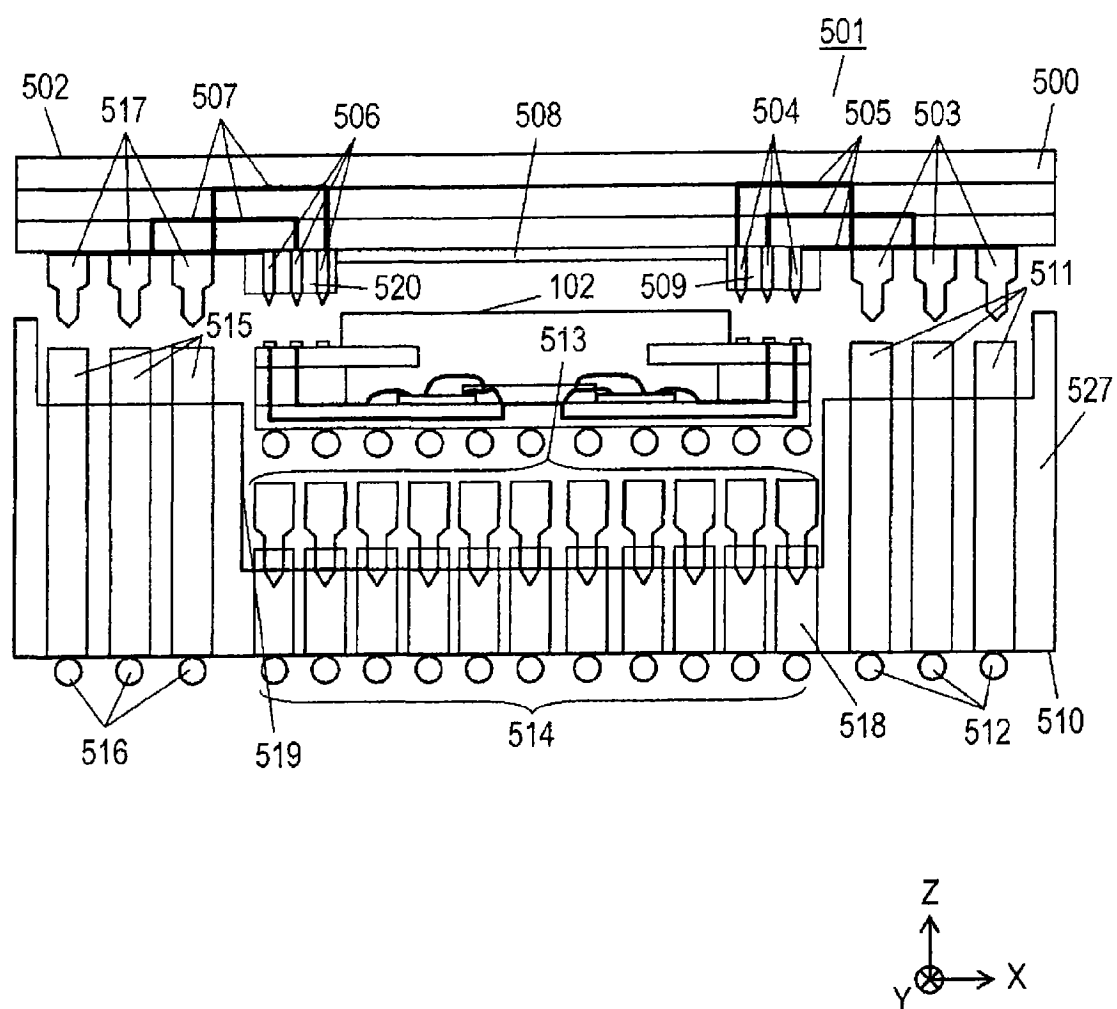


图 4

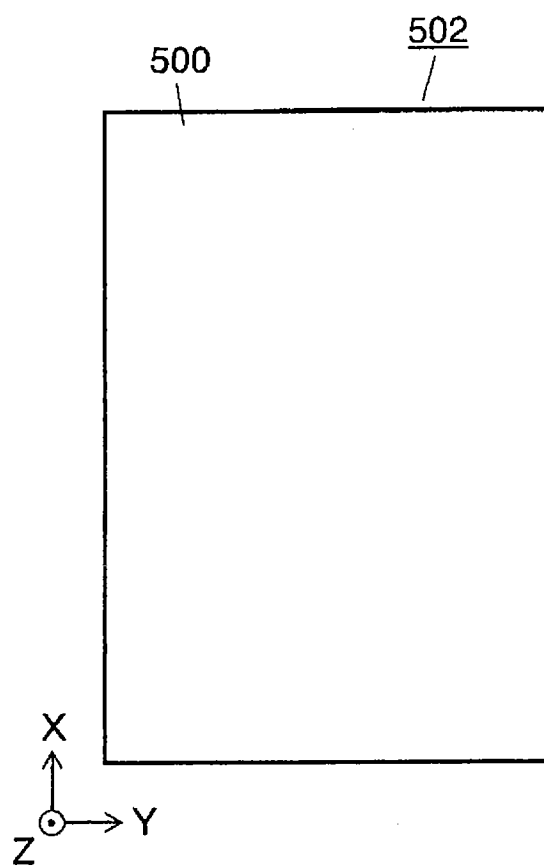


图 5A

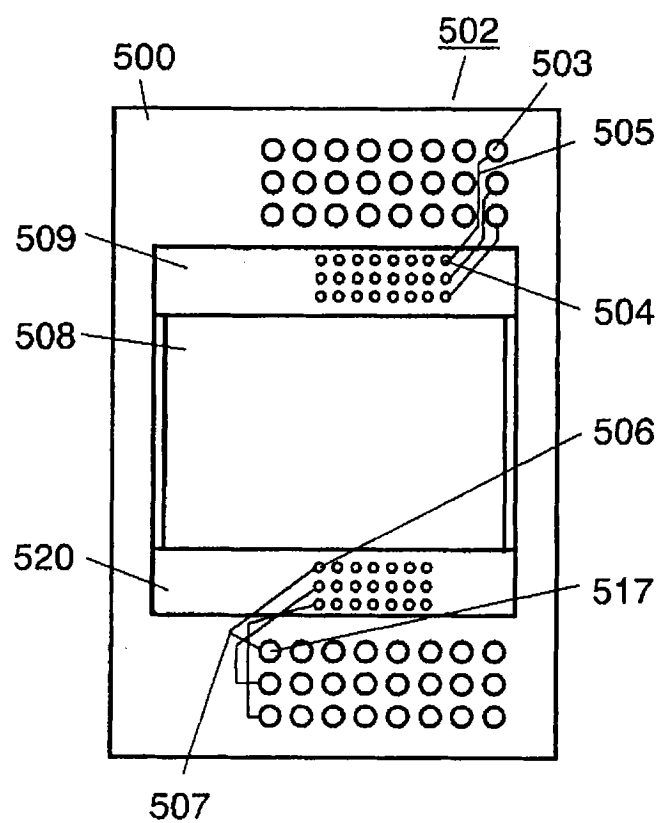


图 5B

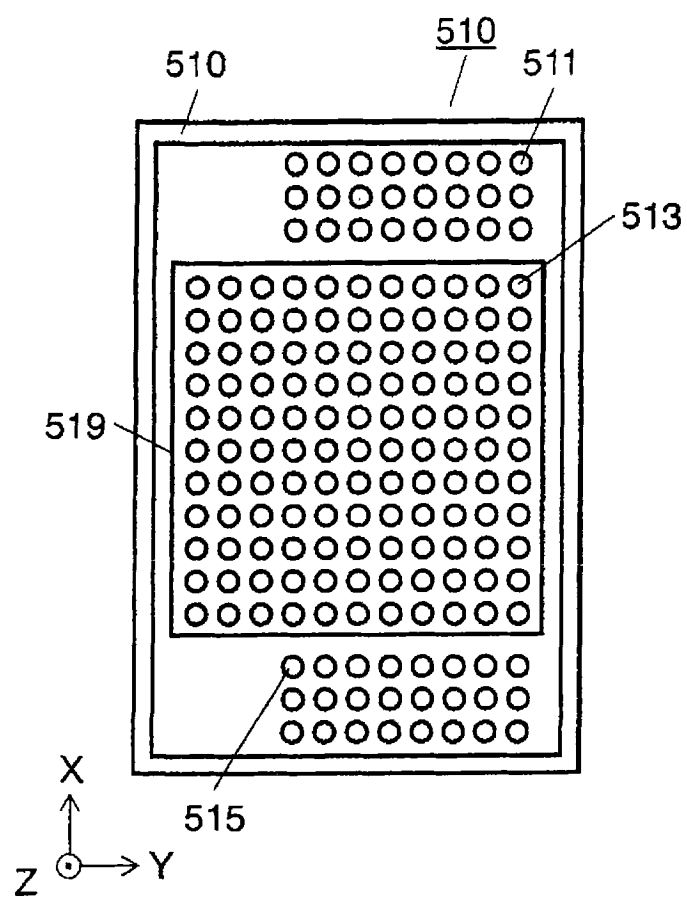


图 6A

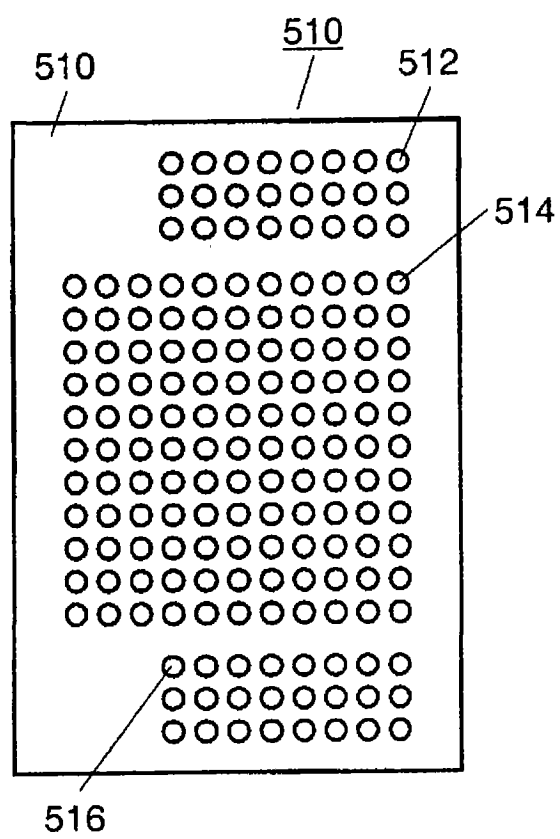


图 6B

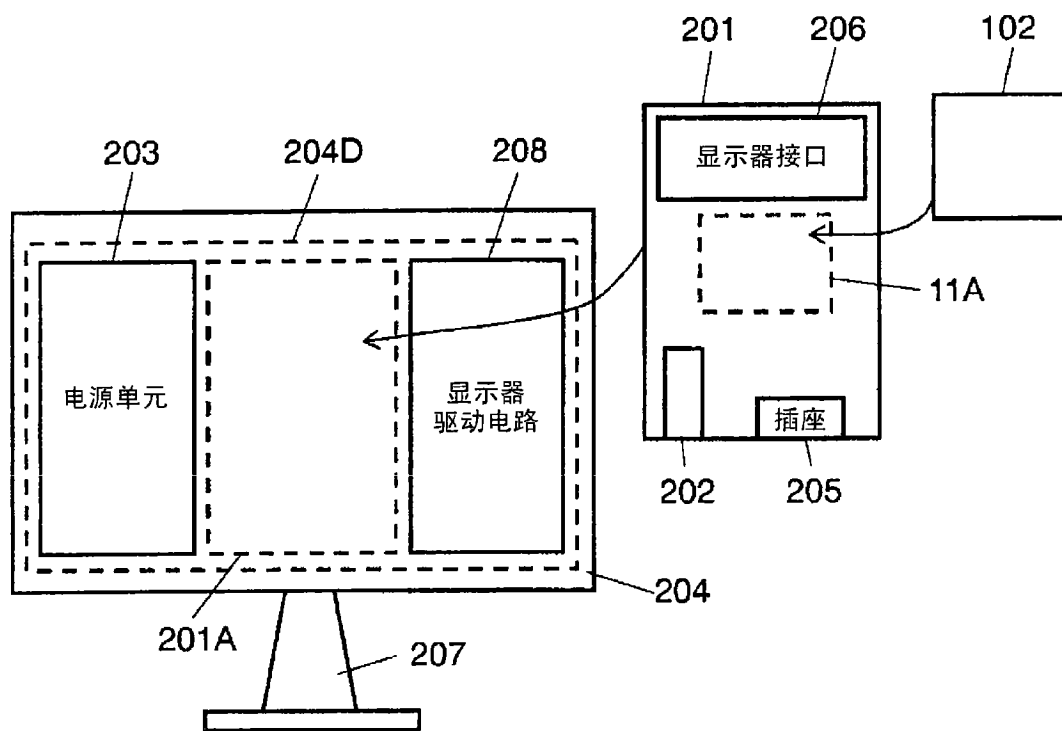


图 7

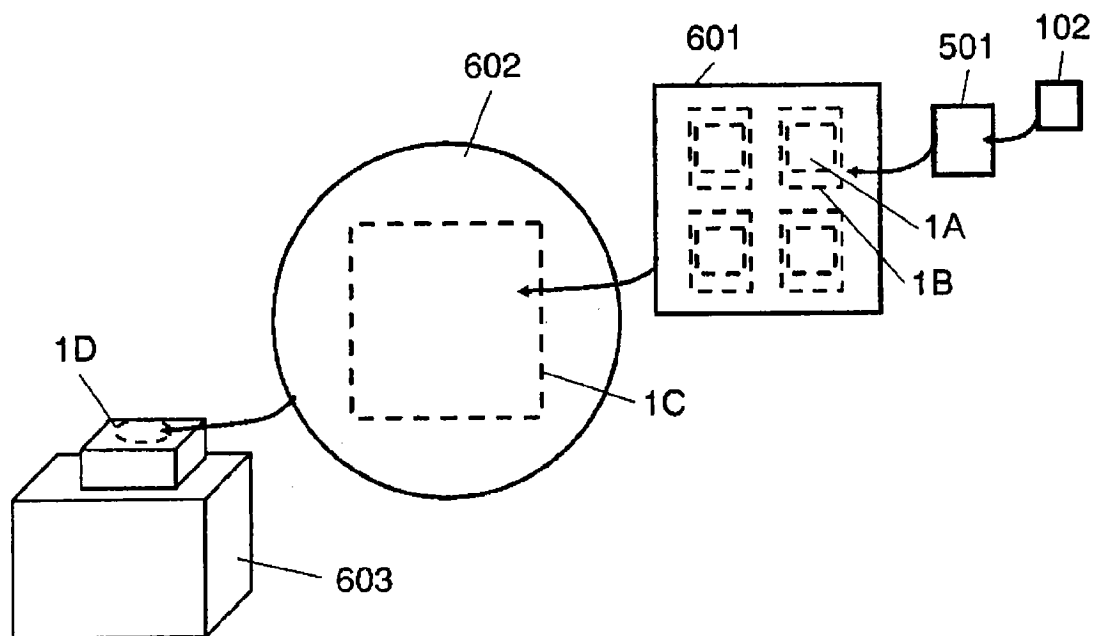


图 8

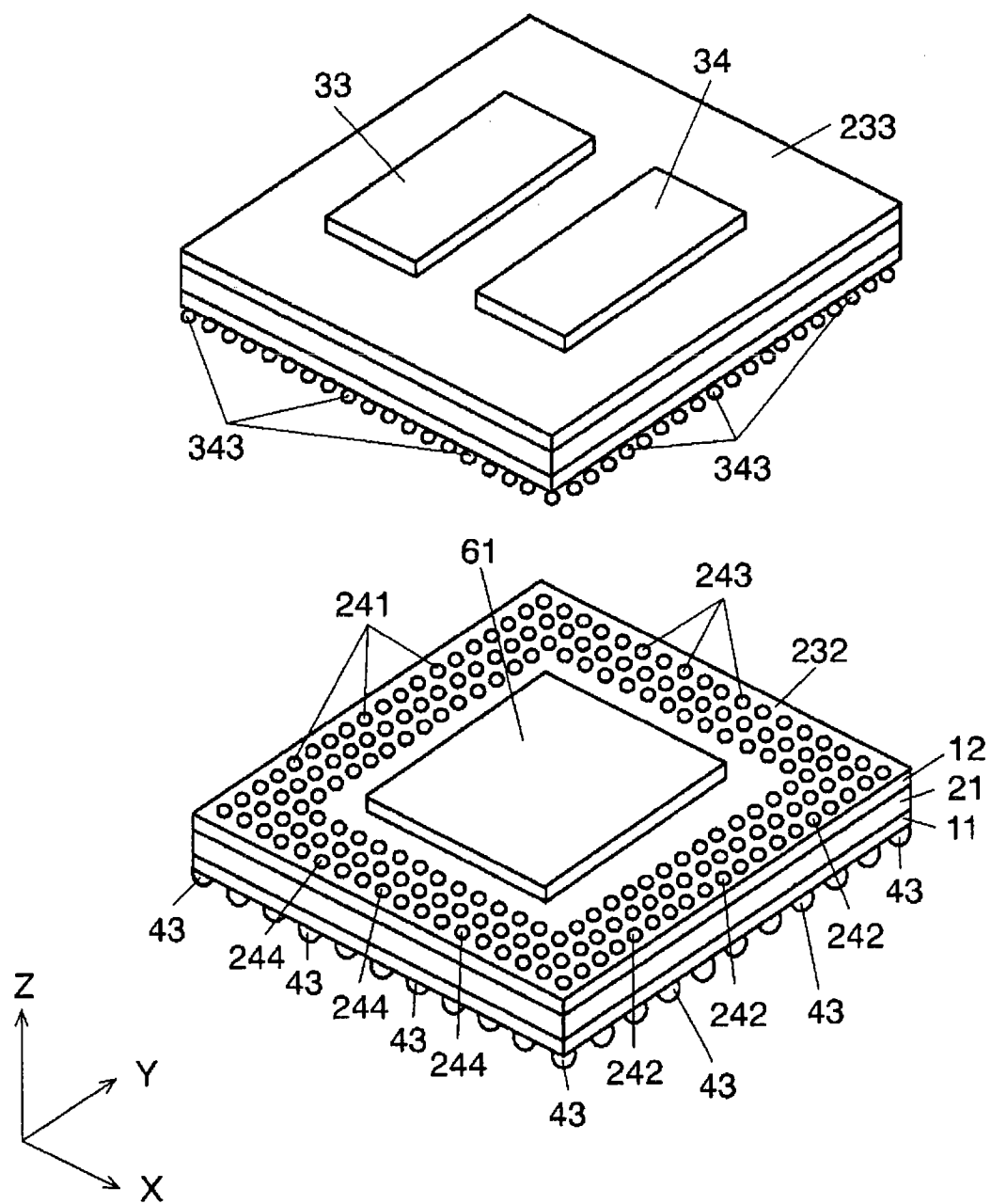


图 9

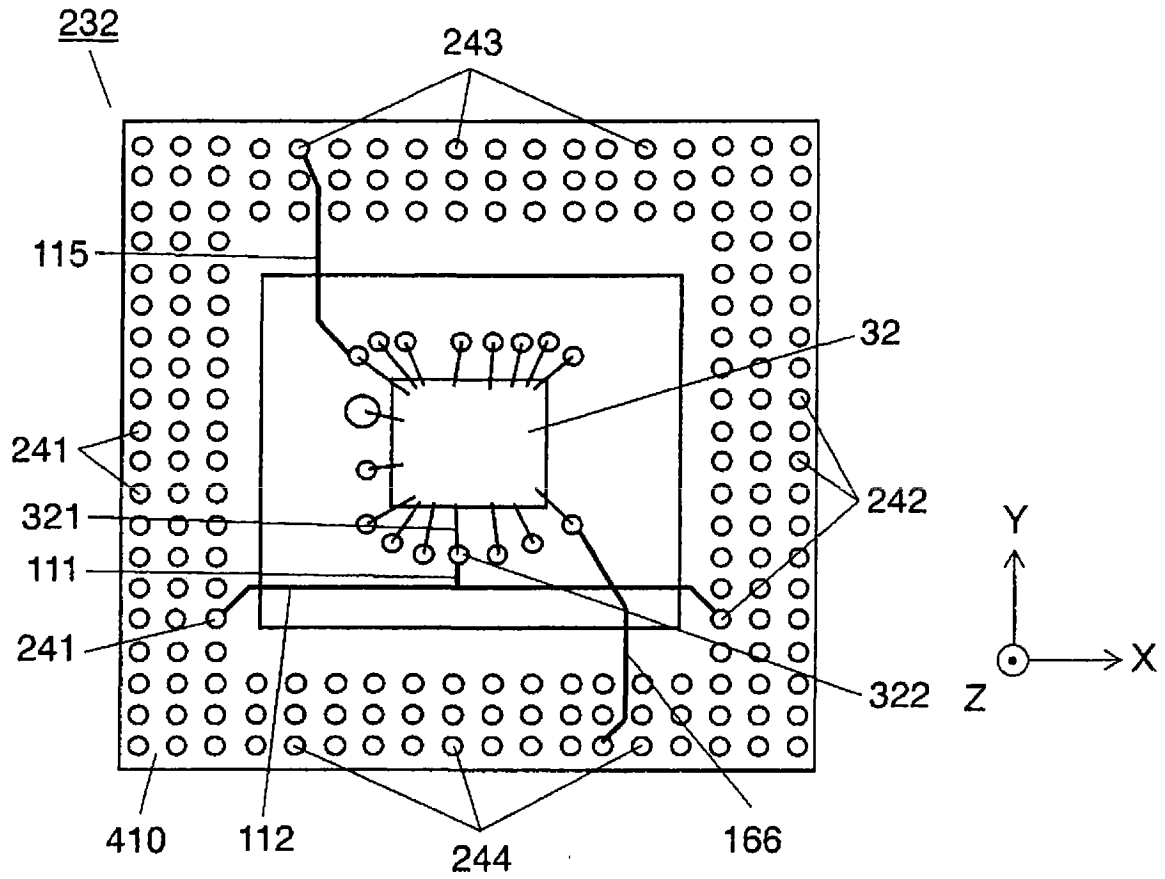


图 10A

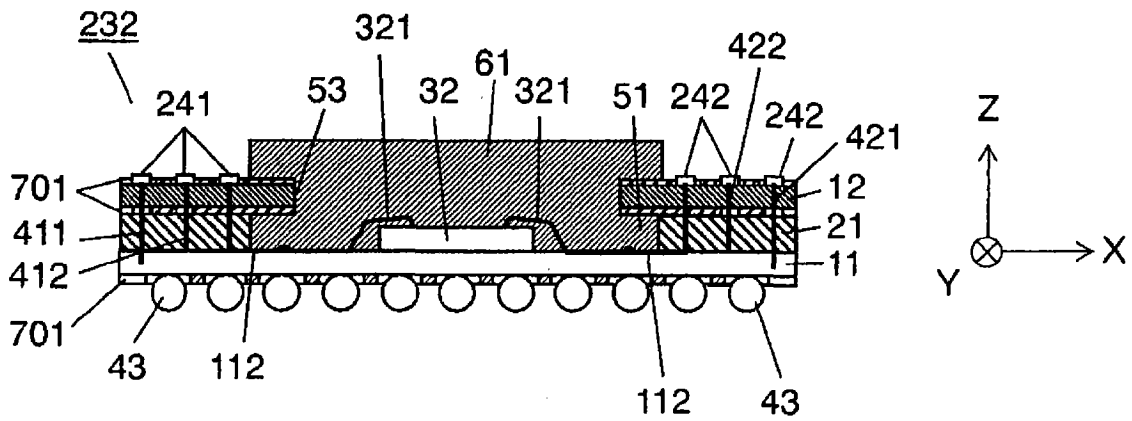


图 10B

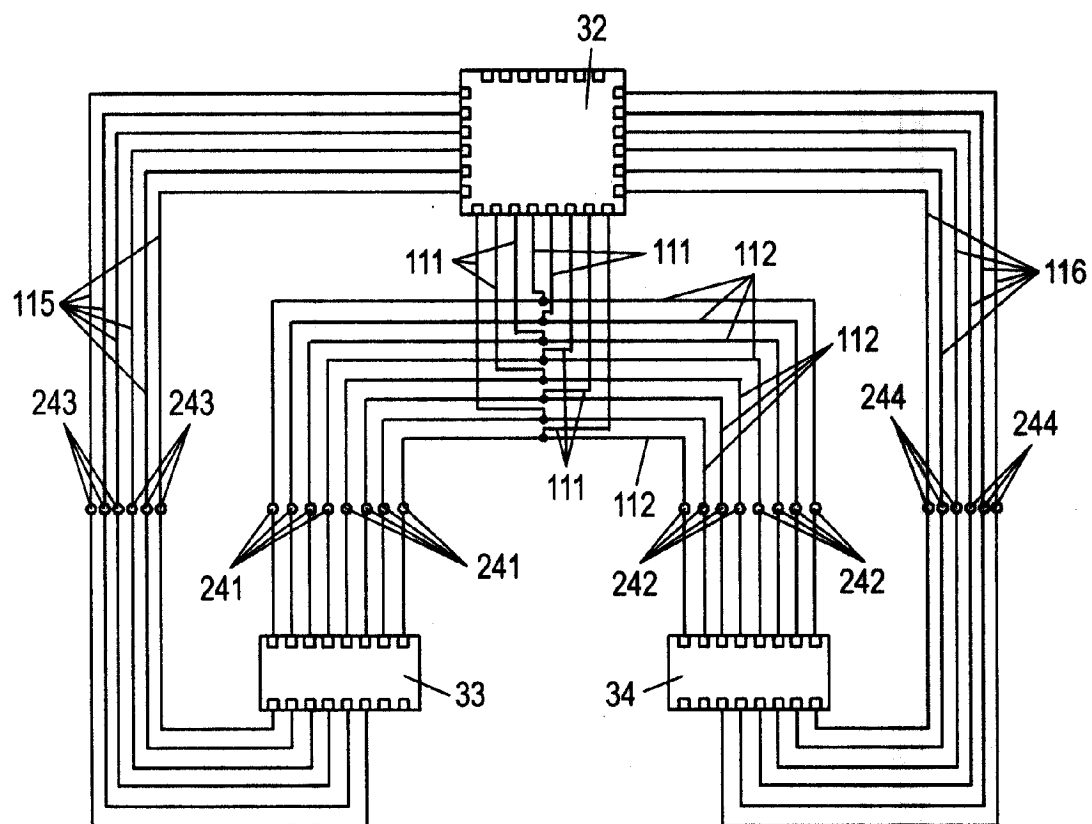


图 11