

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第3区分  
 【発行日】令和6年10月28日(2024.10.28)

【国際公開番号】WO2022/140718  
 【公表番号】特表2024-500663(P2024-500663A)  
 【公表日】令和6年1月10日(2024.1.10)  
 【年通号数】公開公報(特許)2024-004  
 【出願番号】特願2023-534637(P2023-534637)  
 【国際特許分類】

10

H 0 4 N 1 9 / 5 9 3 ( 2 0 1 4 . 0 1 )

H 0 4 N 1 9 / 7 0 ( 2 0 1 4 . 0 1 )

【 F I 】

H 0 4 N 1 9 / 5 9 3

H 0 4 N 1 9 / 7 0

【手続補正書】

【提出日】令和6年10月15日(2024.10.15)

【手続補正1】

【補正対象書類名】特許請求の範囲

20

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ビデオデータを復号する方法であって、前記方法は、

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出(DIMD)を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード(MPM)リストを構築することと、ここにおいて、前記MPMリストを構築することが、前記MPMリスト中に、イントラモードの前記導出されたリストからの少なくとも1つのイントラモードを挿入することを備え、イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを前記MPMリスト中に挿入することが、

30

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第1の候補を挿入することと、  
前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第2の候補を選択的に挿入することとを備える、

前記構築されたMPMリストから選択された候補を使用して、前記現在ブロックを予測することと  
 を備える、方法。

40

【請求項2】

前記現在ブロックについて、ビデオデータの前記現在ブロックについてDIMDが有効にされるかどうかを示す値を有するDIMDフラグを復号することをさらに備え、ここにおいて、DIMDを使用してイントラモードの前記リストを導出することが、前記DIMDフラグの値にかかわらずDIMDを使用してイントラモードの前記リストを導出することを備える、  
 請求項1に記載の方法。

【請求項3】

ビデオデータを符号化する方法であって、前記方法は、

50

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出 ( D I M D ) を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード ( M P M ) リストを構築することと、ここにおいて、前記 M P M リストを構築することが、前記 M P M リスト中に、イントラモードの前記導出されたリストからの少なくとも 1 つのイントラモードを挿入することを備え、イントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードを前記 M P M リスト中に挿入することが、

前記 M P M リスト中に、 D I M D を使用して導出されたイントラモードの前記リストからの第 1 の候補を挿入することと、

前記 M P M リスト中に、 D I M D を使用して導出されたイントラモードの前記リストからの第 2 の候補を選択的に挿入することとを備える、

前記現在ブロックについておよび前記 M P M リストから、候補イントラモードを選択することと、

前記現在ブロックについて、前記候補イントラモードを指定する 1 つまたは複数のシンタックス要素を符号化することと

を備える、方法。

【請求項 4】

前記第 2 の候補を選択的に挿入することが、 D I M D を使用して導出されたイントラモードの前記リストからの前記第 2 の候補の強度の和に基づいて、前記第 2 の候補を前記 M P M リスト中に選択的に挿入することを備える、請求項 1 または 3 に記載の方法。

【請求項 5】

前記 M P M リストを構築することが、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの後に、追加のイントラモード候補を挿入することをさらに備える、請求項 1 または 3 に記載の方法。

【請求項 6】

前記追加のイントラモード候補を挿入することが、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの後に、1 つまたは複数のデフォルト候補を挿入することを備える、請求項 5 に記載の方法。

【請求項 7】

前記 M P M リストを構築することが、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの前に、前記現在ブロックの隣接ブロックからの予測モードである 1 つまたは複数のイントラモード候補を挿入することをさらに備える、請求項 5 に記載の方法。

【請求項 8】

前記現在ブロックについて、ビデオデータの前記現在ブロックについて D I M D が有効にされるかどうかを示す値を有する D I M D フラグを符号化することをさらに備え、ここにおいて、 D I M D を使用してイントラモードの前記リストを導出することが、前記 D I M D フラグの値にかかわらず D I M D を使用してイントラモードの前記リストを導出することを備える、  
請求項 3 に記載の方法。

【請求項 9】

ビデオデータを復号するためのデバイスであって、前記デバイスが、  
ビデオデータを記憶するように構成されたメモリと、  
回路中に実装された 1 つまたは複数のプロセッサと  
を備え、前記 1 つまたは複数のプロセッサは、

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出 ( D I M

10

20

30

40

50

D) を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード(MPM)リストを構築することと、ここにおいて、前記MPMリストを構築することが、前記MPMリスト中に、イントラモードの前記導出されたリストからの少なくとも1つのイントラモードを挿入することを備え、イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを前記MPMリスト中に挿入するために、前記1つまたは複数のプロセッサが、  
前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第1の候補を挿入することと、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第2の候補を選択的に挿入することとを行うように構成された、

前記構築されたMPMリストから選択された候補を使用して、前記現在ブロックを予測することと

を行うように構成された、デバイス。

【請求項10】

前記1つまたは複数のプロセッサは、

前記現在ブロックについて、ビデオデータの前記現在ブロックについてDIMDが有効にされるかどうかを示す値を有するDIMDフラグを復号することを行うようにさらに構成され、ここにおいて、DIMDを使用してイントラモードの前記リストを導出するために、前記1つまたは複数のプロセッサが、前記DIMDフラグの値にかかわらずDIMDを使用してイントラモードの前記リストを導出するように構成された、  
請求項9に記載のデバイス。

【請求項11】

ビデオデータを符号化するためのデバイスであって、前記デバイスが、  
ビデオデータを記憶するように構成されたメモリと、  
回路中に実装された1つまたは複数のプロセッサと

を備え、前記1つまたは複数のプロセッサは、

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出(DIMD)  
を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを  
導出することと、

前記現在ブロックについて、最確モード(MPM)リストを構築することと、ここにおいて、前記MPMリストを構築することが、前記MPMリスト中に、イントラモードの前記導出されたリストからの少なくとも1つのイントラモードを挿入することを備え、イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを前記MPMリスト中に挿入するために、前記1つまたは複数のプロセッサが、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第1の候補を挿入することと、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第2の候補を選択的に挿入することとを行うように構成され、

前記現在ブロックについておよび前記MPMリストから、候補イントラモードを選択することと、

前記現在ブロックについて、前記候補イントラモードを指定する1つまたは複数のシンタックス要素を符号化することと

を行うように構成された、デバイス。

【請求項12】

前記1つまたは複数のプロセッサは、

前記現在ブロックについて、ビデオデータの前記現在ブロックについてDIMDが有効にされるかどうかを示す値を有するDIMDフラグを符号化することを行うようにさらに構成され、ここにおいて、DIMDを使用してイントラモードの前記リストを導出するために、前記1つまたは複数のプロセッサが、前記DIMDフラグの値にかかわらずDIMD

を使用してイントラモードの前記リストを導出するように構成された、  
請求項 1 1 に記載のデバイス。

【請求項 1 3】

前記第 2 の候補を選択的に挿入するために、前記 1 つまたは複数のプロセッサが、D I M D を使用して導出されたイントラモードの前記リストからの前記第 2 の候補の強度の和に基づいて、前記第 2 の候補を前記 M P M リスト中に選択的に挿入するように構成された、請求項 9 または 1 1 に記載のデバイス。

【請求項 1 4】

前記 M P M リストを構築するために、前記 1 つまたは複数のプロセッサが、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの後に、追加のイントラモード候補を挿入すること  
を行うように構成され、好ましくは、  
前記追加のイントラモード候補を挿入するために、前記 1 つまたは複数のプロセッサが、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの後に、1 つまたは複数のデフォルト候補を挿入することを行うように構成された、請求項 9 または 1 1 に記載のデバイス。

【請求項 1 5】

前記 M P M リストを構築するために、前記 1 つまたは複数のプロセッサが、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの後に、追加のイントラモード候補を挿入することと、  
前記 M P M リスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも 1 つのイントラモードの前に、前記現在ブロックの隣接ブロックからの予測モードである 1 つまたは複数のイントラモード候補を挿入することと  
を行うように構成された、請求項 1 4 に記載のデバイス。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 2 3 1

【補正方法】変更

【補正の内容】

【0 2 3 1】

[0245] 様々な例が説明された。これらおよび他の例は、以下の特許請求の範囲内に入る。

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

[ C 1 ]

ビデオデータを復号する方法であって、前記方法は、  
ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出 ( D I M D ) を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード ( M P M ) リストを構築することと、ここにおいて、前記 M P M リストを構築することが、前記 M P M リスト中に、イントラモードの前記導出されたリストからの少なくとも 1 つのイントラモードを挿入することを備える、  
前記構築された M P M リストから選択された候補を使用して、前記現在ブロックを予測することと  
を備える、方法。

[ C 2 ]

前記現在ブロックについて、ビデオデータの前記現在ブロックについて D I M D が有効にされるかどうかを示す値を有する D I M D フラグを復号することをさらに備え、ここにおいて、D I M D を使用してイントラモードの前記リストを導出することが、前記 D I M D フラグの値にかかわらず D I M D を使用してイントラモードの前記リストを導出することを備える、

C 1 に記載の方法。

[ C 3 ]

イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを前記MPMリスト中に挿入することが、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第1の候補を挿入することと、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第2の候補を選択的に挿入することと

を備える、C 1 に記載の方法。

[ C 4 ]

前記第2の候補を選択的に挿入することが、DIMDを使用して導出されたイントラモードの前記リストからの前記第2の候補の強度の和に基づいて、前記第2の候補を前記MPMリスト中に選択的に挿入することを備える、C 3 に記載の方法。

[ C 5 ]

前記MPMリストを構築することが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの後に、追加のイントラモード候補を挿入すること

をさらに備える、C 1 に記載の方法。

[ C 6 ]

前記追加のイントラモード候補を挿入することが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの後に、1つまたは複数のデフォルト候補を挿入することを備える、C 5 に記載の方法。

[ C 7 ]

前記MPMリストを構築することが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの前に、前記現在ブロックの隣接ブロックからの予測モードである1つまたは複数のイントラモード候補を挿入すること

をさらに備える、C 5 に記載の方法。

[ C 8 ]

ビデオデータを符号化する方法であって、前記方法は、

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出(DIMD)を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード(MPM)リストを構築することと、ここにおいて、前記MPMリストを構築することが、前記MPMリスト中に、イントラモードの前記導出されたリストからの少なくとも1つのイントラモードを挿入することを備える、前記現在ブロックについておよび前記MPMリストから、候補イントラモードを選択することと、

前記現在ブロックについて、前記候補イントラモードを指定する1つまたは複数のシンタックス要素を符号化することと

を備える、方法。

[ C 9 ]

前記現在ブロックについて、ビデオデータの前記現在ブロックについてDIMDが有効にされるかどうかを示す値を有するDIMDフラグを符号化することをさらに備え、ここにおいて、DIMDを使用してイントラモードの前記リストを導出することが、前記DIMDフラグの値にかかわらずDIMDを使用してイントラモードの前記リストを導出することを備える、

C 8 に記載の方法。

[ C 10 ]

10

20

30

40

50

イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを前記MPMリスト中に挿入することが、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第1の候補を挿入することと、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第2の候補を選択的に挿入することと

を備える、C8に記載の方法。

[C11]

前記第2の候補を選択的に挿入することが、DIMDを使用して導出されたイントラモードの前記リストからの前記第2の候補の強度の和に基づいて、前記第2の候補を前記MPMリスト中に選択的に挿入することを備える、C10に記載の方法。

10

[C12]

前記MPMリストを構築することが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの後に、追加のイントラモード候補を挿入すること

をさらに備える、C8に記載の方法。

[C13]

前記追加のイントラモード候補を挿入することが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの後に、1つまたは複数のデフォルト候補を挿入することを備える、C12に記載の方法。

20

[C14]

前記MPMリストを構築することが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの前に、前記現在ブロックの隣接ブロックからの予測モードである1つまたは複数のイントラモード候補を挿入すること

をさらに備える、C12に記載の方法。

[C15]

ビデオデータを復号するためのデバイスであって、前記デバイスが、

ビデオデータを記憶するように構成されたメモリと、

回路中に実装された1つまたは複数のプロセッサと

を備え、前記1つまたは複数のプロセッサは、

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出(DIMD)を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード(MPM)リストを構築することと、ここにおいて、前記MPMリストを構築することが、前記MPMリスト中に、イントラモードの前記導出されたリストからの少なくとも1つのイントラモードを挿入することを備える、前記構築されたMPMリストから選択された候補を使用して、前記現在ブロックを予測することと

40

を行うように構成された、デバイス。

[C16]

前記1つまたは複数のプロセッサは、

前記現在ブロックについて、ビデオデータの前記現在ブロックについてDIMDが有効にされるかどうかを示す値を有するDIMDフラグを復号することを行うようにさらに構成され、ここにおいて、DIMDを使用してイントラモードの前記リストを導出するために、前記1つまたは複数のプロセッサが、前記DIMDフラグの値にかかわらずDIMDを使用してイントラモードの前記リストを導出するように構成された、

C15に記載のデバイス。

[C17]

50

イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを前記MPMリスト中に挿入するために、前記1つまたは複数のプロセッサが、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第1の候補を挿入することと、

前記MPMリスト中に、DIMDを使用して導出されたイントラモードの前記リストからの第2の候補を選択的に挿入することと

を行うように構成された、C15に記載のデバイス。

[C18]

前記第2の候補を選択的に挿入するために、前記1つまたは複数のプロセッサが、DIMDを使用して導出されたイントラモードの前記リストからの前記第2の候補の強度の和に基づいて、前記第2の候補を前記MPMリスト中に選択的に挿入するように構成された、C17に記載のデバイス。

[C19]

前記MPMリストを構築するために、前記1つまたは複数のプロセッサが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの後に、追加のイントラモード候補を挿入すること

を行うように構成された、C15に記載のデバイス。

[C20]

前記追加のイントラモード候補を挿入するために、前記1つまたは複数のプロセッサが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの後に、1つまたは複数のデフォルト候補を挿入することを行うように構成された、C19に記載のデバイス。

[C21]

前記MPMリストを構築するために、前記1つまたは複数のプロセッサが、

前記MPMリスト中に、およびイントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードの前に、前記現在ブロックの隣接ブロックからの予測モードである1つまたは複数のイントラモード候補を挿入すること

を行うように構成された、C19に記載のデバイス。

[C22]

ビデオデータを符号化するためのデバイスであって、前記デバイスが、

ビデオデータを記憶するように構成されたメモリと、

回路中に実装された1つまたは複数のプロセッサと

を備え、前記1つまたは複数のプロセッサは、

ビデオデータの現在ブロックについておよびデコーダ側イントラモード導出(DIMD)を使用して、隣接ブロックの再構築されたサンプルを使用してイントラモードのリストを導出することと、

前記現在ブロックについて、最確モード(MPM)リストを構築することと、ここにおいて、前記MPMリストを構築することが、前記MPMリスト中に、イントラモードの前記導出されたリストからの少なくとも1つのイントラモードを挿入することを備える、前記現在ブロックについておよび前記MPMリストから、候補イントラモードを選択することと、

前記現在ブロックについて、前記候補イントラモードを指定する1つまたは複数のシグナックス要素を符号化することと

を行うように構成された、デバイス。

[C23]

前記1つまたは複数のプロセッサは、

前記現在ブロックについて、ビデオデータの前記現在ブロックについてDIMDが有効にされるかどうかを示す値を有するDIMDフラグを符号化することを行うようにさらに構成され、ここにおいて、DIMDを使用してイントラモードの前記リストを導出するために、前記1つまたは複数のプロセッサが、前記DIMDフラグの値にかかわらずDIM

10

20

30

40

50

Dを使用してイントラモードの前記リストを導出するように構成された、  
C 2 2 に記載のデバイス。

[ C 2 4 ]

イントラモードの前記導出されたリストからの前記少なくとも1つのイントラモードを  
前記M P Mリスト中に挿入するために、前記1つまたは複数のプロセッサが、

前記M P Mリスト中に、D I M Dを使用して導出されたイントラモードの前記リストか  
らの第1の候補を挿入することと、

前記M P Mリスト中に、D I M Dを使用して導出されたイントラモードの前記リストか  
らの第2の候補を選択的に挿入することと

を行うように構成された、C 2 2 に記載のデバイス。

10

[ C 2 5 ]

前記第2の候補を選択的に挿入するために、前記1つまたは複数のプロセッサが、D I  
M Dを使用して導出されたイントラモードの前記リストからの前記第2の候補の強度の和  
に基づいて、前記第2の候補を前記M P Mリスト中に選択的に挿入するように構成された  
、C 2 4 に記載のデバイス。

[ C 2 6 ]

前記M P Mリストを構築するために、前記1つまたは複数のプロセッサが、

前記M P Mリスト中に、およびイントラモードの前記導出されたリストからの前記少な  
くとも1つのイントラモードの後に、追加のイントラモード候補を挿入すること

を行うように構成された、C 2 2 に記載のデバイス。

20

[ C 2 7 ]

前記追加のイントラモード候補を挿入するために、前記1つまたは複数のプロセッサが、

前記M P Mリスト中に、およびイントラモードの前記導出されたリストからの前記少な  
くとも1つのイントラモードの後に、1つまたは複数のデフォルト候補を挿入すること

を行うように構成された、C 2 6 に記載のデバイス。

[ C 2 8 ]

前記M P Mリストを構築するために、前記1つまたは複数のプロセッサが、

前記M P Mリスト中に、およびイントラモードの前記導出されたリストからの前記少な  
くとも1つのイントラモードの前に、前記現在ブロックの隣接ブロックからの予測モード

である1つまたは複数のイントラモード候補を挿入すること

を行うように構成された、C 2 6 に記載のデバイス。

30

40

50