

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁴
H02H 3/06

(45) 공고일자 1989년05월30일
(11) 공고번호 특 1989-0001899

(21) 출원번호	특 1982-0004212	(65) 공개번호	특 1984-0001786
(22) 출원일자	1982년09월17일	(43) 공개일자	1984년05월16일
(30) 우선권주장	303626 1981년09월18일 미국(US)		
(71) 출원인	맥그로우 에디슨 캠퍼니 미합중국 일리노이 60008, 롤링 메도우즈 골프로그 1701	윌리암 알. 라우스 나레쉬 쿠마르 노리아	

(72) 발명자
제임스 아놀드 진드리크
미합중국, 위스콘신 53140, 라시네, 사우드 드라이브 3315
토마스 제랄드 돌니코
미합중국, 위스콘신 53140, 케노샤 1509-27번 스트리트
나레쉬 쿠마르 노리아
미합중국, 위스콘신 53208, 밀워키 아파트먼트 2 857 엔.29번 스트리트
클리데 길커
미합중국, 위스콘신 53172, 사우드 밀워키 콜럼비아 애비뉴 1317
제임스 로버트 허레이
미합중국, 위스콘신 53005, 부룩필드, 인디언우드 드라이브 1540
마이클 피터 던크
미합중국, 위스콘신 53405, 라시네, 헤이스 애비뉴 1036
노르버트 쥬데 레이스
미합중국, 위스콘신 53220, 밀워키 웨스트 노르위치 8000
토마스 조셉 브레이
미합중국, 위스콘신 53218, 밀워키 4429 엔.56번 스트리트
이병호

(74) 대리인

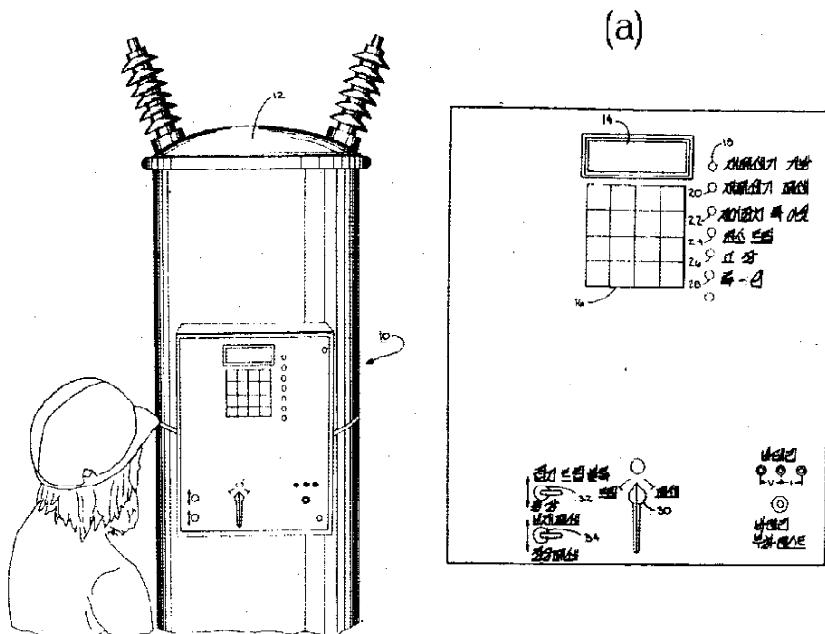
심사관 : 윤병삼 (책자공보 제 1582호)

(54) 마이크로프로세서로 구성시킨 재폐쇄기 제어장치

요약

내용 없음.

대표도



명세서

[발명의 명칭]

마이크로프로세서로 구성시킨 재폐쇄기 제어장치

[도면의 간단한 설명]

제 1 도는 재폐쇄기와 본 발명에 따른 마이크로프로세서로 구성시킨 재폐쇄기 제어장치의 도면.

제1a도는 재폐쇄기 제어장치의 프론트 패널의 도면.

제 2 도는 재폐쇄기 제어장치의 기본적인 하드웨어의 블록선도.

제 3 도는 본 발명의 일반화된 부품의 블록선도.

제 4a도는 제 3 도에 도시된 마이크로컴퓨터 회로기판과 개인(고용)기판의 블록선도

제 4b도는 제 3 도에 도시된 키보드와 LED표시장치의 블록선도

제 4c도는 제 4a도에 도시된 비휘발성 메모리(FABOM)의 블록선도

제4d도는 제 4a도에 도시된 데이터 획득모듈이 블록선드

제5a는 제 5a2는 제5b는 제5b2는 제 3. 2에 드시된 핸드웨어 블록의 개략성도

제 6 도는 제어장치의 부품과 재폐쇄기 사이의 관계에 관련된 정부를 결합하는 재폐쇄기 제어장치의 배선도

제 7 그림은 인터럽트 주소기 루틴(프로그램)의 흐름이다.

제 8 Ⓛ, 제 9 Ⓛ, 제 10 Ⓛ는 제페세기 표어그라운드(fore ground)를 티아 흐름 Ⓛ

제11단은 트리 페세로티의 흐름을

제12도는 MERTOS 작동 시스템으로 구성된 여러 소프트웨어 모듈 및 정보처리에 사용된 프로그램의 일부 소프트웨어 모듈인 *드라이버*

제12단은 제12단의 보증과기 모두에 포함된 제시자 미 표이그리운드 루팅의 흘류드

제14-드는 제13드에 드나들거나 모동에 포함된 모든 고리운드(*girdle* 고리운드)를 터울고 드는다.

제14단도는 제14-1도와 디스크 쿠(disk cut)을 끝에 포함한 절단도(stepped ground) 단도입니다.

제145조는 제144조의 다크큐(task queue)를 각 노드는 동시에 처리하는

제14a호는 제14a호의 일정 끝내고 나쁘고 끝나는
제14b호는 제14b호의 일정 끝나는 제14b호는 제14b호

제15조는 제12조에 조사권을 가진 기관

제17도는 재폐쇄기와 제어장치의 프론트 패널사이에 여러가지의 내부 접속도면.

* 도면의 주요부분에 대한 부호의 설명

10 : 재폐쇄기 제어장치	12 : 재폐쇄기
14 : LED 표시장치	30 : 피스톨 그림 스위치
32 : 점지 트립 블록 스위치	34 : 재폐쇄 스위치
76 : 트립 캐패시터	80 : 직류-직류 변환기
82 : 전력 공급 제어장치	

[발명의 상세한 설명]

과거 수백년에 걸쳐 전자기술은 5번의 극적인 도약이 있었으며, 최초 4번의 도약은 전구, 전자관(진공관), 트랜지스터와, 집적회로이고, 가장 최근의 획기적인 도약은 1970년대와 1980년대에 마이크로프로세서의 출현을 의미한다. 마이크로프로세서와 그에 관련된 기억장치 및 인터페이스 부품으로 단 20년전의 실내 크기 컴퓨터와 같은 성능이 있는 비교적 그 크기가 작은 디지털 장치인 마이크로컴퓨터를 만들수 있게 되었다. 이러한 마이크로컴퓨터는 전자오락기, 계산기, 초단파 오븐기 및 POS(point of sale) 단말기로부터 교통신호등, 자동 점화 제어기, 복사제어기 및 우주선에 이르기까지 거의 무한정한 응용되어지고 있으며, 또한 산업로보트를 포함한 자동처리 제어분야의 발전에 있어 중요한 역할을 하고 있다. 그러나, 전력송전 및 배전장치에 있어서, 마이크로프로세서 응용이 거의 없으며, 특히, 전력장치에서 사용되는 보호 및 작동장치의 "자동화"제어부에 대한 응용은 거의 전무하다. 마이크로프로세서의 출현은 이러한 제어부를 구성할 수 있도록 기술적인 영역을 넓혀줄 수 있다.

마이크로프로세서를 기초로하는 제어장치는 경제적으로 제조될 수 있었던 이전의 제어장치의 기능을 수행하고, 과거에 경제적인거나 기술적으로 수행할 수 없었던 기능을 수행할 수 있다.

재폐쇄기(Recloser)는 전력선에 삽입되어 전력배전장치를 보호한다. 전력배전선에 최대 던점은 그들에게 허용되는 도전범위에서만 퓨즈가 끊어지고 순간적인 속성과, 그 충분한 크기를 가져야 한다는 것이다. 배전장치에 퓨즈가 끊어졌을때, 수리공을 보내어 이를 교체해야 하므로 어느정도의 비용을 감수했어야 했다. 재폐쇄기의 기본적인 기능은 퓨즈를 보호하는데 있으며, 일반적으로 퓨즈를 보호하기 위해서는 도전 전류의 피아크치를 검출하고, 퓨즈가 끊어지기 전에 재폐쇄기를 개방 또는 트립(trip)에 의해 전류흐름을 차단하므로서 이루어진다. 그 다음 일정한 시간이 지난후 재폐쇄기는 배전장치에 전력을 회복시키도록 폐쇄되며, 다음의 고장(fault)이 감지될때까지 폐쇄상태로 있다. 퓨즈가 끊어져 전류를 차단하는 속도는 퓨즈소자의 열적 가열의 함수이다. 열적가열의 속도는 고장에 의하여 발생된 전력에 대하여 비례하고, 각각의 퓨즈는 누전을 차단하는데 요구되는 시간간격을 나타내는 시간전류특성을 가진다. 일반적으로, 시간간격은 실효치(rms)에 역비례하며, 바람직한 것은 보호된 퓨즈가 끊어지기 전에, 재폐쇄기가 사실상 일지적인 누전을 확실히 차단하도록 퓨즈와 함께 재폐쇄기를 조정하는것이 바람직하다. 이는 일반적으로, 누전의 피아크치를 검출하여 실효치에 접근시키므로서 수행될 수 있다.

또한 전력배선에서 발생하는 모든 누전이 배선에 대해 순간적으로 떨어지는 브랜치(branch)에 의해 발생될 수 있는 바와같은 일시적인 것이 아님을 알고 있다. 몇가지 누전은 배선이 점지에 떨어져 달게 되므로 발생되는 것과 같은 내구성으로 인해 발생될 수 있다. 결론적으로, 재폐쇄기는 롤링(locking)이 개방되기전의 단기내에 제한된 여리시간동안만 트립될 수 있도록 구성된다. 이를 수행할 수 없다면, 재폐쇄기는 퓨즈가 끊어질때까지 가동되어 보호하고자 하는 여러개의 퓨즈는 어떠한 경우라도 끊어지게 된다. 누전의 어느정도 크기에 있어서 시간 전류특성에 따른다는 것보다 다소 배선을 보호하기 위해 순간적으로 재폐쇄기가 개방되도록 하는 것은 바람직한 것이다. 중간 레벨에서는 전력배선에 관한 제한된 기간동안 누전을 허용하고, 이 누전이 퓨즈를 개방시키도록 하거나 끊어지게 하는것이 바람직하다.

여러가지 재폐쇄기는 이러한 목적을 이를 수 있는 시간-전류특성을 가진다. 전형적으로, 재폐쇄기는 빠른시간 전류특성에 따른 두가지의 단락 또는 트립작동이 허용되며, 롤링개방 또는 아웃전에 느린시간 전류특성에 따른 두가지 부가의 단락 작동을 한다.

마이크로프로세서를 기초로한 재폐쇄기 제어장치를 구성하는데 있어서의 장점은 여러가지 있는데 상기로부터 잘 알 수 있다. 예전에는 수행될 수 없었던 주된 이유는 마이크로프로세서를 기초로한 마이크로컴퓨터가 재폐쇄기 같은 전력배선 제어장치를 충지 못한 환경에서 신뢰성있게 작동을 시킬 수 없는 비교적 저전력, 저전압, 저절류장치이기 때문이다.

여러가지 전력제어장치 설계조건의 유사성을 이용함에 따라, 일련의 마이크로프로세서를 기초로한 모듈은 여러가지 전력배선 및 제어장치 응용에 있어 "빌딩블록(building blocks)"설계로 사용될 수 있도록 구성될 수 있다. 이러한 개념은 현재 및 미래의 제어장치 분야에서 요구되는 마이크로프로세서의 효용과 유연성을 극대화시킬 수 있다. 이러한 모듈의 다른 해결방법은 작동자의 숙련기간을 줄이도록 종래 장치와 유사한 방식으로 기능을 하는 제어패널, 좋지못한 외적 환경에서도 신뢰성 있게 작동시킬 수 있는 공통설계와 공통적인 수리기술에 있다.

이외에도 마이크로프로세서 전력제어장치에서 모듈개념을 이용하는데에 여러가지 장점이 있으며, 이들의 여러가지 유리한 작동 특징은 수리기술을 단순화하고, 프로그램 가능한 계획에 따라 원격통신 능력 및 "감시(watch dog)타이머로 구성되어 있는 여러 제어장치에 자동적으로 결합되어 있다.

또한, 모든 프론트 패널은 종래 장치와 유사한 방식으로 작동되며, 수리기술 및 장비는 제어장치가 공통적으로 구성되므로 그 수리시간을 최소로 한다. 최대의 소프트웨어 신뢰성은 새로운 작동장치를 사용하므로 보장된다. 모든 모듈은 결합되기 전에 철저하게 시험될 수 있고, 제조에 있어 공통적인 회로기판을 사용하므로 그 신뢰성을 최대로 하는 동시에 그 비용을 최소로 줄일 수 있다.

마이크로프로세서를 기초로 한 제어장치는 작동자의 상상력 및 재능에 의하여서만 제한된 응용 및 장점으로 절력제어 장치에 있어서 새로운 차원을 전개한다.

마이크로프로세서를 기초로한 재폐쇄기 제어장치는 보호하고자 하는 전력선과 함께 전류를 경출하고, 비례입력 아날로그 신호를 멀티플렉스하며, 아날로그 신호를 부품 비용을 절약하기 위해 표준화하는 입력회로와, 그에 연결된 아날로그 디지털 변환기가 입력신호를 디자탈화하도록 하는 샘플 훌드회로도 구성되어 있다. 마이크로프로세서 및 그에 연결된 기억장치 및 인터페이싱 성분으로 구성된 마이크로컴퓨터는 재폐쇄기 제어장치에서 사용되어 그의 제어를 위한 기본적인 필요에 따라 적당한 방법으로 입력신호를 처리하고 이전에 이를 수 없었던 새로운 기능을 수행한다. 전력을 제어장치의 다른 부품에 선택적으로 공급하고, 보호선이 차단될 때 전력을 공급하게 하는 전력저장장치로 구성시킨 전력원은 이 제어장치에 설치된다. 상기 제어자아치는 전력이 차단될 때 변경 가능한 기본적인 정보를 보호하는 프로그램 가능한 비휘발성 메모리로 구성되어 있다. 제어장치의 2차 과정류는 마이크로컴퓨터가 재폐쇄기의 트립작동 수행기능을 억지할 때, 마이크로컴퓨터에 관계없이 동작한다. 보호입력 회로망은 전력배선장치의 좋지 못한 환경으로부터 제어장치의 저전력 소자를 보호하며, 스케일링 수단(scaling means)은 마이크로컴퓨터와 결합된 회로가 정밀도가 요구되는 곳에서 입력신호 크기의 범위에 보다 더 정확히 작동하도록 하는데 사용되며, 제어장치가 입력신호의 넓은 범위에 걸쳐 제한된 수의 부품에 의하여 정확하게 작동하도록 하는데 사용된다.

마이크로컴퓨터 설계에 대한 본 발명의 주요한 점은 하드웨어 및 소프트웨어 설계의 필요조건을 모든 분야에 응용 가능한 공통적인 모듈로 세분화하여 여러가지 전력제어장치의 유사성을 이용하는 것이다. 이들 모듈이 설계되고 개발되는 경우 이들은 한 셋트이 재사용 가능한 "빌딩블록"으로 형성될 수 있다. 그 다음 이들 모듈은 특정제어장치를 위한 기초를 이를 수 있도록 결합될 수 있다. 마이크로프로세서 제어장치 구성은 두 가지 기본적인 설계분야가 있는데, 집적회로, 저항, 캐퍼시터, 표시장치, 스위치등과 같은 물리적인 소자를 한번 구성되면 쉽게 변화시킬 수 없기 때문에 "하드웨어"라 한다.

마이크로컴퓨터의 제 2의 기본적인 설계분야는 물리적인 것이 아닌 연산, 컴퓨터 프로그램 및 자료들은 포함하는 것으로, 이는 쉽게 변경 가능하기 때문에 "소프트웨어"라고 한다.

제 1 도에는 대표적인 재폐쇄기(12)와 결합된 본 발명의 재폐쇄기 제어장치(10)가 도시되어 있다.

제1a도는 재폐쇄기 제어장치(10)의 프론트 패널을 확대한 도면이다. 상기 패널은 정보를 나타내기 위한 6개의 디지털 LED 표시장치(14)로 구성되어 있으며, 또한, 정보의 입력과 7개의 램프로 나타내는 키보드(16)가 구성되어 있다. 상기 램프는 재폐쇄기 개방(18), 재폐쇄기 폐쇄(20), 제어 롤-아웃(lock-out), 제어 최소화 트립(24), 제어고장(26) 및 롤-인(28)에 대한 상태정보를 나타낸다. 피스톨 그립(pistol grip) 스위치(30)는 트립 또는 폐쇄위치로 이동된 후 중심의 중립위치로 돌아오도록 스프링로드된 제어장치용 마스터 보조수동장치(master override)이다. 스위치 작동기가 스프링로드되어 있는 동안 피스톨 그립 스위치(30)와 연결된 몇개의 접촉부는 그립이 중립위치로 돌아올 때 까지 최종 중립위치에 선택적으로 유지된다. 접지 트립 블록스위치(32)가 도면보다 상단 위치에 있을 때에는 접지고장으로 인하여 트립을 방해한다. 접지트립 블록스위치(32)가 도면보다 하단의 정상 위치에 있을 때, 재폐쇄기 제어장치(10)는 접지고장이 발생할 때 재폐쇄기를 트립한다. 접지트립 블록스위치(32)의 아래에는 그 스위치가 상단위치에 있을 때 재폐쇄스위치(34)는 재폐쇄를 방해하지만, 재폐쇄스위치(34)가 하단위치에 위치시킬 때 정상적으로 재폐쇄기 제어장치(10)를 작동하도록 한다.

트립 및 폐쇄코일, 재폐쇄기 스위치 내부 접속 및 재폐쇄기 인터페이스 기판의 관계가 제17도에 도시되어 있다. 피스톨 그립 스위치(30)에 연결된 접촉부는 두 가지의 분명한 유형이 있다. 와이퍼(702 및 704)와 연결된 것들은 순간 접촉부이고, 와이퍼(706)와 연결된 것들은 유도(drag)접촉부이다. 유도 접촉바아(708)는 피스톨 그립 스위치(30)가 폐쇄위치로 돌아진 후 N접촉부와 C접촉부 사이에 접촉을 유지한다. 유도접촉바아(708)는 T접촉부와 와이퍼(706)와 연결된 N접촉부 사이에서는 접촉상태로 유지되지 않는다.

N접촉부는 피스톨 그립 스위치(30)가 스프링로드되어 중립 위치로 되돌아올 때 와이퍼(702), 와이퍼(704) 및 와이퍼(706)와 접촉되는 접촉부를 나타낸다. T접촉부는 스위치가 C접촉부와 접촉하도록 트립위치로 돌려졌을 때 와이퍼의 위치를 나타내는데, 이 때 스위치는 폐쇄위치로 돌려진다. 유도접촉바아(708)는 피스톨 그립 스위치(30)가 폐쇄위치로 돌아진 후 N접촉부와 C접촉부 사이에 접촉을 유지한다. 유도접촉바아(708)는 T접촉부와 와이퍼(706)와 연결된 N접촉부 사이에서는 접촉상태로 유지되지 않는다.

트립코일(710)과 폐쇄코일(712) 각각은 재폐쇄기 제어장치(10)로부터 그들의 전압원과 직렬로 내부 접속되는 접촉부를 가지고 있다. 동일한 내부 접속 접촉부(52/A)는 재폐쇄기에 의하여 기계적으로 작동되는 스위치 접촉부이며, 재폐쇄기의 차단 접촉부로써 동일 상태로 유지된다. 그와 마주보고 있는 내부 접속접촉부(52/B)도 마찬가지로 재폐쇄기의 차단 접촉부에 의하여 반대상태로 있다. 핸들접촉부(714)는 재폐쇄기에 의하여 작동되지 않으나 재폐쇄기 차단 접촉부를 강제로 개방되게 하는 핸들에 의하여 개방되는 스위치 접촉부이다.

피스톨 그립 스위치(30)가 트립위치로 돌아왔을 때, 트립코일(710)은 재폐쇄기 차단 접촉부를 개방하고, 트립 제어신호를 재폐쇄기 인터페이스 기판에 전송하도록 에너지를 가한다. 이러한 일이 수행됨에 따라 유도접촉바아(708)는 그에 연결된 N 및 C접촉부 사이에 연결부를 개방시키는데, 이는 재폐쇄기 인터페이스 기판으로 가는 폐쇄제어신호 및 접지로 가는 폐쇄코일(172) 경로를 차단한다. 재폐쇄기가 그의 차단 접촉부를 개방시킴에 따라 반대의 내부 접속 접촉부(52/B)는 폐쇄된다. 피스톨 그립 스위치(30)가 폐쇄위치로 돌아왔을 때 유도접촉바아(708)는 그에 연결된 N접촉부 및 C접촉부 사이를 연결시키며, 이 경우 피스톨 그립 스위치(30)가 트립위치로 돌아올 때까지 유지된다. 와이퍼(70

4)는 재폐쇄기 인터페이스 기판까지 피스톨 그립 스위치 폐쇄신호를 발생시키도록 C접촉부와 접촉한다. 유사한 방식으로 피스톨 그립 스위치(30)가 트립 위치로 돌아왔을 때 와이퍼(704)는 피스톨 그립 스위치 트립신호를 재폐쇄기 인터페이스 기판에 전송한다. 트립 코일(710)에 에너지를 가할 때마다, 트립 모니터 신호를 재폐쇄기 인터페이스 기판까지 전송한다. 마찬가지로, 폐쇄코일(712)에 에너지를 가할 때, 폐쇄 모니터 신호를 재폐쇄기 인터페이스 기판까지 전송한다. 제5H도에 도시된 바와 같이, 전압이 마이크로컴퓨터용 디지털 부품을 대하여 보통 5볼트 전원전압 이상의 전압과 관련된 신호를 광학적으로 분리한다.

키보드(16)에 있어서, 변경 또는 표시하고자 원하는 정보는 제13도에 도시된 것처럼 키보드의 키에 의하여 직접 분류된다. 이러한 일은 제1 및 제2 시간 전류특성, 최소트립과 LED표시장치(14)를 위한 온/오프키이로 수행된다. 또한, 제1 시간 전류특성에 따른 여러가지 작동, 톤-아웃시키기 위한 여러가지 작동과, 여러번의 트립이 트립 카운터에 얼마나 오래동안 기억되고, 정상상태에서 유지될 것인가를 결정하는 리셋트 간격으로 수행된다. 또한, 연속표시기와, 재폐쇄기가 개방상태로 있는 간격을 결정하는 재폐쇄 시간으로 수행된다. 카운터키이는 여러번의 트립을 표시한다. 위상 및 접지키이는 개별적인 위상의 특성을 표시한다. 키의 기능은 다른 명령 정보의 입력을 허용하며, 그 키의 기능은 명령 정보가 함수 코드 번호에 의해 선택되도록 한다.

제3 도는 하드웨어 모듈을 사용하여 이들이 일반화된 전력장치가 어떻게 구성되어 있는가를 나타낸다.

이들 모듈은 세가지 방법으로 사용되어 특정전력 장치제어를 수행한다. 예를 들면, 버스 버퍼 모듈은(48)은 아주 적은 수정만으로 모든 제어장치에서 사용될 수 있다. 몇가지 모듈은 모든 제어장치를 위한 기초가 되는 공통 마이크로컴퓨터 회로기판을 형성하도록 결합될 수 있다.

최종적으로 다른 모듈은 각각의 특정한 제어장치에 맞는 "개인(personality)" 회로기판을 형성하도록 결합된다.

개인 회로 기판은 제어하고자 하는장치와 마이크로컴퓨터 사이에 소정 입력 및 출력 인터페이싱(접속부)으로써 다른 부품 가운데 설치된다. 이 인터페이싱의 가장 중요한기능 가운데 하나는 회로 부품에 대하여 거짓 응답 또는 손상을 일으키는 제어 장치의 민감한 지역의 영향으로 인해 원하지 않는 신호와 전자기 간섭(EMI)을 방지하기 위해 입력 및 출력선을 보호하는데 있다.

마이크로프로세서 모듈(38)은 제어 장치의 여러가지 연산 및 논리 기능을 수행하는 회로 소자이다. 이 모듈은 이용 가능하고, 특히 전력 장치 제어 용途에 적합한 최대 성능의 마이크로프로세서종의 하나로 설계된다. 특히, 모든 소정의 논리 회로뿐만 아니라 용이하게 수리할 수 있는 가능성도 포함하고 있다.

판독/기록 메모리 모듈(RAM)(40)은 주로 데이터를 일시적으로 기억하는데 사용된다. 예를 들어, 재폐쇄기에서 이 정보는 선 전류 크기로 기억된다.

타이머 모듈(42)은 동시발생 보호 장치에서의 본직적인 요소중의 하나인 60㎐ 전후로 한 주파수 모니터로 구성된다. 전력 배선 장치에서의 고장 또는 연속적인 고장이 상당히 큰 누전을 일으키는 경우, 발전기의 안정성을 잃게 되는데, 이러한 경우 이 발전기사의 부하가 이 장치의 안정성이 회복될 만큼 커야 한다. 사야기는 교류 전류를 변화시키는 주파수가 발생할 때 가장 심각한 경우이다. 타이머 모듈은 재폐쇄기를 트립하여 상기 일을 발생될 때 그의 부하를 크게 한다. 또한, 이러한 모듈은 부하의 흐름과 고장 결과 데이터를 위한 현재 정보를 제공한다.

프론트 패널 보듈(44)은 프론트 패널 발광 다이오드(LED)표시 장치(14) 및 키보드(16)를 마이크로 컴퓨터(제1a도 참조)에 연결하기 위해 사용된다.

마이크로컴퓨터는 다중 스위치와 사용자가 선택하는 제어 설정을 반도체 기억 장치에 기억시키므로 부품으로써의 플러그에 대한 필요성을 배제한다. 상기 사용자 선택은 연산형 키보드(16)에 의하여 이루어진다. 현지 설정의 질의는 기능 키이를 누르거나 또는 기능 코드를 입력시켜서 LED표시 장치(14)(제1a도)상의 설정 상태를 결정하므로 수행될 수 있다. 새로운 설정의 엔트리(entry)는 작동자가 기밀(security)코드를 제1엔터로 부가 또는 수정하도록 수식되었는가를 검증하여야 한다. 기밀 코드가 클리어되었을 때, 사용자는 새로운 설정을 할 수 있다.

프론트 패널 모듈의 작동은 특히, 표시 특성의 분야에서 최대 유연성으로 제어되는 수프트웨어에 의하여 제어된다. 모든 제어 장치 설계에 이러한 모듈을 사용하므로 프론트 패널 모듈 설계 및 작동이 유사하다. 판독 전용 메모리 수단(46)은 가급적 용이한 수정을 위하여 전기적으로 프로그램 가능하고, 프로그램 정보를 기억하는데 사용된다. 예를 들면, 재폐쇄기 제어 장치에서, 이 모듈은 여러가지 시간-전류 특성 커브로 이루어진 명령 정보를 포함하고 있다.

버스 버퍼 모듈(48)은 특정 제어 장치 설계에서 사용된 여러개의 모듈을 확대시키는데 사용된다. 버스 버퍼 모듈의 사용에 의하여 거의 제한된 수의 모듈을 제어 장치내에 구성할 수 있다.

감시 타이머 모듈(50)은 이 제어 장치가 순간적인 고장을 일으켰을 경우라도 확실한 제어 작동을 하도록 하는데 사용된다. 그후, "감시"회로는 그 오자를 분석하여 교정하는 마이크로컴퓨터의 작동을 차단한다. 특히 감시 타이머 모듈(50)은 출력이 전송되지 못하도록 입력펄스의 정상 스트림을 필요로 하는 부재 펄스 검출기 (missing pulses detector)로 구성되어 있다. 적당한 프로그램 순서가 분실되어 시스템이 차단된 경우, 감시장치 타이머는 컴퓨터를 강제로 재설정 하도록 "타임 아웃(time out)"된다. 제5e도에 도시된 바와 같이, 감시장치 회로는 마이크로컴퓨터에 의하여 장규적으로 재설정 되지 않을 때 마이크로컴퓨터의 작동을 차단시킬 수 있는 두개의 재설정 가능한 R-C타이머로 구성되어 있다. 실제로, 이는 소프트웨어 데이터 전송시에 에러를 감지 하도록 작용하여 에러 검출할 때, 제13도의 흐름도와 같이 재시작 프로그램 모듈을 작동시킨다.

개인 회로 기판(제3도)은 다음 것들로 구성되어 있다. 판독/기록/세이브 메모리 모듈(EAROM)(52)은

전력을 공급받지 않고도 데이터를 기억하고 보유한다. 이는 전기적으로 변경할 수 있는 비휘발성 메모리이며, 바테리가 요구되지 않는다. 이 모듈은 설정, 기밀 코드, 직력의 수, 경과 데이터, 단축된 시간-전류 특성, 정상적인 기준치, 순간적인 트립치, 소정 시간 전류 특성에 따른 작동의 수, 측정 및 작동을 위한 시간 간격을 기억하도록 하는데 사용된다.

직렬 통신 모듈(54)은 마이크로컴퓨터가 자동화된 배선 장치에 소요되는 다른 장치와 통신되도록 하는데, 이는 마이크로컴퓨터가 원격 조정될 수 있게 한다. 또한, 이 모듈은 대량 데이터(bulk data)를 어느정도의 시간이 지난 미래에 대해 분석하기 위하여 데이터 기록기에 덤프(dump)할 수 있다. 재폐쇄기내에서, 이장치는 고장중 이거나 고장후의 전력 시스템에 대한 여러가지 정보를 가진 "고장 예상 지점 (fault foot print)"을 포함한다.

데이터 획득 모듈(56)은 전력 시스템 상태의 정보를 얻어 제어 장치의 내부 기능을 모니터 한다. 이는 두개의 모듈내에서 이루어진다. 하나의 모듈은 필요한 전력 시스템 상태 정보를 마이크로컴퓨터에 공급한다.

전력 시스템 제어 장치에 있어서, 상기 상태 정보는 일반적으로 위상, 점지 전류 및 전압 데이터로 이루어진다. 본발명의 재폐쇄기 제어 장치(10)에 있어서 데이터 획득 모듈은 제2도에 도시된 입력 회로와 데이터 획득부로 구성되어 있다. 입력 회로는 저항(58)과 데이터 획득부의 상부에 있는 다이 오드(60)로 구성되어 있다. 저항(58)과 다이오드(60)는 멀티플렉서(62)에 의하여 전송되지 않는 입력을 크램프한다. 어느 한 입력이 전송될때, 이는 가상 접지 (virtual ground)에 효과적으로 크램프된다. 데이터 획득부는 먼저 마이크로프로세서(38)의 제어에 따라 입력 신호를 멀티프리렉스하고, 그다음 프로그램 기능 타이머(42)가 가상 접지 입력 상태를 이용하도록 합산 증폭기(64)를 사용한다. 그후, 이 데이터 습득부는 제어 장치의 작동자에 의하여 입력될 수 있는 미리 선택된 정규화된 신호에 따라 멀티플렉서(62)에 의하여 전송된 입력 신호를 정규화한다. 정규화된 입력 신호의 출력을 샘플링 하고, 이들을 프로그램 가능 타이머 모듈(42)의 제어하에서 이미 선택된 기간동안 유지시키는 샘플 훌드 회로(66)는 아날로그-디지털 변환기(68)에 의해 디지털화 된다. 마이크로컴퓨터는 제2의 데이터 획득 모듈을 바테리 및 전력원과 같이 제어 장치의 여러가지 내부 기능을 "자체-모니터(self-moiter)"하도록 한다.

인터페이스 모듈(70)은 마이크로컴퓨터가 제어장치의 다른 부품에 연결되게 하는데 사용된다. 예를 들면, 재폐쇄기 제어 장치에서 마이크로컴퓨터는 재폐쇄기 스위치 (34) 및 접지 트립 블록 스위치(32)로부터의 입력과, 다른 표시 장치 및 제 1a도의 패널상에 피스톨 그립 스위치(30) 같은 제어 장치 입력을 필요로 한다. 부가적으로, 재폐쇄기 제어 장치는 트립 코일 회로, 폐쇄 코일 회로, 여러가지 표시기로 출력이 제공되어야 한다. 재폐쇄기의 원격 폐쇄, 트립(352), 록-아웃(354), 원격 최소 트립 멀티플라이어 (356)와 재폐쇄 블록(358)으로 이루어진 몇가지 제어 기능은 제5d도에 도시한 바와 같이 사용자의 계전 접촉 또는 전압 신호에 의하여 원격으로 작동될 수 있다.

마찬가지로, 이 제어 장치는 상태 정보를 계전기 접촉부를 가진 원격 위치까지 공급한다. 이러한 식으로 공급된 정보는 재폐쇄기 접촉 위치, 록-아웃 및 고장 상태를 나타낸다. 이러한 능력은 전력 장치 보호에 적용시킬 수 있는 마이크로컴퓨터를 기초로한 제어 장치로써 수행될 수 있다.

또한, 재폐쇄기 제어 장치의 개인 회로 기판은 2차 과전류 트립 회로 (SOCT)(72)로 구성되어 있다. 이 SOCT(72)는 각각의 3상 전력선의 전류에 비례하는 입력 신호를 수신하며 제2도에 도시된 입력 회로와 같이 접지되어 있다.

그러나, 이 SOCT(72)는 트립 신호를 발생시키는 의도 기능을 수행하도록한 마이크로컴퓨터의 신뢰성 있는 기능과는 무관하다. 감지된 전류가 고정된 2차 시간 전류특성을 초과했을때, 상기 특성에 따른 시간 간격의 경과후 트립 신호는 SOCT(72)를 마이크로컴퓨터에 의하여 작동시킬 경우 발생된다. 마이크로컴퓨터가 초기에 전력을 공급받거나, 예러 상태를 받을때는 전력 배선을 위하여 보호조치를 취할 수 있도록 신뢰성 있는 작동을 할 수 없다.

또한 이후에 기술될 전력 기억 장치가 소모되는 경우에 연장된 선 중지(outage)의 상태하에서 마이크로컴퓨터는 신뢰성있는 작동을 기대할 수 없다. 이러한 상태하에서 SOCT(72)는 보호된 전력선에 대한 최소의 보호를 할 수 있으며, 이는 다른 방식으로는 마이크로컴퓨터에 의하여 정지된다.

전력 공급 모듈(전력원)(36)은 전력을 마이크로컴퓨터와 그에 연결된 부품에 공급한다. 재폐쇄기 제어 장치(10)의 경우에서, 이 모듈은 120볼트이 교류 전력원(74), 재폐쇄기를 트립할 수 있도록 하는데 충분한 크기의 트립 캐패시터(76), 재충전 시킬 수 있는 니켈-카드뮴 바테리(78), 직류-직류 변환기(80) 및 제 6도에 도시된 전력 공급 제어 기판(82)으로 구성되어 있다. 트립캐패시터(76)와 바테리(78)는 전력 저장 수단이다. 고장 상태동안발생되는 것처럼, 120볼트 전압의 교류 전력원의 일시적 고장에 따라, 제어 장치의 대기휴지(quiescent)필요성이 DC-DC변환기(80)를 경유하여 바테리에 의해 공급 될 것이다. 영구적인 고장 상태 이외의 모든 상태하에 있어서, 상기 방법은 일정 시간의 인터럽트 될 수 없는 기간동안 전력 공급을 할 수 있게 한다. 심지어 영구적인 고장 상태에서도, 직렬 통신 링크를 사용하므로, 마이크로컴퓨터 제어 장치는 가급적 절력원(36)과 바케리(78)를 모니터 하고, 그다음 즉죽각적인 교정 작동이 취해질 수 있도록 상기 상태 정보를 중앙 지국으로 전송한다. 결국, 절력이 일정시간내에 회복되지 않는다면, 마이크로컴퓨터는 대기모드로 스스로 전력을 낮추어 바테리 (78)를 보존시키도록 최우선 순위 임무(제 13 참고)만을 수행한다.

결론적으로 마이크로컴퓨터에 따른 폐쇄는 바테리(78)가 완전히 방전되기 전에 발생한다. 이러한 상태하에서, SOCT(72)는 바테리(78)가 정상 전압으로 재충전 되기 전에 재폐쇄기(12) 트립 캐패시터(76)로 트립시킬 수 있다.

제16도에 도시된 전력 공급 제어 장치(82)의 일부인 전력 공급 모듈(36)은 마이크로프로세서(30)가 스위치된 24볼트 전압 공급원(84)과 스위치 되지 안은 24볼트 전압 공급원(86)에 의하여 점차적으로 전력이 떨어지게 하는 수단으로 구성되어 있다. 또한, 판독/기록/세이브 모듈(52)로 구성된 전기적으로 변경 가능한 판독전용 기억 장치(EAROM)를 변화시키는데 필요한 음의 28볼트 신호를 공급한다.

이 신호는 전압 이중 회로(90)내에 연결시킨 시간형 플립-플롭(88)을 사용한 제16도 회로에 의하여 공급된다. EAROM(52)의 변경은 제3도에 도시된 직렬 통신 모듈(54)에 의하여 입력된 입력 키보드(16) 및 원격 신호로 부터 명령에 응답하는 마이크로프로세서(38)의 제어에 따라 이루어진다. 전력 공급 제어 장치(82)는 대기 온도에 따라 변화하는 바테리를 소정의 속도로 충전하도록 온도 보상된다.

전력 공급 제어 장치의 스위칭 트랜지스터(92)는 전력 공급 제어 장치(82) 및 마이크로프로세서로 발생된 신호(96)를 공급하는 브리지(94)의 출력 전압에 응답한다. 만일, 전압이 입력 브리지(93)에 공급되는 경우 트랜지스터(92)는 연장된 전력 중지 기간동안 분배될 수 있는 부품에 24볼트를 공급한다. 이러한 전압을 공급하기 위해서, 마이크로프로세서는 스위칭 트랜지스터(96)를 오프시키는 신호(96)를 발생시킨다. 이러한 일은 마이크로프로세서(38)를 효과적으로 오프시키고, 전력 감소 기간이 끝난 후에 실행된다.

상기 기술로부터, 이러한 설계 방법이 지그소우(jigsaw)퍼즐같이 평행하게 측으로 놓인 모듈 개략도에 의하여 만들어진 제어 장치의 "전체 개략도(imstant schematic)"의 임을 알 수 있다. 따라서, 새로운 모듈이 이시스템에 부가될 수 있으며, 이에 따라 기술을 진보시키거나 설계적 조건을 변경시킬 수 있다.

제1a도를 참고하면, 프론트 패널은 상단부와 하단부로 나누어진다. 상단부는 키보드(16)와 표시장치(14)로 구성되며, 하단부는 수동 작동을 위한 제어 장치로 구성되어 있다. 또한, 램프를 시험하는 표시 앰프와 그에 관련된 스위치가 설치되어 있다. 프론트 패널의 상단부는 6개의 디지털 LED 표시장치(16), LED 표시장치 상태표시기 및 16개의 버튼 키보드로 구성되어 있다. LED 표시장치는 소정의 정보를 표시하기 위해 사용된다. LED 상태 표시기는 재폐쇄기 개방(18), 재폐쇄기 폐쇄(20), 제어 장치 톤-아웃(22), 제어 장치 최소 트립(24), 제어 장치 고장(26) 및 제어 장치 롤-인(28) 등과 같은 정보를 나타낸다. 재폐쇄기에서 정규화 기준, 시간 전류 특성, 순간적인 트립치, 소정 시간 전류 특성에 따른 여러가지 작동을 위한 시간 간격은 모두 키보드(16)에 의하여 선택된다.

상시 스위치와 키보드를 사용함으로, 이 장치의 모든 작동은 명령 정보에 의하여 완전하게 제어될 수 있다. 본 발명의 재폐쇄기 제어 장치를 위한 전형적인 명령 정보는 재폐쇄기의 비교적 빠른 트립핑을 일으키는 위상 및 접지 전류를 위한 제1의 시간-전류 특성과, 고장 상태에서 비교적 오랫동나 폐쇄된 상태로 유지되게 한 제어 장치에서 일어날 수 있는 위상 및 접지 전류에 대한 제2의 시간-전류 특성이다.

다른 명령 정보는 재폐쇄기 제어 장치에서 시간-전류 특성에 따라 시간 처리를 시작하는 위상 및 접지 전류에 대한 최소 트립 레벨, 위상 및 접지 고장 상태하에 롤-아웃 되는 단락수와, 소정 시간 전류 특성이 이루어질 수 있는 시간들로 이루어진다. 또한, 명령 정보는 고장이 없는 상태에서 단락수를 기록하는 카운터가 정보를 보유하는 기간을 결정하느 리셋트 시간 간격, 재폐쇄기가 개방 상태로 유지되는 시간을 결정하는 여러번의 재폐쇄 간격과 주파수 매개 변수에 따른 오버(over)이다.

부가의 명령 정보는 누전의 일정한 크기하에서 고정기간동안 폐쇄 상태로 재폐쇄기를 유지되게 하는 고전류 상수 시간 특성, 재폐쇄기 트립 기능의 블록킹 및 인러쉬 상태(inrush condion)하에서 재폐쇄기 개방을 못하게 하도록 최소 트립레벨로 작동하는 인러쉬 값이다. 또한 이러한 기능은 최소 트립 레벨을 멀티플라이하거나 일정한 값으로 증가시키도록 마이크로컴퓨터를 단순 명령함으로써만 실행될 수 있다.

또한 다른 매개변수는 연속 카운터의 위치, 제어 장치 및 재폐쇄기에서의 고장 상태, 또는 전류가 트립핑의 6싸이클내에서 인터럽트 되지 않는 경우에 롤-인으로 인해 재폐쇄기상의 고장, 제어기의 전 수명에 걸쳐 여러번의 트립 작동을 기록하는 트립 카운터, 부하 전류, 바테리 및 충전 상태와 원격 상태 질의의 키보드를 사용하여 시험되거나 변경될 수 있다.

마이크로컴퓨터는 세개의 확실한 회로기판, 즉, 제3도에 도시된 마이크로컴퓨터 회로 기판, 표시장치 기판과 개인 기판으로 구성되어 있다. 공통 마이크로컴퓨터 회로 기판은 제어 장치의 하드웨어의 심장부이다. 이 기판은 마이크로프로세서 모듈(38)과 이의 작동에 밀접히 관련되는 부품들로 구성되어 있다. 작동 시스템은 물론 중앙 프로그램을 포함한 ROM(46)의 상기 기판상에 위치된다.

표시 장치 기판은 공통 마이크로컴퓨터 회로기판과 결합 되며, 입력 키보드(16)와 출력 LED 표시 장치로 구성되어 있어 작동자가 제어 장치로 "통신"하게 한다. 공통 마이크로컴퓨터 회로 기판 및 표시 장치 기판은 모든 전력 제어 장치에 대하여 공통으로 사용되며, 다른 전력 마이크로컴퓨터로 구성된 제어 장치의 다른 전력 시스템에 사용된다. 다른 응용 분야에 변경시킬 수 있는 주 장치는 소정 작용을 위한 정확한 프로그램을 수행하는 메모리와 개인 기판이다.

개인기판은 특정 제어 장치에 대한 유일한 하드웨어로 구성되는데, 이 개인 기판은 아날로그 신호를 수신할 수 있으며, 그 수신된 신호의 디지털 상태와, 여러가지 계전기 및 스위치의 상태로 공통 마이크로컴퓨터 회로 기판에 공급하는 EQROM(52)를 갖는다. 개인 기판의 주요 부품은 제4a도의 블록 선도의 공통 마이크로컴퓨터 외측에 도시되어 있으며, 트립 회로(98) 및 폐쇄 회로(100)를 제외한 제4d도에 도시되어 있다.

멀티플렉서(62)를 나타내는 제5aaa도에 도시된 저항기(58) 및 다이오드(60)의 회로는 멀티플렉서(62) 및 다른 저전력 소자를 고장 또는 오차를 일으킬 수 있는 입력 레벨로부터 보호한다. 특히, 이러한 보호는 멀티플렉서가 자체 신호를 전송하지 않을 때에 입력에서 중요하다. 이로써, C4 및 C3가 모두 접지 전류 입력 신호인데, C3는 입력 저항기(102)의 비교적 낮은 값으로 인하여 접지 전류의 비교적 낮은 값을 정확히 검출할 수 있다. 모든 다른 입력에 대한 입력 저항기(104)는 입력 저항(102)의 값이 단지 20K일 경우에만 200K의 값을 갖는다.

제5f도에 도시한 바와 같이, 2차 과전류 트립 회로(72)는 트립 실리콘 제어 정류기(SCR)(11)가 도전되게 하는 프로그램 가능한 단일 접합 트랜지스터(108)(제5c도에 도시)를 제공하고, 재폐쇄기를 개방

하는 트립 코일에 전압을 가하는 4개의 동일 작동 증폭기 회로(106)로 구성되어 있다. SCR(110)에 대한 공급전류는 트립 작동 발생시에 회로를 개방시키는 재폐쇄기 내부 접속에 의하여 차단된다. 그들 각각에 대한 인버팅 입력은 가변 분압기(120)에 의하여 결정된 전압이다. 분압기(120)는 18볼트가 공급되고, 병렬 저항(140)을 삽입하도록 딥(dip)스위치(130)상에 적당한 연결부를 폐쇄하므로 가변된다. 작동 증폭기(150)에 대한 비반적 입력 전압의 값이 부입력 이상으로 상승될 때, 캐패시터(160)를 도전 및 충전이 시작된다.

작동 증폭기(150)의 정입력으로 인가된 충분한 교류 입력 신호가 비반전 입력 이상일 경우, 증폭기(150)는 프로그램 가능한 단일 접합 트랜지스터(108)를 SCR(110)이 도전되게 하므로 작동시킬 수 있다. RC 회로망은 우너래의 시간 특성을 제공한다. SOCT(72)내의 작동 증폭기의 출력은 컴퓨터 명령(CA2)상에서 접지로 크램프될 수 있다.

이러한 일은 마이크로프로세서가 효과적으로 작동될 때 발생한다.

프로그램 가능한 단일 접합 트랜지스터(180)는 스위치 되지 않은 전압(통상 24볼트)이 달링톤 트랜지스터어레이(182)와 제 5 c도에 도시된 그에 연결 회로에 의하여 18볼트 이하로 떨어질 때 작동되지 못하게 한다. 이는 배터리 레벨이 매우 낮아 트립 작동되지 않을 때 트립 작동을 못하도록 작동된다.

재폐쇄기 제어장치(10)에 여분 검사기(redundancy checker)(190)는 재폐쇄기의 불리한 환경에 필수적이며, 소프트웨어 및 하드웨어에서의 여러 가지 레벨로 작동한다. 예를 들면, 제 5 g도의 여분 검사기(190)는 폐쇄 코일을 제어하는 전력 전계효과 트랜지스터(FET)와 트립 코일을 제어하는 SCR(110)에 작동 신호가 인가되도록 구성되어 있다. 트립 SCR(110)을 케이트 하는 트랜지스터(186)는 마이크로 프로세서로부터 P4 및 P5와, 부정 P6(P4, P5, P6)의 적에 대한 부정(negation)이 만족되지 않는 한 도통되지 않는다. 마찬가지로, 폐쇄 코일을 제어하는 전력 FET(184)를 동작시키는 트랜지스터(188)는 부정 P4와 P5 및 P6(P4, P5, P6)의 상태가 만족될 때까지 도통하지 못한다.

또한 개인 기판은 마이크로컴퓨터 회로를 비교적 고전압선으로부터 떨어지게 하는 광학 분리 회로로 구성되어 있다. 제 5 h 도는 이를 원격 명령을 모니터하는 광학 분리 회로와, 재폐쇄기 제어장치의 주 기능을 나타내고 있다. 이 분리 회로는 모니터 하는 원격 폐쇄(360), 원격 트립(362), 최소 트립 멀티플렉서(364)와 액세사리(366) 계전기로 구성되어 있는데, 제 5 c도에도 도시되어 있다. 또한, 트립 코일(368) 및 폐쇄 코일(370)도 모니터하며, 그들의 SCR(11)과 FET(184)는 분리기(372 및 374)에서 제어한다.

또한, 재폐쇄기 제어 장치내에는 전력 공급 제어장치(82)(제 6 도에 도시), 직류-직류 변환기(80)와 재폐쇄기 인터페이스 기판이 그 내부에 장착된다. 살기 주요부품과, 24볼트 배터리(78), 트립 캐패시터(76), 전력 공급 제어장치(82)로 24볼트를 공급하는 110볼트 변압기(74) 및 재폐쇄기 제어 장치의 프론트 패널상에 장착된 피스를 그립 스위치(30)는 제 6 도에 도시된 재폐쇄기 제어장치(10)의 선간 선도로 도시되어 있다. 일반적으로, 제 3 도의 블록선도로 나타낸 인터페이스 모듈(70)은 비교적 높은 전력 또는 재폐쇄기 및 계전기의 전압 성분과 제어장치의 사용자에 의하여 조성되는 전위 입력을 처리한다.

다른 대부분의 마이크로컴퓨터 설계 분야는 물론, 소프트웨어이다. 두 가지 유형의 소프트웨어는 작동 장치와 응용 프로그램으로 이용된다. 실시간 작동 장치인 MERTOS는 마이크로컴퓨터를 기초로 한 제어 장치내에서, 이를 작동이 처리되도록 특별히 설계된다. MERTOS는 소프트설계에 대한 모듈방식의 소프트웨어 기초를 두고 있다. MERTOS는 여러 가지 독립 타스크를 제어 장치에 공통적인 것이다.

마이크로컴퓨터내의 상주(resident)는 마이크로 컴퓨터내에 여러 가지 서브프로그램의 실행을 감시하는 기능을 하는 실행 프로그램이다. 이를 실행 프로그램은 실시간에 연산 및 입력/출력의 실행을 하도록 몇 개의 서브 프로그램 가운데 마이크로컴퓨터 지원을 할당한다.

컴퓨터 기능의 실행 프로그램 방법은 제 3 도의 흐름도에 도시되어 있으며, 블록들은 실행 프로그램에 의하여 요구되는 주요기능 성분 및 다른 서브프로그램/타스크를 나타낸다. 전력을 인가하거나, 재시작에 따라, 컴퓨터는 판독/기록 메모리의 초기화, 전기장지 또는 제어장치에 맞는 매개변수 결정, 데이터 카운터와 레지스터(제 13도 참조)의 여러 레지스터의 초기화를 부트스트랩핑 작동에 의하여 지시받는다. 컴퓨터가 작동상태로 부트스트랩 되는 경우, 인터럽트는 인터럽트 조정기에 의하여 명령되는 대로 발생되도록 이루어진다. 인터럽트는 중앙 처리 장치(CPU)가 각각 명령 사이클의 일부로써 시험하도록 연속적인 입력으로서 존재한다.

인터럽트 조정기 흐름도(200)는 제 7 도에 도시되어 있다. 제 4d도에 도시된 아날로그-디지털 변환기(68)에 기억된 데이터는 판독 데이터 블록(210)에서 1차 판독되고, 그다음 아날로그-디지털 변환기(68)의 데이터 블록(220)에서 트리거되어, 샘플 훌드 회로(60)에 데이터 기억을 획득한다.

그다음, 제 4 d도에 표시한 아날로그 멀티플렉서(62)는 블록(230)내에서 선택되어 다음 아날로그 신호를 전송하기 위해 명령을 받는다. 블록(240)에서는 프로그램이 분리된다. 접지 채널이 작동되지 않는 경우, 디지털-아날로그 변환기(250)는 블록(260)에서 위상 데이터를 선택한다. 접지 채널이 작동되는 경우, 블록(270)에서 접지 데이터로 설정된다. 그 다음 결합 갱신 블록(280)에서 작동한다. 그 후 프로그램 가능한 타이머는 타이머 갱신 블록(290)에서 갱신된다. 이를 갱신 타스크가 수행된 후, 프로그램은 인터럽트 블록(300)에서 더 많은 인터럽트를 허용하는 상태로 설정되고, 프로그램의 시작으로 복귀한다. 전력이 재폐쇄기 제어 장치(10)에 인가되고, 마이크로프로세서(38)가 감시 타이머(50), 인터럽트 조정기 루틴(200)에 의한 결정에 따라 정상적으로 작동될 때의 정상 상태에서는 모든 프로그램의 최상위 순위를 갖는다. 감시 타이머(50)가 예러를 검출하는 경우, 제 13도에 도시된 바와 같이 재시작이 시작된다. 물론, 배터리(78)가 마이크로프로세서(38)의 정상 작동을 하게 하느라 불충분할 때, SOCT(72)는 모든 프로그램을 무시한다. 인터럽트 조정기 모듈(200)은 마이크로프로세서(38)가 디지털화된 입력 데이터를 획득하는 장치이다.

제 2 도에서는 샘플되도록 기본적인 네 개의 신호가 되시되어 있으며, 각 입력 신호가 전력 사이클 동

안 5번 샘플되는 경우, 그의 RMS제곱치에 비례한 매우 정확한 근사치는 샘플값은 제곱하고, 가장 최근의 5제곱 샘플을 가산시키므로 계산된다. 그러므로, 샘플 간격은 0.833밀리초이며, 마이크로프로세서 제어되는 프로그램 가능한 타이머(42)에 의하여 결정된다. 인터럽트 조정기 모듈(200)의 프로그램이 실행되는 각각의 시간은, 제 5 aa도에 도시된 디지털-아날로그 변환기(250)가 인터럽트 조정기 모듈(200)의 프로그램의 블록(260 및 270)에서 적당히 셋트된다. 디지털-아날로그 변환기(250)는 제 2 도에 도시된 정규화 스케일링 증폭기(310)의 일부이다. 정규화 스케일링 증폭기(310)의 잔유부분은 제 5 aa도에 도시된 연산 증폭기(312)이다. 디지털-아날로그 변환기(25)는 접지 및 위상 트립 레벨에 대해 디탈화된 데이터를 임의 입력 데이터로 정규화 하기 위해 블록(260 및 270)에서 인터럽트 조정기 루틴의 마이크로프로세서에 의해 발생된 신호에 응답하여 연산 증폭기(312)의 이득을 변화시킨다. 다양하게 미리 선정된 정규화 기준에 대한 입력 데이터의 정규화는 입력 데이터의 넓은 범위를 포괄시키도록 하는데 필요하다. 제 2 도에 도시된 정규화 스케일링 증폭기(310)는 제 5 aa도에 있는 한 블럭으로 결합되는 유일한 증폭기이다.

상기 인터럽트는 CPU가 검사 상태 비트(폴링 : polling)에 의한 소프트웨어 레벨로 보다 적은 하드웨어 레벨로 재작동하도록 하게 한다. 통상적인 프로그램 입출력보다 하드웨어를 더욱 필요로 하지만 인터럽트는 비교적 빠르고 직접적인 응답을 한다. MERTOS작동 시스템에 있어서 인터럽트 조정기 모듈(200)은 우선 순위 인터럽트 시스템에 따라 중요하고 중요치 않은 인터럽트 사이를 구별할 수 있도록 설치된다. 우선 순위 인터럽트에 따라, CPU는 인터럽트의 우선 순위가 현재 실질적인 작동에 서보다 더욱 우수하지 않는한 인터럽트 되지 않는다.

인터럽트가 클리어 된 후에 작동 시스템은 우선 순위 시스템에 따른 서브프로그램의 실행을 감시한다. 각 서브프로그램은 그들을 보조하는 다른 서브프로그램의 키보드 같은 주변 장치에 의한 단속에 대한 중요성을 나타내는 우선 순위와 연관되어 있다.

제13도를 참고하면, 실행된 제 1 프로그램은 포어 그라운드(FOREGROUND)서브프로그램이다. 이는 실행된 최고 우선 시간-관계 타스크를 나타내는데, 다른 것이 아닌 인터럽트신호에 의해 실행된다. 미들그라운드(MIDDLEGROUND)는 서브프로그램엔 포어그라운드보다 저 우선 순위의 서브프로그램을 나타낸다. 최저 우선 순위 프로그램은 백그라운드(BACKGROUND)서브프로그램이다. CPU의 작동을 지시하는 작동 시스템은 이들 서브프로그램의 상태를 개별적으로 시험하고 서브프로그램이 인터럽트 되면, CPU는 인터럽트 발생할때에 본래의 상태로 재저장된다. 서브 프로그램이 인터럽트되지 않고 완료된 경우, CPU는 다음의 최저 레벨 서브프로그램을 진행시킨다. 따라서 각 서브 프로그램은 다음 서브프로그램이 시작되기 전에 우선 순위구조에 따라 완료된다.

예를들면, FOREGROUND동안, 다음 타스크는 포어 그라운드 프로그램(400)을 위한 흐름도로 제 8 도내지 제10도에 도시된 바와같이 실행된다. 포어그라운드 플래그 상태(flag condition)는 플래스 판단 블록(402)내에서 실행된다. 포어그라운드 플래그가 셋트된 경우, 프로그램은 시작 단계로 복귀한다. 포어그라운드 플래그가 셋트되지 않은 경우, 이들 플래그 블록(404)내에서 셋트된다. 블록(406)에서는 데이터 처리가 실행되며, 프로그램이 이 단계에 있는 동안 제곱 알고리즘은 입력 신호의 RMS값에 대한 비례값을 발생시키도록 실행된다. 이러한 처리가 실행된 후에는 데이터가 접지 결정 블록(408)에서 접지 데이터인가를 판단한다. 만일 그렇지 않은 경우에는 위상 데이터일 것이다. 위상 데이터인 경우, 순간적인 트립 작동이 바람직한 것인지의 결정은 순간 트립판단 블록(410)에서 결정된다. 순간 트립 작동이 바람직한 경우, 이 데이터는 순간 트립 레벨을 초과하지 않았는지를 결정하는 순간 크기 판단 블록(412)내에서 시험된다. 순간 트립 레벨이 초과된 경우, 순간 트립 플래그는 순간 플래그 블록(414)에서 셋트되고, 프로그램은 인터럽트로부터 복귀한다. 순간 크기 판단 블록(412)내에서 데이터가 순간 트립 레벨을 초과하지 않는 경우, 데이터가 최소 트립 판단블록(416)에서 시험되면 최소 트립 레벨을 초과하였는지의 여부를 판단한다. 순간 트립 작동이 순간 트립 판단 블록(410)내에서 결정되는 바와같이 바람직하지 못할 경우 데이터는 최소 트립 레벨을 초과하거나, 초과하지 않았는지의 여부를 결정하기 위해 최소 트립 판단 블록(416)으로 바로 진행된다. 데이터가 최소 트립 판단 블록(416)에서 최소 트립 레벨을 초과하지 않았을 경우, 최소 트립 플래그는 최소 트립 플래그 블록(418)내에서 리셋트되며, 프로그램은 인터럽트로부터 복귀한다. 데이터가 최소 트립 레벨을 초과한 경우, 이는 모조 지점(dummy point) (A)을 통과한다.

데이터가 접지 데이터인가를 결정하는 접지 결정 판단 블록(418)으로 돌아와서, 만일 접지 데이터인 경우, 접지 트립 블록이 작동되어지는가를 결정하는 접지 동작 결정 판단 블록(420)으로 진행된다. 접지 트립 블록이 작동되는 경우, 프로그램은 인터럽트로부터 복귀한다. 접지 동작 결정 판단 블록(420)으로부터 모조 지점(B)까지의 접지 데이터는 이미 설명된 위상 데이터의 처리 과정에 유사하게 실행된다. 위상 데이터가 최소 트립 레벨을 초과하는 가의 결정에 따라, 모조 지점(A)으로부터 위상 데이터로 복귀되는 경우, 최소 트립 플래스는 최소 플래그 블록(422)내에 셋트된다. 그다음, 위상 제 1 시간 전류 플래그를 제1 TCC판단 블록(424)내에서 판단된다. 제1 TCC플래그가 셋트되는 경우, 제 1 위상 TCC어드레스는 제1 TCC 어드레스 블록(426)내에서 인출명령으로 프로그램을 엔터(enter) 한다. 제1 TCC플래그가 제1 TCC플래그 판단블록(424)에서 셋트되지 않는 경우, 제 2 위상 TCC플래그를 위한 어드레스는 인출 명령의 실패에 의해 제 2 TCC 어드레스 블록(428)에서 프로그램을 엔터한다. 그다음, 적당한 TCC어드레스 기억 블록(430)내에 기억된다. 마찬가지로, 접지 위상 데이터는 모조 지점(B)과 어드레스 기억 블록(430)사이에서 유사하게 처리된다. 이 지점에서 데이터는 시험하고자 하는 입력 위상의 RMS의 비례값을 나타내는 비교적 큰 수이다. 이 RMS의 해당값이 시간-전류 특성의 계산을 필요한 것은 아니다. 그러므로, 이 데이터는 데이터 압축 블록(compression block)(432)내에 상당한 범위 가운데 하나를 선택하므로 압축된다. 그 다음, 압축 데이터는 TCC계산 블록(434)에서 시간-전류 특성(TCC)계산을 실행하도록 하는데 새용된다.

이러한 단계후에, 프로그램은 모조 지점(C)으로 진행된다. 이후, 트립 레벨 판단 블록(436)내에서 트립 레벨이 도착하였는지를 결정한다. 트립 레벨이 도착되지 못한 경우, 상기 포어그라운드 프로그램(400)은 인터럽트로부터 복귀된다. 트립 레벨이 도착된 경우, 프로그램은 내부 트립 플래그 블록(438)에서 내부 트립 플래그를 셋트되도록 진행되나, 트립의 소스는 트립 소스 블록(440)에서 결정되고, 포어그라운드 프로그램(400)은 인터럽트로부터 복귀된다.

마이크로프로세서(38)가 트립을 발생시키거나, 어떠한 유형의 플래그를 폐쇄할 때, 제11도의 흐름도에 도시된 트립 폐쇄 프로그램(500)이 실행된다. 먼저, 록(lock)플래그가 록 플래그 판단 블록(502) 내에서 셋트되었는지 여부를 판단한다. 록 플래그가 셋트된 경우, 트립-폐쇄 프로그램(500)은 서브루틴으로부터 복귀된다. 록 플래그가 셋트되지 않은 경우, 데이터는 내부 트립의 존재 여부를 알기 위하여 내부 트립 판단 블록(504)에서 판단한다. 내부 트립이 존재하는 경우, 트립 판단 블록(506)에서 재폐쇄기의 상태를 판단한다. 재폐쇄기가 트립되지 않은 경우 발생 트립 블록(508)에서 트립 신호를 발생된 다음 트립된 플래그 셋트 블록(510)에서 트립된 플래그를 셋트한다. 이후, 트립-오프 판단 블록(512)에서 트립이 금지되었는지를 결정한다. 트립 판단 블록(506)을 다시 설명하면, 재폐쇄기가 이미 트립된 경우에는 프로그램이 즉시 트립-오프 판단 블록(512)으로 진행된다. 내부 트립 판단 블록(504)을 다시 설명하면, 트립 또는 폐쇄 신호 소스가 내부 트립이 아닌 경우, 외부 트립 판단 블록(514)에서 외부 트립 존재하는지를 결정한다. 만일 외부 트립이 존재하는 경우, 프로그램은 트립 판단 블록(506)으로 입력되어 내부 트립에 존재할 경우처럼 진행된다. 외부 트립 판단 블록(514)에서 외부 트립이 존재하지 않는 경우, 프로그램은 트립 오프 플래그가 셋트되었는지를 판단한다. 트립-오프 판단 블록(512)에서는 이 프로그램은 트립 오프 플래그가 셋트되었는지를 판단한다.

만일, 셋트된 경우에는 트립 턴-오프 블록(516)에서 트립 신호를 턴-오프한다. 그 다음, 트립 오프 플래그는 리셋트 트립 블록(518)에서 트립 오프 플래그를 리셋트한다. 이에 따라, 트립 플래그는 리셋트 트립-오프 블록(518)에서 리셋트된다. 이후, 내부 트립 온 판단 블록(522)에서는, 내부 트립이 온 상태인지 여부를 결정한다. 내부 트립이 온인 경우, 내부 트립 플래그는 리셋트 내부 트립 플래그 블록(524) 내에 리셋트된다. 상기 내용에 따라서, 플래그는 폐쇄-온(close-on) 판단 블록(526) 내에서 폐쇄 상태로 있는지 여부를 결정하기 위해 판단한다. 내부 트립은 판단 블록(522)에서 내부 트립-온 상태가 내부 트립내에 존재하지 않는다면, 프로그램은 폐쇄-온 판단 블록(526)으로 즉시 진행된다. 트립-오프 상태가 트립-오프 결정 블록(522)에 존재하지 않은 경우, 프로그램은 즉시 폐쇄-온 판단 블록(526)으로 진행된다. 폐쇄-온 상태가 폐쇄-온 판단 블록(526)에 존재하는 경우, 재폐쇄기의 상태는 폐쇄 판단 블록(528)에서 다시 판단한다. 여기서 프로그램은 트립 판단 블록(506)과 트립-오프 판단 블록(512) 간에 이어지는 프로그램과 유사한 과정으로 진행된다. 그러나, 이러한 브랜치 완결시에, 트립 폐쇄루틴(500)은 서브루틴으로부터 복귀한다. 폐쇄-온 상태가 폐쇄-온 판단 블록(526)에 존재하지 않는 경우, 프로그램은 폐쇄-오프 판단 블록(530)에서 폐쇄-오프 상태의 존재 여부를 결정하도록 진행된다. 폐쇄-오프 상태가 존재하는 경우, 폐쇄신호는 폐쇄신호 턴-오프 블록(52)에서 턴-오프된다.

상기 내용에 따라서, 폐쇄 플래그는 폐쇄된 플래그 블록(534)에서 리셋트된다. 폐쇄-오프 플래그는 폐쇄-오프 플래그 블록(536)에서 리셋트된 다음 트립-폐쇄 프로그램(500)은 서브루틴으로부터 복귀된다. 폐쇄-오프 상태가 폐쇄-오프 판단 블록(530)에서 존재하지 않는 경우, 트립-폐쇄 루틴(500)은 서브루틴으로부터 복귀된다.

미들그라운드는 데이터를 조작하고, 디지털 표시장치를 갱신하며, 키보드 작동을 할 때처럼 상기 턴 실행이 이루어진다. 제14a도는 제13도의 프로그램이 연속으로 이어지는 미들그라운드 루틴(600)의 흐름도이다. 미들그라운드의 프로그램은 처음 반복 타스크 블록(602)에서 반복 타스크를 실행한다. 이들 타스크는 모두 동일한 우선 순위이며, 미들그라운드 루틴(600)이 시작하는 경우 연속적으로 실행된다. 연속 명령은 그렇게 중요치 않으며, 연속 명령에 의한 반복 타스크는 다음을 포하하고 있다.

병 청	타스크 기능
페널	페널추사
HIHO	재폐쇄기의 트립 및 폐쇄 위치에 보수 접촉부를 포함하는 입력/출력
TCSP	트립, 폐쇄 상태 감지기는 재폐쇄기가 트립 명령에 따라 누전을 인터럽트할 수 있는지 여부를 검사하는 것을 포함하며, 재폐쇄기가 그렇게 할 수 없을 경우, 누전의 6전력 사이클이 트립 작동 이후의 도전된 다음 록(lock)된다.
FREQ	주파수 검사
DEAD	소정 간격동안 키보드(16)에 의한 어떠한 입력도 없는 경우 표시 장치(14)가 타임아웃

반복 타스크 블록(602)에서 모든 반복 타스크의 완료 후에, 미들그라운드 프로그램(600)은 장, 단기 큐 타스크 플래그가 셋트되는 타스크 큐 블록(604)으로 입력된다. 또한, 이 작용은 제14b도, 제14c도 및 제14d도에 상세히 도시되어 있다. 장 단기 큐 상의 분기점은 약 5분이다. 타스크가 5분 또는 그 이하의 시간내에 작동되는 경우에는 단기 큐로 입력된다. 타스크가 5분 이상의 시간에 작동되는 경우에는 장기 큐에 입력된다. 장기 큐가 타스크 입력 후에 실행되도록 타스크를 수용할 수 있게 계획된다. 미들그라운드 프로그램(600)이 타스크 큐 블록(604)을 통과한 후에, 플래그 타스크 판단 블록(606)에서 플래그된 타스크가 존재하는지를 여부를 결정한다. 존재하지 않는 경우, 프로그램은 제13도에 도시된 인터럽트 지점(608)으로부터 복귀된다. 플래그된 타스크 판단 블록(606)에 존재하는 경우 이들은 실행 플래그 타스크 블록(610)에서 실행된다는 것을 알 수 있다. 제14d도에는 일반화된 실행 플래그 타스크가 도시되어 있다.

제14b도는 제14a도에 도시된 타스크 큐 블록(604)의 확대도이다. 먼저 스케일 클럭 틱(tick) 판단 블록(612)에서 스케일 클럭 틱인가를 결정한다. 스케일 클럭 틱이 존재한다면, 프로그램은 즉시 종료로 스kip되면서 플래그된 타스크 판단 블록(606)으로 입력된다. 스케일 클럭 틱이 존재하지 않는다면, 실시간 클럭을 실시간 갱신 블록(614)에서 갱신한다. 그다음은 단기 큐 블록(615)에서 타스크가 실행되기에 적당한가 단기 큐를 검사한다. 상기 내용에 따라서, 장기 큐 블록(616)에서 유사

한 방식으로 장기 큐를 검사하고, 프로그램은 플래그된 타스크 판단블록(606)으로 입력된다.

제14c도는 제14b도에 포함된 단기 큐 블록(615)의 확대도이다. 도시안된 어떤 유사한 프로그램이 장기 큐에 대해 존재한다. 이를 프로그램중 하나의 각각의 플래그 타스크에 대해 존재한다. 제14c도에 확대 도시된 단기 큐 블록(615)에 있어서, 먼저 타스크 타이머 플래그가 0인지 아닌지를 블록(618)에서 결정한다. 플래그가 0인 경우 프로그램은 연속 지점으로 입력되므로 몇몇의 다른 타스크로 스윕된다. 연속 지점은 각 플래그 타스크에 대해 존재하는데, 이는 본질적으로 각 플래그 타스크 프로그램의 시작으로 입력된다. 일반화된 플래그 타스크 프로그램은 제14d도에 도시되어 있다. 모든 플래그 타스크는 제14a도의 실행 플래그 타스크 블록(610)내에 포함된다. 만일, 타스크 타이머 플래그가 0이 아닐 경우, 단기 큐 프로그램(615)은 타이머-1 블록(620)에서 타이머로부터 1을 감산에 의해 계속된다. 그다음, 타이머=0블록(622)에서 타이머가 0과 일치하는지를 검사한다. 만일 타이머가 0인 경우에는 타스크-1 블록(624)에서 타스크 상태로부터 1을 감상한다. 그 다음 TTF+1 블록(626)에서 타스크 타이머 플래그에 1을 증가시키고, 단기 큐는 단기 큐 블록(615)에 포함된 다른 플래그 타스크를 실행하기 위해 계속 진행된다.

타스크 큐 서브프로그램이 완료된 후 플래그 타스크는 실행되면서, 플래그 타스크 블록(610)에서 플래그 타스크를 실행한다. 플래그 타스크 판단 블록(606)이 시험되는 타스크 상태 신호는 그들이 마스크되지 않는한, 플래그 타스크를 확실히 실행시키도록 하며, 타이머=0판단 블록(622)에서 시험된 타스크 타이머는 타스크의 시간 우선 순위 할당 제어하도록 제공한다.

일반화된 타스크 실행 프로그램은 제14d도에 도시되어 있다. 먼저, 타스크 플래그=0 판단 블록(628)에서 타스크 플래그가 0인지 아닌지를 판단한다. 타스크 플래그가 0이며, 프로그램은 부가적인 타스크로 계속 진행된다. 타스크 플래그가 0이 아니면, 타스크 마스크는 타스크 마스크=0 판단 블록(630)에서 타스크 마스크가 0인지 아닌지를 판단한다. 타스크 마스크가 0일때에는 마스크-1 블록(623)에서 마스크로부터 1을 감산한다. 이러한 단계후, 명세 타스크 프로그램이 타스크블록(634)에서 실행된다. 이러한 타스크의 실행에 따라, 플래그+1 블록(636)에서 플래그에 1을 가산하고, 마스크+1 블록(638)에서 마스크에 1을 가산한다. 이다음, 프로그램 재입력이 제14d도와 제13도에 도시된 인터럽트 지점(608)으로부터 복귀된다. 타스크 상태=0 판단 블록(630)을 다시 설명하며, 타스크 마스크가 0이 아닐 경우에는 프로그램이 분기되고, 타스크 상태=0 판단 블록에서 타스크가 0인지 판단한다. 만일, 타스크가 0인 경우에는 제14c도와 함께 도시된 타스크 시간 =0 판단 블록(622)에서 타스크 타이머가 0인가를 판단한다. 타스크 타이머가 0이 아닌 경우에는 프로그램은 부가적인 타스크 루틴을 수행하는 계속 지점으로 진행된다. 타스크 타이머가 0인 경우에는 제14d도 및 제13도에 도시된 인터럽트 지점(608)으로부터 프로그램이 계속된다. 타스크 상태=0판단 블록(640)을 다시 설명하며, 타스크 상태가 0이 아닌 경우에는 상태+1블록(641)에서 상태 1을 가산한다. 이다음, 근원스택 이동 블록(644)에서 중단점 어드레스를 스택으로 이동한다. 상기 프로그램이 실행되면 프로그램은 타스크 복귀 블록(646)에서 인터럽트된 타스크를 실행하는 곳으로 복귀한다.

MERTOS는 용이한 유지 보수가 되도록 다수의 모듈로 구성된다. 이 경우에 있어서, 모듈은 마이크로 컴퓨터가 특정 타스크를 수행하도록 하는 프로그램 또는 일련의 명령을 의미한다.

하드웨어 및 소프트웨어 모듈의 기술은 마이크로 프로세서 및 마이크로프로세서에 적합한 장치가 모토로라 600패밀리를 사용하여 제공된다. 다른 장비 마이크로프로세서는 동일한 효과로 이용될 수 있음을 알 수 있다. 제조업자들은 이를 장치의 특수성이 만족되고, 재폐쇄기 제어장치의 마이크로컴퓨터 일부에 요구되는데, 그것은 기능 제어 장치를 설명하기 위해 매우 충분히 상세(detail)될 수 없으며, 대체 장치의 사용법의 설명은 충분히 일반화되어 있다. 상기 기술에 숙련된 사람들은 제조업자들에 의해 제공된 일반 기술적인 문현을 판독하여 다른 제조업자의 장치에 응용되어질 수 있도록 설명서를 쉽게 모방 및 수정을 할 수 있다.

소프트웨어에 내장된 소상제(minor detail)전체를 설명하기 위한 시도는 극도의 혼란이 초래되지만, 단지 더 일반적인 소프트웨어 모듈 및 프로그램은 상기 기술에 숙련된 사람들이 제공된 개요를 쉽게 구체화 시킬 수 있기 때문에 기술될 수 있다.

제12도는 MERTOS소프트웨어 모듈을 설명하는데, 지금부터 구성된 요소를 설명한다. 하드웨어 구선 모듈은 마이크로컴퓨터 시스템내의 소프트웨어와 하드웨어 사이의 캡을 브리지(bridge)로 사용되며, 보존 관리 모듈은 처음 전력이 인가된 후에 마이크로컴퓨터 시스템의 명령 개시를 제공하며, 프론트 패널 인터페이스 모듈은 프론트 패널 키보드 주사 및 LED표시 장치에 사용되고, 동작자에 의해 키를 가압한 후에는 원키정보를 디코드 하면서 명령 인터페이스 모듈로 패스된다. 명령 인터페이스 모듈은 변경 제어 세팅 검사, 뿐만 아니라 요청된 데이터를 나타내는 것을 포함하는 동작자의 여러 명령에 제어 장치를 어떻게 응답하는가를 결정하고, 상기 모듈은 모든 제어 장치를 명령할때, 또한 동작자가 한 제어 장치를 어떻게 사용하는지 알고 있을때에는, 그 동작자는 다른 모든것을 손쉽게 할 수 있다. 상기 모듈은 또한, 자동 배전시스템에 있어서 제어 장치의 병합에 필요한 원격장치를 처리한다.

통신 인터페이스 모듈은 다른 장치, 특히, 자동 배전 시스템의 인터페이스에 필요한 여러 동신 프로토콜을 제공한다. 통신 채널로 제어 장치에 의해 수신된 원격 조작 명령은 번역되고, 명령 해석기로 패스된다.

진행 상태하에서 마이크로컴퓨터 시스템에 발생할 수 있는 여러 고장은 시스템 고장 모듈에 의해 검출되고, 교정된다. 여러 동작의 여러 소프트 웨어 "트랩"방지 시행을 포함하고 있다. 이것은 감시 모듈로서 소프트웨어 장비이다.

키보드 진단 모듈은 각각의 마이크로컴퓨터 부품의 프론트 패널 액세스를 제공하며, 수리 기술자가 하드웨어 또는 소프트웨어의 여러 부분을 검사하도록 제공한다. 상기 프로그램은 키보드, LED표시장치, 여러 I/O포트, 메모리 모듈, 전력 공급원 등을 테스트할 수 있다. 이러한 형태의 테스트는 모든 제어장치를 루틴으로 체크하는 유지보수 프로그램의 일부로서, 또는 서스펙트(suspect)제어장치

를 "정 위치(on site)"에서 테스트 하는데 통상 사용된다.

제어 장치의 여러 기능은 독단의 동작자에 의해 그들 사용이 불록되는 기밀 레벨에 따라 분류될 수 있다. 상기 기능에 기밀 레벨 모듈을 제공한다. 특히, 상기 모듈은 동작자가 기밀 코드로서 이미 선정된 수의 디지트 입력을 허용한다. 각 유효 기밀 코드는 셋트의 기능이 수행되도록 허용한다. 각 무효 기밀 코드는 에러 메세지를 발생한다. 기밀의 상이한 레벨에 각각 일치하는 많은 기밀 코드가 제공될 수 있다. 기밀의 몇몇의 레벨 제공은 기능이 감시제어의 여러 레벨에 대해 삽입 또는 수행되도록 허용된다.

부가적인 하드웨어의 설치로만 종래의 제어 장치를 현재 이용될 수 있는 많은 특정 부속물은 부가적인 소프트웨어를 통해 마이크로프로세서로 구성된 제어장치에 제공될 수 있다. 예를들어, 재폐쇄기에 있어서, 이특징들은 순간 트립, 순간 록-아웃, 최소 트립 멀티플라이어, 타겟트 및 연속 조정을 포함한다. 마이크로프로세서의 전력으로 인하여, 제어 장치에 존재하는 실현 가능하지 못한 약간의 부속물이 실제로 실행될 것이다. 재폐쇄기에 대해서, 상기는 사건 기록기, 프론트 패널을 통해 통상 시간-전류 특성 커브 발생, 주파수에 따른 감지 및 디지털 "열적 수요"전류계를 포함한다. 개개의 응용 모듈은 언제든지, 제어 장치가 설치된 후라도, 쉽게 변경 또는 전체 시스템에 부가 모듈을 부가할 수 있다.

본 명세서에 설명된 마이크로프로세서로 구성된 재폐쇄기 제어 장치의 배열, 동작 및 상세안에 있어서, 본 발명의 정신에 벗어나지 않는 범위내에서 여러 수정안 변경 및 변화될 수 있음을 알 수 있을 것이다.

(57) 청구의 범위

청구항 1

전력선 및 접지의 각 3상에 전류를 감지하고, 각 위상에 아날로그 신호를 제공하기 위한 입력 회로(58, 60)와, 각 아날로그 입력 신호를 선택적으로 전송하기 위해 상기 입력 회로에 결합된 멀티플렉싱 회로(62)와, 다수의 정규화 기준으로부터 선택된 전규화 기준에 따른 멀티플렉서에 의해 선택된 각각의 아날로그 입력 신호를 선택적으로 정규화하기 위한 정규화 스케일링 증폭기(310)와, 정규화 스케일링 증폭기의 아날로그 출력력을 샘플링하고, 바람직하게 이미 선택된 훌딩기간동안 보유하기 위한 샘플 훌드 회로(66)와, 상기 샘플 훌딩 회로의 아날로그 출력력을 디지털 형태로 변환하기 위한 아날로그-디지털 변환기(68)와, 정규화 기준, 시간 전류 특성, 순간 트립 값, 소정의 시간 전류 특성과 병합된 작동, 선택된 측정과 작동에 대한 시간 간격, 및 디지털화된 전류 크기와 같은 상태 정보를 포함하는 디지털 상태에서 명령 정보를 기억하기 위한 메모리 수단(46)과, 폐쇄와 트립 조건 사이의 상태에서 재폐쇄기를 변화시키는 작동 명령으로 이루어진 작동 신호를 발생하고, 상기 메모리에 기억된 다른 명령 정보에 따라 메모리에 기억된 다수의 시간 전류 특성 중 이미 선택된 하나와 입력의 평균 등가치와 비교하여, 각각의 디지털 정규화된 입력 신호의 평균치에 대해 등가치를 발생하는 마이크로프로세서(38)와, 보호된 전력선이 인터럽트될 때, 공급 전력을 위해 저장 수단(76, 78)을 구비하고, 보호된 전력선으로부터 제어장치의 다른 일부로 전력을 선택적으로 제공하는 전력원(74)과, 만일 마이크로프로세서에 의해 기능이 억제되지 않는다면, 어떤 감지된 전류가 상기 시간 전류 특성에 따른 시간 주기후의 고정된 2차 시간 전류 특성을 초과하지 않을 때, 트립 신호를 발생하기 위해 전력선 및 접지의 3상 전류와 비례하는 입력 신호를 계속 수신하는 2차 과전류 트립 회로(72)와, 마이크로프로세서로부터의 동작 명령, 또는, 2차 과전류 트립 회로로부터 트립 신호에 따라 재폐쇄기에서의 트립(710)과, 마이크로프로세서로부터 동작 명령에 따라 재폐쇄기에서의 폐쇄(712)를 작동하기 위한 출력회로(98, 100)와, 명령 정보를 입력하기 위한 입력회로(16, 30, 34, 70)를 구비하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 2

제 1 항에 있어서, 상기 입력회로는 입력 신호가 전압을 입력 신호의 일반 행정 이하로 클램프되도록 하는 저항기(58) 및 다이오드(60)와, 멀티플렉서에 의해 전송된 아날로그 입력 신호를 수신하고, 가상 접지 근처에서 동작하기 위해 아날로그 신호를 측정하는 합산 증폭기(64)를 구비하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 3

제 1 항 또는 제 2 항에 있어서, 상기 메모리의 기억된 명령 정보는 전기적 가변비휘발성 메모리(EAROM)(52)에 저장되며, 상기 메모리는 디지털화된 전류 크기와 같은 상태 정보를 기억시키기 위한 휘발성 메모리(40)(RAM)와, 상기 마이크로프로세서의 제어하에 전기적 가변 휘발성 메모리를 변화시키기 위한 변화회로인 시간형 플립-플롭, 전압 이중 회로(88, 90)를 구비하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 4

제 1 항에 또는 제 2 항에 있어서, 상기 입력 회로는 민감도 목적을 위해 크기를 각각 변화하는 다수의 아날로그 신호를 구비하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 5

제 1 항 또는 제 2 항에 있어서, 상기 재폐쇄기 제어장치는 상기 입력 회로(98, 100)에서 상기 트립(710) 또는 폐쇄(712)의 동작이 허용되기 전에, 상기 마이크로프로세서(38)로부터 최소한 3신호의 상태를 여분 검사기(190)에 의해서 검사되는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 6

제 1 항에 있어서, 각각의 위상 및 접지에 대해 모니터 되는 상기 2차 과전류 트립 회로(72)는 조정 될 수 있는 저항기(130, 140)를 통해 제공된 고정 최고 트립 레벨과, 모니터된 각각의 위상과 최소 트립 레벨신호의 전류에 비례한 입력 신호를 수신하는 연산 증폭기(106)와, 상기 연산 증폭기(106) 주위의 양의 피드백 경로에서 시간 전류 특성을 제공하는 저항기, 캐패시터(160, 180)를 포함하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 7

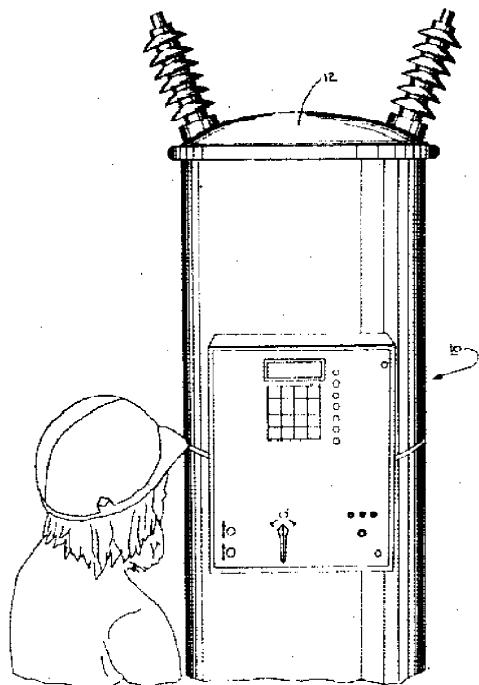
제 6 항에 있어서, 상기 마이크로프로세서(38)는 상기 2차 과전류 트립 회로(72)의 기능을 억제하는 각각의 연산 증폭기(106)의 저항기, 캐패시터의 출력합계를 바이어스시키는 트랜지스터 회로(CA2)를 동작시키는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 8

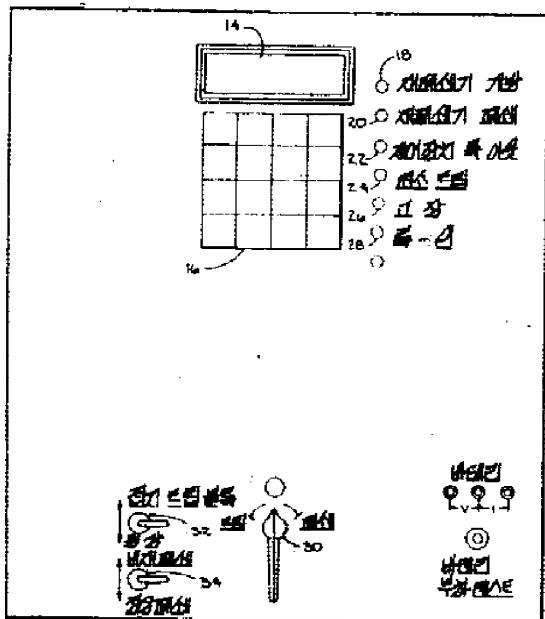
제 5 항에 있어서, 상기 여분 검사기(190)는 최소한 3신호(P4, P5, P6)의 상태를 검사하며, 트립 또는 폐쇄(110, 184)의 작동전에 최소한 하나의 신호를 부정하는 논리동작의 수행을 검사하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

청구항 9

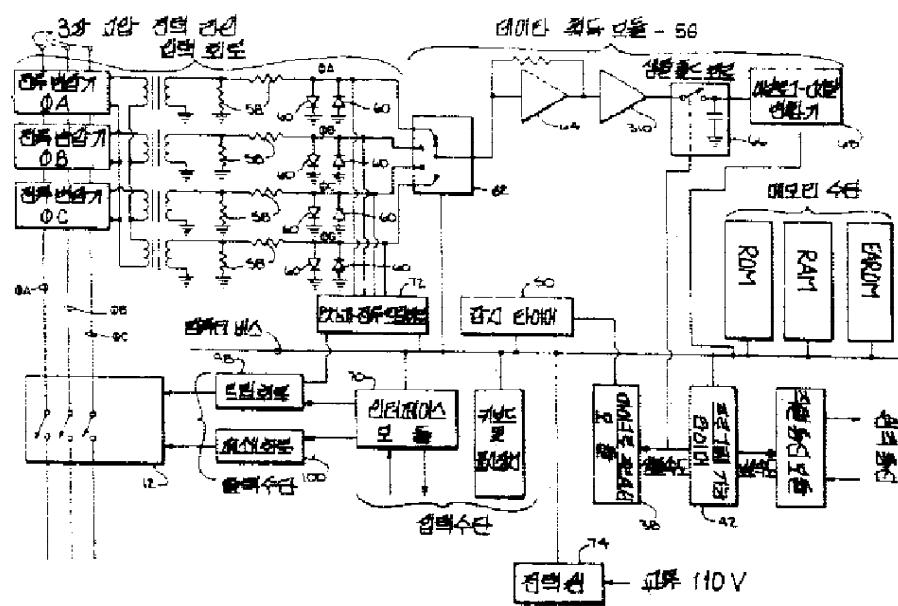
제 8 항에 있어서, 상기 논리 동작은 트립(110)의 작동을 허용하기 전에, 3개의 신호중 두신호(P4, P5) 및 부정된 신호(P6)의 산출을 부정하는 것을 특징으로 하는 마이크로프로세서로 구성시킨 재폐쇄기 제어장치.

도면**도면1**

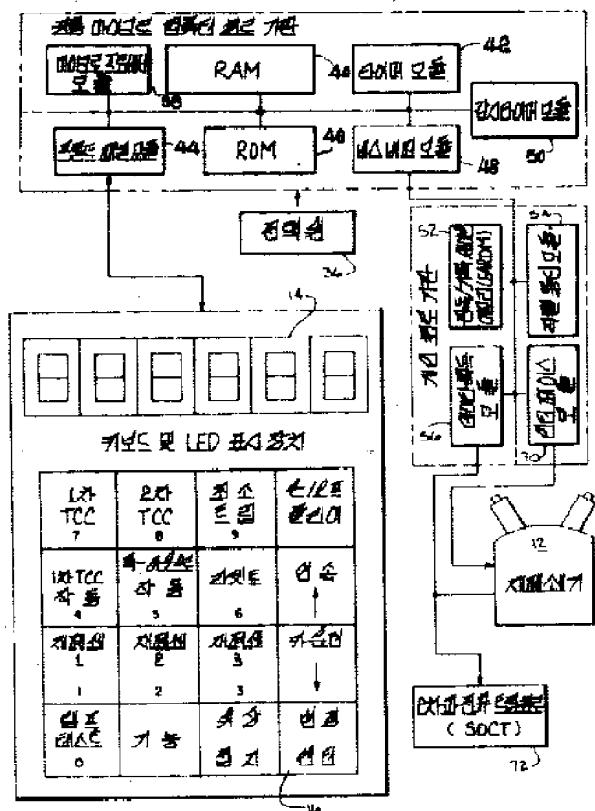
도면1A



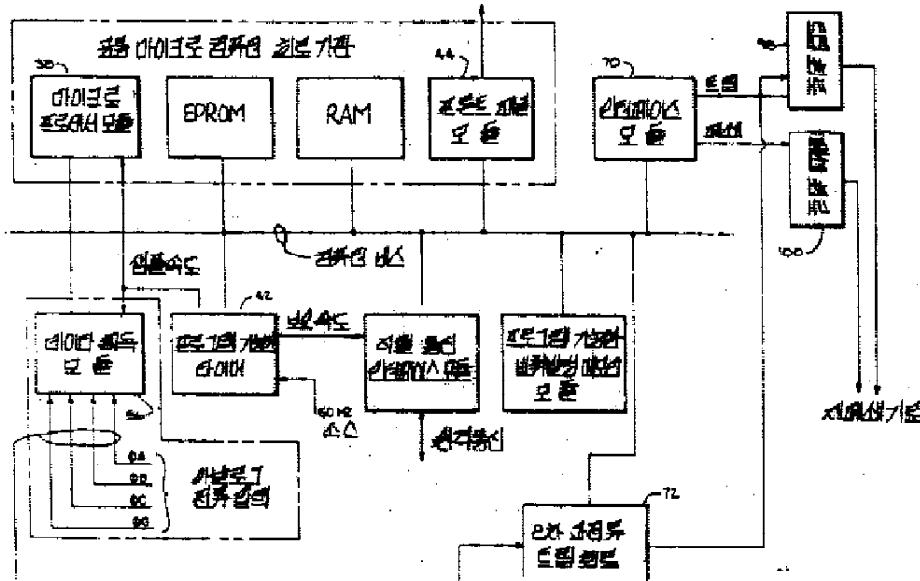
도면2



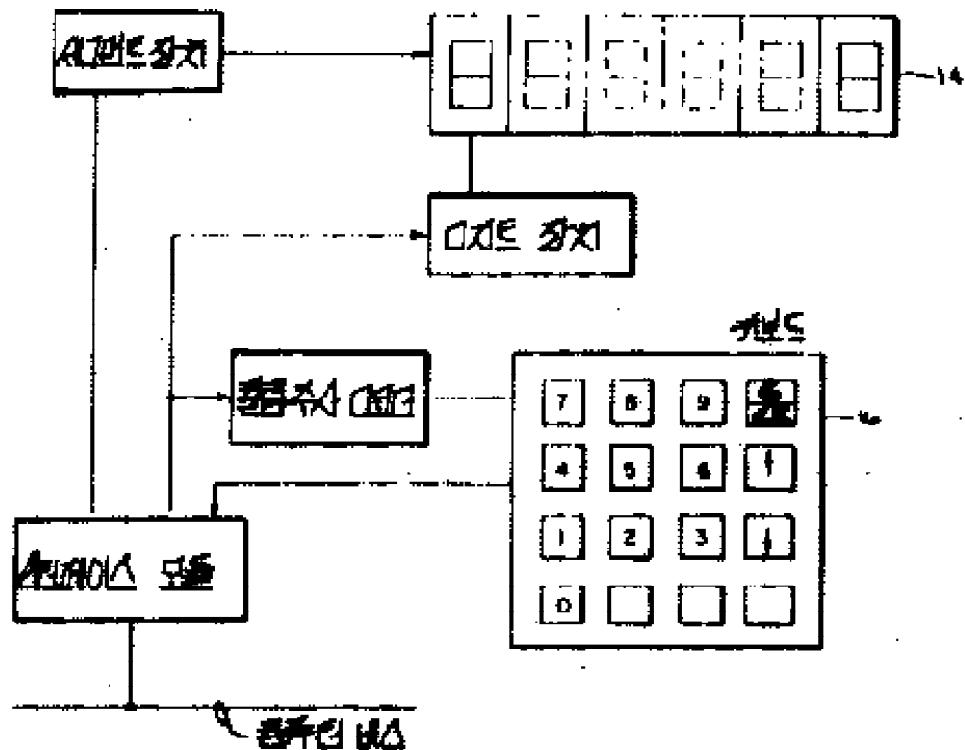
도면3



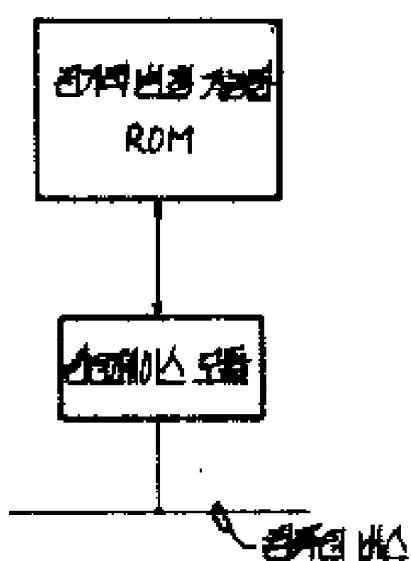
도면4A



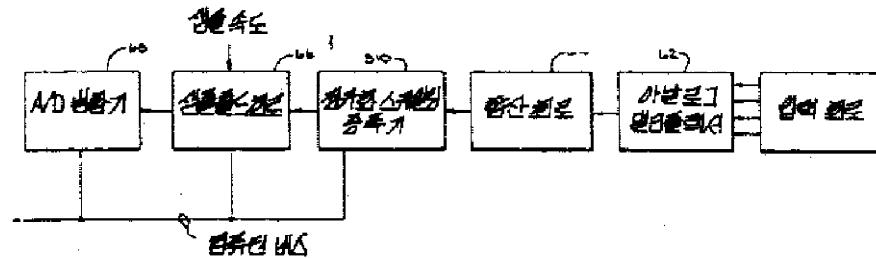
도면4B



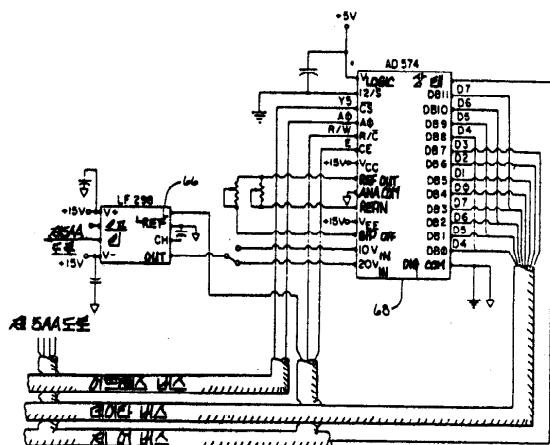
도면4C



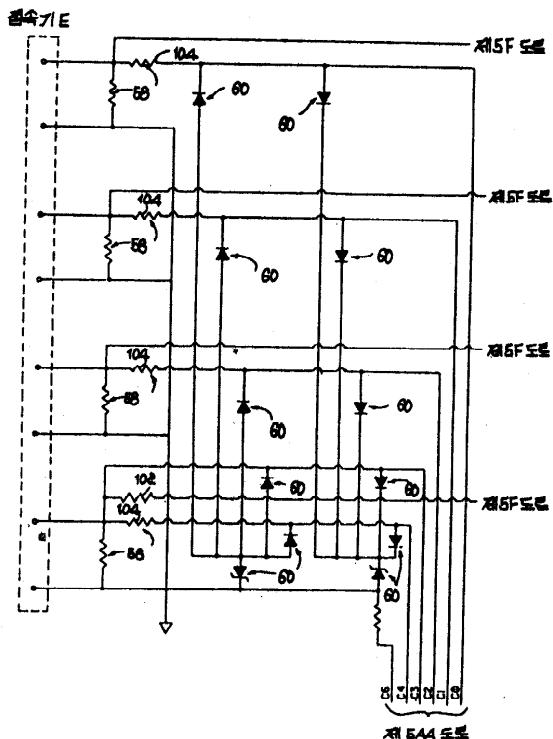
도면4D



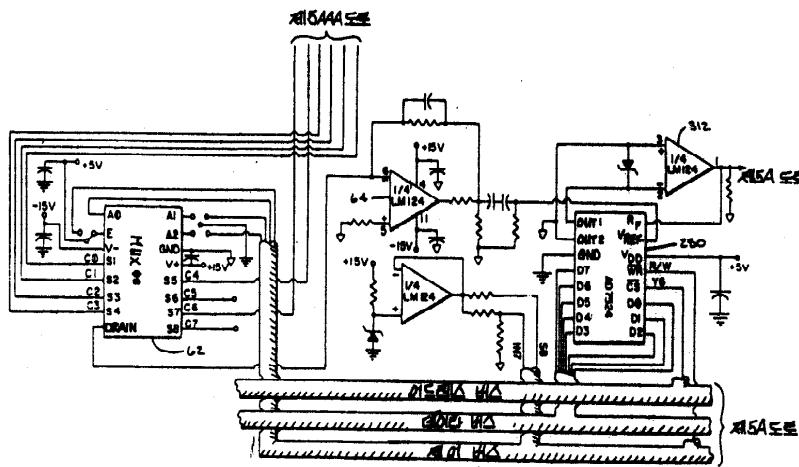
도면5A



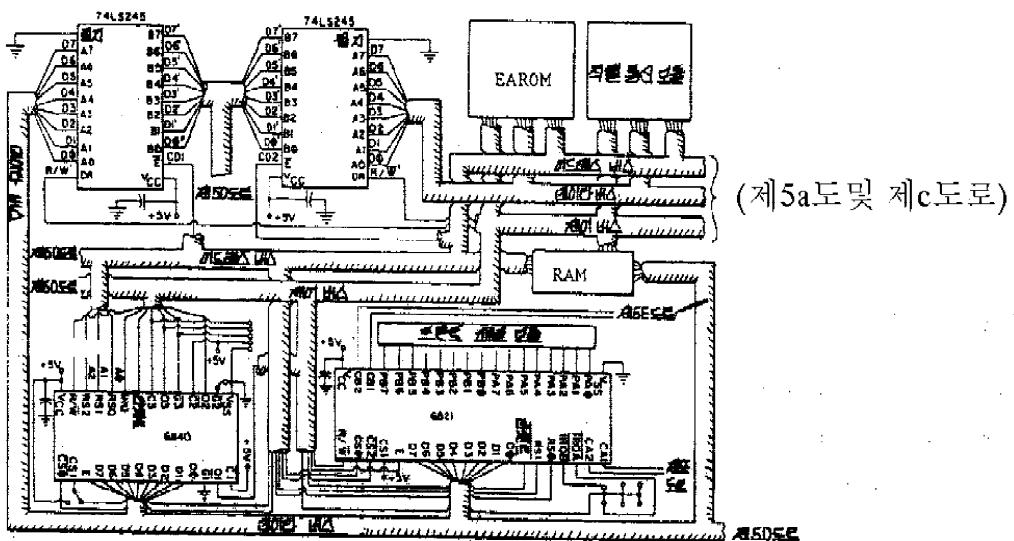
도면5AAA



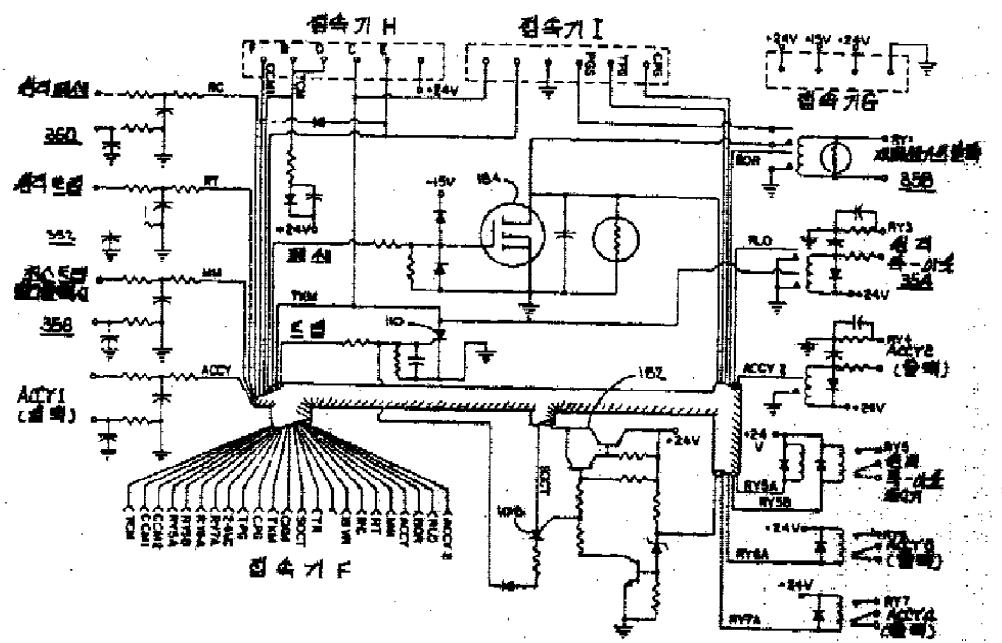
도면5AA



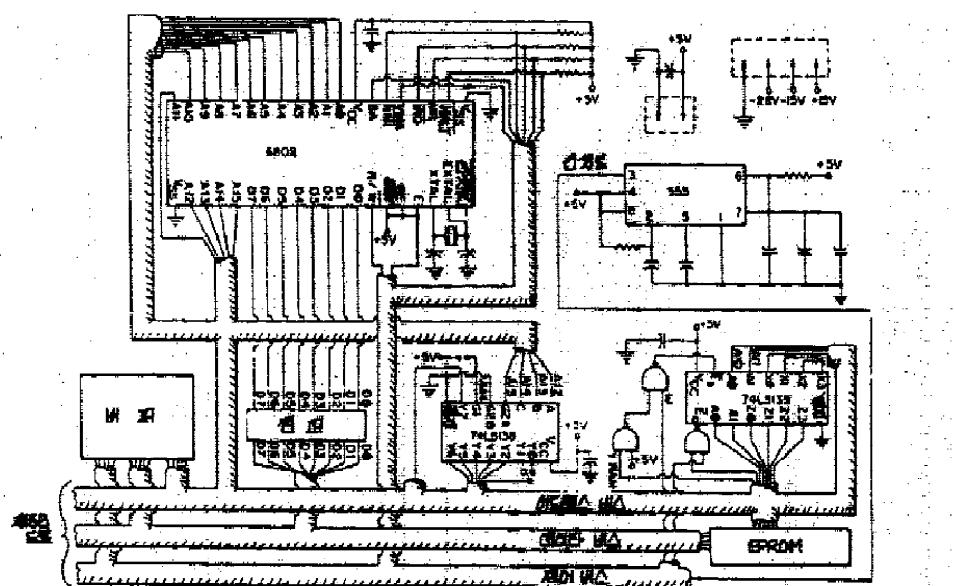
도면5B



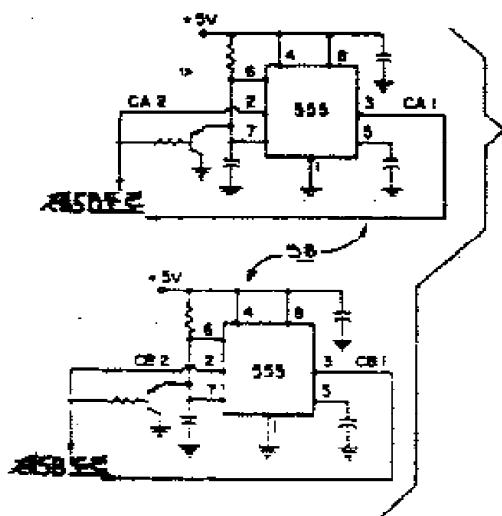
도면5C



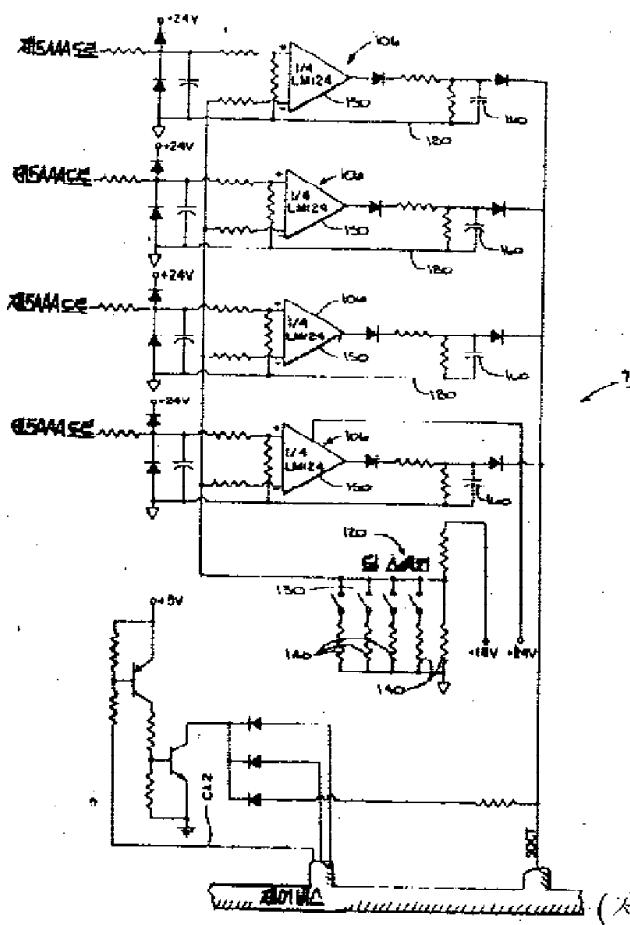
도면50



도면5E

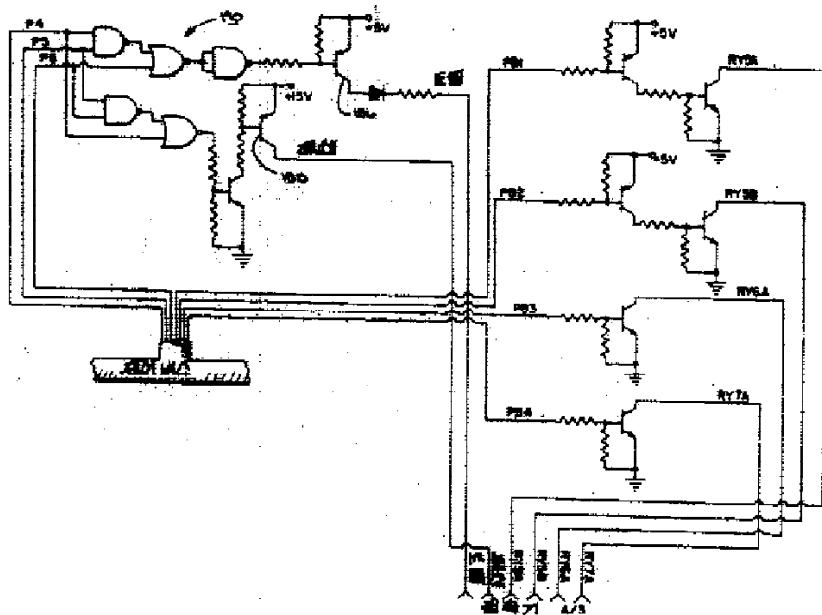


도면5F

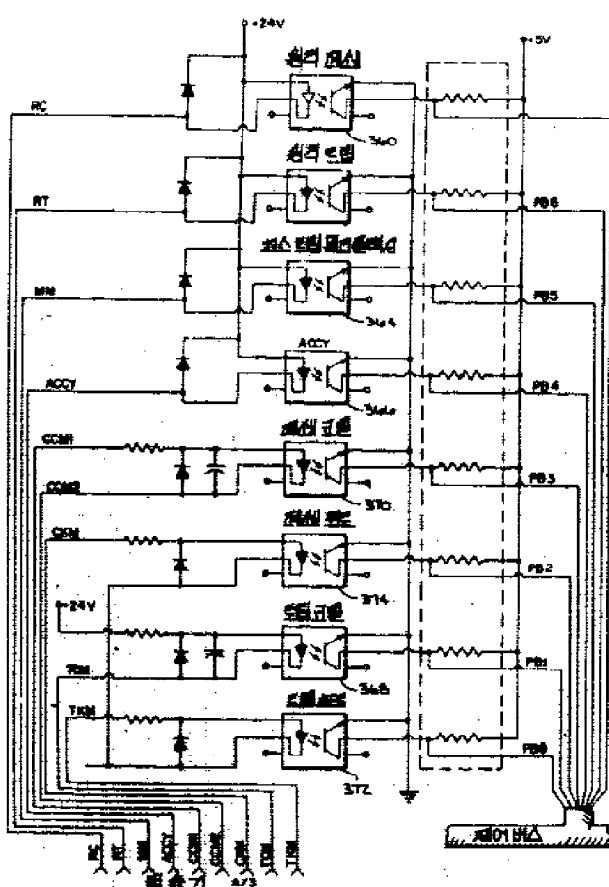


(제5c도로)

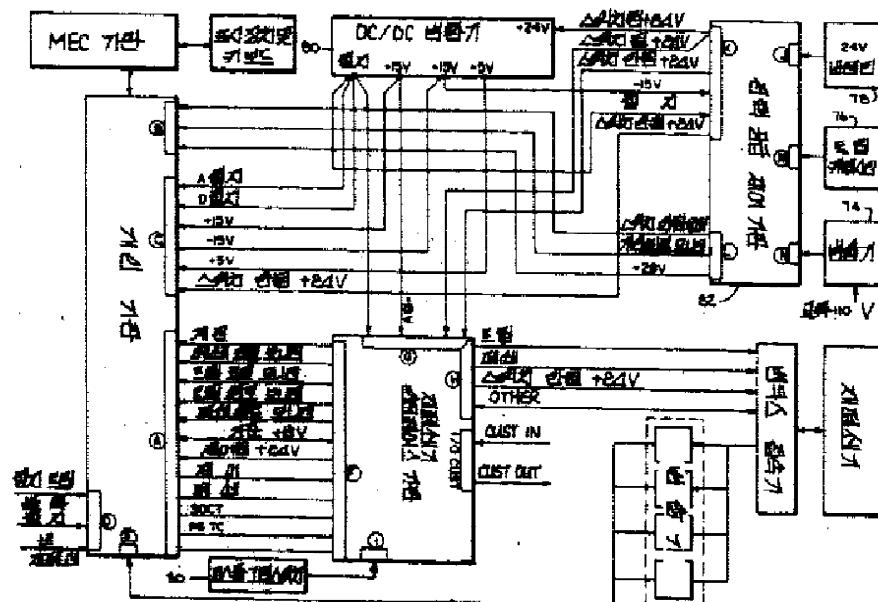
도면5G



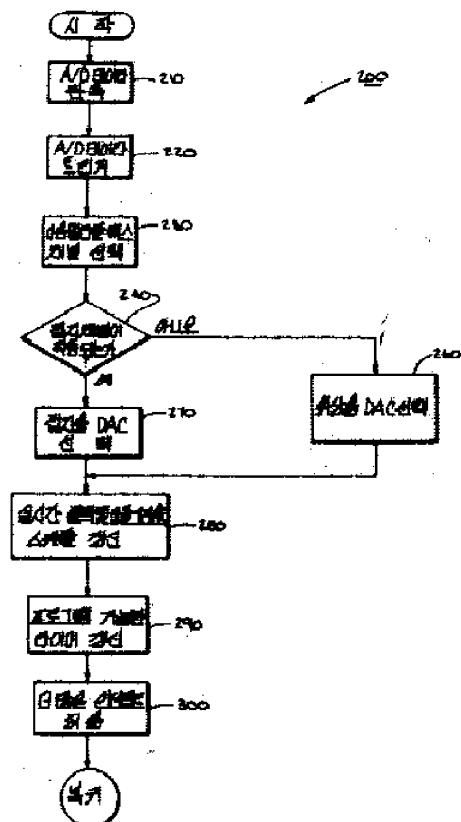
도면54



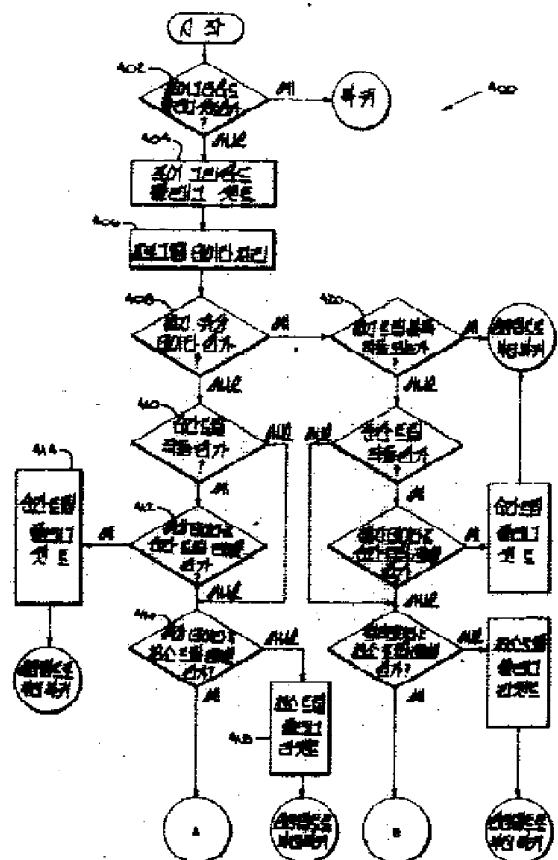
도면6



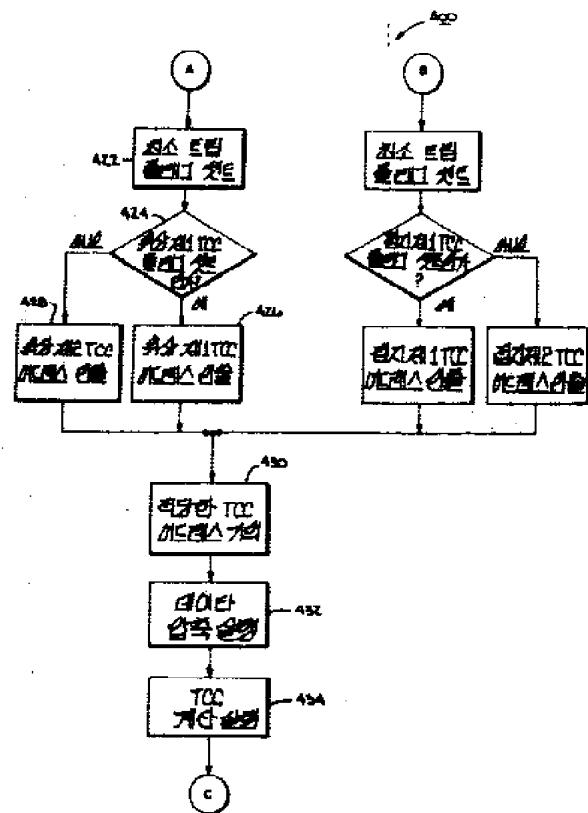
도면7



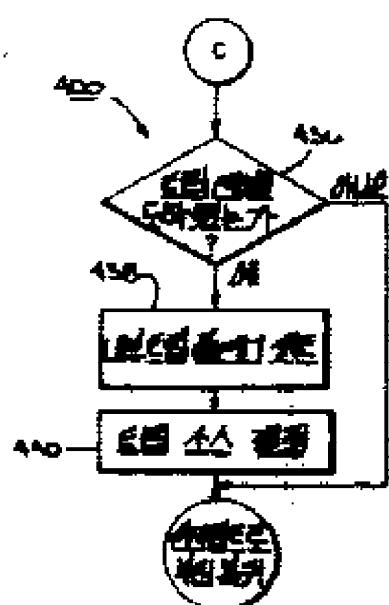
도면8



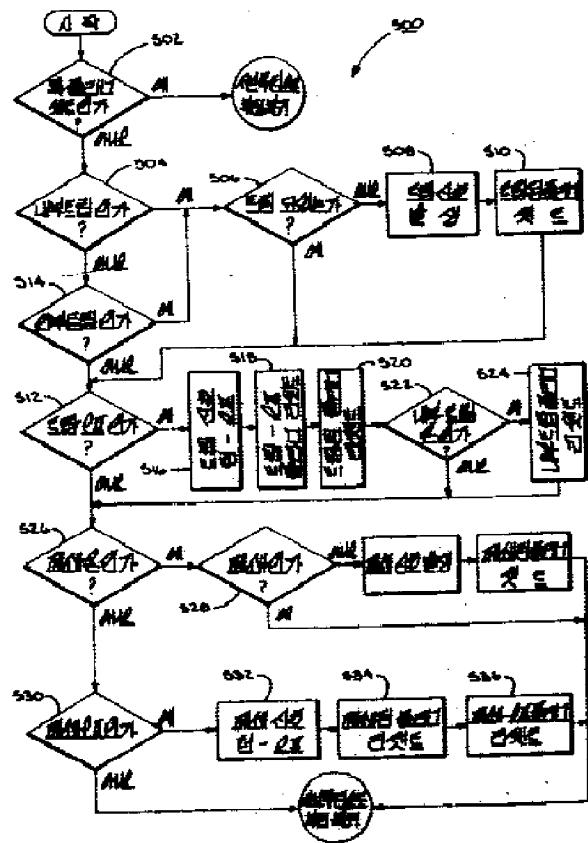
도면9



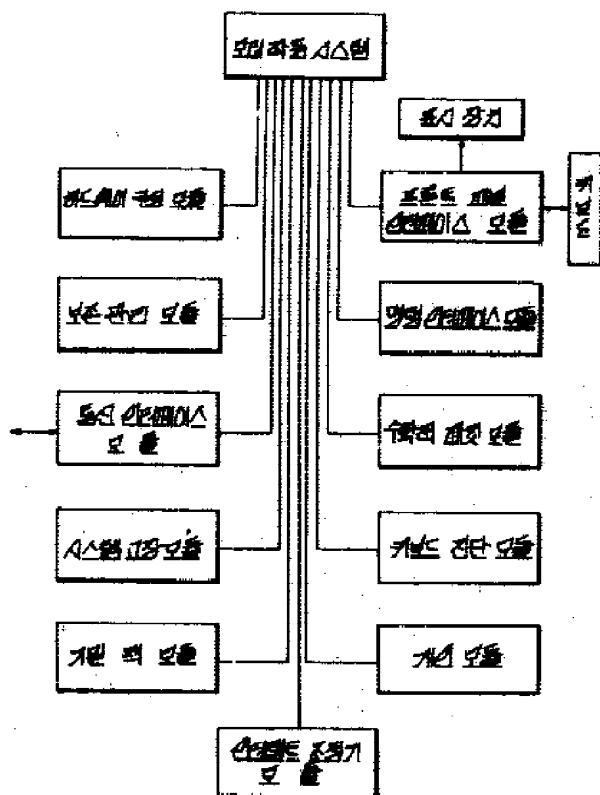
도면 10



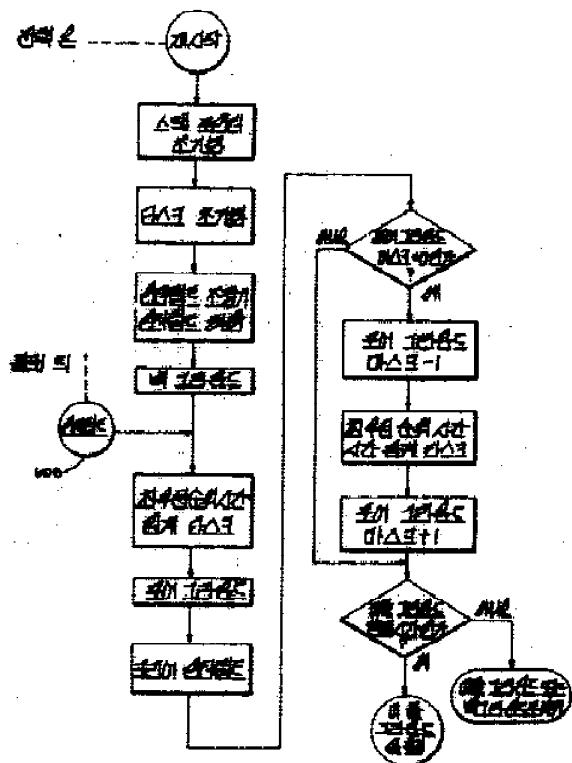
도면 11



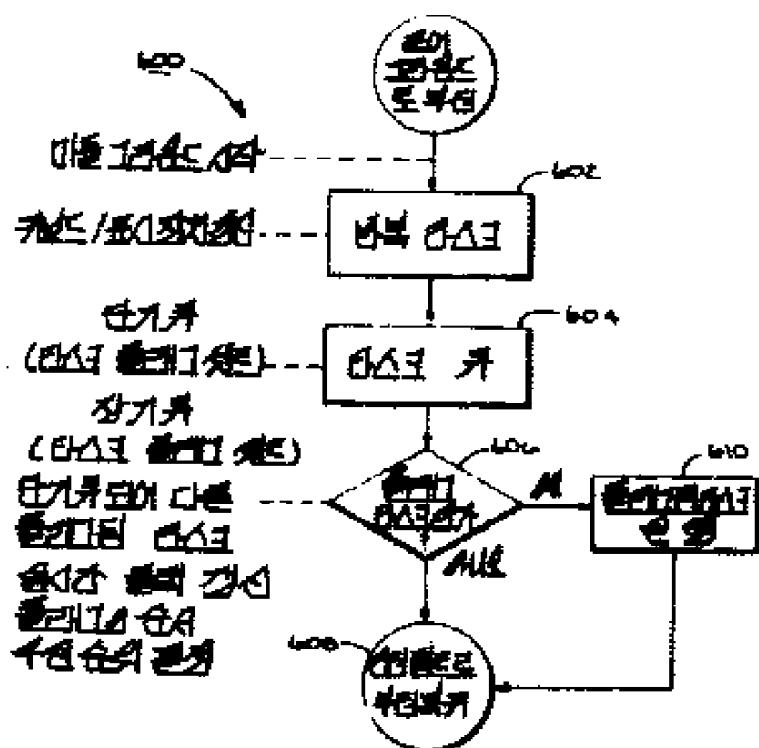
도면 12



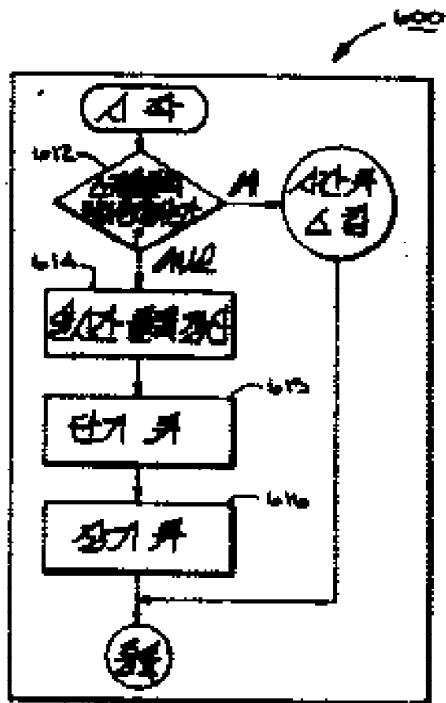
도면 13



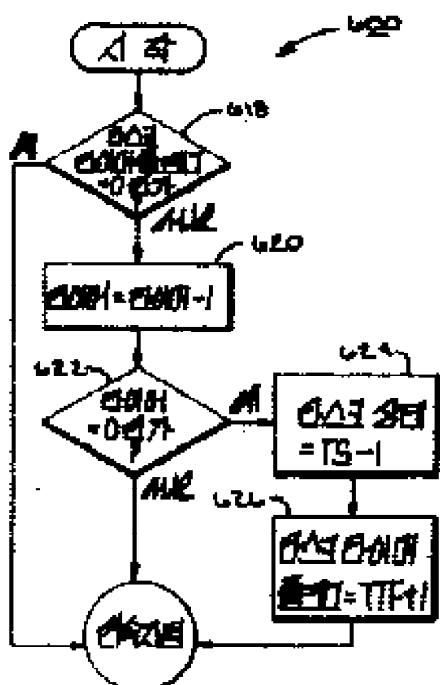
도면 14A



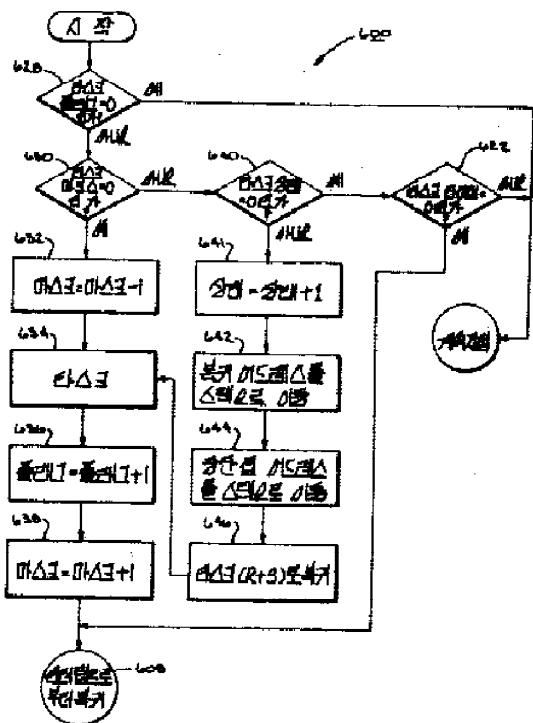
도면 14B



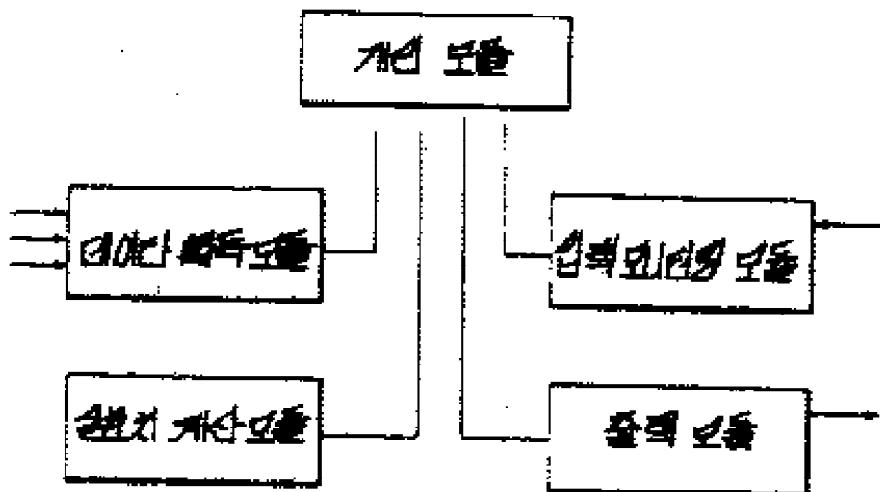
도면 14C



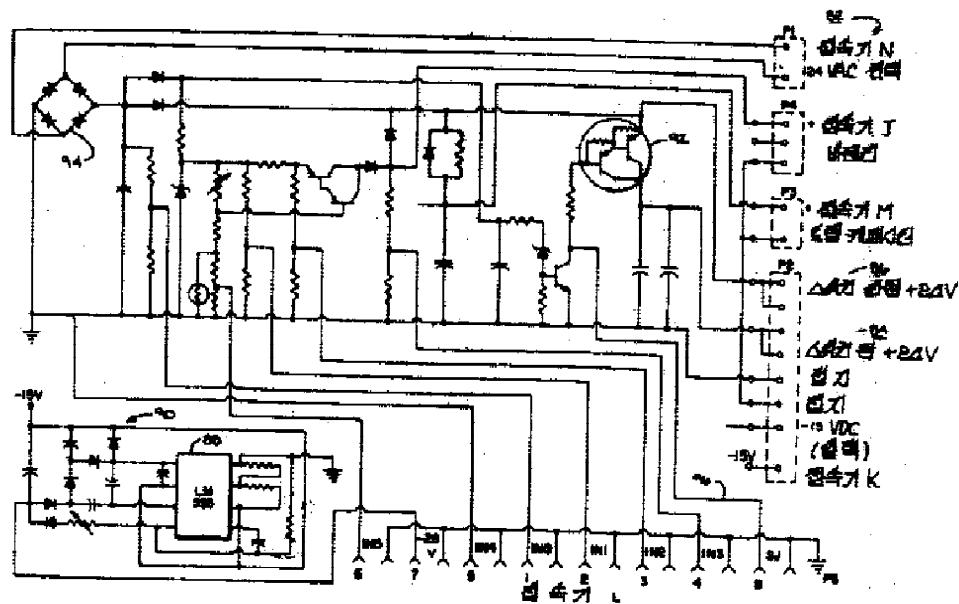
도면 140



도면 15



도면 16



도면 17

