

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 24 年 5 月 10 日 (2012.5.10)

【公表番号】特表 2010-530148 (P2010-530148A)

【公表日】平成 22 年 9 月 2 日 (2010.9.2)

【年通号数】公開・登録公報 2010-035

【出願番号】特願 2010-504909 (P2010-504909)

【国際特許分類】

H 0 3 F 1/07 (2006.01)

H 0 3 F 3/68 (2006.01)

H 0 3 F 3/24 (2006.01)

H 0 3 F 3/60 (2006.01)

【F I】

H 0 3 F 1/07

H 0 3 F 3/68 B

H 0 3 F 3/24

H 0 3 F 3/60

【誤訳訂正書】

【提出日】平成 24 年 3 月 16 日 (2012.3.16)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 1 2

【訂正方法】変更

【訂正の内容】

【0 0 1 2】

図 1 は、本発明に係る S E D F D 法を使用した N ウェイドハティ増幅器を示す概略図である。R F 入力信号 1 0 1 が入力として電力スプリッタにより、メイン S E D F D 増幅器 1 0 8 及びピーク S E F D F 増幅器 1 0 7 に与えられる。各 S E D F D 増幅器は、2 個の伝送ライン 1 0 9、1 1 0、1 1 1、1 1 2 及び N 個の複数トランジスタ 1 1 3、1 1 4 からなる。S E D F D メイン増幅器 1 0 8 及びピーク増幅器 1 0 7 のトランジスタ 1 1 3、1 1 4 はすべて、中心周波数における半波長を有するゲートライン及びドレインライン双方 1 0 9、1 1 0、1 1 1、1 1 2 により接続されて同じ動作をする。S E D F D 増幅器 1 0 7、1 0 8 の入力信号は、ゲートライン 1 0 9、1 1 1 に沿って分散される。増幅された出力信号は、ドレインライン 1 1 0、1 1 2 に沿って結合される。各トランジスタは同相の電力を信号に付加するので、S E D F D 増幅器 1 0 7、1 0 8 は高ゲインを与えることができる。S E D F D メイン増幅器 1 0 8 と S E D F D ピーク増幅器 1 0 7 との位相を同期させるべく、S E D F D ピーク増幅器 1 0 7 の前に $\lambda / 4$ マイクロストリップライン 1 0 3 が存在する。S E D F D メイン増幅器 1 0 8 の出力信号は、マイクロストリップ $\lambda / 4$ インピーダンス変成器 1 0 4 を通過し、電力コンバイナ 1 0 5 によって S E D F D ピーク増幅器 1 0 7 の出力信号に結合される。

【誤訳訂正 2】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

R F 入力と、

少なくとも１つのメイン分散増幅器と、
 少なくとも２つのピーク分散増幅器と、
 入力信号に応答して前記少なくとも１つのメイン分散増幅器及び前記少なくとも２つのピーク分散増幅器のそれぞれにを与えるハイブリッドカプラと、
 前記RF入力にして前記少なくとも１つのメイン分散増幅器と前記少なくとも２つのピーク分散増幅器との出力の位相を同期させる位相シンクロナイザと
 を含むNウェイドハティ分散増幅器。

【請求項２】

前記RF入力は、シングルエンド・デュアルフィードである、請求項１に記載のNウェイドハティ分散増幅器。

【請求項３】

前記少なくとも１つのメイン分散増幅器及び前記少なくとも２つのピーク分散増幅器のトランジスタすべてが実質的に同じ動作をする、請求項１に記載のNウェイドハティ分散増幅器。

【請求項４】

前記少なくとも１つのメイン分散増幅器のゲイン圧縮が前記少なくとも２つのピーク分散増幅器のゲイン伸張によって補償される、請求項１に記載のNウェイドハティ分散増幅器。

【請求項５】

前記少なくとも１つのメイン分散増幅器及び前記少なくとも２つのピーク分散増幅器に動作可能に接続されるシャントキャパシタをさらに含み、

前記メイン分散増幅器及び前記ピーク分散増幅器の位相が前記シャントキャパシタの容量によって制御される、請求項１に記載のNウェイドハティ分散増幅器。

【請求項６】

様々な出力バックオフ電力における前記増幅器の効率が、前記メイン増幅器及び前記ピーク増幅器の数に応じて以下の式

【数１】

$$\eta = \frac{\pi}{4} \cdot \left(\frac{P}{M} + 1 \right) \cdot \frac{v_o}{v_{\max}}$$

により決定され、 v_o 及び $v_{\max}$ はそれぞれ出力電圧及び最大出力電圧であり、 M は前記メイン増幅器のためのトランジスタの数であり、 P は前記ピーク増幅器のためのトランジスタの数である、請求項１に記載のNウェイドハティ分散増幅器。

【請求項７】

伸張バックオフ状態 X_{BO} が以下の式

【数２】

$$X_{BO} = 20 \cdot \log_{10} \left(\frac{P}{M} + 1 \right)$$

により記載される、請求項１に記載のNウェイドハティ分散増幅器。

【請求項８】

デジタルプリディストータからのを受ける、請求項１に記載のNウェイドハティ分散増幅器。

【請求項９】

前記メイン分散増幅器及び前記ピーク分散増幅器は、第１の別個の複数の小型マイクロ波集積回路及び第２の１つの集積MMICを含むグループの１つである、請求項１に記載のNウェイドハティ分散増幅器。

【請求項 10】

前記位相シンクロナイザは、前記ピーク増幅器の入力の位相を前記メイン増幅器の入力の位相よりも約 90° 遅延させる、請求項 1 に記載の N ウェイドハティ分散増幅器。

【請求項 11】

前記位相シンクロナイザは、前記メイン分散増幅器と前記ピーク増幅器との出力の位相を同期させるべく前記ピーク増幅器の前に $\lambda/4$ マイクロストリップラインを含む、請求項 1 に記載の N ウェイドハティ分散増幅器。

【請求項 12】

前記メイン分散増幅器及び前記ピーク分散増幅器のそれぞれのフロントエンドに接続される入力インピーダンスマッチング回路をさらに含む、請求項 1 に記載の N ウェイドハティ分散増幅器。

【請求項 13】

前記少なくとも 1 つのメイン分散増幅器及び前記少なくとも 2 つのピーク分散増幅器に接続されるゲートライン及びドレインラインをさらに含む、

前記ゲートライン及び前記ドレインラインは、前記電力増幅器の中心周波数における半波長を有する、請求項 1 に記載の N ウェイドハティ分散増幅器。

【請求項 14】

前記少なくとも 1 つのメイン分散増幅器及び前記少なくとも 2 つのピーク分散増幅器の少なくとも 1 つの出力に接続される出力インピーダンスマッチング回路をさらに含む、請求項 1 に記載の N ウェイドハティ分散増幅器。

【請求項 15】

前記メイン分散増幅器から前記ピーク分散増幅器への電力リークを防止するべく前記メイン分散増幅器及び前記ピーク分散増幅器のための前記出力インピーダンスマッチング回路の端子間に挿入される少なくとも 1 つのオフセットラインをさらに含む、請求項 1 に記載の N ウェイドハティ分散増幅器。

【請求項 16】

前記オフセットラインに接続される特性インピーダンス Z_0 の $\lambda/4$ インピーダンス変成器をさらに含む、請求項 15 に記載の N ウェイドハティ分散増幅器。

【誤訳訂正 3】

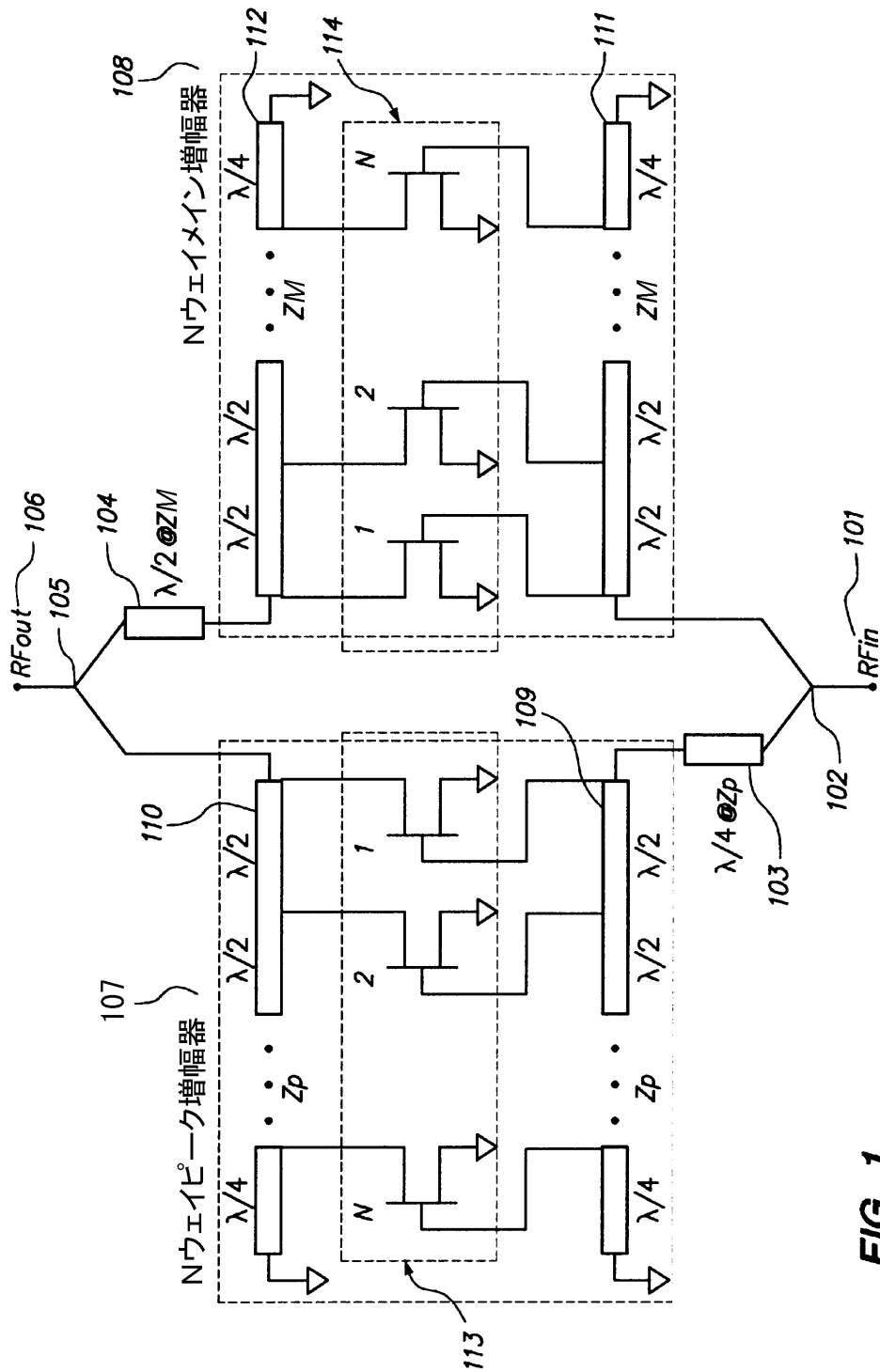
【訂正対象書類名】図面

【訂正対象項目名】図 1

【訂正方法】変更

【訂正の内容】

【図 1】

**FIG. 1**

本発明に係るデュアルフィード分散 (DFD) 法を使用する
Nウェイハイブリッド増幅器を示す概略図