【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】令和7年5月15日(2025.5.15)

【国際公開番号】WO2024/048704
【出願番号】特願2024-544553(P2024-544553)
【国際特許分類】
Ｇ０６Ｎ　3/065(2023.01)
Ｇ０６Ｇ　7/14(2006.01)
Ｇ０６Ｇ　7/16(2006.01)
Ｇ０６Ｇ　7/60(2006.01)
Ｈ１０Ｂ 63/00(2023.01)
【ＦＩ】
Ｇ０６Ｎ　3/065
Ｇ０６Ｇ　7/14
Ｇ０６Ｇ　7/16　５１０
Ｇ０６Ｇ　7/60
Ｈ１０Ｂ 63/00

【手続補正書】
【提出日】令和7年1月27日(2025.1.27)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
１つの基板と、
前記１つの基板に搭載され、それぞれがコンダクタンスを保持する、同一構造を有する第１の抵抗変化型不揮発性記憶素子と第２の抵抗変化型不揮発性記憶素子とを含む演算回路と、
前記第１の抵抗変化型不揮発性記憶素子に対して第１電圧を有する第１電圧パルスを印加することで前記第１の抵抗変化型不揮発性記憶素子のコンダクタンスを書き換え、前記第２の抵抗変化型不揮発性記憶素子に対して前記第１電圧とは異なる第２電圧を有する第２電圧パルスを印加することで前記第２の抵抗変化型不揮発性記憶素子のコンダクタンスを書き換える書き込み回路とを備える、
人工知能処理装置。
【請求項２】
前記演算回路は、前記第１の抵抗変化型不揮発性記憶素子のコンダクタンスと前記第２の抵抗変化型不揮発性記憶素子のコンダクタンスとの合成値を一つの重み係数として用いる積和演算を行う積和演算回路である、
請求項１記載の人工知能処理装置。
【請求項３】
前記演算回路は、前記第１の抵抗変化型不揮発性記憶素子を流れる電流と前記第２の抵抗変化型不揮発性記憶素子を流れる電流との合計を、一つの積として、前記積和演算を行う、
請求項２記載の人工知能処理装置。
【請求項４】
前記第１の抵抗変化型不揮発性記憶素子のコンダクタンスは、前記第１電圧パルスが繰

り返し印加された場合に、非連続的に変化し、
前記第２の抵抗変化型不揮発性記憶素子のコンダクタンスは、前記第２電圧パルスが繰り返し印加された場合に、連続的に変化する、
請求項１～３のいずれか１項に記載の人工知能処理装置。
【請求項５】
前記第１の抵抗変化型不揮発性記憶素子は、前記第２の抵抗変化型不揮発性記憶素子よりも優れた保管耐性を有し、
前記第２の抵抗変化型不揮発性記憶素子は、前記第１の抵抗変化型不揮発性記憶素子よりも優れた書き換え特性を有する、
請求項１～３のいずれか１項に記載の人工知能処理装置。
【請求項６】
高抵抗化過程における前記第２電圧は、高抵抗化過程における前記第１電圧の０．７１倍以下である、
請求項１～３のいずれか１項に記載の人工知能処理装置。
【請求項７】
前記第１の抵抗変化型不揮発性記憶素子及び前記第２の抵抗変化型不揮発性記憶素子は、２つの配線層で挟まれた同一の層に配置されている、
請求項１～３のいずれか１項に記載の人工知能処理装置。
【請求項８】
前記第１の抵抗変化型不揮発性記憶素子及び前記第２の抵抗変化型不揮発性記憶素子は、それぞれ、２つの配線層で挟まれた第１層、及び、２つの配線層で挟まれた、第１層とは異なる第２層に配置されている、
請求項１～３のいずれか１項に記載の人工知能処理装置。
【請求項９】
前記第１の抵抗変化型不揮発性記憶素子及び前記第２の抵抗変化型不揮発性記憶素子のそれぞれは、第１電極、第２電極、及び前記第１電極と前記第２電極との間に挟まれた抵抗変化層を含む、
請求項１～３のいずれか１項に記載の人工知能処理装置。
【請求項１０】
前記第１の抵抗変化型不揮発性記憶素子及び前記第２の抵抗変化型不揮発性記憶素子の前記第１電極は、貴金属電極である、
請求項９に記載の人工知能処理装置。
【請求項１１】
前記第１の抵抗変化型不揮発性記憶素子及び前記第２の抵抗変化型不揮発性記憶素子の前記第１電極は、Ｉｒ、Ｐｔのうちいずれか１つを含む、
請求項１０に記載の人工知能処理装置。
【請求項１２】
人工知能処理装置が有する重み係数書き込み方法であって、
前記人工知能処理装置は、積和演算における重み係数をコンダクタンスとして保持する、同一構造を有する第１の抵抗変化型不揮発性記憶素子と第２の抵抗変化型不揮発性記憶素子とを備え、
前記書き込み方法は、
前記第１の抵抗変化型不揮発性記憶素子に対して第１電圧を有する第１電圧パルスを印加することで前記第１の抵抗変化型不揮発性記憶素子のコンダクタンスを書き換える第１の書き換えステップと、
前記第２の抵抗変化型不揮発性記憶素子に対して、少なくとも高抵抗化過程において前記第１電圧とは異なる第２電圧を有する第２電圧パルスを印加することで前記第２の抵抗変化型不揮発性記憶素子のコンダクタンスを書き換える第２の書き換えステップとを含む、
重み係数書き込み方法。

【請求項１３】
前記第１の書き換えステップは、前記人工知能処理装置に対して前記重み係数を初期設定する場合に、実行され、
前記第２の書き換えステップは、前記人工知能処理装置に対して学習させることで前記重み係数を更新する場合に、実行される、
請求項１２記載の重み係数書き込み方法。
【請求項１４】
前記第１の抵抗変化型不揮発性記憶素子は、転移学習又は強化学習において、既にある人工知能処理の重み係数をそのまま用いるための第１人工知能領域を構成し、
前記第２の抵抗変化型不揮発性記憶素子は、転移学習又は強化学習において、新たに学習を行って重み係数を更新していくための第２人工知能領域を構成し、
前記第１の書き換えステップは、前記第１人工知能領域に対して前記重み係数を書き込む場合に、実行され、
前記第２の書き換えステップは、前記第２人工知能領域に対して前記重み係数を更新していく場合に、実行される、
請求項１２記載の重み係数書き込み方法。
【請求項１５】
高抵抗化過程における前記第２電圧は、高抵抗化過程における前記第１電圧の０．７１倍以下である、
請求項１２～１４のいずれか１項に記載の重み係数書き込み方法。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００６４
【補正方法】変更
【補正の内容】
【００６４】
図５Ａは、第１の抵抗変化型不揮発性記憶素子１０及び第２の抵抗変化型不揮発性記憶素子２０の定義を説明する図である。ここでは、低抵抗化過程で同一極性かつ同一電圧の電圧パルスを２０回連続して印加し、その後に、高抵抗化過程で反対極性かつ同一電圧の電圧パルスを２０回連続して印加する１Ｓｕｐｅｒ－Ｃｙｃｌｅ（図５Ａにおける「ｎｔｈ＿Ｓ－Ｃｙｃｌｅ」）を５０回繰り返す駆動をした場合における電圧パルスの回数（横軸）とコンダクタンス（縦軸）との関係が示されている。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００６５
【補正方法】変更
【補正の内容】
【００６５】
図５Ａにおいて、０ｔｈ＿ＬＲ、１ｓｔ＿ＬＲ、Ｍａｘ＿ＬＲは、それぞれ、１Ｓｕｐｅｒ－Ｃｙｃｌｅでの低抵抗化過程における０回目の電圧パルス印加後（つまり、初期値として）のコンダクタンス、１回目の電圧パルス印加後のコンダクタンス、最大のコンダクタンスを示す。また、０ｔｈ＿ＨＲ、１ｓｔ＿ＨＲ、Ｍｉｎ＿ＨＲは、それぞれ、１Ｓｕｐｅｒ－Ｃｙｃｌｅでの高抵抗化過程における０回目の電圧パルス印加後（つまり、初期値として）のコンダクタンス、１回目の電圧パルス印加後のコンダクタンス、最小のコンダクタンスを示す。