

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6419842号
(P6419842)

(45) 発行日 平成30年11月7日 (2018. 11. 7)

(24) 登録日 平成30年10月19日 (2018. 10. 19)

(51) Int. Cl.	F I
C 2 3 C 14/34 (2006. 01)	C 2 3 C 14/34 J
C 2 3 C 16/458 (2006. 01)	C 2 3 C 16/458
H O 1 L 21/205 (2006. 01)	H O 1 L 21/205
H O 5 H 1/46 (2006. 01)	H O 5 H 1/46 R

請求項の数 15 (全 11 頁)

(21) 出願番号	特願2016-560966 (P2016-560966)	(73) 特許権者	390040660
(86) (22) 出願日	平成27年3月13日 (2015. 3. 13)		アブライド マテリアルズ インコーポレ イテッド
(65) 公表番号	特表2017-512910 (P2017-512910A)		APPLIED MATERIALS, I NCORPORATED
(43) 公表日	平成29年5月25日 (2017. 5. 25)		アメリカ合衆国 カリフォルニア州 95 054 サンタ クララ パウアーズ ア ベニュー 3050
(86) 国際出願番号	PCT/US2015/020501		
(87) 国際公開番号	W02015/156956	(74) 代理人	100086771
(87) 国際公開日	平成27年10月15日 (2015. 10. 15)		弁理士 西島 孝喜
審査請求日	平成30年3月12日 (2018. 3. 12)	(74) 代理人	100088694
(31) 優先権主張番号	14/249, 327		弁理士 弟子丸 健
(32) 優先日	平成26年4月9日 (2014. 4. 9)	(74) 代理人	100094569
(33) 優先権主張国	米国 (US)		弁理士 田中 伸一郎

最終頁に続く

(54) 【発明の名称】 高周波 (RF) および直流 (DC) エネルギーを1つまたは複数の共通電極に結合させるための
キャパシタアセンブリ

(57) 【特許請求の範囲】

【請求項 1】

高周波 (RF) および直流 (DC) 電力を電極に結合させるためのキャパシタアセンブリであって、

RF 電源からの RF 電力を受け取るための第 1 の導電性プレートであり、中心孔を含む、第 1 の導電性プレートと、

前記第 1 の導電性プレートに結合され、前記中心孔を囲む少なくとも 1 つのキャパシタと、

前記少なくとも 1 つのキャパシタを介して前記第 1 の導電性プレートに電氣的に結合された第 2 の導電性プレートであり、DC 電源からの DC 電力を受け取るための入力タップと、前記 RF および DC 電力を電極に結合させるための少なくとも 1 つの出力タップとを含む、第 2 の導電性プレートとを含む、キャパシタアセンブリ。

【請求項 2】

前記第 1 の導電性プレートが円形である、請求項 1 に記載のキャパシタアセンブリ。

【請求項 3】

前記少なくとも 1 つのキャパシタが、チューブラキャパシタである、請求項 1 または 2 に記載のキャパシタアセンブリ。

【請求項 4】

前記少なくとも 1 つのキャパシタが、前記中心孔のまわりに放射状に配設された複数の

10

20

キャパシタである、請求項 1 または 2 に記載のキャパシタアセンブリ。

【請求項 5】

中間導電性プレートと、

前記中間導電性プレートに結合された第 2 の複数のキャパシタと

をさらに含み、

前記複数のキャパシタが、前記第 1 の導電性プレートと前記中間導電性プレートとの間に配設され、

前記第 2 の複数のキャパシタが、前記中間導電性プレートと前記第 2 の導電性プレートとの間に配設される、請求項 4 に記載のキャパシタアセンブリ。

【請求項 6】

前記 R F 電力を前記第 1 の導電性プレートに結合させるための第 3 の導電性プレート
をさらに含み、

前記第 1 の導電性プレートの前記中心孔は、ねじが切られて、対応してねじが切られているボルトを受け取り、それによって、前記第 3 の導電性プレートを前記第 1 の導電性プレートに結合させる、請求項 1 または 2 に記載のキャパシタアセンブリ。

【請求項 7】

前記第 1 の導電性プレートが、前記第 3 の導電性プレートと前記第 1 の導電性プレートとの間の表面接触を増加させるためにガasket を収容する溝を含む、請求項 6 に記載のキャパシタアセンブリ。

【請求項 8】

前記少なくとも 1 つの出力タップが複数の出力タップを含む、請求項 1 または 2 に記載のキャパシタアセンブリ。

【請求項 9】

前記複数の出力タップの各々が、それぞれの電極に結合される、請求項 8 に記載のキャパシタアセンブリ。

【請求項 10】

少なくとも 1 つの電極を含む基板支持体と、

前記少なくとも 1 つの電極に電氣的に結合された少なくとも 1 つのキャパシタアセンブリであり、請求項 1 から 9 までのいずれかに記載の前記キャパシタアセンブリを含む、少なくとも 1 つのキャパシタアセンブリと
を含む基板支持アセンブリ。

【請求項 11】

前記少なくとも 1 つの電極に結合された直流 (D C) 電源
をさらに含む、請求項 10 に記載の基板支持アセンブリ。

【請求項 12】

前記 D C 電源が、前記第 2 の導電性プレートの前記入力タップを介して前記少なくとも 1 つの電極に結合される、請求項 11 に記載の基板支持アセンブリ。

【請求項 13】

前記第 1 の導電性プレートに結合された高周波 (R F) 電源
をさらに含む、請求項 10 に記載の基板支持アセンブリ。

【請求項 14】

前記キャパシタアセンブリと前記 R F 電源との間に配設された R F マッチングネットワーク

をさらに含む、請求項 13 に記載の基板支持アセンブリ。

【請求項 15】

前記基板支持アセンブリが静電チャックである、請求項 10 から 14 までのいずれかに記載の基板支持アセンブリ。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本開示の実施形態は、一般に、基板処理装置に関する。

【背景技術】

【0002】

基板にマイクロ電子デバイスを形成するのに、多くの場合、例えば、物理的気相堆積（PVD）チャンバ、原子層堆積（ALD）チャンバ、化学気相堆積（CVD）チャンバなどのような堆積チャンバ中で堆積される薄膜の多数の層が必要とされる。多くの場合、静電チャックを使用して、堆積プロセスの間基板支持体上に基板を静電的に保持する。チャック上に基板を静電的に保持するために、直流（DC）電力が、DC電源から、一般に、チャックの電極に供給される。

加えて、高周波（RF）エネルギーが、さらに、多くの場合、基板の方に進む入来イオンのエネルギーを制御するために基板支持体の電極に供給される。場合によっては、DCおよびRFエネルギーが同じ電極に供給される。例えば、高電流DC電力が、RF電力をDC電流から分離しながら、静電チャックの1つまたは複数の電極に送出される。真空型キャパシタが、RD電力をDC電流から分離するために使用されている。しかしながら、発明者等は、真空型キャパシタは大きく（例えば、約2〜3インチ）、貴重な空間を使い果たしていることに気付いた。さらに、静電チャックにおける電力要求の増加に応じるには、さらに大きいキャパシタが必要であり、したがって、貴重な空間をさらに使い果たすことになる。他の従来の設計には、キャパシタのインラインアレイが含まれる。しかしながら、インラインアレイは、やはり、静電チャックの追加された電力要件を満たすために追加のキャパシタを追加しなければならないので有効でないと発明者等は確信している。

それゆえに、発明者等は、RFおよびDCエネルギーを電極に結合させるための改善されたキャパシタアセンブリの実施形態を提供した。

【発明の概要】

【課題を解決するための手段】

【0003】

高周波（RF）および直流（DC）エネルギーを電極に結合させるためのキャパシタアセンブリと、キャパシタアセンブリを組み込んだ基板支持体との実施形態が本明細書で提供される。いくつかの実施形態において、キャパシタアセンブリは、RF電源からのRF電力を受け取るための第1の導電性プレートであり、中心孔を含む、第1の導電性プレートと、第1の導電性プレートに結合され、中心孔を囲む少なくとも1つのキャパシタと、少なくとも1つのキャパシタを介して第1の導電性プレートに電氣的に結合された第2の導電性プレートであり、DC電源からのDC電力を受け取るための入力タップと、RFおよびDC電力を電極に結合させるための少なくとも1つの出力タップとを含む、第2の導電性プレートとを含む。

いくつかの実施形態において、RFおよびDC電力を電極に結合させるためのキャパシタアセンブリは、RF電源からのRF電力を受け取るための円形導電性プレートであり、中心孔を含む、円形導電性プレートと、第1の導電性プレートに結合され、中心孔のまわりに放射状に配設された複数のキャパシタと、複数のキャパシタを介して円形導電性プレートに電氣的に結合された第2の導電性プレートであり、DC電源からのDC電力を受け取るための入力タップと、RFおよびDC電力を電極に結合させるための少なくとも1つの出力タップとを含む、第2の導電性プレートとを含む。

【0004】

いくつかの実施形態では、基板支持アセンブリは、少なくとも1つのチャッキング電極を含む基板支持体と、直流（DC）電源と、高周波（RF）電源と、少なくとも1つのチャッキング電極に電氣的に結合された少なくとも1つのキャパシタアセンブリとを含む。少なくとも1つのキャパシタアセンブリは、RF電源からのRF電力を受け取るための第1の導電性プレートであり、中心孔を含む、第1の導電性プレートと、第1の導電性プレートに結合され、中心孔を囲む少なくとも1つのキャパシタと、少なくとも1つのキャパシタを介して第1の導電性プレートに電氣的に結合された第2の導電性プレートであり、DC電源からのDC電力を受け取るための入力タップと、RFおよびDC電力を電極に結

合させるための少なくとも1つの出力タップとを含む、第2の導電性プレートとを含む。

【0005】

本開示の他のおおよびさらなる実施形態を以下で説明する。

上述で簡単に要約し、以下でより詳細に論じる本開示の実施形態は、添付図面に示す本開示の例示的な実施形態を参照して理解することができる。しかしながら、添付図面は、本開示の典型的な実施形態のみを示し、それゆえに、本開示は他の等しく効果的な実施形態を認めることができるので範囲を限定すると見なすべきでない。

【図面の簡単な説明】

【0006】

【図1】本開示のいくつかの実施形態による本発明のキャパシタアセンブリとともに使用するのに好適なプロセスチャンバの簡略化した概略図である。

10

【図2】本開示のいくつかの実施形態によるキャパシタアセンブリの概略図である。

【図3】本開示のいくつかの実施形態によるキャパシタアセンブリの等角図である。

【図3A】本開示のいくつかの実施形態によるキャパシタアセンブリの側面断面図である。

。

【図4】本開示のいくつかの実施形態によるキャパシタアセンブリの側面断面図である。

【図5】本開示のいくつかの実施形態によるキャパシタアセンブリの概略図である。

【発明を実施するための形態】

【0007】

理解を容易にするために、同一の参照番号が、可能な場合、図に共通する同一の要素を指定するために使用されている。図は原寸に比例して描かれておらず、見やすくするために簡略化されている場合がある。1つの実施形態の要素および特徴は、さらなる詳述なしに他の実施形態に有益に組み込むことができる。

20

キャパシタアセンブリと、キャパシタアセンブリを組み込んだ基板支持体との実施形態が本明細書で提供される。本発明のキャパシタアセンブリの実施形態は、有利には、直流(DC)および高周波(RF)電力の両方が共通電極に供給される場合、直流(DC)が高周波(RF)電源と干渉しないようにすることができる。本発明のキャパシタアセンブリの実施形態は、有利には、既存の基板支持体に容易に後付けされ、それにより、既存の基板支持体の不必要なおよび潜在的に高価な改造を避けることができる。

【0008】

30

図1は、本開示の実施形態によるキャパシタアセンブリとともに使用するのに好適な例示の基板処理チャンバの簡略化した概略側面図を示す。プロセスチャンバ100は、例えば、物理的气相堆積(PVD)チャンバ、原子層堆積(ALD)チャンバ、化学気相堆積(CVD)チャンバなどのような基板を処理するのに好適な任意のタイプのプロセスチャンバとすることができる。例示的なプロセスチャンバは、カリフォルニア州、サンタクララのApplied Materials, Inc. から入手可能なプロセスチャンバ、ならびに他の製造業者から入手可能なプロセスチャンバを含むことができる。

図1に記載されているように、プロセスチャンバ100は、チャンバ本体102と、リッドアセンブリ104であり、リッドアセンブリ104に固定されたターゲット106（またはシャワーヘッド）を含む、リッドアセンブリ104と、ターゲット106と反対の位置に基板110を保持するための基板支持体108とを含むことができる。図1はターゲット106を示しているが、代替として、シャワーヘッドまたは他の処理構成要素が、チャンバ構成に応じてターゲット106の場所で取って代わって配設されてもよい。本発明のキャパシタアセンブリは、一般に、RFおよびDCエネルギーが共通電極に供給される任意のプロセスチャンバで使用するすることができる。

40

【0009】

プロセスチャンバ100は、処理容積部105を含む内部容積部を有する。処理体積部105は、例えば、基板支持体108とターゲット106（またはチャンバのシャワーヘッドもしくはリッド）との間に画定することができる。基板支持体108は、基板支持体上に基板110を保持するために静電チャックを含む。好適な基板110は、200mm

50

、300mm、450mm、もしくは他の直径の半導体ウエハなどの丸い基板、またはガラスパネルなどのような長方形基板を含む。

【0010】

基板支持体108は、1つまたは複数のRF電源およびDC電源に結合された電極114を含む。したがって、電極114は、RFバイアス電極およびチャッキング電極の両方である。電極114は、1つまたは複数のRF電源（1つのRF電源116が示されている）に1つまたは複数のそれぞれのマッチングネットワーク（マッチングネットワーク118が示されている）を通して結合される。RF電源116は、例えば、チャンバ構成、基板組成、および実行されるべき特定のプロセスに依存して、プロセスチャンバにおける使用に好適な周波数の連続またはパルス電力のいずれかを供給することができる。RF電力は、実行されるプロセスにとって好適な大きさで供給され得る。

10

電極114は、さらに、DC電力を電極114に供給するためにDC電源126に結合される。DC電源126は、所望の用途のために、例えば、基板を基板支持体に静電的にクランプするために、十分なエネルギーを供給するのに使用されるような任意の好適なDC電源とすることができる。

【0011】

キャパシタアセンブリ124は、RF電源116と電極114との間に設けられる。マッチングネットワーク118が存在する場合、キャパシタアセンブリ124は、マッチングネットワーク118と電極114との間に同様に配設される。DC電源126は、キャパシタアセンブリ124と電極114との間の接合部で電極114に結合される。以下の説明は静電チャックに関してなされるが、DC電圧を阻止する必要がある、RFを接続するかまたは整合させる任意の用途で、キャパシタアセンブリ124を使用することができる。

20

いくつかの実施形態では、基板支持体108を昇降機構112に結合させて、基板支持体108の位置を制御することができる。昇降機構112は、基板をチャンバ中におよびチャンバから移送するのに好適な下の位置（図示のような）と、処理に好適な上の位置との間で基板支持体108を移動させることができる。

【0012】

いくつかの実施形態では、RF電力をターゲット106に供給するために、1つまたは複数のRF電源（1つのRF電源120が示されている）をプロセスチャンバ100に結合させることができる。例えば、RF電源120は、プロセスチャンバ100のリッドアセンブリ104に1つまたは複数のそれぞれの整合ネットワーク（1つの整合ネットワーク122が示されている）を介して結合させることができる。

30

図2は、本開示のいくつかの実施形態によるキャパシタアセンブリ200の概略図を示す。キャパシタアセンブリ200は、図1に関して上述で論じたキャパシタアセンブリ124として使用することができる。キャパシタアセンブリ200は、第1の導電性プレート202と、第2の導電性プレート206と、第1の導電性プレート202と第2の導電性プレート206との間に配設され電氣的に結合された複数のキャパシタ204とを含む。複数のキャパシタ204は、はんだ付け、ろう付けなどのような任意の好適な方法で第1および第2の導電性プレートの各々に電氣的に結合され得る。

40

複数のキャパシタ204は、円形アレイ（図3～4の例示的な例に示すように）で配列される。いくつかの実施形態では、複数のキャパシタ204は、円形アレイの中心軸に対して軸対称に円形アレイで配列される（図3～4の例示的な例に示すように）。いくつかの実施形態では、約9個のキャパシタが円形アレイで設けられる。しかしながら、キャパシタの数は、キャパシタアセンブリ200のサイズによってのみ制限され、任意の数のキャパシタ（すなわち、1つまたは複数）を代替として使用することができる。複数のキャパシタ204の各々のキャパシタンスは、実質的に同じである。複数のキャパシタ204は、一般に、RF電力の周波数と物理的空間制限とに応じて任意のサイズの任意の数のキャパシタを含むことができる。

【0013】

50

第1の導電性プレート202は、RF電源116からのRF電力を受け取るためにRF電源116に（存在する場合にはマッチングネットワーク118を介して）結合される。第2の導電性プレート206は、例えば導体210を介して負荷208に電氣的に結合される。例えば、負荷208は、図1に関して上述した電極114とすることができる。いくつかの実施形態では、第2の導電性プレート206は、例えば追加の導体212を使用して、複数の場所で負荷208に結合され得る。いくつかの実施形態では、導体210および追加の導体は互いに実質的に均等に離間されて、有利には、RF電源116によって供給されたRF電力のほぼ等しい割り当て分を受け取って負荷208に分配する。

【0014】

DC電源126も1つまたは複数の場所で負荷208に結合される。いくつかの実施形態では、DC電源126は、DC電源126からのDC電力を受け取るための第2の導電性プレート206に結合され、その結果、DC電源126は、導体210と、存在する場合には任意の追加の導体212とを介して負荷208に結合される。いくつかの実施形態では、DC電源126を負荷208に直接的にまたは間接的に結合させる追加の導体212または別個の導体（図示せず）を介して、DC電源126を負荷208に結合させることができる。

動作時に、RFエネルギーは、RF電源116によって第1の導電性プレート202に供給される。RFエネルギーは、複数のキャパシタ204を横切って第2の導電性プレート206に進む。複数のキャパシタの放射状配置は、有利には、不満足な分布を示している従来の長方形アレイと比較して、より均一な分布のRF電力を負荷の各部分に供給する。RFエネルギーは、導体210と任意の追加の導体212とによって負荷208に結合される。DC電力は、導体210（および任意の追加の導体212）によって、または別個の導体（図示せず）を介して負荷208に結合される。いくつかの実施形態では、DC電源126は第2の導電性プレート206に結合され、DC電力は導体210と任意の追加の導体212とを介して負荷208に結合される。

【0015】

図3は、本開示のいくつかの実施形態による例示的なキャパシタアセンブリ300の等角図を示す。キャパシタアセンブリ300は、キャパシタアセンブリ200の特定の構成の例示であり、本開示の範囲を限定するものではない。キャパシタアセンブリ300は、第1の導電性プレート302と第2の導電性プレート304とを含む。複数のキャパシタ306が、第1の導電性プレート302と第2の導電性プレート304との間に配設され、第1の導電性プレート302と第2の導電性プレート304とを電氣的に結合させる。第1の導電性プレート302および第2の導電性プレート304は、任意の好適な導電性材料から形成することができる。いくつかの実施形態では、第1の導電性プレート302および第2の導電性プレート304は、変色または酸化に対して耐性がある材料、例えば、銀、金、またはインピーダンスが変色によって悪影響を受けない他の金属などで被覆することができる。例えば、いくつかの実施形態では、第1の導電性プレート302および第2の導電性プレート304は、銅から形成され、銀のコーティングを有する。

【0016】

図3に示すように、第1の導電性プレート302は、複数のキャパシタ306の各々へのRFエネルギーの実質的に均一な流れを促進するために、円形とするか、または何か他の対称な形状を有することができる。第1の導電性プレート302は、第1の導電性プレート302にRFエネルギーを結合させるための特徴部、例えば孔308などを含む。いくつかの実施形態では、特徴部は、第1の導電性プレート302中にまたはその上に中心に置くことができる。例えば、図3に示すように、孔308は、第1の導電性プレート302の中心にある。いくつかの実施形態では、孔308は、ねじが切られて、対応してねじが切られているボルトを受け取ることができる。

【0017】

マッチングネットワーク118からの出力部などのRF電源116に結合された導体は、第1の導電性プレート302に結合される。例えば、いくつかの実施形態では、導体は

10

20

30

40

50

、孔 308 を介して第 1 の導電性プレート 302 にボルト締めすることができる。図 3 A は、本開示のいくつかの実施形態によるキャパシタアセンブリ 300 の側面断面図を示す。いくつかの実施形態では、図 3 A に示すように、第 3 の導電性プレート 316 が、マッチングネットワーク 118 からの出力部に結合され得る。第 3 の導電性プレート 316 は、例えば第 1 の導電性プレート 302 の孔 308 にねじ込まれるボルト 318 を使用して第 1 の導電性プレート 302 に結合され得る。いくつかの実施形態では、第 1 の導電性プレート 302 は、第 3 の導電性プレート 316 の表面と第 1 の導電性プレート 302 の対面している表面との間の表面接触を強化し、それにより、第 1 の導電性プレート 302 への RF 電流の流れの強化を促進するために、RF ガスケット 310 を受け取る溝 314 をさらに含むことができる。RF ガスケット 310 は、インピーダンスが変色によって悪影響を受けない金属コーティングを伴って任意の導電性材料から形成することができる。いくつかの実施形態では、RF ガスケット 310 は銀めっきされた銅から形成される。

10

【0018】

図 3 に戻ると、複数のキャパシタ 306 は、個々に、用途に好適な任意の従来のキャパシタ、例えば磁器型セラミックキャパシタなどとすることができるが、他のタイプのキャパシタを使用することもできる。いくつかの実施形態では、複数のキャパシタは、第 2 の導電性プレート 304 への RF 電力の均一な送出を確実にするために孔 308 のまわりに放射状に配列される。複数のキャパシタ 306 の放射状配置は、さらに有利には、キャパシタアセンブリ 300 の高温の区域の発生を防止し、キャパシタアセンブリ 300 の全体サイズを減少させる。アーク発生を避け、十分な電圧分離を確実にするために第 1 の導電性プレート 302 と第 2 の導電性プレート 304 との間の十分に大きい距離を確実にするようにキャパシタ 306 のサイズは選ばれる。いくつかの実施形態では、所望のキャパシタンスをもつチューブラキャパシタが、代替として、複数のキャパシタ 306 の代わりに使用されてもよい。

20

【0019】

第 2 の導電性プレート 304 の以下の説明は、図 3 および図 4 を参照しながら行われる。図 4 は、複数のキャパシタ 306 を示すキャパシタアセンブリ 300 の側面断面図を示す。いくつかの実施形態では、第 2 の導電性プレート 304 は、孔 402 を含むことができる。孔 402 は、第 2 の導電性プレート 304 の中心に置くことができる。いくつかの実施形態では、第 2 の導電性プレート 304 は、1 対のフランジ 404 を含むことができる。フランジ 404 は、第 2 の導電性プレート 304 の第 1 の端部 408 に近接して第 2 の導電性プレート 304 の大体において両側に配設することができる。

30

入力タップ 412 を第 2 の導電性プレート 304 に設けることができる。いくつかの実施形態では、入力タップ 412 は、第 2 の導電性プレート 304 の第 1 の端部 408 に形成される。いくつかの実施形態では、入力タップ 412 は、第 1 の端部 408 の中心に近接して形成される。入力タップ 412 は、DC 電力を受け取るために DC 電源（例えば、DC 電源 126）に結合され得る。

【0020】

第 2 の導電性プレート 304 は、負荷（例えば、図 2 に関して上述した負荷 208）に電力を送出するために 1 つまたは複数の出力タップ 312 を含む。複数の出力タップ 312 が設けられる実施形態では、出力タップ 312 は、互いに等距離で隔置することができる。複数の出力タップ 312 が設けられる実施形態では、出力タップ 312 は、第 2 の導電性プレート 304 に軸対称に配列することができる。出力タップ 312 の対称軸は、複数のキャパシタ 306 の対称軸と同じにすることができる。いくつかの実施形態では、出力タップ 312 は、フランジ 404 の各々と、第 1 の端部 408 と反対の第 2 の導電性プレート 304 の第 2 の端部 406 とに形成される。

40

【0021】

1 つまたは複数の出力タップ 312 は、負荷（例えば、電極 114）に電氣的に結合され得る。第 2 の導電性プレート 304 のまわりに出力タップ 312 を対称に配置すると、負荷への DC および RF 電力のより均一な送出が促進される。しかしながら、出力タップ

50

312は、第2の導電性プレート304のどこにでも形成することができる。各出力タップ312は、異なる負荷（例えば、異なる電極）または同じ負荷（例えば、同じ電極）に関連づけることができる。いくつかの実施形態では、RFエネルギーがDC電源126に行かないように、フィルタ盤（図示せず）が第2の導電性プレート304とDC電源126との間に配設されてもよい。

図4は、例示として、9つのキャパシタを示している。しかしながら、任意の数のキャパシタを使用して、所望の量の電力を負荷に送出することができる。例えば、第1の導電性プレート302および第2の導電性プレート304の直径は、より高い（またはより低い）電力要件を満たすようにより多くの（またはより少ない）キャパシタを収容するためにより大きく（またはより小さく）することができる。代替としてまたは組み合わせて、異なる値をもつキャパシタを使用して、特定の周波数要件を満たすことができる。

10

【0022】

図5は、本開示のいくつかの実施形態によるキャパシタアセンブリ500の概略図を示す。いくつかの実施形態では、上述のようなキャパシタアセンブリ200または300と同様の2つ以上のキャパシタアセンブリを積み重ねて、アセンブリで取り扱うことができる電力の量を増加させることができる。積み重ねた構成では、中間導電性プレート502（第1の導電性プレート302と同様の）が、第1の複数のキャパシタ306によって第1の導電性プレート302に結合され、第2の複数のキャパシタ506によって第2の導電性プレート304に結合される。いくつかの実施形態では、中間導電性プレート502は、第2の中間導電性プレート504（破線で示すような）に直接に結合され得、第2の中間導電性プレート504は、第2の複数のキャパシタ506によって第2の導電性プレート304に結合される。第2の中間導電性プレート504を設けると、有利には、アセンブリの構築およびモジュール方式が容易になる。

20

【0023】

例えば、負荷（例えば、電極114）に供給する必要がある電圧の量が非常に大きい場合、そのような構成が望ましい。電圧が非常に大きいそのような場合には、DC電力を受け取る第2の導電性プレート304と、マッチングネットワーク118からRF電力を受け取る第1の導電性プレート302との間の距離は、RF電力をDC電流から分離するために十分に大きくなければならない。キャパシタアセンブリ300を積み重ねることにより、必要な電圧分離が達成されることになる。代替として、長いキャパシタまたは積み重ねたキャパシタを使用して、第1の導電性プレート302と第2の導電性プレート304との間の距離を増加させることができる。

30

【0024】

上述は本開示の実施形態に関するが、他のおよびさらなる実施形態が、本開示の基本範囲から逸脱することなく考案され得る。

【図 1】

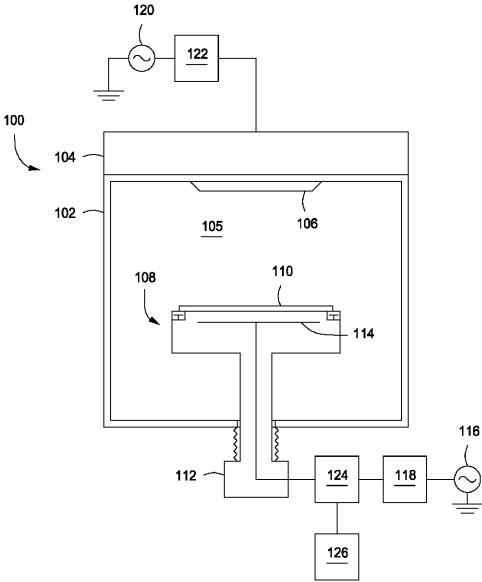


FIG. 1

【図 2】

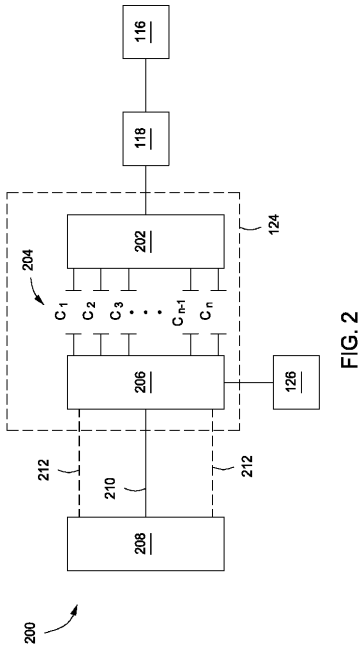


FIG. 2

【図 3】

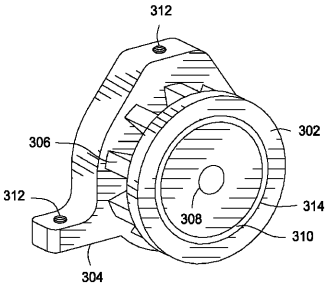


FIG. 3

【図 3 A】

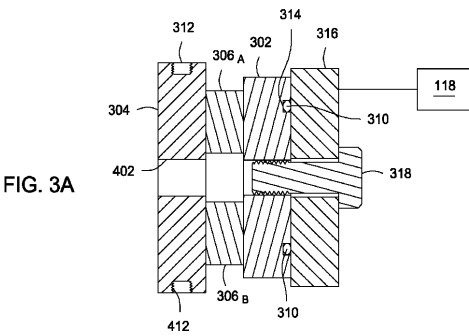


FIG. 3A

【図 4】

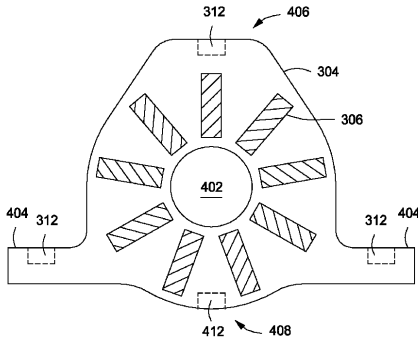


FIG. 4

【図 5】

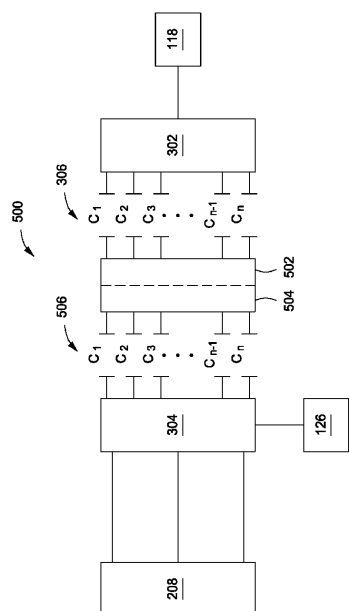


FIG. 5

フロントページの続き

- (74)代理人 100067013
弁理士 大塚 文昭
- (74)代理人 100109070
弁理士 須田 洋之
- (74)代理人 100109335
弁理士 上杉 浩
- (74)代理人 100120525
弁理士 近藤 直樹
- (74)代理人 100141553
弁理士 鈴木 信彦
- (72)発明者 ジョンソン カール
アメリカ合衆国 カリフォルニア州 9 5 3 7 7 トレーシー クリストファー マイケル レー
ン 2 6 5
- (72)発明者 ウォジノウスキー レス
アメリカ合衆国 カリフォルニア州 9 5 1 2 4 サン ホセ シェリー アヴェニュー 2 3 1
4
- (72)発明者 リンガー ローレンス エイ
アメリカ合衆国 カリフォルニア州 9 4 0 4 3 マウンテン ビュー ライト アヴェニュー
1 0 7 6
- (72)発明者 ルートヴィヒ ジェフリー
アメリカ合衆国 カリフォルニア州 9 5 1 1 8 サン ホセ パイン フォレスト レーン 4
7 7 5

審査官 末松 佳記

- (56)参考文献 特開2009-231687 (JP, A)
特開2000-252267 (JP, A)
特開2001-338917 (JP, A)
特開2002-025992 (JP, A)
特開2007-258239 (JP, A)

(58)調査した分野(Int.Cl., DB名)

C 2 3 C 1 4 / 0 0 - 1 4 / 5 8
C 2 3 C 1 6 / 0 0 - 1 6 / 5 6
H 0 1 L 2 1 / 2 0 5
H 0 5 H 1 / 4 6
H 0 1 J 3 7 / 3 2 - 3 7 / 3 6
H 0 1 G 4 / 2 8
H 0 2 N 1 3 / 0 0