



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0078021  
(43) 공개일자 2017년07월07일

(51) 국제특허분류(Int. Cl.)  
H03F 1/56 (2006.01) H03F 3/195 (2006.01)  
H03F 3/60 (2006.01)

(52) CPC특허분류  
H03F 1/56 (2013.01)  
H03F 3/195 (2013.01)

(21) 출원번호 10-2015-0188111

(22) 출원일자 2015년12월29일

심사청구일자 없음

(71) 출원인

전자부품연구원

경기도 성남시 분당구 새나리로 25 (야탑동)

(72) 발명자

유찬세

경기도 안양시 동안구 흥안대로 426-17, 101동  
805호

(74) 대리인

남충우

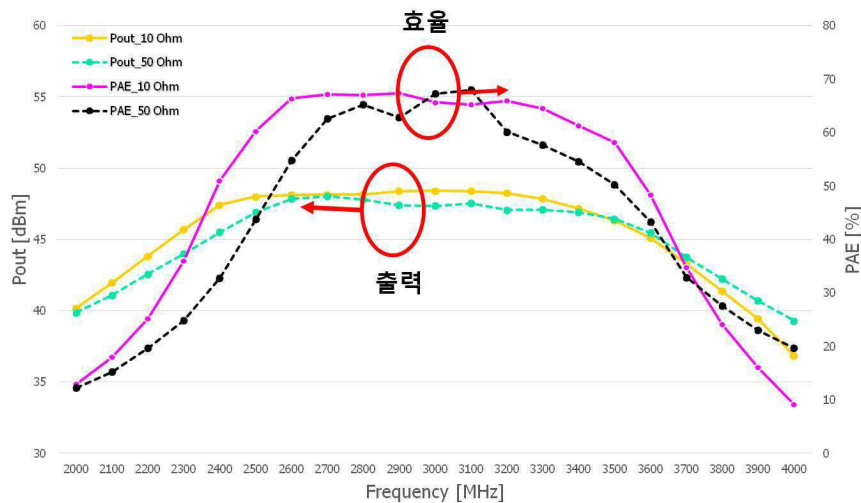
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 **IMFET를 이용한 광대역 Class-J 전력증폭기**

**(57) 요약**

메탈 패키지 내부에 임피던스 정합회로를 구현하는 IMFET(Internal Matched FET) 기술을 적용하여 소형화되고 광대역 특성이 확보된 Class-J 전력증폭기가 제공된다. 본 발명에 따른 전력증폭기는 입력 신호를 증폭하는 증폭회로, 증폭회로와 함께 집적화되며, 증폭 회로에서 출력되는 2차 고조파 주파수의 임피던스 정합을 위한 제1 정합회로 및 증폭 회로에서 출력되는 동작 주파수 대역의 임피던스 정합을 위한 제2 정합회로를 포함한다.

**대표도 - 도4**



(52) CPC특허분류

*H03F 3/602* (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 N030800014

부처명 산업통상자원부

연구관리전문기관 한국산업기술진흥원

연구사업명 기술이전사업화촉진사업

연구과제명 레이더용 200W급 펄스드 고효율 전력증폭기 개발

기 여 율 1/1

주관기관 전자부품연구원

연구기간 2015.01.01 ~ 2015.11.30

---

## 명세서

### 청구범위

#### 청구항 1

입력 신호를 증폭하는 증폭회로;

상기 증폭회로와 함께 집적화되며, 상기 증폭 회로에서 출력되는 2차 고조파 주파수의 임피던스 정합을 위한 제 1 정합회로; 및

상기 증폭 회로에서 출력되는 동작 주파수 대역의 임피던스 정합을 위한 제2 정합회로;를 포함하는 것을 특징으로 하는 전력증폭기.

#### 청구항 2

청구항 1에 있어서,

상기 제1 정합회로는,

세라믹 소재로 구현된 것을 특징으로 하는 전력증폭기.

#### 청구항 3

청구항 1에 있어서,

상기 증폭회로와 상기 제1 정합회로는, 집적화된 패키지 내부에서 와이어로 직접 연결되어 있는 것을 특징으로 하는 전력증폭기.

#### 청구항 4

청구항 1에 있어서,

상기 증폭회로는,

GaN HEMT(High Electron Mobility Transistor)인 것을 특징으로 하는 전력증폭기.

#### 청구항 5

청구항 1에 있어서,

상기 제2 정합회로는,

상기 증폭회로와 상기 제1 정합회로가 집적화된 패키지의 출력단에 마련되는 것을 특징으로 하는 전력증폭기.

#### 청구항 6

증폭회로가, 입력 신호를 증폭하는 단계;

상기 증폭회로와 함께 집적화된 제1 정합회로가, 상기 증폭단계에서 출력되는 2차 고조파 주파수의 임피던스 정합을 수행하는 단계; 및

제2 정합회로가, 상기 증폭단계에서 출력되는 동작 주파수 대역의 임피던스 정합을 수행하는 단계;를 포함하는

것을 특징으로 하는 전력증폭방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 전력증폭기에 관한 것으로, 더욱 상세하게는 광대역 Class-J 전력증폭기에 관한 것이다.

**배경 기술**

[0002] 일반적으로 전력증폭기는 동작시키고자 하는 주파수에서 최적의 임피던스( $R_{opt}$ )를 구현할 수 있는 정합회로를 구비하여 증폭 특성을 확보한다.

[0003] Class-J는 동작 주파수( $f_0$ )와 2차 고조파 주파수( $2f_0$ )까지의 임피던스를 정합하여 고효율 특성을 확보하는 기법이다. 이러한 Class-J 전력증폭기는 2개의 주파수에 대한 임피던스 정합으로 고효율 특성을 확보할 수 있고 구현이 비교적 간단하기 때문에 최근 널리 사용되고 있다.

[0004] Class-J 전력증폭기에 대한 동작 주파수와 2차 고조파 주파수에서 구현되어야 할 임피던스는 다음과 같다.

$$Z_{f_0} = \frac{\bar{V}}{(-\bar{I})} \Big|_{f_0} = \frac{(V_{DC} - V_K)(1 + j\alpha)}{I_{max}/2} = R_{opt} + j\alpha R_{opt}$$

$$Z_{2f_0} = \frac{\bar{V}}{(-\bar{I})} \Big|_{2f_0} = \frac{-(V_{DC} - V_K)j\alpha}{2(2I_{max}/3\pi)} = -j\frac{3\pi}{8}\alpha R_{opt}$$

[0005] 도 1에는 종래기술에 의한 일반적인 Class-J 전력증폭기 구현 예가 제시되어 있다. 일반적으로 트랜지스터(10)의 출력단 임피던스를 정합함에 있어 2차 고조파 임피던스를 제어하기 위한 stub(20)와 동작주파수 임피던스 제어회로(30)로 구성된다. 이 회로는 PCB 기판에 구현되어 고효율 특성을 확보하게 된다.

[0007] 도 2에는, 도 1의 회로를 실제 PCB 기판에 구현한 Class-J 증폭기 형상이 나타나 있으며, 트랜지스터(10), 2차 고조파 임피던스 제어용 stub(20) 및 동작 주파수의 임피던스 정합회로(30)가 구현되어 있음을 알 수 있다.

[0008] 이러한 두 개 주파수 임피던스 정합을 통해 고효율 특성을 갖는 Class-J 전력증폭기를 구현하게 된다.

[0009] 하지만, 종래 기술에 의한 Class-J 전력증폭기는 메탈 패키징된 반도체 소자(10)를 이용하여 구현하기 때문에 패키지가 갖는 기생성분들의 영향 때문에 2차고조파 주파수에서 확보되어야 할 임피던스가 정확히 구현되기 어렵다. 즉 패키지 내부에 있는 반도체 소자가 느끼게 되는 임피던스를 정확히 정합시키는데 한계가 있게 된다.

[0010] 또한, 임피던스 정합회로가 PCB기판에 수평적으로 구현되기 때문에 크기가 커지는 단점이 있고 일반적으로 PCB 기판 소재의 유전율이 5 이하로 낮기 때문에 낮은 특성 임피던스를 갖는 선로를 구현하는데 한계가 있다.

**발명의 내용**

**해결하려는 과제**

[0011] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은, 메탈 패키지 내부에 임피던스 정합회로를 구현하는 IMFET(Internal Matched FET) 기술을 적용하여 소형화되고 광대역 특성이 확보된 Class-J 전력증폭기를 제공함에 있다.

**과제의 해결 수단**

- [0012] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 전력증폭기는 입력 신호를 증폭하는 증폭회로; 증폭회로와 함께 집적화되며, 증폭 회로에서 출력되는 2차 고조파 주파수의 임피던스 정합을 위한 제1 정합회로; 증폭 회로에서 출력되는 동작 주파수 대역의 임피던스 정합을 위한 제2 정합회로;를 포함한다.
- [0013] 제1 정합회로는 세라믹 소재로 구현될 수 있다.
- [0014] 증폭회로와 제1 정합회로는 집적화된 패키지 내부에서 와이어로 직접 연결되어 있는 것일 수 있다.
- [0015] 증폭회로는 GaN HEMT(High Electron Mobility Transistor)일 수 있다.
- [0016] 제2 정합회로는 증폭회로와 제1 정합회로가 집적화된 패키지의 출력단에 마련될 수 있다.
- [0017] 본 발명의 다른 측면에 따르면, 증폭회로가, 입력 신호를 증폭하는 단계; 증폭회로와 함께 집적화된 제1 정합회로가, 증폭단계에서 출력되는 2차 고조파 주파수의 임피던스 정합을 수행하는 단계; 및 제2 정합회로가, 증폭단계에서 출력되는 동작 주파수 대역의 임피던스 정합을 수행하는 단계;를 포함하는 전력증폭방법이 제공된다.

**발명의 효과**

- [0018] 이상 설명한 바와 같이, 본 발명의 실시예들에 따르면, IMFET(Internal Matched FET) 기법으로 메탈 패키지 내부에 정합회로를 구현함으로써 Class-J에 적합한 임피던스를 정확히 구현할 수 있게 된다.
- [0019] 또한, 본 발명의 실시예들에 따르면, 유전율이 높은 세라믹 재료를 이용하여 낮은 특성 임피던스를 갖는 2차 고조파 제어용 stub 회로를 구현할 수 있고 이로 인해 광대역 특성을 확보할 수 있게 된다.
- [0020] 그리고, 본 발명의 실시예들에 따르면, 메탈 패키지 내부에서 2차 고조파 주파수 정합이 이루어져 있기 때문에 외부에서 일반 전력증폭기와 같이 동작 주파수 대역의 임피던스 정합만으로도 고효율의 Class-J 증폭기 특성을 확보할 수 있게 된다.

**도면의 간단한 설명**

- [0021] 도 1은 종래기술에 의한 Class-J 증폭기 회로를 나타낸 도면,  
 도 2는 종래기술에 의한 Class-J 증폭기 형상을 나타낸 도면,  
 도 3은 본 발명의 일 실시예에 따른 Class-J 증폭기의 회로도,  
 도 4는 Stub 특성 임피던스에 따른 주파수 대역 특성을 나타낸 도면,  
 도 5는 본 발명의 일 실시예에 따른 IMFET의 회로도,  
 도 6 및 도 7은 본 발명의 일 실시예에 따른 IMFET 형상을 나타낸 도면들,  
 도 8은 본 발명의 일 실시예에 따른 Class-J 전력증폭기 형상을 나타낸 도면,  
 도 9는 본 발명의 일 실시예에 따른 Class-J 전력증폭기의 특성을 나타낸 그래프, 그리고,  
 도 10은 본 발명의 일 실시예에 따른 Class-J 전력증폭의 특성을 나타낸 테이블이다.

**발명을 실시하기 위한 구체적인 내용**

- [0022] 이하에서는 도면을 참조하여 본 발명을 보다 상세하게 설명한다.
- [0023] 본 발명의 실시예에서는, 메탈 패키지 내부에 2차 고조파 주파수 정합회로를 구현하는 IMFET(Internal Matched FET) 기술을 적용하여 소형화되고 광대역 특성이 확보된 Class-J 전력증폭기를 제시한다.
- [0024] 도 3에는 본 발명의 일 실시예에 따른 Class-J 전력증폭기 회로도(100)가 제시되어 있다. 본 발명의 실시예에 따른 Class-J 전력증폭기는, 도 3에 도시된 바와 같이, GaN HEMT(High Electron Mobility Transistor)(110), 2차 고조파 주파수 임피던스 정합회로(120), 동작 주파수 대역 임피던스 정합회로(130) 및 본딩 와이어(141,142,143)를 포함한다.
- [0025] GaN HEMT(110)는 입력 신호를 고주파 증폭하기 위한 반도체 소자로 baredie 형태이며, 본딩 와이어(141,142)는

baledie 연결을 위한 구성이다. GaN HEMT(110)의 출력단에는, 2차 고조파 주파수 임피던스 정합회로(120)와 동작 주파수 대역 임피던스 정합회로(130)가 마련된다.

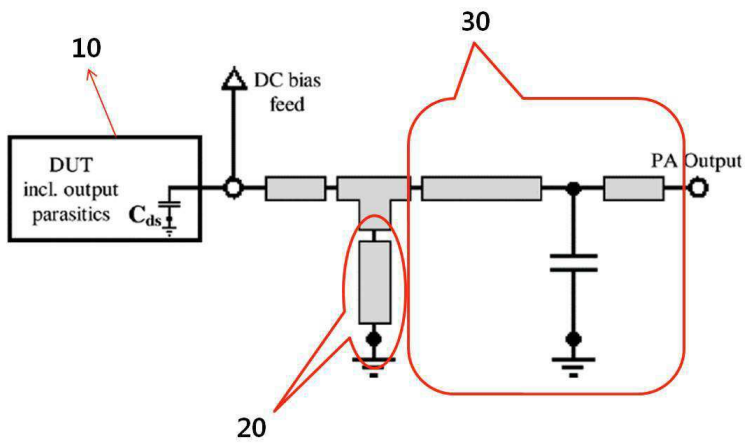
- [0026] 2차 고조파 임피던스는, 2차 고조파 주파수 임피던스 정합회로(120)에 마련된 stub(125)로 조절한다. 이 stub 선로(125)의 특성 임피던스에 따른 대역 특성을 시뮬레이션한 결과가 도 4에 나타나 있다.
- [0027] 도 4에서는 특성임피던스가 10Ω일 때와 50Ω일 때의 특성이 비교되어 있는데, 결과를 보면 stub 선로(125)의 특성 임피던스가 낮을수록 더 넓은 주파수 대역에서 출력과 효율이 좋은 특성을 나타내고 있음을 알 수 있다.
- [0028] 선로의 특성 임피던스를 낮추기 위해서는 선폭을 넓게 하거나 기판 소재의 유전율을 높이는 방법이 있는데, 일반 PCB 기판의 경우 선로를 넓히면 전체 회로의 크기가 커지는 단점이 있고 기판 소재 측면에서도 유전율이 5 이하로 낮은 재료를 사용하기 때문에 선로의 특성임피던스를 낮추는데 한계를 갖게 되고 광대역 특성을 확보하는데도 한계점을 갖게 된다.
- [0029] 이러한 한계점들을 극복하기 위해 본 발명의 실시예에서는 메탈 패키지 내부에 높은 유전율을 갖는 세라믹 소재를 이용하여 2차 고조파 주파수 대역 정합회로(120)를 구현한다.
- [0030] 이는 두 가지의 장점을 갖게 되는데, 하나는 GaN HEMT(110)에서 본딩 와이어(142) 만을 거쳐서 바로 2차 고조파 주파수 임피던스 정합회로(120)를 구현하기 때문에, Class-J 동작을 위한 정확한 임피던스를 GaN HEMT(110)에 공급할 수 있는 점이다.
- [0031] 다른 하나는 일반 PCB 기판으로 높은 유전율을 갖는 세라믹 소재를 적용할 수 있기 때문에, 더 낮은 특성 임피던스를 갖는 stub 선로(125)를 구현할 수 있고, 이로 인해 광대역 특성을 확보할 수 있는 것이다.
- [0032] 도 5에는 메탈 패키지 내부에 구현된 회로가 도시되어 있다. GaN HEMT(110), 2차 고조파 주파수 정합용 stub(125)를 구비한 2차 고조파 주파수 임피던스 정합회로(120) 및 본딩 와이어(142,143) 외에 메탈 패키지 날개 부분의 캐패시터(150)가 포함되어 있다.
- [0033] 도 6에는 메탈 패키지 내부에 마련되는 세라믹 소재를 이용해 구현된 2차 고조파 주파수 임피던스 정합회로(120)의 형상을 자세히 도시하였고, 도 7에는 실제작된 메탈 패키지 내부 회로의 사진이다.
- [0034] 도 6과 도 7에 제시된 바와 같이, 유전율이 8.3인 세라믹 소재를 이용하여 특성 임피던스가 10 Ω인 stub 선로(125)를 효과적으로 구현하였다. 또한, 세라믹 회로가 메탈 패키지 내부에서 GaN HEMT(110)와 바로 연결되어 있는 것을 볼 수 있다.
- [0035] 도 8에는 GaN HEMT(110)와 2차 고조파 주파수 임피던스 정합회로(120)가 집적화된 메탈 패키지를 이용하여 구현된 Class-J 증폭기 형상이 제시되어 있다. 2차 고조파 임피던스 정합은 메탈 패키지 내부에서 이미 구현되어 있기 때문에 PCB 기판에서는 동작 주파수 대역의 정합회로(130) 만을 구현하여 증폭기 특성을 확보할 수 있다.
- [0036] 도 9와 도 10에는 본 발명의 실시예에 따라 구현된 Class-J 전력증폭기 특성이 제시되어 있는데 1.8~2.7 GHz의 광대역에서 출력, 이득, 효율 특성들이 확보되고 있음을 볼 수 있다.
- [0037] 지금까지, IMFET를 이용한 광대역 Class-J 전력증폭기에 대해 바람직한 실시예들을 들어 상세히 설명하였다.
- [0038] 본 발명의 실시예에 따른 광대역 Class-J 전력증폭기는, 메탈 패키지 내부에 GaN HEMT(110) 외에 2차 고조파 주파수 임피던스 정합회로(120) 까지 구현함으로써 Class-J 전력증폭기에 적합한 임피던스를 정확히 구현할 수 있다.
- [0039] 또한, 유전율이 높은 세라믹 소재를 이용하여 낮은 특성임피던스를 갖는 2차 고조파 제어용 stub 회로(125)를 구현할 수 있고 이로 인해 광대역 특성을 확보할 수 있다.
- [0040] 아울러, 본 발명의 실시예에 따른 광대역 Class-J 전력증폭기는, 메탈 패키지 내부에서 2차 고조파 주파수 정합이 이루어져 있기 때문에, 외부에는 일반 증폭기와 같이 동작 주파수 대역의 임피던스 정합회로 만을 구현하면 되므로 고효율의 Class-J 증폭기 특성을 확보할 수 있다.
- [0041] 또한, 이상에서는 본 발명의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 특정의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어져서는 안될 것이다.

**부호의 설명**

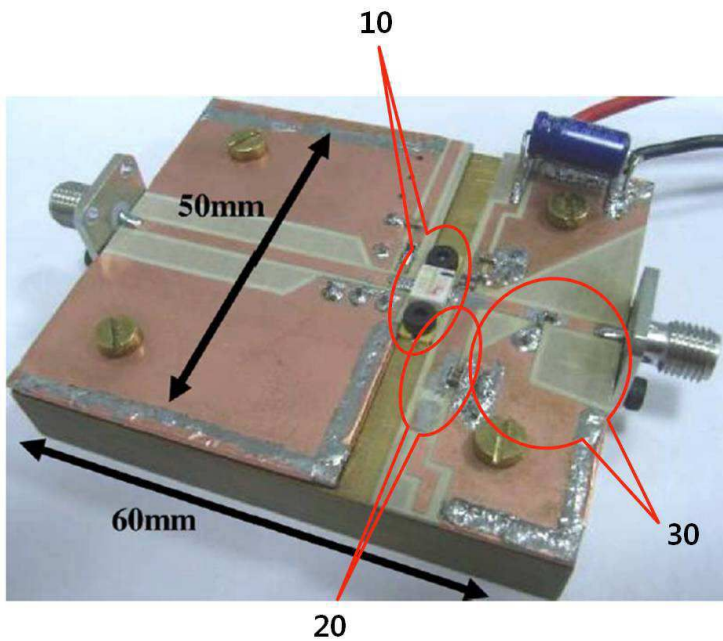
- 110 : GaN HEMT
- 120 : 2차 고조파 주파수 임피던스 정합회로
- 125 : stub
- 130 : 동작 주파수 대역 임피던스 정합회로
- 141,142,143 : 본딩 와이어

**도면**

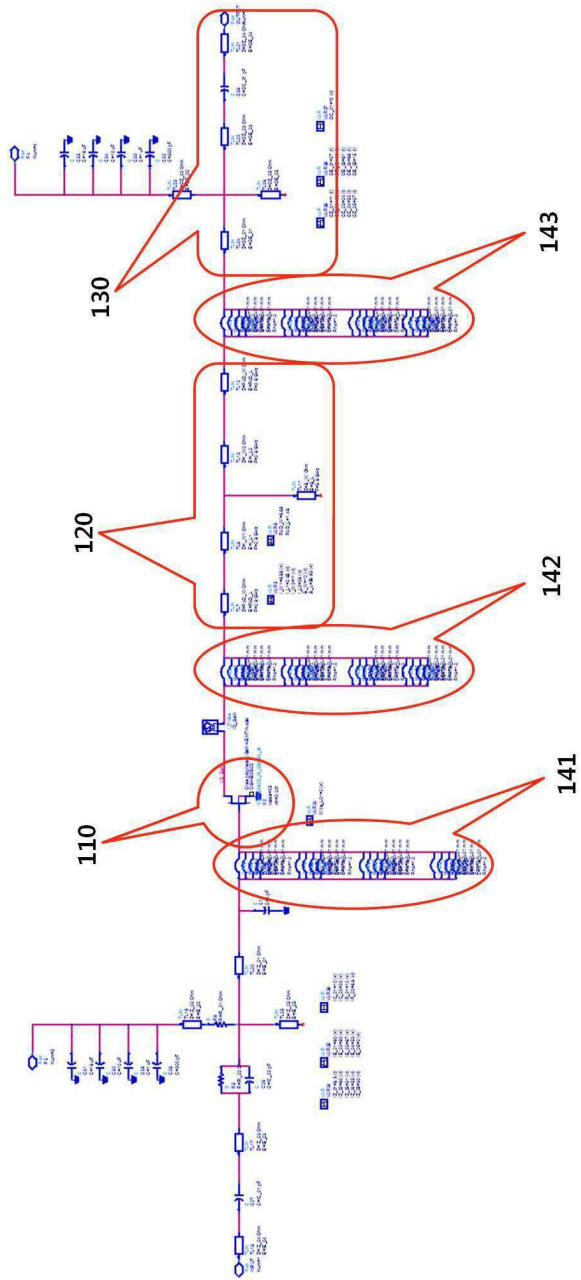
**도면1**



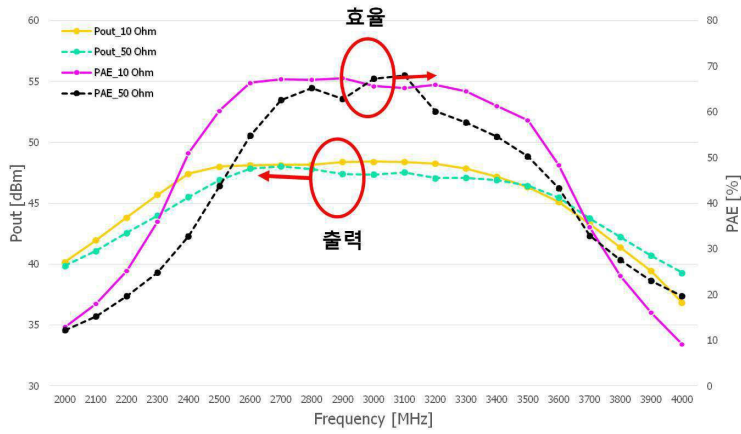
**도면2**



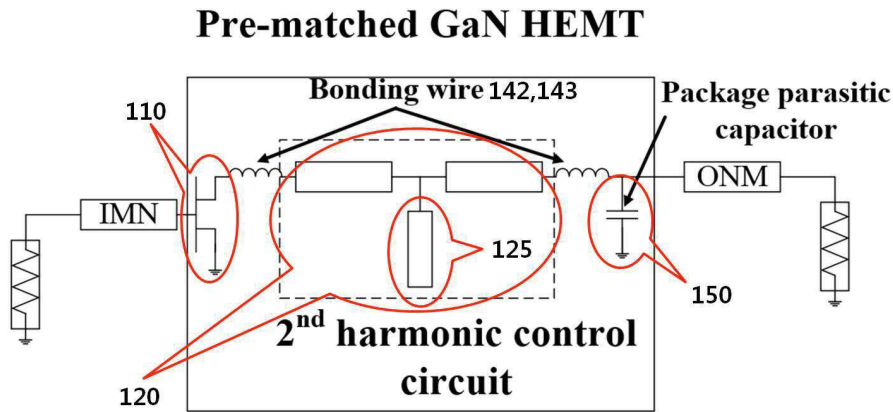
도면3



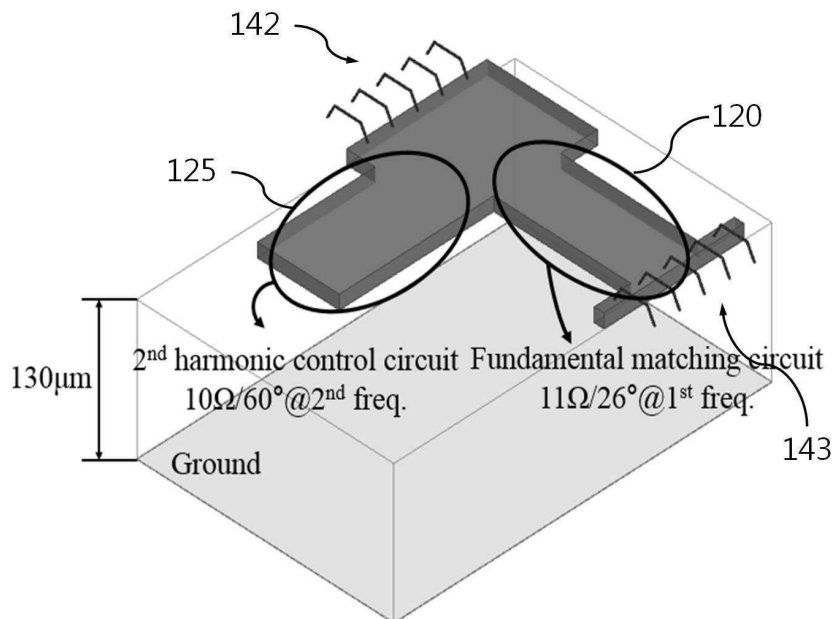
도면4



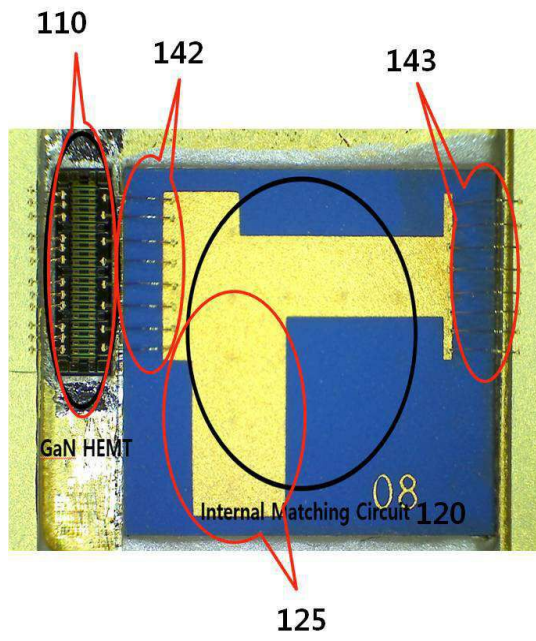
도면5



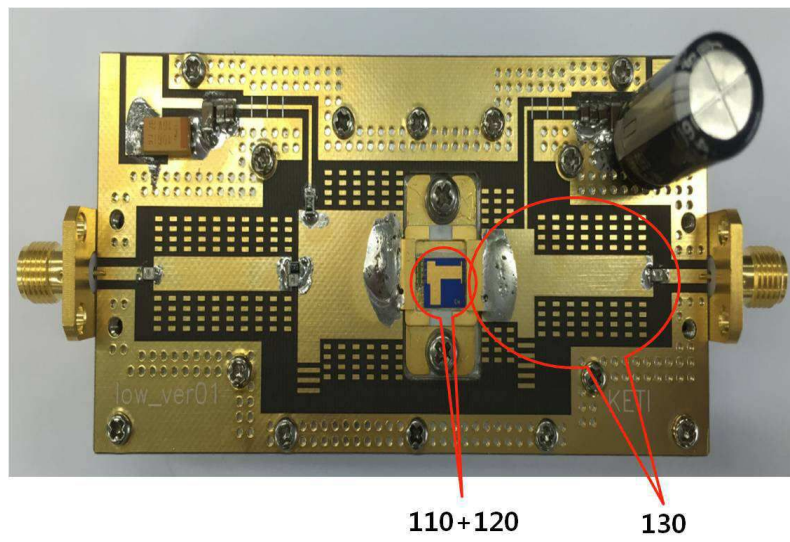
도면6



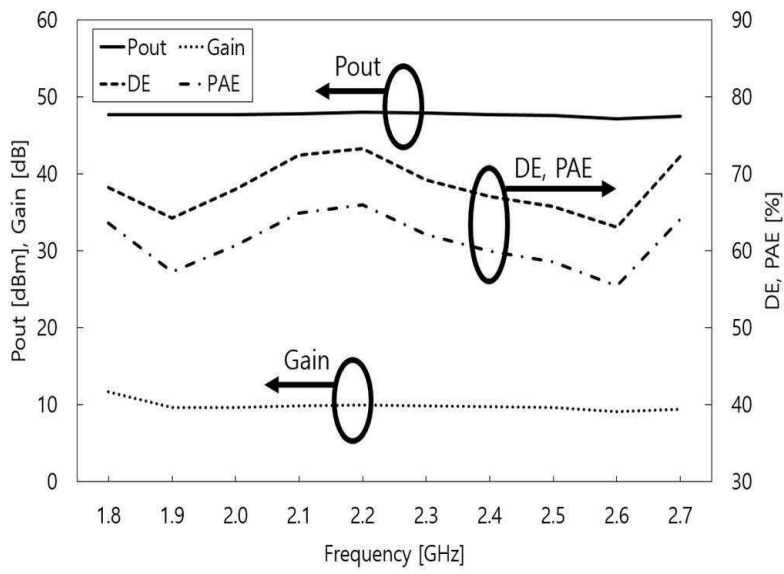
도면7



도면8



도면9



도면10

주파수 [GHz]	Pout [dBm]	Gain [dB]	DE [%]	PAE [%]
1.8	47.89	11.71	68.21	63.61
1.9	47.68	9.68	64.21	57.30
2.0	47.71	9.71	68.06	60.76
2.1	47.83	9.83	72.47	64.93
2.2	48.01	10.01	73.33	66.02
2.3	47.87	9.87	69.20	62.07
2.4	47.72	9.72	67.07	59.92
2.5	47.62	9.62	65.75	58.57
2.6	47.17	9.17	63.09	55.46
2.7	47.46	9.46	72.36	64.17