

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7555703号
(P7555703)

(45)発行日 令和6年9月25日(2024.9.25)

(24)登録日 令和6年9月13日(2024.9.13)

(51)国際特許分類

F I

H 0 1 L 27/146 (2006.01)

H 0 1 L 27/146 A

H 0 4 N 25/70 (2023.01)

H 0 4 N 25/70

請求項の数 51 (全45頁)

(21)出願番号	特願2019-212961(P2019-212961)	(73)特許権者	000001007
(22)出願日	令和1年11月26日(2019.11.26)		キヤノン株式会社
(65)公開番号	特開2020-141122(P2020-141122		東京都大田区下丸子3丁目30番2号
	A)	(74)代理人	100094112
(43)公開日	令和2年9月3日(2020.9.3)		弁理士 岡部 譲
審査請求日	令和4年11月25日(2022.11.25)	(74)代理人	100101498
(31)優先権主張番号	特願2019-31823(P2019-31823)		弁理士 越智 隆夫
(32)優先日	平成31年2月25日(2019.2.25)	(74)代理人	100106183
(33)優先権主張国・地域又は機関	日本国(JP)		弁理士 吉澤 弘司
		(74)代理人	100136799
			弁理士 本田 亜希
		(72)発明者	乾 文洋
			東京都大田区下丸子3丁目30番2号
			キヤノン株式会社内
		(72)発明者	岩田 旬史

最終頁に続く

(54)【発明の名称】 光電変換装置、撮像システム及び移動体

(57)【特許請求の範囲】

【請求項1】

第1面を有する第1基板と、
前記第1基板に配され、各々が、入射光を光電変換することにより信号電荷を生成する第1導電型の第1領域と、前記第1領域から移動した前記信号電荷を受ける前記第1導電型の第2領域と、を有する、複数のフォトダイオードと、
前記第1基板の第1の深さに配され、複数の前記第2領域の間を分離するように前記第1面と平行な第1の方向に延在する第1部分を含む第1の分離領域と、
前記第1基板の、前記第1面に対して前記第1の深さよりも深い第2の深さに配され、複数の前記第1領域の間を分離するように前記第1面と平行であり、前記第1の方向に対して交差する第2の方向に延在する第2部分を含む第2の分離領域と、
を備え、
前記複数の第2領域は前記第1の深さに配され、
前記複数の第1領域は前記第2の深さに配され、
前記複数の第1領域の一方のみから、前記複数の第2領域の一方のみに前記信号電荷を移動させる第1経路と、
前記複数の第1領域の他方のみから、前記複数の第2領域の他方のみに前記信号電荷を移動させる第2経路とを有し、
前記複数の第1領域の前記一方と、前記複数の第2領域の前記他方との間には、前記第1導電型とは反対の第2導電型の半導体領域が配され、

10

20

前記複数の第 1 領域の前記他方と、前記複数の第 2 領域の前記一方との間には、前記第 2 導電型の半導体領域が配され、

平面視において、前記第 1 部分の一部と前記第 2 部分の一部とが互いに重なり、

前記平面視において、前記第 1 部分は、前記第 2 部分よりも長く前記第 1 の方向に延在し、

前記平面視において、前記第 2 部分は、前記第 1 部分よりも長く前記第 2 の方向に延在する

ことを特徴とする光電変換装置。

【請求項 2】

前記複数のフォトダイオードのうちの 2 以上のフォトダイオードに対応して配されたマイクロレンズを更に備える

10

ことを特徴とする請求項 1 に記載の光電変換装置。

【請求項 3】

前記第 1 基板は、前記第 1 面に対向する第 2 面を更に有し、

前記入射光は、前記第 2 面の側から入射される

ことを特徴とする請求項 1 又は 2 に記載の光電変換装置。

【請求項 4】

前記複数のフォトダイオードのうちの少なくとも 2 つのフォトダイオードについて、前記第 1 領域の面積は互いに異なる

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の光電変換装置。

20

【請求項 5】

前記少なくとも 2 つのフォトダイオードは、第 1 の色の前記入射光に対して感度を有する第 1 のフォトダイオードと、前記第 1 の色とは異なる第 2 の色の前記入射光に対して感度を有する第 2 のフォトダイオードと、を含む

ことを特徴とする請求項 4 に記載の光電変換装置。

【請求項 6】

前記第 1 面に接合された第 2 基板を更に備え、

前記第 2 基板は、前記複数のフォトダイオードから出力される信号を処理する信号処理回路を含む

ことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の光電変換装置。

30

【請求項 7】

前記複数のフォトダイオードの各々は、アバランシェダイオードであり、

前記第 2 領域は、前記信号電荷によりアバランシェ増倍が生じるアバランシェ領域である、

ことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の光電変換装置。

【請求項 8】

前記複数のフォトダイオードの各々は、第 1 のバイアス電圧が印加され、前記アバランシェ増倍が生じない状態に制御されることにより、前記信号電荷を前記第 1 領域に蓄積する蓄積モードと、前記第 1 のバイアス電圧とは異なる第 2 のバイアス電圧が印加され、前記アバランシェ増倍が生じる状態に制御されることにより、前記第 1 領域に蓄積された前記信号電荷を読み出す読み出しモードと、により動作可能である

40

ことを特徴とする請求項 7 に記載の光電変換装置。

【請求項 9】

前記複数のフォトダイオードは、複数の行及び複数の列をなして行列状に配されており、

前記第 1 部分は、前記行及び前記列のいずれとも異なる方向に延在する

ことを特徴とする請求項 7 又は 8 に記載の光電変換装置。

【請求項 10】

前記複数のフォトダイオードのうちの少なくとも 2 つのフォトダイオードが矩形の領域に配されており、

前記第 1 部分は、前記矩形の対角線方向に延在する

50

ことを特徴とする請求項 7 乃至 9 のいずれか 1 項に記載の光電変換装置。

【請求項 1 1】

第 1 面と、前記第 1 面に対向する第 2 面とを有する第 1 基板と、

前記第 1 基板に配され、各々が、前記第 2 面の側から入射された入射光を光電変換することにより信号電荷を生成する第 1 導電型の第 1 領域と、平面視において前記第 1 領域の少なくとも一部と重なる部分を有する前記第 1 導電型の第 2 領域と、を有する、複数のフォトダイオードと、

前記複数のフォトダイオードのうちの 2 以上を含む第 1 のフォトダイオード群に対応して、前記第 2 面の側に配された第 1 のマイクロレンズと、

前記複数のフォトダイオードのうちの前記第 1 のフォトダイオード群に含まれるフォトダイオードとは異なる 2 以上を含む第 2 のフォトダイオード群に対応して、前記第 2 面の側に配された第 2 のマイクロレンズと、

を備え、

複数の前記第 2 領域は、前記第 1 基板の第 1 の深さに配され、

複数の前記第 1 領域は、前記第 1 面に対して前記第 1 の深さよりも深い第 2 の深さに配され、

前記複数の第 1 領域の一方のみから、前記複数の第 2 領域の一方のみに前記信号電荷を移動させる第 1 経路と、

前記複数の第 1 領域の他方のみから、前記複数の第 2 領域の他方のみに前記信号電荷を移動させる第 2 経路とを有し、

前記複数の第 1 領域の前記一方と、前記複数の第 2 領域の前記他方との間には、前記第 1 導電型とは反対の第 2 導電型の半導体領域が配され、

前記複数の第 1 領域の前記他方と、前記複数の第 2 領域の前記一方との間には、前記第 2 導電型の半導体領域が配され、

平面視において、前記第 1 のフォトダイオード群に含まれる前記第 1 領域の形状と前記第 2 領域の形状とが互いに異なっており、

前記平面視において、前記第 1 のフォトダイオード群に含まれる前記第 1 領域は、前記第 2 のフォトダイオード群に含まれる前記第 1 領域よりも長く第 1 の方向に延在し、

前記平面視において、前記第 2 のフォトダイオード群に含まれる前記第 1 領域は、前記第 1 のフォトダイオード群に含まれる前記第 1 領域よりも長く、前記第 1 の方向に対して交差する第 2 の方向に延在する

ことを特徴とする光電変換装置。

【請求項 1 2】

前記第 1 基板の第 1 の深さに配され、前記第 1 のフォトダイオード群に含まれる複数の前記第 2 領域の間を分離するように第 1 の方向に延在する第 1 部分を含む第 1 の分離領域と、

前記第 1 基板の、前記第 1 面に対して前記第 1 の深さよりも深い第 2 の深さに配され、前記第 1 のフォトダイオード群に含まれる複数の前記第 1 領域の間を分離するように前記第 1 の方向に対して前記平面視で交差する第 2 の方向に延在する第 2 部分を含む第 2 の分離領域と、

を更に備える

ことを特徴とする請求項 1 1 に記載の光電変換装置。

【請求項 1 3】

前記第 1 のフォトダイオード群の複数の前記第 2 領域の各々から電荷が転送されるフローティングディフュージョンを更に備える

ことを特徴とする請求項 1 1 又は 1 2 に記載の光電変換装置。

【請求項 1 4】

前記第 1 領域と前記第 2 領域の間に、前記第 1 領域及び前記第 2 領域に接するように配された第 3 領域を更に備える

ことを特徴とする請求項 1 1 乃至 1 3 のいずれか 1 項に記載の光電変換装置。

10

20

30

40

50

【請求項 15】

前記第3領域の中の前記信号電荷に対するポテンシャルが、前記第1領域から前記第2領域に向かう経路上に沿って単調に増加している

ことを特徴とする請求項14に記載の光電変換装置。

【請求項 16】

前記平面視において、前記第1のフォトダイオード群に含まれる複数の前記第1領域の形状が互いに異なる

ことを特徴とする請求項11乃至15のいずれか1項に記載の光電変換装置。

【請求項 17】

前記平面視において、前記第1のフォトダイオード群に含まれる複数の前記第1領域の面積が互いに異なる

ことを特徴とする請求項11乃至16のいずれか1項に記載の光電変換装置。

【請求項 18】

前記平面視において、前記第1のフォトダイオード群に含まれる前記第1領域の面積と、前記第2のフォトダイオード群に含まれる前記第1領域の面積とが同一である

ことを特徴とする請求項11乃至15のいずれか1項に記載の光電変換装置。

【請求項 19】

前記第1のフォトダイオード群に含まれるフォトダイオードは、第1の色の前記入射光に対して感度を有し、前記第2のフォトダイオード群に含まれるフォトダイオードは、前記第1の色とは異なる第2の色の前記入射光に対して感度を有する

ことを特徴とする請求項11乃至18のいずれか1項に記載の光電変換装置。

【請求項 20】

前記第1のフォトダイオード群と前記第2のフォトダイオード群の間を分離するDTI (Deep Trench Isolation)を更に備える

ことを特徴とする請求項11乃至19のいずれか1項に記載の光電変換装置。

【請求項 21】

前記複数のフォトダイオードのうちの1つのみを含む第3のフォトダイオード群に対応して、前記第2面の側に配された第3のマイクロレンズを更に備える

ことを特徴とする請求項11乃至20のいずれか1項に記載の光電変換装置。

【請求項 22】

前記第2領域は、前記第1領域から移動した前記信号電荷を受ける

ことを特徴とする請求項11乃至21のいずれか1項に記載の光電変換装置。

【請求項 23】

前記光電変換装置は、第1画素及び第2画素を含む複数の画素を有し、

前記第1画素は、前記第1領域と、前記第2領域と、前記第1の分離領域と、前記第2の分離領域とを含み、

前記第2画素は、

前記第1領域と、

前記第1領域から移動した前記信号電荷を受ける第2領域と、

前記第1基板の前記第1の深さに配され、前記第2画素の複数の前記第2領域の間を分離するように前記第1の方向に延在する第3部分を含む第3の分離領域と、

前記第1基板の前記第2の深さに配され、複数の前記第1領域の間を分離するように前記第1面と平行であり、前記第2の方向に対して交差する第3の方向に延在する第4部分を含む第4の分離領域と、

を含む

ことを特徴とする請求項1に記載の光電変換装置。

【請求項 24】

前記第3の方向は前記第1の方向と平行である

ことを特徴とする請求項23に記載の光電変換装置。

【請求項 25】

10

20

30

40

50

前記複数の画素は、第 1 の色の前記入射光に対して感度を有する第 3 画素を含み、
前記第 1 画素及び前記第 2 画素の各々は、前記第 1 の色よりも第 2 の色の前記入射光に対して高い感度を有する

ことを特徴とする請求項 2 3 に記載の光電変換装置。

【請求項 2 6】

前記第 1 画素は第 2 の色よりも第 1 の色の前記入射光に対して高い感度を有し、前記第 2 画素は前記第 1 の色よりも前記第 2 の色の前記入射光に対して高い感度を有する

ことを特徴とする請求項 2 3 に記載の光電変換装置。

【請求項 2 7】

前記第 1 の色は、緑、青及び赤のうちの 1 つの色であり、前記第 2 の色は、緑、青及び赤のうちの他の 1 つの色である

ことを特徴とする請求項 2 5 に記載の光電変換装置。

【請求項 2 8】

前記第 2 の色は緑である

ことを特徴とする請求項 2 7 に記載の光電変換装置。

【請求項 2 9】

前記第 1 の色は、緑、青及び赤のうちの 1 つの色であり、前記第 2 の色は、緑、青及び赤のうちの他の 1 つの色である

ことを特徴とする請求項 2 6 に記載の光電変換装置。

【請求項 3 0】

前記第 1 領域と前記第 2 領域の間に、前記第 1 領域及び前記第 2 領域に接するように配された第 3 領域を更に備え、

前記第 1 領域、前記第 2 領域及び前記第 3 領域の各々は、第 1 導電型を有する

ことを特徴とする請求項 1 1 に記載の光電変換装置。

【請求項 3 1】

前記第 1 基板の第 1 の深さに配され、前記第 1 のフォトダイオード群に含まれる複数の前記第 2 領域の間を分離するように第 1 の方向に延在する第 1 部分を含む第 1 の分離領域と、

前記第 1 基板の、前記第 1 面に対して前記第 1 の深さよりも深い第 2 の深さに配され、前記第 1 のフォトダイオード群に含まれる複数の前記第 1 領域の間を分離するように前記第 1 の方向に対して前記平面視で交差する第 2 の方向に延在する第 2 部分を含む第 2 の分離領域と、

を更に備え、

前記第 1 部分及び前記第 2 部分の各々は、前記第 1 導電型とは異なる第 2 導電型を有する

ことを特徴とする請求項 3 0 に記載の光電変換装置。

【請求項 3 2】

前記複数のフォトダイオードのうちの 1 つの前記第 1 領域と前記複数のフォトダイオードのうちの 1 つの前記第 2 領域との間に、前記複数のフォトダイオードのうちの 1 つの前記第 1 領域及び前記複数のフォトダイオードのうちの 1 つの前記第 2 領域に接するように配された第 3 領域を更に備える

ことを特徴とする請求項 1 に記載の光電変換装置。

【請求項 3 3】

前記第 3 領域の中の前記信号電荷に対するポテンシャルが、前記複数のフォトダイオードのうちの 1 つの前記第 1 領域から前記複数のフォトダイオードのうちの 1 つの前記第 2 領域に向かう経路上に沿って単調に増加している

ことを特徴とする請求項 3 2 に記載の光電変換装置。

【請求項 3 4】

前記第 1 領域、前記第 2 領域及び前記第 3 領域の各々は、第 1 導電型を有する

ことを特徴とする請求項 3 3 に記載の光電変換装置。

【請求項 3 5】

10

20

30

40

50

前記第 1 部分及び前記第 2 部分の各々は、前記第 1 導電型とは異なる第 2 導電型を有することを特徴とする請求項 3 4 に記載の光電変換装置。

【請求項 3 6】

前記複数のフォトダイオードのうちの他の 1 つの前記第 1 領域と前記複数のフォトダイオードのうちの前記他の 1 つの前記第 2 領域との間に、前記複数のフォトダイオードのうちの前記他の 1 つの前記第 1 領域及び前記複数のフォトダイオードのうちの前記他の 1 つの前記第 2 領域に接するように配された第 4 領域を更に備える

ことを特徴とする請求項 3 2 に記載の光電変換装置。

【請求項 3 7】

前記複数のフォトダイオードのうちの前記 1 つから前記信号電荷を転送する第 1 転送ゲートを更に有し、

前記平面視において、前記第 3 領域は、前記第 2 の分離領域と前記第 1 転送ゲートの間に配されている

ことを特徴とする請求項 3 2 に記載の光電変換装置。

【請求項 3 8】

前記複数のフォトダイオードのうちの前記 1 つから前記信号電荷を転送する第 1 転送ゲートを更に有し、

前記平面視において、前記第 3 領域は、前記第 2 の分離領域と前記第 1 転送ゲートの間に配されている

ことを特徴とする請求項 3 6 に記載の光電変換装置。

【請求項 3 9】

前記複数のフォトダイオードのうちの前記他の 1 つから前記信号電荷を転送する第 2 転送ゲートを更に有し、

前記平面視において、前記第 2 の分離領域は、前記第 4 領域と前記第 2 転送ゲートの間に配されている

ことを特徴とする請求項 3 8 に記載の光電変換装置。

【請求項 4 0】

前記第 1 画素のフォトダイオードのうちの 1 つの前記第 1 領域と前記第 1 画素のフォトダイオードのうちの前記 1 つの前記第 2 領域との間に、前記第 1 画素のフォトダイオードのうちの前記 1 つの前記第 1 領域及び前記第 1 画素のフォトダイオードのうちの前記 1 つの前記第 2 領域に接するように配置された第 3 領域と、

前記第 1 画素のフォトダイオードのうちの他の 1 つの前記第 1 領域と前記第 1 画素のフォトダイオードのうちの前記他の 1 つの前記第 2 領域との間に、前記第 1 画素のフォトダイオードのうちの前記他の 1 つの前記第 1 領域及び前記第 1 画素のフォトダイオードのうちの前記他の 1 つの前記第 2 領域に接するように配置された第 4 領域と、

前記第 2 画素のフォトダイオードのうちの 1 つの前記第 1 領域と前記第 2 画素のフォトダイオードのうちの前記 1 つの前記第 2 領域との間に、前記第 2 画素のフォトダイオードのうちの前記 1 つの前記第 1 領域及び前記第 2 画素のフォトダイオードのうちの前記 1 つの前記第 2 領域に接するように配置された第 5 領域と、

前記第 2 画素のフォトダイオードのうちの他の 1 つの前記第 1 領域と前記第 2 画素のフォトダイオードのうちの前記他の 1 つの前記第 2 領域との間に、前記第 2 画素のフォトダイオードのうちの前記他の 1 つの前記第 1 領域及び前記第 2 画素のフォトダイオードのうちの前記他の 1 つの前記第 2 領域に接するように配置された第 6 領域と、

前記第 1 画素のフォトダイオードのうちの前記 1 つから前記信号電荷を転送する第 1 転送ゲートと、

前記第 1 画素のフォトダイオードのうちの前記他の 1 つから前記信号電荷を転送する第 2 転送ゲートと、

を更に有し、

前記平面視において、前記第 3 領域は、前記第 2 の分離領域と前記第 1 転送ゲートの間に配されており、

10

20

30

40

50

前記平面視において、前記第 2 の分離領域は、前記第 4 領域と前記第 2 転送ゲートの間に配されており、

前記平面視において、前記第 4 の分離領域は、前記第 5 領域と前記第 6 領域の間に配されている

ことを特徴とする請求項 2_3 に記載の光電変換装置。

【請求項 4 1】

前記平面視において、前記第 3 の分離領域は、前記第 5 領域と前記第 6 領域の間に配されている

ことを特徴とする請求項 4_0 に記載の光電変換装置。

【請求項 4 2】

前記平面視における前記第 3 領域と前記第 1 転送ゲートの間の距離は、前記平面視における前記第 4 領域と前記第 2 転送ゲートの間の距離よりも短い

ことを特徴とする請求項 3_9 に記載の光電変換装置。

【請求項 4 3】

前記第 2 画素のフォトダイオードのうちの前記 1 つから前記信号電荷を転送する第 3 転送ゲートと、

前記第 2 画素のフォトダイオードのうちの前記他の 1 つから前記信号電荷を転送する第 4 転送ゲートと、

を更に有し、

前記平面視における前記第 3 領域と前記第 1 転送ゲートの間の距離は、前記平面視における前記第 4 領域と前記第 2 転送ゲートの間の距離よりも短く、

前記平面視における前記第 5 領域と前記第 3 転送ゲートの間の距離は、前記平面視における前記第 6 領域と前記第 4 転送ゲートの間の距離よりも短い

ことを特徴とする請求項 4_0 に記載の光電変換装置。

【請求項 4 4】

前記平面視における前記第 3 領域と前記第 1 転送ゲートの間の距離は、前記平面視における前記第 6 領域と前記第 4 転送ゲートの間の距離よりも短く、

前記平面視における前記第 5 領域と前記第 3 転送ゲートの間の距離は、前記平面視における前記第 4 領域と前記第 2 転送ゲートの間の距離よりも短い

ことを特徴とする請求項 4_3 に記載の光電変換装置。

【請求項 4 5】

前記平面視における前記第 3 領域と前記第 1 転送ゲートの間の距離と、前記平面視における前記第 5 領域と前記第 3 転送ゲートの間の距離とは等しい長さである

ことを特徴とする請求項 4_4 に記載の光電変換装置。

【請求項 4 6】

前記平面視における前記第 4 領域と前記第 2 転送ゲートの間の距離と、前記平面視における前記第 6 領域と前記第 4 転送ゲートの間の距離とは等しい長さである

ことを特徴とする請求項 4_5 に記載の光電変換装置。

【請求項 4 7】

前記第 1 領域、前記第 2 領域及び前記第 3 領域の各々は、第 1 導電型を有する

ことを特徴とする請求項 3_2 に記載の光電変換装置。

【請求項 4 8】

前記第 1 領域、前記第 2 領域、前記第 3 領域、前記第 4 領域、前記第 5 領域及び前記第 6 領域の各々は、第 1 導電型を有する

ことを特徴とする請求項 4_0 に記載の光電変換装置。

【請求項 4 9】

第 1 面を有する第 1 基板と、

前記第 1 基板に配され、各々が、入射光を光電変換することにより信号電荷を生成する第 1 導電型の第 1 領域と、前記第 1 領域から移動した前記信号電荷を受ける前記第 1 導電型の第 2 領域と、を有する、複数のフォトダイオードと、

10

20

30

40

50

前記第 1 基板の第 1 の深さに配され、複数の前記第 2 領域の間を分離するように前記第 1 面と平行な第 1 の方向に延在する第 1 部分を含む、前記第 1 導電型とは反対の第 2 導電型の第 1 の分離領域と、

前記第 1 基板の、前記第 1 面に対して前記第 1 の深さよりも深い第 2 の深さに配され、複数の前記第 1 領域の間を分離するように前記第 1 面と平行であり、前記第 1 の方向に対して交差する第 2 の方向に延在する第 2 部分を含む前記第 2 導電型の第 2 の分離領域と、を備え、

前記複数の第 2 領域は前記第 1 の深さに配され、

前記複数の第 1 領域は前記第 2 の深さに配され、

前記複数の第 1 領域の一方のみから、前記複数の第 2 領域の一方のみに前記信号電荷を移動させる、前記第 1 導電型の半導体領域と、

10

前記複数の第 1 領域の他方のみから、前記複数の第 2 領域の他方のみに前記信号電荷を移動させる、前記第 1 導電型の半導体領域とを有し、

前記複数の第 1 領域の前記一方と、前記複数の第 2 領域の前記他方との間には、前記第 2 導電型の半導体領域が配され、

前記複数の第 1 領域の前記他方と、前記複数の第 2 領域の前記一方との間には、前記第 2 導電型の半導体領域が配され、

平面視において、前記第 1 部分の一部と前記第 2 部分の一部とが互いに重なり、

前記平面視において、前記第 1 部分は、前記第 2 部分よりも長く前記第 1 の方向に延在し、

前記平面視において、前記第 2 部分は、前記第 1 部分よりも長く前記第 2 の方向に延在することを特徴とする光電変換装置。

20

【請求項 50】

請求項 1 乃至 49 のいずれか 1 項に記載の光電変換装置と、

前記光電変換装置から出力される信号を処理する信号処理部と

を備えることを特徴とする撮像システム。

【請求項 51】

移動体であって、

請求項 1 乃至 49 のいずれか 1 項に記載の光電変換装置と、

前記光電変換装置からの信号に基づく視差画像から、対象物までの距離情報を取得する距離情報取得手段と、

30

前記距離情報に基づいて前記移動体を制御する制御手段と

を備えることを特徴とする移動体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置、撮像システム及び移動体に関する。

【背景技術】

【0002】

アバランシェ（電子なだれ）増倍を利用することにより、単一光子レベルの微弱光を検出することが可能なアバランシェダイオードが知られている。特許文献 1 には、1 つの画素に複数のアバランシェダイオードが配されている構成の撮像装置が開示されている。

40

【0003】

また、像面位相差オートフォーカスのために、各画素に複数の光電変換部を有するイメージセンサが知られている。このようなイメージセンサにおいては、被写体がストライプ模様等の視差が表れにくいものである場合に、オートフォーカスの精度が低下することがある。特許文献 2 には、焦点検出画素の配置方向を 2 種類にすることで焦点検出精度を向上させる技術が開示されている。

【先行技術文献】

【特許文献】

【0004】

50

【文献】特開 2018-157387 号公報

【文献】特開 2011-53519 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献 1 又は特許文献 2 に記載されているようなフォトダイオードを用いた光電変換装置において、フォトダイオードが構成される半導体基板の厚さ方向の位置に応じて求められる機能が異なる場合がある。しかしながら、特許文献 1 及び特許文献 2 のいずれにおいても、基板の厚さ方向の位置と機能の関係に着目した検討はなされていない。

【0006】

本発明は、フォトダイオードの構造を基板の厚さ方向の位置を考慮して適正化し得る光電変換装置、撮像システム及び移動体を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の一観点によれば、第 1 面を有する第 1 基板と、前記第 1 基板に配され、各々が、入射光を光電変換することにより信号電荷を生成する第 1 導電型の第 1 領域と、前記第 1 領域から移動した前記信号電荷を受ける前記第 1 導電型の第 2 領域と、を有する、複数のフォトダイオードと、前記第 1 基板の第 1 の深さに配され、複数の前記第 2 領域の間を分離するように前記第 1 面と平行な第 1 の方向に延在する第 1 部分を含む第 1 の分離領域と、前記第 1 基板の、前記第 1 面に対して前記第 1 の深さよりも深い第 2 の深さに配され、複数の前記第 1 領域の間を分離するように前記第 1 面と平行であり、前記第 1 の方向に対して交差する第 2 の方向に延在する第 2 部分を含む第 2 の分離領域と、を備え、前記複数の第 2 領域は前記第 1 の深さに配され、前記複数の第 1 領域は前記第 2 の深さに配され、前記複数の第 1 領域の一方のみから、前記複数の第 2 領域の一方のみに前記信号電荷を移動させる第 1 経路と、前記複数の第 1 領域の他方のみから、前記複数の第 2 領域の他方のみに前記信号電荷を移動させる第 2 経路とを有し、前記複数の第 1 領域の前記一方と、前記複数の第 2 領域の前記他方との間には、前記第 1 導電型とは反対の第 2 導電型の半導体領域が配され、前記複数の第 1 領域の前記他方と、前記複数の第 2 領域の前記一方との間には、前記第 2 導電型の半導体領域が配され、平面視において、前記第 1 部分の一部と前記第 2 部分の一部とが互いに重なり、前記平面視において、前記第 1 部分は、前記第 2 部分よりも長く前記第 1 の方向に延在し、前記平面視において、前記第 2 部分は、前記第 1 部分よりも長く前記第 2 の方向に延在することを特徴とする光電変換装置が提供される。

【発明の効果】

【0008】

本発明によれば、フォトダイオードの構造を基板の厚さ方向の位置を考慮して適正化し得る光電変換装置、撮像システム及び移動体を提供することができる。

【図面の簡単な説明】

【0009】

【図 1】第 1 実施形態に係るアバランシェダイオードの断面模式図である。

【図 2】第 1 実施形態に係るアバランシェダイオードの平面模式図である。

【図 3】第 1 実施形態に係るアバランシェダイオードのポテンシャル図である。

【図 4】画素配列の例を示す平面模式図である。

【図 5】分離部を重ねて示した平面模式図である。

【図 6】第 2 実施形態に係る光電変換装置のブロック図である。

【図 7】第 2 実施形態に係る画素のブロック図である。

【図 8】第 2 実施形態に係るアバランシェダイオードの平面模式図及び断面模式図である。

【図 9】分離部を重ねて示した平面模式図である。

【図 10】第 3 実施形態に係る光電変換装置の断面模式図である。

【図 11】第 4 実施形態に係る光電変換装置の断面模式図である。

【図 12】第 5 実施形態に係る光電変換装置のブロック図である。

10

20

30

40

50

- 【図 1 3】第 5 実施形態に係る画素の等価回路図である。
- 【図 1 4】第 5 実施形態に係るフォトダイオードの平面模式図である。
- 【図 1 5】第 5 実施形態に係るフォトダイオードの断面模式図である。
- 【図 1 6】第 5 実施形態に係るフォトダイオードの断面模式図である。
- 【図 1 7】第 5 実施形態に係るフォトダイオードの断面模式図である。
- 【図 1 8】第 5 実施形態に係る画素の平面模式図である。
- 【図 1 9】第 5 実施形態に係る半導体領域の配置の第 1 の例を示す模式図である。
- 【図 2 0】第 5 実施形態に係る半導体領域の配置を第 2 の例を示す模式図である。
- 【図 2 1】第 5 実施形態に係る画素の配置例を示す平面模式図である。
- 【図 2 2】第 6 実施形態に係る画素の平面模式図である。 10
- 【図 2 3】第 6 実施形態に係る画素の配置例を示す平面模式図である。
- 【図 2 4】第 6 実施形態の変形例に係る画素の平面模式図である。
- 【図 2 5】第 7 実施形態に係る画素の平面模式図である。
- 【図 2 6】第 7 実施形態の変形例に係る画素の平面模式図である。
- 【図 2 7】第 8 実施形態に係るアバランシェダイオードの断面模式図である。
- 【図 2 8】第 8 実施形態に係るアバランシェダイオードの斜視模式図である。
- 【図 2 9】第 9 実施形態に係るフォトダイオードの平面模式図である。
- 【図 3 0】第 9 実施形態に係るフォトダイオードの断面模式図である。
- 【図 3 1】第 1 0 実施形態に係るフォトダイオードの平面模式図である。
- 【図 3 2】第 1 0 実施形態に係るフォトダイオードの断面模式図である。 20
- 【図 3 3】第 1 0 実施形態に係るフォトダイオードの斜視模式図である。
- 【図 3 4】第 1 0 実施形態に係る画素の平面模式図である。
- 【図 3 5】第 1 1 実施形態に係る半導体領域の配置を示す平面模式図である。
- 【図 3 6】第 1 1 実施形態に係るフォトダイオードの断面模式図である。
- 【図 3 7】第 1 1 実施形態に係るフォトダイオードの斜視模式図である。
- 【図 3 8】第 1 2 実施形態に係る画素の配置例を示す平面模式図である。
- 【図 3 9】第 1 3 実施形態に係る撮像システムのブロック図である。
- 【図 4 0】第 1 4 実施形態に係る撮像システム及び移動体のブロック図である。
- 【発明を実施するための形態】
- 【 0 0 1 0】 30
- 〔第 1 実施形態〕
- 第 1 実施形態に係る光電変換装置について説明する。本実施形態の光電変換装置は、一例として、画像を撮影するための撮像装置であるものとする。本実施形態の光電変換装置は、1 又は複数の画素を有しており、各画素は、1 又は複数のアバランシェダイオードを含む。アバランシェダイオードで生じる電荷対のうち信号電荷として用いられる電荷の導電型を第 1 導電型と呼ぶ。また、第 1 導電型と反対の導電型を第 2 導電型と呼ぶ。
- 【 0 0 1 1】
- 図 1 は、本実施形態に係るアバランシェダイオードの断面模式図である。本実施形態のアバランシェダイオードは、半導体基板 1 5（第 1 基板）に配される。半導体基板 1 5 は、第 1 面と、第 1 面に対向する第 2 面とを有する。例えば、第 1 面は半導体基板 1 5 の表面であり、第 2 面は半導体基板 1 5 の裏面である。本実施形態では、第 1 面から第 2 面へ向かう方向を深さ方向と呼ぶ。半導体基板 1 5 の表面側には、トランジスタのゲート電極、多層配線構造等が配される。 40
- 【 0 0 1 2】
- 分離部 1 6 A、1 6 B は、半導体領域間を電氣的に分離する領域である。分離部 1 6 A、1 6 B は、L O C O S（Local Oxidation Of Silicon）、S T I（Shallow Trench Isolation）、D T I（Deep Trench Isolation）等による絶縁分離領域であり得る。また、分離部 1 6 A、1 6 B は、P 型半導体領域と N 型半導体領域との P N 接合による P N 分離領域であってもよい。
- 【 0 0 1 3】 50

図 1 に示されているように、半導体基板 15 には、第 1 の分離領域として機能する分離部 16 A によって囲われた領域が形成されている。分離部 16 A によって囲われた領域には、第 1 導電型の第 1 半導体領域 7 1 と、第 2 半導体領域 7 6 とが配されている。更に、半導体基板 15 には、第 2 の分離領域として機能する分離部 16 B によって囲われた領域が形成されている。分離部 16 B によって囲われた領域には、第 3 半導体領域 7 4 と、第 2 導電型の第 4 半導体領域 7 2 と、第 5 半導体領域 7 5 とが配される。また、半導体基板 15 の第 1 面の上には、第 1 半導体領域 7 1 に接するように配されたコンタクトプラグ 7 7 が設けられている。コンタクトプラグ 7 7 は、アバランシェダイオードの端子として機能する。

【 0 0 1 4 】

10

第 1 半導体領域 7 1、第 2 半導体領域 7 6 及び分離部 16 A は、深さ X（第 1 の深さ）に配される。第 1 半導体領域 7 1 と第 2 半導体領域 7 6 とは、深さ方向に対して垂直な方向（図 1 中の横方向）に接している。第 2 半導体領域 7 6 は、第 1 半導体領域 7 1 と分離部 16 A との間に配される。

【 0 0 1 5 】

ここで、第 1 半導体領域 7 1、第 2 半導体領域 7 6 及び分離部 16 A が深さ X に配されるとは、例えば、半導体基板 15 内に注入された不純物濃度が最も高い領域（ピーク）が深さ X であることをいう。しかしながら、これはピークが深さ X に厳密に一致していることを意味するものではなく、ピークが深さ X から設計誤差、製造誤差等によりずれている場合もピークが深さ X に配されている状態に含まれるものとする。

20

【 0 0 1 6 】

第 3 半導体領域 7 4 及び第 4 半導体領域 7 2 は、第 1 面に対して深さ X よりも深い深さ Y に配される。第 5 半導体領域 7 5 は、第 1 面に対して深さ Y よりも深い深さ Z（第 2 の深さ）に配される。分離部 16 B は、深さ Y 及び深さ Z に配される。第 3 半導体領域 7 4 と第 4 半導体領域 7 2 とは深さ方向に対して垂直な方向に接している。第 4 半導体領域 7 2 は、第 3 半導体領域 7 4 と分離部 16 B との間に配される。第 5 半導体領域 7 5 と分離部 16 B とは深さ方向に対して垂直な方向に接している。

【 0 0 1 7 】

図 2（a）、図 2（b）及び図 2（c）は、本実施形態に係るアバランシェダイオードの平面模式図である。図 2（a）、図 2（b）及び図 2（c）は、それぞれ、深さ X、深さ Y 及び深さ Z における平面模式図を示している。

30

【 0 0 1 8 】

図 2（a）に示されるように、深さ X において、第 1 半導体領域 7 1 は、第 2 半導体領域 7 6 に内包される。また、第 2 半導体領域 7 6 は、分離部 16 A に内包される。なお、図 2（a）の距離 R は、第 1 半導体領域 7 1 と分離部 16 A との間の距離を示している。

【 0 0 1 9 】

図 2（b）に示されるように、深さ Y において、第 3 半導体領域 7 4 は、第 4 半導体領域 7 2 に内包される。また、第 4 半導体領域 7 2 は、分離部 16 B に内包される。図 2（c）に示されるように、深さ Z において、第 5 半導体領域 7 5 は、分離部 16 B に内包される。

40

【 0 0 2 0 】

図 1、図 2（a）、図 2（b）及び図 2（c）に示されるように、平面視において、第 1 半導体領域 7 1 は、第 3 半導体領域 7 4 の少なくとも一部と重なる。また、平面視において、第 3 半導体領域 7 4 及び第 4 半導体領域 7 2 は、第 5 半導体領域 7 5 の少なくとも一部と重なる。更に、平面視において、第 2 半導体領域 7 6 は、第 4 半導体領域 7 2 の少なくとも一部と重なる。ここで、分離部 16 A と分離部 16 B の平面視における形状は互いに異なる。

【 0 0 2 1 】

図 3（a）及び図 3（b）は、本実施形態に係るアバランシェダイオードのポテンシャルの一例を示すグラフである。図 3（a）は、図 1 に示される断面図の線分 JK 及び線分

50

GHにおけるポテンシャルの分布を示している。図3(b)は、図1に示される断面図の線分AB及び線分CDにおけるポテンシャルの分布を示している。半導体領域内のポテンシャルは、コンタクトプラグ77に印加される電位により変化する。図3(a)及び図3(b)に示すポテンシャルは、アバランシェダイオードに逆バイアス電圧が印加されるように電位が供給されている場合のものである。この電位は、アバランシェダイオードの外部に設けられた電源電圧線から、クエンチ回路等の回路を介して供給される。また、電位のレベルは、アバランシェダイオードでアバランシェ増倍が生じるように設定されている。

【0022】

図3(a)において、破線20は、線分GHにおけるポテンシャル分布を示しており、実線21は、線分JKにおけるポテンシャル分布を示している。これらのポテンシャルは、信号電荷である電子についてのポテンシャルを示している。なお、信号電荷が正孔である場合にはポテンシャルの高低の関係が逆になる。横軸の深さX、Y、Z、Wは、図1に示されている対応する符号が付された位置の深さに対応している。すなわち、図3(a)のX、Y、Zはそれぞれ、図1に示した深さX、深さY及び深さZを示している。また、深さWは深さYと深さZとの間の深さである。

10

【0023】

図3(a)のポテンシャルの各レベルについて説明する。XHレベルは、第4半導体領域72のポテンシャルを示している。Hレベルは、第3半導体領域74のポテンシャルを示している。Mレベルは、第2半導体領域76のポテンシャルを示している。Lレベルは、第1半導体領域71のポテンシャルを示している。なお、第3半導体領域74のポテンシャルよりも第2半導体領域76のポテンシャルの方が低いものとしているが逆であってもよい。また、第4半導体領域72のポテンシャルよりも第3半導体領域74のポテンシャルの方が低いものとしているが同一であってもよい。また、第2半導体領域76のポテンシャルよりも第1半導体領域71のポテンシャルの方が低いものとしているが同一であってもよい。

20

【0024】

破線20により示されている線分GHにおけるポテンシャルについて説明する。深さZにおいて、ポテンシャルは、XHレベルとHレベルの間である。深さZから深さWに向かうにつれて徐々にポテンシャルは低下する。そして、深さWから深さYに向かうにつれて徐々にポテンシャルが上昇し、深さYにおいてXHレベルとなる。更に、深さYから深さXに向かうにつれて徐々にポテンシャルが低下する。深さX近傍において、ポテンシャルはMレベルとなる。

30

【0025】

アバランシェダイオードを通過する実線21により示されている線分JKにおけるポテンシャルについて説明する。深さZにおいて、ポテンシャルは、XHレベルとHレベルの間である。深さZから深さYに向かうにつれて徐々にポテンシャルは低下し、深さYの近傍でポテンシャルの傾きが大きくなる。そして、ポテンシャルは、深さYにおいて、Hレベルとなる。深さYから深さXに向かうにつれて、ポテンシャルは急激に低下する。すなわち、深さYから深さXの間に急峻なポテンシャル勾配が形成されている。深さXにおいて、ポテンシャルはLレベルとなる。

40

【0026】

深さZにおいて、線分GH及び線分JKにおけるポテンシャルはほぼ同一となっている。また、深さZの近傍において、線分GH及び線分JKの位置では、半導体基板15の第1面の側に向かって緩やかに低下するポテンシャル勾配が形成されている。そのため、入射光により画素内の半導体領域で生成された電荷は、このポテンシャル勾配によって第1面の側に向かって移動する。

【0027】

線分JKにおいて、深さWから深さYに近づくにつれて半導体基板15の第1面の側に向かって緩やかに低下するポテンシャル勾配が形成されている。これにより、電荷は第1面の側に向かって移動する。一方、線分GHにおいては、深さWから深さYに近づくにつ

50

れて、半導体基板 15 の第 1 面の側に向かって緩やかに上昇するポテンシャル勾配が形成されている。このポテンシャル勾配は、第 1 面に向かう電荷に対するポテンシャル障壁となる。このポテンシャル障壁（第 4 半導体領域 72）は、第 5 半導体領域 75 から第 2 半導体領域 76 に電荷が移動することを抑制する。これに対し、線分 GH の位置から線分 JK への横方向のポテンシャル勾配は小さいため、深さ W から深さ Y の範囲において、線分 GH の近傍に存在する電荷は、第 1 面に向かって移動する過程で線分 JK の付近に移動しやすくなる。

【0028】

線分 JK で示した領域の近傍に移動した電荷は、深さ Y から深さ X の範囲にかけて形成されている急峻なポテンシャル勾配、すなわち強電界によって加速される。強電界によって加速された電荷は、第 1 半導体領域 71 に到達する。このようにして、線分 JK の近傍の深さ Y から深さ X の領域においてアバランシェ増倍が起こる。これに対し、線分 GH に示した領域においては、線分 JK の深さ Y から深さ X の領域よりもアバランシェ増倍が起きにくいポテンシャル分布となっている。

10

【0029】

このような構造を実現する一例として、第 1 半導体領域 71 のポテンシャルと第 3 半導体領域 74 のポテンシャルとの差を、第 2 半導体領域 76 のポテンシャルと第 4 半導体領域 72 のポテンシャルとの差よりも大きくする構成が挙げられる。このようなポテンシャル構造とすることにより、アバランシェダイオードにおいてアバランシェ増倍が起こる構成が実現される。また、この構成では、アバランシェ増倍が起きにくい部分があることに

20

【0030】

第 3 半導体領域 74 のポテンシャルは、第 4 半導体領域 72 のポテンシャルよりも低い。そのため、第 4 半導体領域 72 は、第 5 半導体領域 75 に存在する信号電荷に対するポテンシャル障壁として機能する。これにより、第 5 半導体領域 75 のうちの第 4 半導体領域 72 又は第 3 半導体領域 74 に重なる領域に存在する信号電荷が、第 3 半導体領域 74 を介して第 1 半導体領域 71 に移動しやすくなり、電荷が集められるため感度低下が軽減される。

【0031】

図 3（a）には、第 3 半導体領域 74 が P 型半導体領域である場合のポテンシャル構造が示されている。しかしながら、第 3 半導体領域 74 が N 型半導体領域である場合であっても、線分 GH、線分 JK のそれぞれについて深さ Y におけるポテンシャルの大小関係は変わらない。すなわち、深さ Y において、線分 GH におけるポテンシャルは、線分 JK におけるポテンシャルよりも高い。

30

【0032】

また、図 3（a）では、第 2 半導体領域 76 が N 型半導体領域である場合のポテンシャル構造が示されているが、P 型半導体領域であっても、線分 GH、線分 JK のそれぞれについて深さ Y におけるポテンシャルの大小関係は変わらない。すなわち、深さ Y において、線分 GH におけるポテンシャルは、線分 JK におけるポテンシャルよりも高い。

【0033】

40

なお、第 5 半導体領域 75 の各部分において生じた電荷は、線分 JK で示した領域付近に移動してアバランシェ増倍を起こすため、1 つの画素の感度は、分離部 16B に内包される第 5 半導体領域 75 の平面視における面積におおよそ比例する。

【0034】

図 3（b）において、破線 22 は、線分 CD、すなわち深さ Y におけるポテンシャル分布を示しており、実線 23 は、線分 AB、すなわち深さ X におけるポテンシャル分布を示している。XH レベル、H レベル、M レベル、L レベルの意味は図 3（a）と同様であるため説明を省略する。

【0035】

破線 22 により示されるポテンシャルは、水平位置に応じて XH レベルと H レベルの間

50

で変化する。第3半導体領域74の近傍においてポテンシャルが低くなっている。実線23により示されるポテンシャルは、水平位置に応じてXHレベルとLレベルの間で変化する。より具体的には、分離部16Aから第1半導体領域71に近づくにつれて徐々にポテンシャルが低くなる分布となっている。分離部16Aと第1半導体領域71との間に位置する第2半導体領域76のポテンシャルは、分離部16Aから第1半導体領域71に向かって緩やかに変化する。このポテンシャル分布は、第2半導体領域76の不純物濃度が比較的低濃度になるように不純物の注入を行うことにより実現され得る。

【0036】

本実施形態では、分離部16Aと第1半導体領域71との間に第2半導体領域76を配置することにより、分離部16Aと第1半導体領域71との間が一定の距離Rだけ離されている。これにより、第1半導体領域71のポテンシャルと第3半導体領域74のポテンシャルの差による電界の強度に比べて、分離部16Aのポテンシャルと第1半導体領域71のポテンシャルの差による電界の強度を低くすることができる。したがって、分離部16Aと第1半導体領域71とのPN接合において発生するアバランシェ増倍によってトンネル効果によるノイズが生じることが抑制される。

【0037】

以上のように、深さXに配された分離部16Aは、信号電荷によるアバランシェ増倍が生じるアバランシェ領域(第2領域)を画定している。また、深さZに配された分離部16Bは、入射光を光電変換することにより信号電荷を生成する感度領域(第1領域)を画定している。上述のように、深さXの分離部16Aは、トンネル効果によるノイズを低減する観点から、分離部16Aと第1半導体領域71との間の距離Rをある程度確保するように設計される。これに対し、深さZの分離部16Bは、各画素の感度領域の位置及び感度の大きさが所望のものになるように形状、面積等を調整して設計される。このように、アバランシェ領域の形状と感度領域の形状とは、設計制約が互いに異なるため、これらは互いに異なる形状が最適となる場合がある。そこで、本実施形態では、平面視において、分離部16Aの形状と、分離部16Bの形状とが互いに異なっている。これにより、レイアウトの自由度が向上された光電変換装置が提供され、アバランシェ領域の形状と感度領域の形状とをそれぞれの性質に適した形状に設計することができる。

【0038】

分離部16Aの形状と、分離部16Bの形状とが互いに異なっている構成の一例として、分離部16Aに内包される面積と分離部16Bに内包される面積を異ならせてもよい。例えば、感度を大きくしたい画素については分離部16Aに内包される面積に比して分離部16Bに内包される面積を大きくすることにより、分離部16Bが隣接した画素の一部に重なるよう配置されてもよい。上述のように本実施形態のアバランシェダイオードにおいては、第5半導体領域75に存在する信号電荷は、第3半導体領域74を介して第1半導体領域71に移動しやすい。したがって、第5半導体領域75で生じた信号電荷は第1半導体領域71に集められるため、分離部16Aに内包される面積に比して分離部16Bに内包される面積を大きくした場合であっても、同様にアバランシェ増倍が起こる。一部の画素の分離部16Bに内包される面積を大きくした構成の例を図4に示す。

【0039】

図4(a)、図4(b)及び図4(c)は、一部の画素において、分離部16Aに内包される面積よりも分離部16Bに内包される面積を大きくした画素配列の例を示す平面模式図である。図4(a)は、深さXにおける平面模式図であり、図4(b)は、深さYにおける平面模式図であり、図4(c)は、深さZにおける平面模式図である。これらの図に示されるように、半導体基板15に配された複数の画素は、複数の行及び複数の列をなすように配列されている。図4(a)、図4(b)及び図4(c)には、複数の画素のうちの4行×4列分が抜き出されて示されている。

【0040】

図4(a)に示されるように、深さXにおいて、第1半導体領域71は、第2半導体領域76に内包される。また、第2半導体領域76は、分離部16Aに内包される。第1半

10

20

30

40

50

導体領域 7 1 と分離部 1 6 A の間の最小距離は、いずれの画素においても距離 R である。

【 0 0 4 1 】

図 4 (b) に示されるように、深さ Y において、第 3 半導体領域 7 4 は、第 4 半導体領域 7 2 に内包される。また、第 4 半導体領域 7 2 は、分離部 1 6 B に内包される。図 4 (c) に示されるように、深さ Z において、第 5 半導体領域 7 5 は、分離部 1 6 B に内包される。図 4 (c) の第 5 半導体領域 7 5 内に示されている「 R e d 」、「 G r e e n 」、「 B l u e 」の文字は、対応する画素が、それぞれ、赤色画素、緑色画素、青色画素であることを示している。赤色画素、緑色画素、青色画素は、それぞれ、赤色、緑色、青色のカラーフィルタが設けられている画素である。本実施形態において、赤色画素、緑色画素、青色画素は、ベイヤー配列をなしている。

10

【 0 0 4 2 】

図 4 (c) に示されるように、本実施形態では緑色画素の分離部 1 6 B に内包される面積が他の色の画素のそれよりも大きい。これを実現するため、緑色画素の分離部 1 6 B は、平面視において、隣接する赤色画素又は青色画素との間の分離部 1 6 A に対して外側に超えるように配されている。言い換えると、平面視において、分離部 1 6 A の形状と、分離部 1 6 B の形状とが互いに異なっている。これにより、緑色画素の感度領域の面積を他の色の画素の感度領域の面積よりも広くすることができ、緑色画素の感度を大きくすることができる。人間の目の感度は、赤色又は青色よりも緑色に対して強いことから、図 4 (c) のように緑色画素の感度領域の面積を赤色画素又は青色画素の感度領域の面積よりも広くすることにより、実質的な画質が向上する。

20

【 0 0 4 3 】

なお、設計要求によっては、緑色画素以外の色の画素を大きくする構成であってもよい。すなわち、より一般的な形で言い換えると、光電変換装置に含まれる 2 つのアバランシェダイオードについて、分離部 1 6 B により囲まれる感度領域の面積が互いに異なってもよい。そして、この 2 つのアバランシェダイオードは、第 1 の色の入射光に対して感度を有する第 1 のアバランシェダイオードと、第 1 の色とは異なる第 2 の色の入射光に対して感度を有する第 2 のアバランシェダイオードと言い換えることができる。

【 0 0 4 4 】

図 5 (a) 及び図 5 (b) を参照して、分離部 1 6 A と分離部 1 6 B の位置関係をより詳細に説明する。図 5 (a) は、図 4 (a) の分離部 1 6 A と図 4 (b) の分離部 1 6 B とを重ねて示した平面模式図である。図 5 (b) は、分離部 1 6 A と分離部 1 6 B との交差部 W の拡大図である。図 5 (b) に示されるように、分離部 1 6 A は、x 1 方向 (第 1 の方向) に延在する第 1 部分 P 1 を含む。また、分離部 1 6 B は、x 1 方向に対して平面視で交差する x 2 方向 (第 2 の方向) に延在する第 2 部分 P 2 を含む。このとき、平面視において、第 1 部分 P 1 の一部と第 2 部分 P 2 の一部とが、重畳部 P 3 において互いに重なっている。

30

【 0 0 4 5 】

以上のように、本実施形態によれば、平面視において、アバランシェ領域の間を分離する分離部 1 6 A の形状と、感度領域の間を分離する分離部 1 6 B の形状とが互いに異なっている。より具体的には、平面視において、分離部 1 6 A の第 1 部分 P 1 の一部と分離部 1 6 B の第 2 部分 P 2 の一部とが重畳部 P 3 において互いに重なっている。これにより、レイアウトの自由度が向上された光電変換装置が提供される。

40

【 0 0 4 6 】

また、本実施形態によれば、第 3 の分離領域として機能する第 4 半導体領域 7 2 が、アバランシェ領域と感度領域との間の一部を分離するように配されている。これにより、第 5 半導体領域 7 5 に存在する信号電荷が、第 3 半導体領域 7 4 を介して第 1 半導体領域 7 1 に移動しやすくなるため感度が向上される。

【 0 0 4 7 】

本実施形態の説明において、アバランシェダイオードに印加されるバイアス電圧はアバランシェ増倍が生じる状態になるように制御されているものとしているが、これだけでな

50

くアバランシェ増倍が生じない状態にも制御可能であってもよい。言い換えると、本実施形態のアバランシェダイオードは、信号電荷を感度領域に蓄積する蓄積モードと、感度領域に蓄積された信号電荷を読み出す読み出しモードと、の２種のモードにより動作可能であってもよい。ここで、蓄積モードとは、アバランシェダイオードに第１のバイアス電圧が印加され、アバランシェ増倍が生じない状態に制御されるモードである。アバランシェダイオードが蓄積モードであるときに光電変換により生じた電荷は、感度領域内に蓄積される。読み出しモードとは、第１のバイアス電圧とは異なる第２のバイアス電圧が印加され、アバランシェ増倍が生じる状態に制御されるモードである。このようにアバランシェダイオードが２種のモードで制御されることにより、感度領域に所定時間だけ信号電荷を蓄積してから、所定時間内に蓄積された信号電荷に応じた信号を読み出すような動作が実現可能となる。

10

【００４８】

[第２実施形態]

第２実施形態に係る光電変換装置について説明する。本実施形態の説明において、第１実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。

【００４９】

図６は、本実施形態に係る光電変換装置１０のブロック図である。光電変換装置１０は、画素部１０６、制御パルス生成部１０９、水平走査回路１０４、列回路１０５、信号線１０７、出力回路１０８及び垂直走査回路１０３を有している。

20

【００５０】

画素部１０６は、複数の行及び複数の列をなすように配された複数の画素１００を有している。各々の画素１００は、光電変換素子１０１及び画素信号処理部１０２を含む。光電変換素子１０１は、光電変換装置１０に入射された光を電気信号に変換する。画素信号処理部１０２は、当該電気信号を信号線１０７を介して列回路１０５に出力する。

【００５１】

垂直走査回路１０３は、制御パルス生成部１０９から供給された制御パルスに基づいて各画素１００を画素行ごとに駆動するための制御パルスを供給する。垂直走査回路１０３には、シフトレジスタ、アドレスデコーダ等の論理回路が用いられ得る。信号線１０７は、画素部１０６の列ごとに配されている。信号線１０７は、垂直走査回路１０３により選択された画素１００から出力された信号を列回路１０５に伝送する。

30

【００５２】

列回路１０５には、信号線１０７を介して各画素１００の信号が入力される。列回路１０５は入力された信号に対して、所定の処理を行う。所定の処理とは、入力された信号のノイズ除去、増幅等の処理と、処理後の信号を外部に出力する形に変換する処理を含み得る。この機能を実現するため、例えば、列回路１０５は、パラレル－シリアル変換回路を有する。

【００５３】

水平走査回路１０４は、列回路１０５で処理された後の信号を出力回路１０８に列ごとに順次出力するための制御パルスを列回路１０５に供給する。出力回路１０８は、バッファアンプ、差動増幅器等から構成される。出力回路１０８は、列回路１０５から出力された信号を光電変換装置１０の外部の記憶部又は信号処理部に出力する。

40

【００５４】

図６において、画素部１０６における画素１００の配列は、２次元行列状であるがこれに限定されるものではない。例えば、画素部１０６は、複数の画素１００が１次元状に配されるものであってもよい。また、画素部１０６に含まれる画素１００は単一であってもよい。また、垂直走査回路１０３、水平走査回路１０４及び列回路１０５は、複数のブロックに分割されていてもよく、画素部１０６のブロックが上述の垂直走査回路１０３、水平走査回路１０４及び列回路１０５のブロックと対応するように配置されていてもよい。また、水平走査回路１０４及び列回路１０５は、各画素列に対応するブロックに分割され

50

ていてもよい。

【 0 0 5 5 】

画素信号処理部 1 0 2 の機能が画素部 1 0 6 内のすべての画素 1 0 0 に 1 つずつ設けられることは必須ではなく、例えば、複数の画素 1 0 0 によって 1 つの画素信号処理部 1 0 2 が共有されていてもよい。この場合、画素信号処理部 1 0 2 は、複数の画素 1 0 0 から出力される信号に対して順次処理を行う。

【 0 0 5 6 】

また、図 6 において、光電変換素子 1 0 1 が 2 次元状に配列された画素アレイを含む半導体基板 1 5 と、それ以外の要素を含む半導体基板が別の半導体基板であってもよい。これにより、チップ面積に対する光電変換素子 1 0 1 の面積の割合を高くすることができ、光電変換素子 1 0 1 の感度が向上する。この場合、光電変換装置 1 0 は、複数の半導体基板同士を貼り合せた積層構造であり得る。

10

【 0 0 5 7 】

この構成の一例として、画素信号処理部 1 0 2 は、光電変換素子 1 0 1 が形成される半導体基板 1 5 とは異なる半導体基板に設けられていてもよい。この場合、光電変換素子 1 0 1 と画素信号処理部 1 0 2 とは、画素 1 0 0 ごとに設けられた接続配線を介して互いに電氣的に接続される。垂直走査回路 1 0 3、水平走査回路 1 0 4、信号線 1 0 7 及び列回路 1 0 5 も同様に光電変換素子 1 0 1 とは異なる半導体基板に設けられていてもよく、同様の効果が得られる。

【 0 0 5 8 】

20

図 7 は本実施形態に係る画素 1 0 0 のブロック図の一例である。図 7 において、1 つの画素 1 0 0 は、光電変換素子 1 0 1 及び画素信号処理部 1 0 2 を有する。光電変換素子 1 0 1 は、光電変換部 2 0 1 及び制御部 2 0 2 を有する。

【 0 0 5 9 】

光電変換部 2 0 1 は、光電変換により入射光に応じた電荷対を生成する。光電変換部 2 0 1 には、アバランシェダイオードが用いられる。光電変換部 2 0 1 のアノードは、電位 V_L を供給する電位線に接続される。光電変換部 2 0 1 のカソードは、制御部 2 0 2 の一端に接続される。制御部 2 0 2 の他端は、電位 V_L よりも高い電位 V_H を供給する電位線に接続される。

【 0 0 6 0 】

30

このような構成により、光電変換部 2 0 1 のアノードとカソードには、アバランシェ増倍が生じ得るような逆バイアスの電位が印加される。このような逆バイアスの電位が印加された状態で入射光による光電変換が行われると、生成された電荷がアバランシェ増倍を起こしアバランシェ電流が発生する。

【 0 0 6 1 】

なお、光電変換部 2 0 1 に逆バイアスの電位が供給される場合において、アノードとカソードの電位差が降伏電圧よりも大きいときには、アバランシェダイオードはガイガーモード動作となる。ガイガーモード動作を用いて単一光子レベルの微弱信号を高速検出するフォトダイオードが S P A D (Single Photon Avalanche Diode) である。

【 0 0 6 2 】

40

また、光電変換部 2 0 1 のアノードとカソードの電位差が、光電変換部 2 0 1 に生じた電荷がアバランシェ増倍を起こす電位差以上であって、かつ降伏電圧以下の電位差である場合には、アバランシェダイオードは線形モードになる。線形モードにおいて光検出を行うアバランシェダイオードをアバランシェフォトダイオード (A P D) と呼ぶ。本実施形態において、光電変換部 2 0 1 はどちらのアバランシェダイオードとして動作してもよい。なお、アバランシェ増倍を起こす電位差はおよそ 6 V 以上である。

【 0 0 6 3 】

制御部 2 0 2 は、光電変換部 2 0 1 で生じたアバランシェ電流の変化を電圧信号に置き換える機能を有する。更に、制御部 2 0 2 は、アバランシェ増倍による信号増幅時に負荷回路 (クエンチ回路) として機能する。この負荷回路は、光電変換部 2 0 1 に供給する電

50

圧を変化させて、アバランシェ増倍を抑制するクエンチ動作を行う。制御部 202 は、例えば、抵抗素子又は能動クエンチ回路を含み得る。能動クエンチ回路は、アバランシェ電流の増加を検出してフィードバック制御を行うことによりアバランシェ増倍を能動的に抑制する回路である。

【0064】

画素信号処理部 102 は、波形整形部 203、カウンタ回路 204 及び選択回路 206 を有する。波形整形部 203 は、単一光子レベルの信号による電圧変化を整形して、パルス信号を出力する。このパルス信号は光子の入射を示すものである。波形整形部 203 には、例えば、図 7 に示されているようにインバータ回路が用いられる。図 7 には、波形整形部 203 として、1 つのインバータを用いた例が示されているが、波形整形部 203 は、複数のインバータを直列接続した回路であってもよく、波形整形効果がある回路であればその他の回路であってもよい。

10

【0065】

波形整形部 203 から出力されたパルス信号は、カウンタ回路 204 によってカウントされる。カウンタ回路 204 には、例えば、N-bit カウンタ (N: 正の整数) が備えられており、N-bit カウンタは、入力されたパルス信号を最大で約 2 の N 乗個までカウントしてその値を保持することが可能である。カウントにより得られた信号は、入射光の検出結果を示す信号としてカウンタ回路 204 に保持される。また、カウンタ回路 204 には、垂直走査回路 103 から駆動線 207 を介して制御パルス pRES が供給される。カウンタ回路 204 は、制御パルス pRES が入力されると保持している信号をリセットする。

20

【0066】

選択回路 206 には、垂直走査回路 103 から駆動線 208 を介して制御パルス pSEL が供給される。選択回路 206 は、制御パルス pSEL に基づいてカウンタ回路 204 と信号線 107 との電氣的な接続又は非接続を切り替える。選択回路 206 には、例えばトランジスタ、画素外に信号を出力するためのバッファ回路等が用いられ得る。

【0067】

画素部 106 が複数の画素 100 が行列状に配された構成である場合において、撮像動作は、ローリングシャッタ動作及びグローバル電子シャッタ動作のいずれであってもよい。例えば、カウンタ回路 204 によるカウントを行ごとに順次リセットし、カウンタ回路 204 に保持された信号を行ごとに順次出力することによりローリングシャッタ動作が実現される。

30

【0068】

また、すべての画素行のカウンタ回路 204 によるカウントを同時にリセットし、カウンタ回路 204 に保持された信号を行ごとに順次出力することにより、グローバル電子シャッタ動作が実現される。なお、グローバル電子シャッタ動作を適用する場合には、カウンタ回路 204 によるカウントを行うか否かを切り替えることができるように、スイッチ等による切替手段を設けることが望ましい。

【0069】

図 8 (a) 乃至図 8 (f) は、図 6 及び図 7 のアバランシェダイオードがほぼ正方形の領域内に対角状に 2 つ配置された構成の例を示す平面模式図及び断面模式図である。光電変換装置 10 の複数のアバランシェダイオードは、図 8 (a) 乃至図 8 (f) に示した 2 つのアバランシェダイオードを一単位として複数の行及び複数の列をなして行列状に配されている。図 8 (a) は、深さ X における平面模式図であり、図 8 (b) は、深さ Y における平面模式図であり、図 8 (c) は、深さ Z における平面模式図である。また、図 8 (d) は線分 SL1 - SL1' における断面模式図であり、図 8 (e) は線分 SL2 - SL2' における断面模式図であり、図 8 (f) は線分 SL3 - SL3' における断面模式図である。

40

【0070】

図 8 (a) に示されるように、深さ X において、2 つの第 1 半導体領域 71 は、それぞ

50

れ、2つの第2半導体領域76に内包される。また、2つの第2半導体領域76は、それぞれ、分離部16Aの異なる部分に内包される。第1半導体領域71と分離部16Aとの距離は、いずれの方向にも距離Rとなるように配置される。言い換えると、第1半導体領域71と分離部16Aとの距離が最大となるように第1半導体領域71が配されている。2つの第1半導体領域71は、分離部16Aがなす正方形の対角線上に配置される。2つの第1半導体領域71の間には、2つの第2半導体領域76を斜めに分離するように分離部16Aが斜め方向（アバランシェダイオードがなす行と列のいずれとも異なる方向）に延在して配されている。このように、正方形の領域に2つのアバランシェダイオードを配置する場合には、第1半導体領域71を対角線上に配置することにより距離Rを大きくすることができる。これにより、2つの第1半導体領域71を横方向に並べて配置する場合と比べて距離Rを約1.17倍に大きくすることができる。

10

【0071】

図8(b)に示されるように、深さYにおいて、第3半導体領域74は、第4半導体領域72に内包される。また、第4半導体領域72は分離部16Bに内包される。

【0072】

図8(c)に示されるように、深さZにおいて、2つの第5半導体領域75は、それぞれ、分離部16Bの異なる部分に内包される。2つの第5半導体領域75の間には、2つの第2半導体領域76を横方向に分離するように分離部16Bが縦方向に延在して配されている。また、図8(c)には、2つの第5半導体領域75に入射光を導くマイクロレンズMLの位置が破線で図示されている。2つの第5半導体領域75の位置は、マイクロレンズMLの中心位置に対して横方向に对称に配されている。すなわち、本実施形態の2つのアバランシェダイオードは、1つのマイクロレンズMLに対して光学的に共役関係にある2つの感度領域を有している。これにより、2つのアバランシェダイオードから得られた信号は、位相差オートフォーカス用の信号として用いられ得る。

20

【0073】

図9を参照して、分離部16Aと分離部16Bの位置関係をより詳細に説明する。図9は、図8(a)の分離部16Aと図8(b)の分離部16Bとを重ねて示した平面模式図である。図9に示されるように、分離部16Aは、x1方向（第1の方向）に延在する第1部分P1を含む。また、分離部16Bは、x1方向に対して平面視で交差するx2方向（第2の方向）に延在する第2部分P2を含む。このとき、平面視において、第1部分P1の一部と第2部分P2の一部とが、重畳部P3において互いに重なっている。

30

【0074】

このように、本実施形態では、平面視において、分離部16Aの2つの第1半導体領域71を分離する部分と、分離部16Bの2つの第5半導体領域75を分離する部分とが互いに交差している。すなわち、平面視において、分離部16Aの形状と、分離部16Bの形状とが互いに異なっている。より具体的には、平面視において、分離部16Aの第1部分P1の一部と分離部16Bの第2部分P2の一部とが重畳部P3において互いに重なっている。これにより、レイアウトの自由度が向上された光電変換装置10が提供され、アバランシェ領域の形状と感度領域の形状とをそれぞれの性質に適した形状に設計することができる。

40

【0075】

より具体的には、本実施形態の分離部16Aは、正方形の領域に2つのアバランシェダイオードを配置する際の距離Rが最大になるように、斜め方向に延在して配されている。これに対し、本実施形態の分離部16Bは、位相差オートフォーカス用の位相差の取得方向を考慮して、感度領域を図中の横方向に对称に配置する必要性から、縦方向に延在して配されている。言い換えると、アバランシェ領域を画定する分離部16Aと感度領域を画定する分離部16Bは、要求される特性及び設計制約が互いに異なるため、これらは互いに異なる形状に設計されている。このように、分離部16Aの形状と、分離部16Bの形状とを互いに異ならせることにより、距離Rを大きくしてトンネル効果によるノイズを低減する効果と、位相差オートフォーカス用の信号を取得するという要求とを両立すること

50

ができる。また、2つのアバランシェダイオードを正方形の領域内に斜めに配置することにより、距離Rを大きくすることができるため、距離Rの最大値に制約がある場合には、本実施形態の構成を採用することにより画素のサイズを小型化することができる。これにより、画素数を多くすることができ、得られる画像の品質が向上する効果が得られる。

【0076】

なお、本実施形態では分離部16A、16Bの外周形状は、正方形であるが、これに限定されるものではない。例えば、分離部16A、16Bの外周形状が矩形（正方形を含む）であり、2つのアバランシェダイオードが矩形の領域内に配される構成であってもよい。この場合も、分離部16Aは、2つのアバランシェダイオードを配置する際の距離Rが最大になるように、対角線方向に延在して配される。

10

【0077】

[第3実施形態]

第3実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態又は第2実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。

【0078】

本実施形態の光電変換装置は、第2実施形態の光電変換装置を裏面照射型の光電変換装置に適用したものである。図10は、本実施形態に係る光電変換装置の断面模式図である。図10は、図8の線分SL1-SL1'における断面模式図にカラーフィルタCF1、CF2とマイクロレンズMLとを追加して示したものである。図10に示されるように、カラーフィルタCF1、CF2とマイクロレンズMLとは、半導体基板15の第2面側に配される。

20

【0079】

入射光は、マイクロレンズML及びカラーフィルタCF1、CF2を順に通過し、半導体基板15の第2面側から入射される。カラーフィルタCF1、CF2は、互いに異なる色の光を通過させる。マイクロレンズMLは、2つのアバランシェダイオードに共有されており、マイクロレンズMLを通過した光は、2つのアバランシェダイオードのいずれかに導かれる。なお、図10では、1つのマイクロレンズMLが2つのアバランシェダイオードに対応して配されているが、これに限定されるものではない。すなわち、1つのマイクロレンズMLは、2以上のアバランシェダイオードに対応して配され得る。

30

【0080】

以上のように、本実施形態の光電変換装置は、配線層が設けられる第1面とは逆の第2面が受光面となっている裏面照射型である。これにより、本実施形態の光電変換装置は、表面照射型の場合と比べて感度がより向上される。

【0081】

[第4実施形態]

第4実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態乃至第3実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。

【0082】

本実施形態の光電変換装置は、第3実施形態の光電変換装置を積層型の光電変換装置に適用したものである。図11は、本実施形態に係る光電変換装置の断面模式図である。図11は、図8の線分SL1-SL1'における断面模式図にカラーフィルタCF1、CF2と、マイクロレンズMLと、半導体基板17とを追加して示したものである。第3実施形態と同様に、カラーフィルタCF1、CF2とマイクロレンズMLとは、半導体基板15の第2面側に配される。また、半導体基板17は、接合面18を介して半導体基板15の第1面側に接合され、半導体基板15と機械的及び電氣的に接続される。半導体基板17には、画素信号処理部102等のアバランシェダイオードから出力された信号を処理する信号処理回路が含まれる。

40

【0083】

50

以上のように、本実施形態の光電変換装置は、第3実施形態と同様の裏面照射型であることに加えて、半導体基板15（第1基板）と半導体基板17（第2基板）とが積層された積層型である。半導体基板15には、アバランシェダイオードが配されており、半導体基板17には、信号処理回路が配されている。これにより、アバランシェダイオードと信号処理回路とが同一基板に配されている場合と比べてアバランシェダイオードの感度領域を広くすることができ、感度がより向上される。

【0084】

[第5実施形態]

第5実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態乃至第4実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第1実施形態乃至第4実施形態とは異なり、アバランシェ増倍を利用しないフォトダイオードを用いたイメージセンサである。本実施形態の光電変換装置は、撮像用の信号を出力する機能だけでなく像面位相差オートフォーカス用の信号を出力する機能を有している。

【0085】

図12は、本実施形態に係る光電変換装置60のブロック図である。光電変換装置60は、画素部61、制御パルス生成部109、水平走査回路104、列回路105、信号線107、出力回路108及び垂直走査回路103を有している。制御パルス生成部109、水平走査回路104、列回路105、信号線107、出力回路108及び垂直走査回路103の構成は第2実施形態と概ね同様であるため説明を省略する。

【0086】

画素部61は、複数の行及び複数の列をなすように配された複数の画素600を有している。各々の画素600は、入射された光を電気信号に変換するフォトダイオードを有している。

【0087】

図13は本実施形態に係る画素600の等価回路図の一例である。画素600は、光電変換部PD1、PD2、転送トランジスタM1A、M1B、リセットトランジスタM2、増幅トランジスタM3及び選択トランジスタM4を有する。これらのトランジスタはNチャンネルMOSトランジスタであり得る。転送トランジスタM1Aのゲートには、垂直走査回路103から制御信号PTX1が入力される。転送トランジスタM1Bのゲートには、垂直走査回路103から制御信号PTX2が入力される。リセットトランジスタM2のゲートには、垂直走査回路103から制御信号PRESが入力される。選択トランジスタM4のゲートには、垂直走査回路103から制御信号PSELが入力される。

【0088】

光電変換部PD1、PD2は、光電変換により入射光に応じた電荷を生成するとともに、当該電荷を蓄積する。光電変換部PD1、PD2は、第1乃至第4実施形態で述べたようなアバランシェダイオードではなく、アバランシェ増倍を利用していない通常のフォトダイオードである。光電変換部PD1、PD2の各々のアノードは、接地電位線に接続されている。光電変換部PD1のカソードは、転送トランジスタM1Aのソースに接続されている。光電変換部PD2のカソードは、転送トランジスタM1Bのソースに接続されている。

【0089】

転送トランジスタM1A、M1Bのドレイン、リセットトランジスタM2のソース及び増幅トランジスタM3のゲートの接続ノードはフローティングディフュージョンFDを構成する。リセットトランジスタM2のドレイン及び増幅トランジスタM3のドレインは、電位VDDを有する電源電位線に接続されている。増幅トランジスタM3のソースは、選択トランジスタM4のドレインに接続されている。選択トランジスタM4のソースは、信号線107に接続されている。信号線107には、不図示の電流源が接続される。

【0090】

制御信号PRESがハイレベルになりリセットトランジスタM2がオンになると、フロ

10

20

30

40

50

ーティングディフュージョンFDの電位がリセットされる。制御信号PTX1がハイレベルになり転送トランジスタM1Aがオンになると、光電変換部PD1に蓄積されている電荷がフローティングディフュージョンFDに転送される。制御信号PTX2がハイレベルになり転送トランジスタM1Bがオンになると、光電変換部PD2に蓄積されている電荷がフローティングディフュージョンFDに転送される。制御信号PSELがハイレベルになり選択トランジスタM4がオンになると、増幅トランジスタM3と信号線107に接続された電流源はソースフォロワ回路を構成する。このとき、フローティングディフュージョンFDの電位に応じた電圧が信号線107に出力される。

【0091】

このような構成により、本実施形態の光電変換装置は、2つの光電変換部PD1、PD2に蓄積されている電荷に基づく信号を個別に出力することができる。また、本実施形態の光電変換装置は、2つの光電変換部PD1、PD2に蓄積されている電荷を加算してこれに基づく信号を出力することもできる。

【0092】

図14は、本実施形態に係るフォトダイオードの平面模式図である。図14はフォトダイオードの一部を構成する2つのN型半導体領域601とマイクロレンズMLの位置関係を示している。図14には、2つのN型半導体領域601に入射光を導くマイクロレンズMLの位置が破線で図示されている。図14の2つのN型半導体領域601は、図13の光電変換部PD1、PD2の感度領域にそれぞれ対応する。2つのN型半導体領域601の位置は、マイクロレンズMLの中心位置に対して横方向に対称に配されている。すなわち、本実施形態の2つのフォトダイオードは、1つのマイクロレンズMLに対して光学的に共役関係にある2つの感度領域を有している。これにより、2つのフォトダイオードから得られた信号は、像面位相差オートフォーカス用の信号として用いられ得る。

【0093】

図15は、本実施形態に係るフォトダイオードの断面模式図である。図15には、図14の線分SL4-SL4'における断面が模式的に示されている。本実施形態のフォトダイオードは、半導体基板15（第1基板）に配される。半導体基板15は、第1面と、第1面に対向する第2面とを有する。例えば、第1面は半導体基板15の表面であり、第2面は半導体基板15の裏面である。本実施形態では、第1面から第2面へ向かう方向を深さ方向と呼ぶ。半導体基板15の表面側には、トランジスタのゲート電極、多層配線構造等が配される。半導体基板15の裏面側には、2つのフォトダイオードに対応するマイクロレンズMLが配される。

【0094】

図15に示されているように、半導体基板には、P型半導体領域604と、P型半導体領域604によって囲われた領域が形成されている。P型半導体領域604によって囲われた領域には、N型半導体領域601、602、603が配されている。

【0095】

N型半導体領域602は、深さD1（第1の深さ）に配される。N型半導体領域603は、第1面に対して深さD1よりも深い深さD2に配される。N型半導体領域601は、第1面に対して深さD2よりも深い深さD3に（第2の深さ）に配される。N型半導体領域602とN型半導体領域603とは深さ方向に接しており、N型半導体領域603とN型半導体領域601とは深さ方向に接している。

【0096】

図16は、本実施形態に係るフォトダイオードの断面模式図である。図16は、図15と同様の断面について、P型半導体領域604の構造をより詳細に説明する図である。P型半導体領域604は領域604a、604b、604c、604d、604e、604fを含む。

【0097】

領域604aは、深さD1から深さD3にわたってN型半導体領域601、602、603を囲うように配されている。領域604aは、隣接する画素間の分離領域として機能

10

20

30

40

50

する。

【 0 0 9 8 】

領域 6 0 4 b (第 1 の分離領域) は、深さ D 1 において、2 つの N 型半導体領域 6 0 2 の間に配されている。領域 6 0 4 b は、2 つの N 型半導体領域 6 0 2 の間の分離領域として機能する。

【 0 0 9 9 】

領域 6 0 4 c (第 2 の分離領域) は、深さ D 3 において、2 つの N 型半導体領域 6 0 1 の間に配されている。領域 6 0 4 c は、2 つの N 型半導体領域 6 0 1 の間の分離領域として機能する。

【 0 1 0 0 】

領域 6 0 4 d (第 3 の分離領域) は、N 型半導体領域 6 0 1 及び N 型半導体領域 6 0 2 と深さ方向に接するように配されている。領域 6 0 4 d は、N 型半導体領域 6 0 1 と N 型半導体領域 6 0 2 との間の一部 (N 型半導体領域 6 0 3 が配されている部分) を除く部分を分離する。言い換えると、N 型半導体領域 6 0 1 と N 型半導体領域 6 0 2 とは、N 型半導体領域 6 0 3 を介して接続されている。

【 0 1 0 1 】

領域 6 0 4 e は、2 つの N 型半導体領域 6 0 2 及び領域 6 0 4 b の第 1 面側に配されている。領域 6 0 4 f は、2 つの N 型半導体領域 6 0 1 及び領域 6 0 4 c の第 2 面側に配されている。

【 0 1 0 2 】

マイクロレンズ M L を介して半導体基板 1 5 の裏面に光が入射すると、光電変換によって N 型半導体領域 6 0 1 に電子が生じる。すなわち、N 型半導体領域 6 0 1 は、光電変換装置の感度領域 (第 1 領域) として機能する。この電子 (信号電荷) は、N 型半導体領域 6 0 3 を介して N 型半導体領域 6 0 2 に移動する。すなわち、N 型半導体領域 6 0 2 は、光電変換装置の電荷を蓄積する蓄積領域 (第 2 領域) として機能する。N 型半導体領域 6 0 3 (第 3 領域) は、N 型半導体領域 6 0 2 から N 型半導体領域 6 0 1 への電子の移動経路である。これを実現するため、N 型半導体領域 6 0 2 から N 型半導体領域 6 0 1 に向かう電子の移動経路上では、電子に対するポテンシャルが単調に増加していることが望ましい。

【 0 1 0 3 】

図 1 7 は、本実施形態に係るフォトダイオードの断面模式図である。図 1 7 は、図 1 5 及び図 1 6 と同様の断面について、電荷を転送するための構造をより詳細に説明する図である。半導体基板 1 5 は、フローティングディフュージョン F D を構成する半導体領域 6 0 5 を含む。また、N 型半導体領域 6 0 2 と半導体領域 6 0 5 の間の P 型半導体領域 6 0 4 に対応する位置には、転送トランジスタ M 1 A、M 1 B のゲート電極 6 0 6 が第 1 面上に配されている。ゲート電極 6 0 6 の電圧を制御することにより、半導体領域 6 0 2 に蓄積された電荷を半導体領域 6 0 5 に転送することができる。なお、図 1 7 においては、2 つの半導体領域 6 0 5 が別々の領域として図示されているが、図 1 3 に示されているように、図 1 7 における 2 つの半導体領域 6 0 5 は、電気的に接続された同電位のノードであり得る。

【 0 1 0 4 】

図 1 8 は、本実施形態に係る画素 6 0 0 の平面模式図である。図 1 8 は、図 1 3 に示した画素 6 0 0 の回路の具体的なレイアウトの一例を示している。図 1 8 には、フォトダイオード、トランジスタ等を構成する半導体領域及びマイクロレンズ M L の位置が図示されている。また、図 1 8 には、転送トランジスタ M 1 A、M 1 B のゲート電極 6 0 6、リセットトランジスタ M 2 のゲート電極 6 0 7、増幅トランジスタ M 3 のゲート電極 6 0 8 及び選択トランジスタ M 4 のゲート電極 6 0 9 が図示されている。また、図 1 8 には、これらの各部を接続する配線 W L も図示されている。

【 0 1 0 5 】

平面視において、N 型半導体領域 6 0 2 と半導体領域 6 0 5 の間には、転送トランジス

10

20

30

40

50

タM1A、M1Bのゲート電極606が配されている。半導体領域605は配線WLを介してリセットトランジスタM2の主電極を構成する半導体領域610及び増幅トランジスタM3のゲート電極608に接続されている。ゲート電極606、607、609には、配線WLが接続されており、配線WLを介して垂直走査回路103から制御信号が入力される。

【0106】

リセットトランジスタM2及び増幅トランジスタM3の主電極を構成する半導体領域611には、電位VDDを有する電源電位線として機能する配線WLが接続されている。選択トランジスタM4の主電極を構成する半導体領域612には、外部に信号電圧を出力するための信号線107として機能する配線WLが接続されている。

10

【0107】

本実施形態では、N型半導体領域601とN型半導体領域602とが、N型半導体領域603を介して接続されていればよい。これにより、平面視において、N型半導体領域601とN型半導体領域602を互いに異なる形状とすることができる。また、N型半導体領域601とN型半導体領域602の位置関係は互いに独立に設計可能であるため、N型半導体領域601とN型半導体領域602の位置関係の具体的な態様には種々のものがあり得る。N型半導体領域601とN型半導体領域602の配置例を2種類説明する。

【0108】

図19(a)、図19(b)及び図19(c)は、本実施形態に係る半導体領域の配置の第1の例を示す模式図である。図19(a)は、N型半導体領域601、602、603、半導体領域605及びゲート電極606の配置を示す斜視模式図である。図19(a)に示されているように、N型半導体領域601とN型半導体領域602とは、いずれも図面奥行方向に延在する直方体状をなしている。すなわち、N型半導体領域601とN型半導体領域602とは、同じ方向に延在している。

20

【0109】

図19(b)は、N型半導体領域601、602、603、半導体領域605及びゲート電極606の配置を示す平面模式図である。図19(b)に示されているように、N型半導体領域601とN型半導体領域602とは、いずれも図面縦方向に延在している。言い換えると、2つのN型半導体領域601は、図面横方向に並んで配されており、2つのN型半導体領域602も、図面横方向に並んで配されている。この構成では、光電変換により電荷が生成されるN型半導体領域601が横方向に離れた位置に並んでいることから、横方向の視差を主として検出し得る像面位相差オートフォーカス用の信号を取得することができる。図19(b)には位相差検出の方向が矢印613によって示されている。

30

【0110】

図19(c)は、N型半導体領域602の間の分離領域として機能する領域604bとN型半導体領域601の間の分離領域として機能する領域604cとの平面視における位置関係を示す平面模式図である。図19(c)に示されるように、領域604bと領域604cとは、いずれも図面縦方向に延在している。

【0111】

図20(a)、図20(b)及び図20(c)は、本実施形態に係る半導体領域の配置の第2の例を示す模式図である。図19(a)、図19(b)及び図19(c)との主な相違点は半導体領域601の配置である。

40

【0112】

図20(a)に示されているように、N型半導体領域602は、いずれも図面奥行方向に延在する直方体状をなしており、N型半導体領域601は、いずれも図面横方向に延在する直方体状をなしている。すなわち、N型半導体領域601とN型半導体領域602とは、平面視において互いに直交する方向、すなわち、異なる方向に延在している。

【0113】

図20(b)に示されているように、N型半導体領域602は、いずれも図面縦方向に延在しており、N型半導体領域601は、いずれも図面横方向に延在している。言い換え

50

ると、2つのN型半導体領域601は、図面縦方向に並んで配されており、2つのN型半導体領域602も、図面横方向に並んで配されている。この構成では、光電変換により電荷が生成されるN型半導体領域601が縦方向に離れた位置に並んでいることから、縦方向の視差を主として検出し得る像面位相差オートフォーカス用の信号を取得することができる。図20(b)には位相差検出の方向が矢印614によって示されている。

【0114】

図20(c)は、N型半導体領域602の間の分離領域として機能する領域604bとN型半導体領域601の間の分離領域として機能する領域604cとの平面視における位置関係を示す平面模式図である。図20(c)に示されるように、領域604bは、図面縦方向に在しており、領域604cは、図面横方向に延在している。すなわち、領域604bと領域604cとは、平面視において互いに直交する方向、すなわち、異なる方向に延在している。

10

【0115】

図21(a)及び図21(b)は、画素600の配置例を示す平面模式図である。図21(a)は、図19(a)、図19(b)及び図19(c)に示した第1の例の画素600を行列状に配置した例である。この例では、位相差検出の方向を示す矢印613の向きは横方向となっている。図21(b)は、図20(a)、図20(b)及び図20(c)に示した第2の例の画素600を行列状に配置した例である。この例では、位相差検出の方向を示す矢印614の向きは縦方向となっている。

【0116】

20

以上述べたように、本実施形態の画素600は、深さD1に配されたN型半導体領域602と、第1面に対して深さD1よりも深い深さD3に配されたN型半導体領域601とを有している。N型半導体領域601の厚さを十分な厚さとすることにより、第2面側から入射された光の大部分は、N型半導体領域601で吸収され、N型半導体領域602までは到達しない。これにより、N型半導体領域601は光電変換により入射光から電荷を生成する感度領域として機能する。N型半導体領域601で生成された電荷は、N型半導体領域603を介してN型半導体領域602に移動し、蓄積される。すなわち、N型半導体領域602は光電変換により生成された電荷を蓄積する蓄積領域として機能する。

【0117】

このように、N型半導体領域601とN型半導体領域602は基板の厚さ方向の位置が異なることにより、互いに異なる機能を有している。そのため、N型半導体領域601とN型半導体領域602の平面視形状を目的に応じて異なる形状に設計することができる。別の観点では、N型半導体領域602の間の分離領域として機能する領域604bとN型半導体領域601の間の分離領域として機能する領域604cとを平面視において異なる形状に設計することができる。

30

【0118】

図19(b)、図21(a)の第1の例では、2つのN型半導体領域601が図面横方向に並んで配されており、横方向の視差を主として検出し得る像面位相差オートフォーカス用の信号を取得することができる。このような設計は、被写体が縦方向のストライプ模様に近いものである場合により有効である。これに対し、図20(b)、図21(b)の第2の例では、2つのN型半導体領域601が図面縦方向に並んで配されており、縦方向の視差を主として検出し得る像面位相差オートフォーカス用の信号を取得することができる。このような設計は、被写体が横方向のストライプ模様に近いものである場合により有効である。このように、想定される被写体の特徴を考慮して、感度領域として機能するN型半導体領域601の形状を変えることにより、像面位相差オートフォーカスの検出方向を異ならせることができる。この2つの例では、蓄積領域として機能するN型半導体領域602の設計は同一である。また、ゲート電極606、半導体領域605、配線WL等も2つの例において設計を同一とすることができる。すなわち、感度領域以外の部分の設計は蓄積領域の形状に依存せずに共通化することができるため、設計が簡略化される。

40

【0119】

50

以上のように本実施形態によれば、像面位相差オートフォーカス用の信号を出力するフォトダイオードの構造を基板の厚さ方向の位置を考慮して適正化し得る光電変換装置が提供される。これにより、被写体の形状に応じて適正な視差検出方向の信号を出力し得る光電変換装置が提供される。

【 0 1 2 0 】

なお、本実施形態のように通常のフォトダイオードを用いる回路構成であっても第 4 実施形態と同様にフォトダイオードが配された第 1 基板と信号処理回路が配された第 2 基板が積層された構造を適用することができる。この場合、フォトダイオードの感度領域の面積を広くすることができ、感度がより向上される。

【 0 1 2 1 】

[第 6 実施形態]

第 6 実施形態に係る光電変換装置について説明する。本実施形態の説明において、第 1 実施形態乃至第 5 実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第 5 実施形態で述べた画素 6 0 0 の配列の変形例である。

【 0 1 2 2 】

図 2 2 は、本実施形態に係る画素の平面模式図である。図 2 2 には、2 行×2 列の 4 画素が図示されており、N 型半導体領域 6 0 1、6 0 3、半導体領域 6 0 5、ゲート電極 6 0 6 及びマイクロレンズ M L の配置が示されている。N 型半導体領域 6 0 2 の配置は図 1 9 (b) 及び図 2 0 (b) と同様であるため、図 2 2 では、図示が省略されている。

【 0 1 2 3 】

図 2 2 における左上の画素においては、図 2 0 (b) と同様に 2 つの N 型半導体領域 6 0 1 (第 1 のマイクロレンズ M L に対応する第 1 のフォトダイオード群) は、図面縦方向に並んで配されている。図 2 2 における左上の画素に隣接する画素 (右上の画素及び左下の画素) においては、図 1 9 (b) と同様に 2 つの N 型半導体領域 6 0 1 (第 2 のマイクロレンズ M L に対応する第 2 のフォトダイオード群) は、図面横方向に並んで配されている。

【 0 1 2 4 】

図 2 3 は、画素 6 0 0 の配置例を示す平面模式図である。図 2 3 は、図 2 2 に示した 2 行×2 列の 4 画素を一単位として繰り返し配置した例である。この例では、位相差検出の方向を示す矢印 6 1 3、6 1 4 の向きは横方向と縦方向が交互に繰り返されている。

【 0 1 2 5 】

本実施形態においては、画素部 6 1 に図 1 9 (b) の第 1 の例で示した横方向の視差を主として検出し得る画素と、図 2 0 (b) の第 2 の例で示した縦方向の視差を主として検出し得る画素との両方が含まれている。したがって、検出方向が異なる複数組の像面位相差オートフォーカス用信号を得ることができる。これにより、画素部 6 1 の複数の画素 6 0 0 から被写体の形状への依存性が小さく、かつ高精度な焦点検出が可能となる。例えば被写体がストライプ模様である場合には、ストライプの方向によらずに安定した焦点検出の精度を得ることができる。以上のように本実施形態では、様々なシチュエーションに対応した焦点検出を実現し得る光電変換装置が提供される。

【 0 1 2 6 】

なお、上述の例では、位相差検出の方向を示す矢印 6 1 3、6 1 4 の向きの組み合わせは横方向と縦方向の 2 種類のみであるが、これ以外の方向の 2 種類の組み合わせであってもよく、3 種類以上の組み合わせであってもよい。図 2 4 は、本実施形態の変形例に係る画素の平面模式図である。図 2 4 に示されているように、2 つの N 型半導体領域 6 0 1 を斜め方向に並ぶ三角形形状とすることにより、矢印 6 1 5 により示されている位相差検出の方向を斜め方向とすることができる。画素部 6 1 に図 2 4 の構成の画素 6 0 0 を含ませることにより、更に多様な検出方向の像面位相差オートフォーカス用信号を得ることができる。

【 0 1 2 7 】

10

20

30

40

50

〔第7実施形態〕

第7実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態乃至第6実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第5実施形態及び第6実施形態で述べた画素600の配列の変形例である。

【0128】

図25は、本実施形態に係る画素の平面模式図である。図25には、図22と同様に2行×2列の4画素が図示されており、N型半導体領域601、603、半導体領域605及びゲート電極606の配置が示されている。なお、マイクロレンズMLについては図示が省略されている。更に、図25には、各画素に対応して設けられたカラーフィルタCFR、CFG、CFBの配置が示されている。カラーフィルタCFR、CFG、CFBは図10と同様に、半導体基板の第2面とマイクロレンズMLの間に設けられている。

10

【0129】

カラーフィルタCFRは、赤色の光を透過させるカラーフィルタであり、2行×2列の4画素内に1つ設けられている。カラーフィルタCFGは、緑色の光を透過させるカラーフィルタであり、2行×2列の4画素内に2つ設けられている。カラーフィルタCFBは、青色の光を透過させるカラーフィルタであり、2行×2列の4画素内に1つ設けられている。図25のカラーフィルタCFR、CFG、CFBの配列方法は、ベイヤー配列と呼ばれているものであるがこれは一例であり、別の配列方法であってもよい。以下では、カラーフィルタCFR、CFG、CFBが設けられている画素をそれぞれ赤色画素、緑色画素、青色画素と呼ぶこともある。

20

【0130】

図25に示されているように、本実施形態においては、図19(b)の第1の例で示した横方向の視差を主として検出し得る画素が緑色画素であり、図20(b)の第2の例で示した縦方向の視差を主として検出し得る画素が赤色画素又は青色画素である。このように、本実施形態では、検出方向が異なる画素が異なる色のカラーフィルタを有している。

【0131】

像面位相差オートフォーカスのための信号の比較においては色が混在していない方が精度良く焦点の検出ができるため、検出方向ごとに色が揃っていることが望ましい。そこで、本実施形態では、検出方向が異なる画素が異なる色のカラーフィルタを有するようにカラーフィルタの配列が設定されている。これにより、本実施形態によれば、カラーの撮像に対応した光電変換装置であっても高精度な焦点検出が可能となる。

30

【0132】

なお、図25の構成では、赤色画素、緑色画素及び青色画素から出力された信号はいずれも像面位相差オートフォーカスに用いることができるが、これらのすべてを用いてもよく、これらの1つ又は2つを用いてもよい。シリコンの基板の光吸収率は、赤色又は青色に比べて緑色の方が高いため、緑色画素は、他の画素に比べて高感度である。そのため、少なくとも緑色画素から出力された信号は、像面位相差オートフォーカスに用いられることが望ましい。

【0133】

図25のカラーフィルタとN型半導体領域601の配列の対応関係は一例であり、これ以外のものであってもよい。図26は、本実施形態の変形例に係る画素の平面模式図である。図26の変形例は、N型半導体領域601の配列が図25と異なっている。具体的には、2つの緑色画素の一方が図19(b)の第1の例で示した横方向の視差を主として検出し得る画素であり、他方が図20(b)の第2の例で示した縦方向の視差を主として検出し得る画素である。この構成では、高感度な緑色画素から出力された信号を2つの検出方向の焦点検出に用いることができる。なお、赤色画素及び青色画素の一方又は両方から出力された信号を更に焦点検出に用いてもよい。

40

【0134】

〔第8実施形態〕

50

第 8 実施形態に係る光電変換装置について説明する。本実施形態の説明において、第 1 実施形態乃至第 7 実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第 5 実施形態で述べた画素 600 のフォトダイオードとしてアバランシェダイオードに変形した例である。アバランシェダイオードの詳細な構造、アバランシェ増倍の動作等は第 1 実施形態で述べたものと同様である。

【0135】

図 27 は、本実施形態に係るアバランシェダイオードの断面模式図である。本実施形態の半導体基板 15 は、N 型半導体領域 601、602 から電荷を収集する領域として機能し、かつ、信号を取得する端子としても機能する半導体領域 616 を有する。半導体領域 616 は、第 1 実施形態の第 1 半導体領域 71 に相当する部分である。また、本実施形態の画素 600 の断面構造には、第 5 実施形態乃至第 7 実施形態の電荷転送の機能を有するゲート電極 606 及びフローティングディフュージョン FD を構成する半導体領域 605 が設けられていない。

【0136】

図 28 (a) 及び図 28 (b) は、N 型半導体領域 601、602、603 及び半導体領域 616 の配置を示す平面模式図である。図 28 (a) は、図 19 (a) で述べた第 1 の例に対応する配置例である。図 28 (a) の構成では、図 19 (a) の構成と同様に、横方向の視差を主として検出し得る像面位相差オートフォーカス用の信号を取得することができる。また、図 28 (b) は、図 20 (a) で述べた第 2 の例に対応する配置例である。図 28 (b) の構成では、図 20 (a) の構成と同様に、奥行き方向の視差を主として検出し得る像面位相差オートフォーカス用の信号を取得することができる。

【0137】

したがって、本実施形態のようにフォトダイオードがアバランシェ増倍の動作を行うアバランシェダイオードである場合であっても第 5 乃至第 7 実施形態と同様の構造が実現可能である。すなわち、アバランシェダイオードの構造を基板の厚さ方向の位置を考慮して適正化し得る光電変換装置が提供される。

【0138】

[第 9 実施形態]

第 9 実施形態に係る光電変換装置について説明する。本実施形態の説明において、第 1 実施形態乃至第 8 実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第 5 実施形態で述べた画素 600 において、画素間の素子分離領域として DTI (Deep Trench Isolation) が用いられている例である。

【0139】

図 29 は、本実施形態に係るフォトダイオードの平面模式図であり、図 30 は、本実施形態に係るフォトダイオードの断面模式図である。図 29 及び図 30 のフォトダイオードは、DTI 617 が追加されている点が第 5 実施形態の図 14、図 15 等と相違する。図 29 に示されているように、DTI 617 は、平面視において 2 つの N 型半導体領域 601 を囲うように、格子状に配されている。また、図 30 に示されているように、DTI 617 は、N 型半導体領域 601、602 の側部に配されている。

【0140】

入射光により N 型半導体領域 601 で電子が生成されると、P 型半導体領域 604 のポテンシャル障壁を越えて隣接画素に電子が移動することによるクロストークが生じる場合がある。このクロストークは、カラー撮像が可能な画素構成の場合には混色の原因ともなり得る。また、第 2 面からの入射光が N 型半導体領域 602 に到達しにくいように N 型半導体領域 601 が厚い場合にはこのクロストークが顕著になり得る。そこで、本実施形態では、隣接画素への電子の移動経路である N 型半導体領域 601、602 の側部に絶縁性が良好な DTI 617 が配されていることにより、クロストークの影響が低減される。DTI 617 は、少なくとも電子が生成される N 型半導体領域 601 の側部に配されるよう

に、N型半導体領域601と同程度の深さに至るように形成されていることが望ましい。

【0141】

[第10実施形態]

第10実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態乃至第9実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第5実施形態で述べた画素600において、1つのマイクロレンズMLに対応するフォトダイオードの個数を1個に削減したものである。

【0142】

図31は、本実施形態に係るフォトダイオードの平面模式図である。図32は、本実施形態に係るフォトダイオードの断面模式図である。図33は、本実施形態に係るフォトダイオードの斜視模式図である。図34は、本実施形態に係る画素の平面模式図である。図31乃至図34の画素600には、N型半導体領域602（第3のマイクロレンズMLに対応する第3のフォトダイオード群）が1つのみ設けられている。また、マイクロレンズMLの概ね全体をカバーするようにN型半導体領域601の形状が変形されている。本実施形態では、これらの点が第5実施形態の図14、図15等と相違する。

10

【0143】

図31及び図32に示されているように、画素600には、1つのN型半導体領域602が、左側に1つのみ配されている。また、図31及び図32に示されているように、N型半導体領域601は、マイクロレンズMLの概ね全体をカバーするように配されている。図33及び図34に示されているように、N型半導体領域602が1つであるため、N型半導体領域603も1つのみ配されている。ゲート電極606の個数も1つのみであってもよいが、図33及び図34に示されているように、配置の対称性を維持するため、図18と同様にゲート電極606が2つ配されていてもよい。

20

【0144】

本実施形態の画素600は、像面位相差オートフォーカス用の信号の取得ではなく、撮像用の信号の取得に用いられる。本実施形態の1つのN型半導体領域601は、第5実施形態のそれと比べて概ね2倍の面積を有しており、2倍の電子が生成され得る。したがって、出力される1つの信号の感度が概ね2倍となる。また、読み出し時に駆動させる必要があるゲート電極606の個数は1個であるため、読み出しが高速化する。

30

【0145】

以上のように本実施形態によれば、高速かつ高感度に撮像を行うことができる光電変換装置が提供される。本実施形態の画素600は、高速かつ高感度な撮像が要求される電子ビューファインダ等の用途に有効である。図12の画素部61に含まれる複数の画素600のうちの一部を本実施形態の画素600とすることで、電子ビューファインダ用の間引き画像を高速かつ高感度に取得することができる。

【0146】

[第11実施形態]

第11実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態乃至第10実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態の光電変換装置は、第5実施形態で述べた画素600において、2つのN型半導体領域601の形状を異ならせたものである。

40

【0147】

図35は、本実施形態に係る半導体領域の配置を示す平面模式図である。図36は、本実施形態に係るフォトダイオードの断面模式図である。図37は、本実施形態に係るフォトダイオードの斜視模式図である。図35乃至図37の画素600においては、2つのN型半導体領域601が互いに異なる形状及び面積を有している点が第5実施形態の図15、図19等と相違する。

【0148】

図35及び図36に示されているように、2つのN型半導体領域601の平面視及び断

50

面視における形状及び面積は互いに異なっている。また、図 37 に示されているように、2つのN型半導体領域 601 の形状及び体積は互いに異なっている。

【0149】

画素部 61 の中心から離れた位置の画素 600 には、カメラ等の撮像システムの光学系を通過した光が撮像面に対して斜めに入射する。この入射光の角度は像面位相差オートフォーカスの精度に影響を与えるため、これを低減するためにマイクロレンズ ML の光軸を画素 600 の中心からずらして配置する手法が知られている。このとき、マイクロレンズ ML の光軸のずれを考慮して感度領域である N 型半導体領域 601 の位置も中心からずらして異なる形状とすることが望ましい。この配置では、平面視における 2つのN型半導体領域 601 の面積が互いに異なるものとなる。

10

【0150】

本実施形態では、2つのN型半導体領域 601 を互いに異なる形状とすることができるため、画素部 61 内の座標又はマイクロレンズ ML の位置を考慮して 2つのN型半導体領域 601 の形状を適切に設計することができる。これにより、像面位相差オートフォーカスの精度が画素部 61 内の広範囲にわたって向上する。あるいは、画素部 61 内の像面位相差オートフォーカスが可能な範囲が拡大する。なお、画素 600 への入射光の角度は、画素部 61 内の座標（像高）に依存して滑らかに変わるため、これを考慮して、N型半導体領域 601 の形状も画素部 61 内の座標（像高）に応じて滑らかに変えることが望ましい。

【0151】

20

以上のように、本実施形態によれば、2つのN型半導体領域 601 の形状を異ならせることにより、像面位相差オートフォーカスの精度が向上された光電変換装置が提供される。

【0152】

[第12実施形態]

第12実施形態に係る光電変換装置について説明する。本実施形態の説明において、第1実施形態乃至第11実施形態と同様の機能を有する部分には同様の符号を付し、詳細な説明を省略又は簡略化することもある。本実施形態においては、第5実施形態乃至第7実施形態で述べた画素 600 の配列方法を様々に変更させた変形例を説明する。

【0153】

図 38 (a)、図 38 (b)、図 38 (c)、図 38 (d) 及び図 38 (e) は、本実施形態に係る画素の配置例を示す平面模式図である。図 38 (e) は、図 38 (a)、図 38 (b)、図 38 (c) 及び図 38 (d) の凡例を示している。

30

【0154】

具体的には、図 38 (a)、図 38 (b)、図 38 (c) 及び図 38 (d) において、画素 600 を示す正方形の枠内のパターンは、画素 600 が赤色画素、緑色画素、青色画素のいずれであるかを示している。言い換えると当該パターンは、画素 600 に設けられているカラーフィルタ CFR、CFG、CFB の色を示している。図 38 (a)、図 38 (b)、図 38 (c) 及び図 38 (d) に示されているように、これらの画素 600 の色の配列は、2行×2列の4画素を一単位として同じ配列が繰り返されるペイヤー配列をしている。

40

【0155】

画素 600 を示す正方形の枠内のパターン内に付されている線分の向きは、P型半導体領域 604 のうちの2つのN型半導体領域 601 を分離している領域 604c の向きを示している。言い換えると、正方形を当該線分により分割することにより得られる2つの図形の形状が、2つのN型半導体領域 601 の形状を模式的に示している。図 38 (e) に記載されているように、2つのN型半導体領域 601 が横方向に並んでいる分離方式を水平分離と呼ぶ。2つのN型半導体領域 601 が縦方向に並んでいる分離方式を垂直分離と呼ぶ。2つのN型半導体領域 601 が左下及び右上に並んでいる分離方式を第1の対角分離と呼ぶ。2つのN型半導体領域 601 が左上及び右下に並んでいる分離方式を第2の対角分離と呼ぶ。これらの分離方向は、像面位相差オートフォーカスの位相差検出方向に対

50

応する。

【 0 1 5 6 】

図 3 8 (a) の例では、1 行目及び 2 行目の画素 6 0 0 が水平分離であり、3 行目及び 4 行目の画素 6 0 0 が垂直分離である。5 行目から 8 行目も同様の配列となっている。このように、図 3 8 (a) の例では 2 行の水平分離と 2 行の垂直分離を含む 4 行を一単位として 4 行ごとに同じ配列が繰り返されている。

【 0 1 5 7 】

図 3 8 (b) の例では、1 行目及び 2 行目の画素 6 0 0 が水平分離と第 1 の対角分離の繰り返し配列であり、3 行目及び 4 行目の画素 6 0 0 が第 2 の対角分離と垂直分離の繰り返し配列である。5 行目から 8 行目も同様の配列となっている。このように、図 3 8 (b) の例では水平分離、垂直分離、第 1 の対角分離及び第 2 の対角分離を含む 4 行 × 4 列を一単位として同じ配列が繰り返されている。

10

【 0 1 5 8 】

図 3 8 (c) の例では、1 行目の画素 6 0 0 が水平分離であり、2 行目の画素 6 0 0 が垂直分離である。3 行目以降もこれらが繰り返される配列となっている。このように、図 3 8 (c) の例では 1 行の水平分離と 1 行の垂直分離を含む 2 行を一単位として 2 行ごとに同じ配列が繰り返されている。この配列では、赤色画素と赤色画素の横の緑色画素が水平分離であり、青色画素と青色画素の横の緑色画素が垂直分離である。このように、一部の色の画素が一定の分離方向になるように、画素の色と分離方向が対応付けられている構成であってもよい。

20

【 0 1 5 9 】

図 3 8 (d) の例では、1 行目の赤色画素が水平分離であり、1 行目の緑色画素が垂直分離である。また、2 行目の緑色画素が垂直分離であり、2 行目の青色画素が第 1 の対角分離又は第 2 の対角分離の繰り返し配列である。3 行目以降もこれらが繰り返される配列となっている。このように、図 3 8 (d) の例では水平分離、垂直分離、第 1 の対角分離及び第 2 の対角分離を含む 2 行 × 4 列を一単位として同じ配列が繰り返されている。この配列では、赤色画素と青色画素の横の緑色画素が水平分離であり、赤色画素の横の緑色画素が垂直分離である。青色画素は、第 1 の対角分離又は第 2 の対角分離である。このように、一部の色の画素が一定の分離方向になるように、画素の色と分離方向が対応付けられている構成であってもよい。

30

【 0 1 6 0 】

以上のように、本実施形態では、画素部 6 1 に種々の分離方向の画素 6 0 0 を含ませることにより、多様な検出方向の像面位相差オートフォーカス用信号を得ることができる。

【 0 1 6 1 】

なお、図 3 8 (a) から図 3 8 (e) の例における画素 6 0 0 の色は、赤色、緑色、青色以外の色であってもよい。例えば、画素 6 0 0 の色は、補色であるシアン、マゼンタ、イエローであってもよく、白色であってもよい。また、画素 6 0 0 は、赤外線を透過し、可視光を遮断する赤外線フィルタを有する赤外線画素であってもよい。

【 0 1 6 2 】

また、画素 6 0 0 の配列は、ベイヤー配列に限定されるものではなく、他の配列であってもよい。例えば、赤色画素、緑色画素、青色画素を同じ行又は同じ列に並べる配列であってもよく、六角形の画素を配列するヘキサゴナル配列であってもよく、ベイヤー配列等の四角形を一単位とする画素群を半ピッチずつずらして配列する千鳥配列であってもよい。また、一部の画素 6 0 0 が第 1 1 実施形態のフォトダイオードの個数が 1 個の画素 6 0 0 に置き換えられていてもよい。

40

【 0 1 6 3 】

[第 1 3 実施形態]

第 1 3 実施形態に係る撮像システムについて説明する。本実施形態の撮像システムは、第 1 実施形態乃至第 1 2 実施形態のいずれかの光電変換装置を有する。撮像システムとは、デジタルスチルカメラ、デジタルビデオカメラ、携帯電話用デジタルカメラ等の静止画

50

又は動画の撮影に用いられる装置である。

【 0 1 6 4 】

図 3 9 は、第 1 3 実施形態に係る撮像システムのブロック図である。撮像システムは、レンズ部 1 0 0 1、レンズ駆動装置 1 0 0 2、シャッタ 1 0 0 3、シャッタ駆動装置 1 0 0 4、光電変換装置 1 0 0 5、撮像信号処理回路 1 0 0 6 及びタイミング発生部 1 0 0 7 を有する。撮像システムは、更に、メモリ部 1 0 0 8、全体制御・演算部 1 0 0 9、記録媒体制御 I / F (Interface) 部 1 0 1 0、記録媒体 1 0 1 1、外部 I / F 部 1 0 1 2 及び測光装置 1 0 1 3 を有する。

【 0 1 6 5 】

レンズ部 1 0 0 1 は、被写体の光学像を光電変換装置 1 0 0 5 に結像させる部分である。レンズ駆動装置 1 0 0 2 は、レンズ部 1 0 0 1 を駆動する装置である。レンズ駆動装置 1 0 0 2 は、レンズ部 1 0 0 1 を駆動することにより、ズーム制御、フォーカス制御、絞り制御等を行う。シャッタ 1 0 0 3 は、入射光の遮蔽を行う光学部材であり、例えば、メカニカルシャッタが用いられ得る。また、シャッタ 1 0 0 3 は、絞りの機能を兼ねていてもよい。シャッタ駆動装置 1 0 0 4 は、シャッタ 1 0 0 3 の開閉等の制御を行う。

【 0 1 6 6 】

光電変換装置 1 0 0 5 は、第 1 実施形態乃至第 1 2 実施形態のいずれかの光電変換装置であり、レンズ部 1 0 0 1 によって結像された被写体の光学像を画像信号に変換して取得する。撮像信号処理回路 1 0 0 6 は、光電変換装置 1 0 0 5 から出力される画像信号に対して各種の補正、データ圧縮等を行う回路である。タイミング発生部 1 0 0 7 は、光電変換装置 1 0 0 5、撮像信号処理回路 1 0 0 6 に、各種タイミング信号を出力する回路である。

【 0 1 6 7 】

全体制御・演算部 1 0 0 9 は、各種演算と撮像システム全体の制御を行う制御回路である。メモリ部 1 0 0 8 は、撮像信号処理回路 1 0 0 6 から出力される画像データを一時的に記録するための記録装置である。記録媒体制御 I / F 部 1 0 1 0 は、記録媒体 1 0 1 1 に対して記録又は読み出しを行うためのインターフェースである。記録媒体 1 0 1 1 は、半導体メモリ等の着脱可能な記録媒体であり、画像データの記録又は読み出しに用いられる。外部 I / F 部 1 0 1 2 は、各種情報、撮影画像等を外部に提供するためのインターフェースであり、コンピュータ等の他の情報処理装置との通信インターフェースであってもよく、表示装置等のユーザインターフェースであってもよい。

【 0 1 6 8 】

次に、撮像システムが測距機能を備えたデジタルスチルカメラである場合の撮影時の動作について説明する。撮像システムのメイン電源がオンになると、撮像システムの制御用の電源と撮像信号処理回路 1 0 0 6 等に電力を供給する撮像用の電源が順次オンになる。

【 0 1 6 9 】

ユーザが、不図示のリリースボタンを押下すると、光電変換装置 1 0 0 5 は、画像信号を取得し、全体制御・演算部 1 0 0 9 は、画像信号のデータに基づいて測距演算を行い、その結果に基づいて被写体までの距離を算出する。その後、レンズ駆動装置 1 0 0 2 は、算出された距離に基づいてレンズ部 1 0 0 1 を駆動して合焦しているか否かを判断し、合焦していない場合には、再びレンズ部 1 0 0 1 を駆動するという処理により焦点調節を行う。測距演算は、光電変換装置 1 0 0 5 により取得された画像信号を用いるもの以外に、不図示の測距専用装置で行われるものであってもよい。

【 0 1 7 0 】

合焦が確認されると、撮像システムは、撮影動作を開始する。撮影動作の終了後、光電変換装置 1 0 0 5 から出力された画像信号は、撮像信号処理回路 1 0 0 6 において処理され、全体制御・演算部 1 0 0 9 の制御によりメモリ部 1 0 0 8 に書き込まれる。撮像信号処理回路 1 0 0 6 は、データの並べ替え、加算等を行う。メモリ部 1 0 0 8 に記録されたデータは、全体制御・演算部 1 0 0 9 の制御により記録媒体制御 I / F 部 1 0 1 0 を介して記録媒体 1 0 1 1 に記録される。また、このデータは、外部 I / F 部 1 0 1 2 を介して

10

20

30

40

50

コンピュータ等に入力されてもよい。コンピュータは、撮像システムから出力されたデータに対して画像の加工等の処理を行うことができる。

【 0 1 7 1 】

本実施形態の撮像システムは、第 1 乃至第 1 2 実施形態の光電変換装置を備えている。これにより、本実施形態によれば、より高品質な撮像システムが提供される。

【 0 1 7 2 】

[第 1 4 実施形態]

第 1 4 実施形態に係る撮像システム及び移動体について説明する。図 4 0 (a) 及び図 4 0 (b) は、本実施形態に係る撮像システム 3 0 0 及び移動体の構成を示す図である。

【 0 1 7 3 】

図 4 0 (a) は、車載カメラに関する撮像システム 3 0 0 の一例を示したものである。撮像システム 3 0 0 は、光電変換装置 3 1 0 を有する。本実施形態の光電変換装置 3 1 0 は、上述の第 1 乃至第 1 2 実施形態のいずれかに記載の光電変換装置である。撮像システム 3 0 0 は、光電変換装置 3 1 0 により取得された複数の画像データに対し、画像処理を行う画像処理部 3 1 2 と、光電変換装置 3 1 0 により取得された複数の画像データから視差（視差画像の位相差）の算出を行う視差算出部 3 1 4 を有する。また、撮像システム 3 0 0 は、算出された視差に基づいて対象物までの距離を算出する距離計測部 3 1 6 と、算出された距離に基づいて衝突可能性があるか否かを判定する衝突判定部 3 1 8 と、を有する。ここで、視差算出部 3 1 4 及び距離計測部 3 1 6 は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部 3 1 8 はこれらの距離情報のいずれかをを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。また、FPGA（Field Programmable Gate Array）やASIC（Application Specific Integrated Circuit）等によって実現されてもよいし、これらの組合せによって実現されてもよい。

【 0 1 7 4 】

撮像システム 3 0 0 は、車両情報取得装置 3 2 0 と接続されており、車速、ヨーレート、舵角等の車両情報を取得することができる。また、撮像システム 3 0 0 は、衝突判定部 3 1 8 での判定結果に基づいて、車両に対して制動力を発生させる制御信号を出力する制御装置である制御 ECU 3 3 0 が接続されている。また、撮像システム 3 0 0 は、衝突判定部 3 1 8 での判定結果に基づいて、ドライバーへ警報を発する警報装置 3 4 0 とも接続されている。例えば、衝突判定部 3 1 8 の判定結果として衝突可能性が高い場合、制御 ECU 3 3 0 はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置 3 4 0 は音等の警報を鳴らす、カーナビゲーションシステムなどの画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザに警告を行う。

【 0 1 7 5 】

本実施形態では、車両の周囲、例えば前方又は後方を撮像システム 3 0 0 で撮像する。図 4 0 (b) に、車両前方（撮像範囲 3 5 0 ）を撮像する場合の撮像システム 3 0 0 の配置例を示した。車両情報取得装置 3 2 0 は、撮像システム 3 0 0 又は光電変換装置 3 1 0 に指示を送る。このような構成により、測距の精度をより向上させることができる。

【 0 1 7 6 】

他の車両と衝突しないように制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。更に、撮像システム 3 0 0 は、自車両等の車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

【 0 1 7 7 】

〔変形実施形態〕

本発明は、上述の実施形態に限らず種々の変形が可能である。例えば、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、他の実施形態の一部の構成と置換した例も、本発明の実施形態である。

【0178】

また、第13及び第14実施形態に示した装置又はシステムは、本発明の光電変換装置を適用し得る装置又はシステムの構成例を示したものである。そのため、本発明の光電変換装置を適用可能な装置又はシステムは図39、図40(a)又は図40(b)に示した構成に限定されない。

【0179】

また、第1乃至第12実施形態に示した半導体領域の導電型は変更可能であり、例えば、すべての導電型が逆であってもよい。また、図4、図6、図12、図38(a)乃至図38(e)に示した画素配列、図7又は図13に示した画素内の回路構成等は一例であり、これらと異なってもよい。

【0180】

本発明は、上述の実施形態の1以上の機能を実現するプログラムを、ネットワーク又は記憶媒体を介してシステム又は装置に供給し、そのシステム又は装置のコンピュータにおける1つ以上のプロセッサがプログラムを読み出し実行する処理でも実現可能である。また、1以上の機能を実現する回路(例えば、ASIC)によっても実現可能である。

【0181】

なお、上述の実施形態は、いずれも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【符号の説明】

【0182】

15、17	半導体基板
16A、16B	分離部
71	第1半導体領域
72	第4半導体領域
74	第3半導体領域
75	第5半導体領域
76	第2半導体領域

10

20

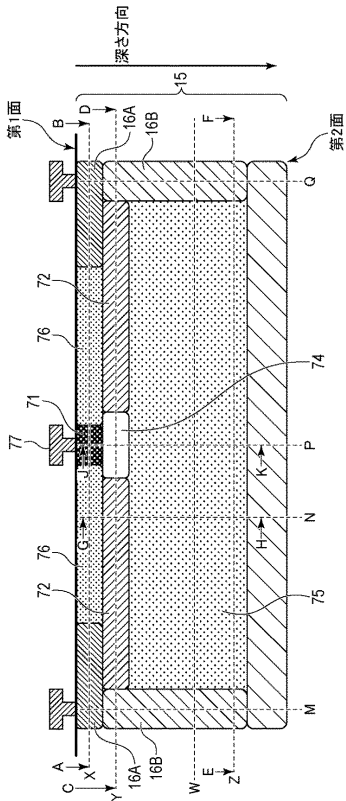
30

40

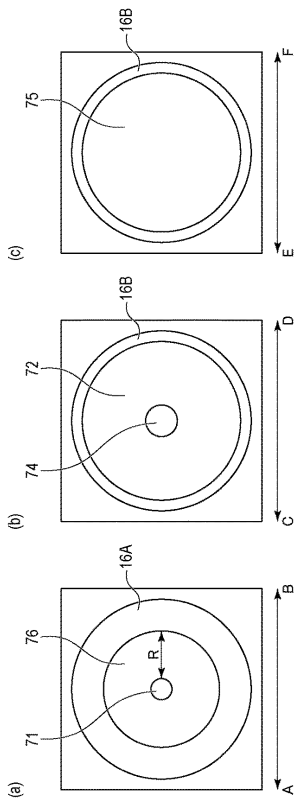
50

【図面】

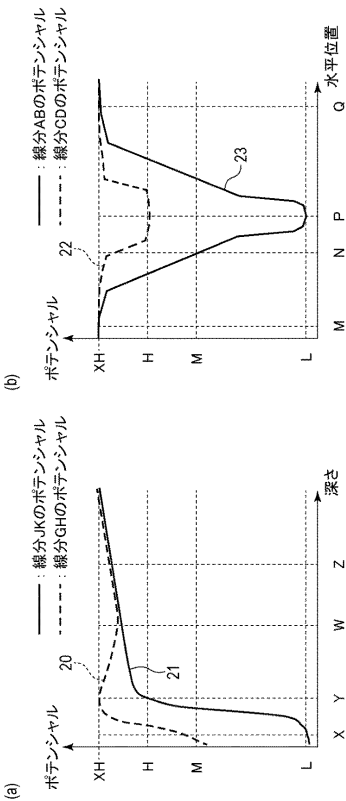
【図 1】



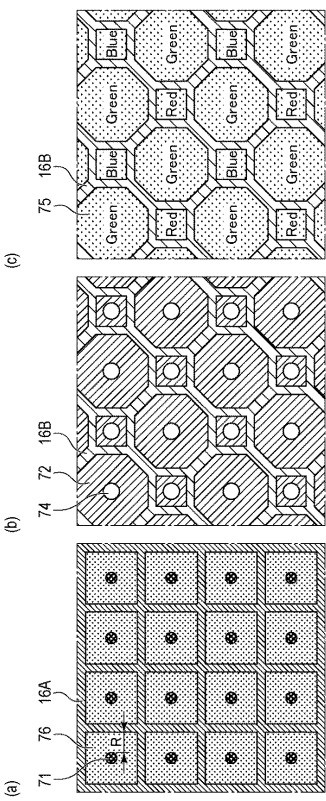
【図 2】



【図 3】



【図 4】



10

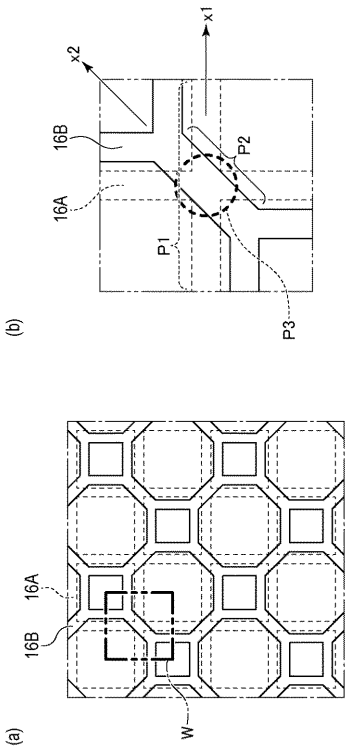
20

30

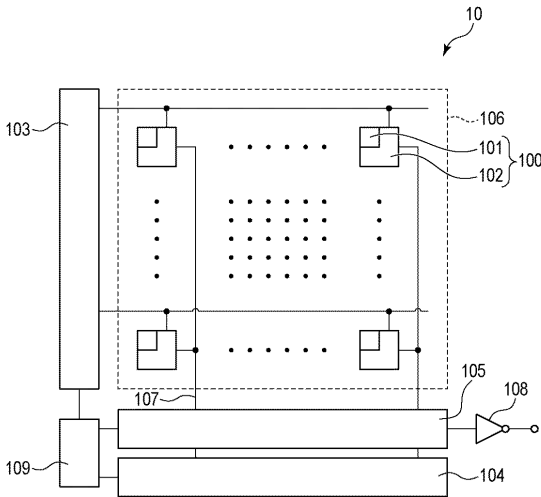
40

50

【図 5】



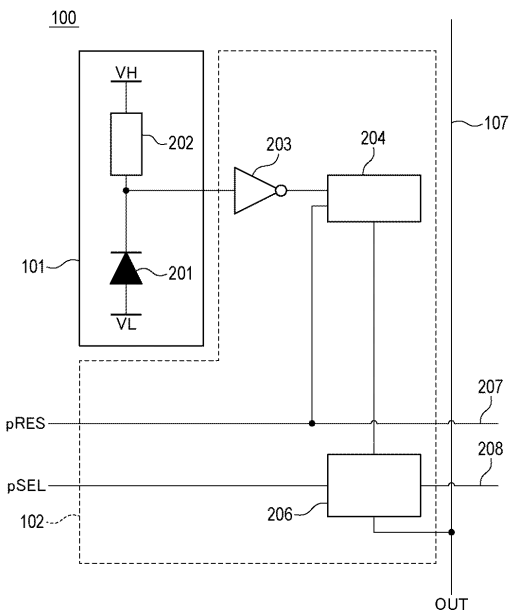
【図 6】



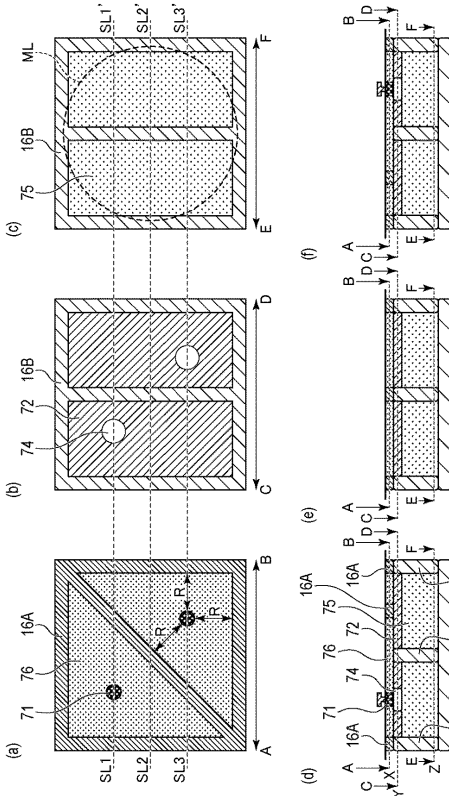
10

20

【図 7】



【図 8】

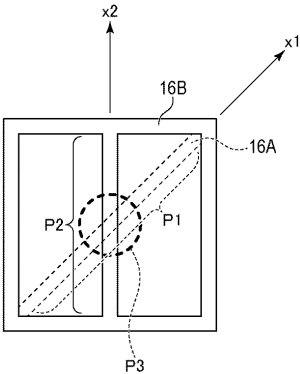


30

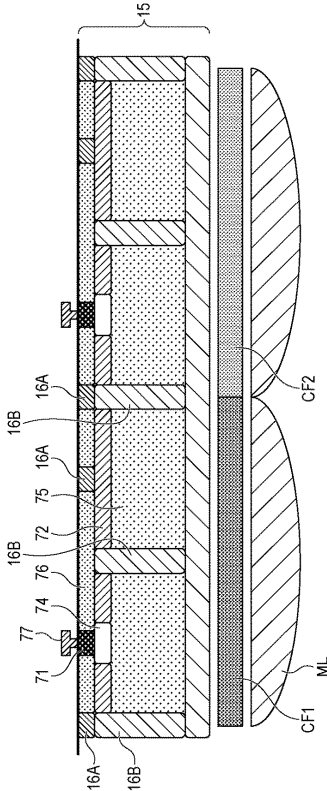
40

50

【図 9】



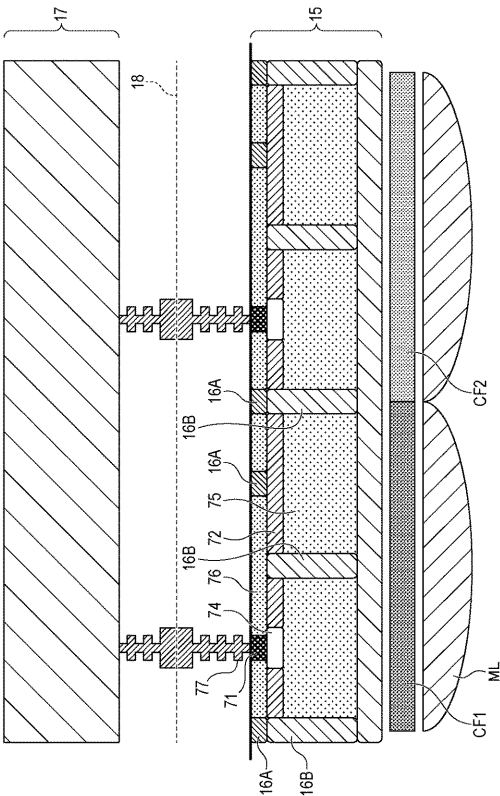
【図 10】



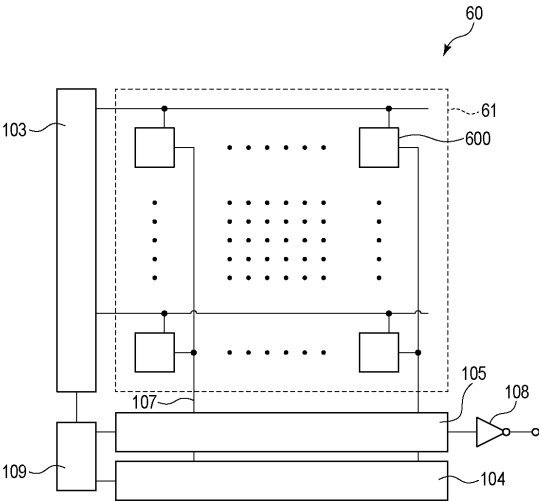
10

20

【図 11】



【図 12】

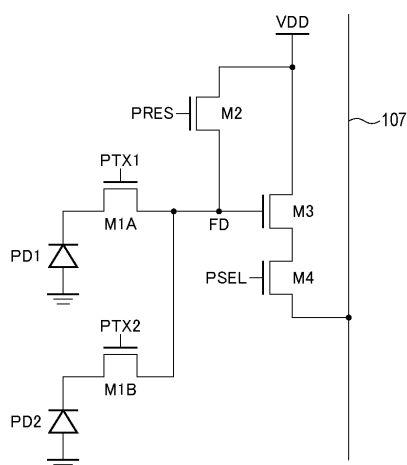


30

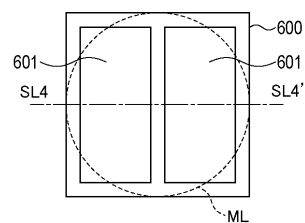
40

50

【圖 13】

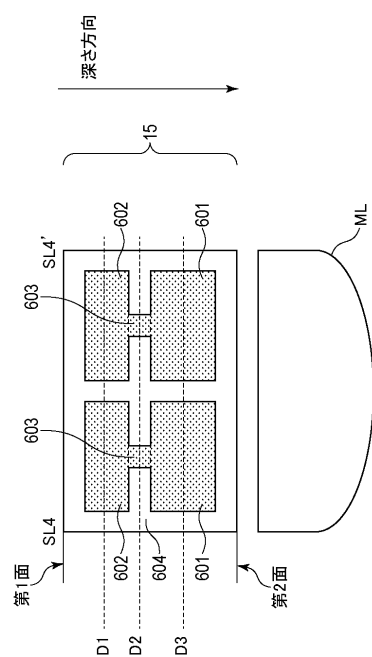


【圖 14】

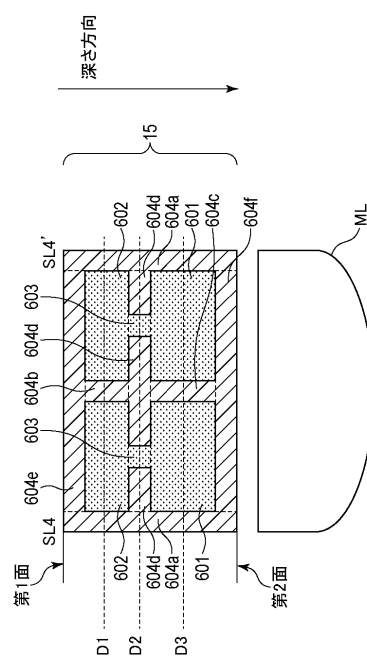


10

【 図 1 5 】



【圖 16】

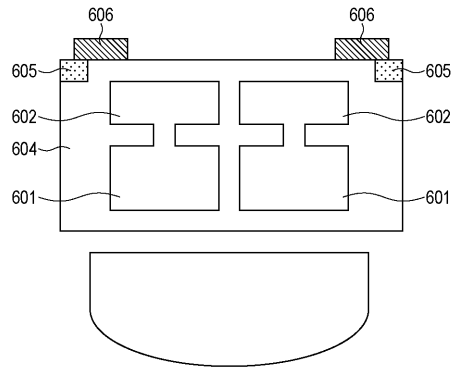


20

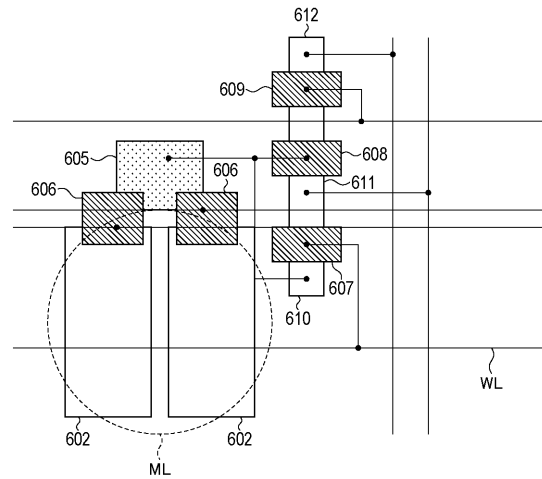
30

40

【 図 1 7 】

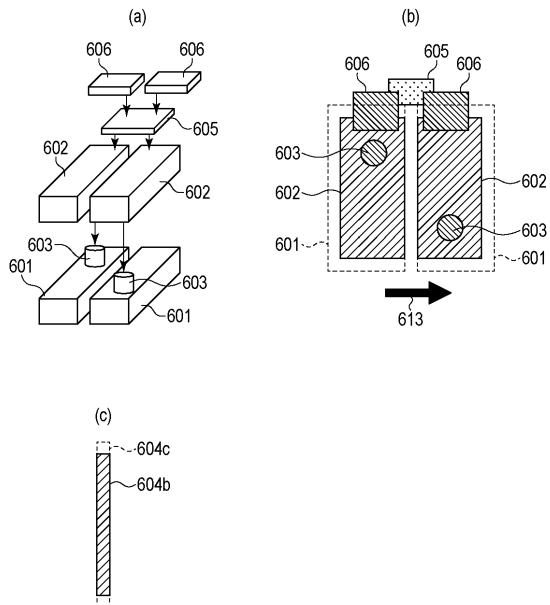


【 図 1 8 】

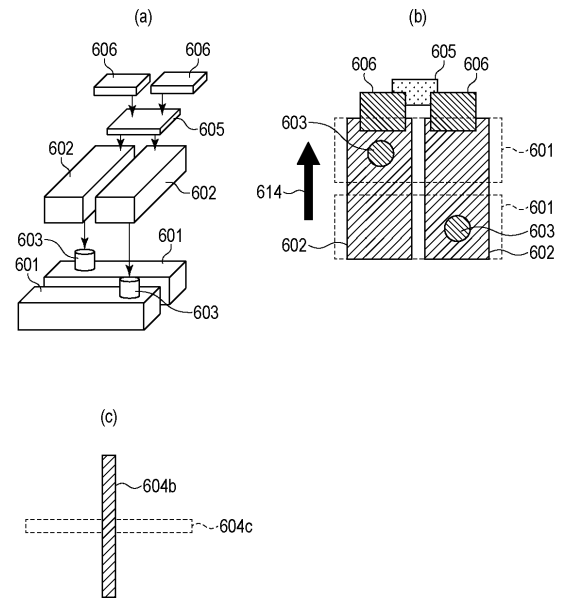


10

【 図 1 9 】



【圖 20】



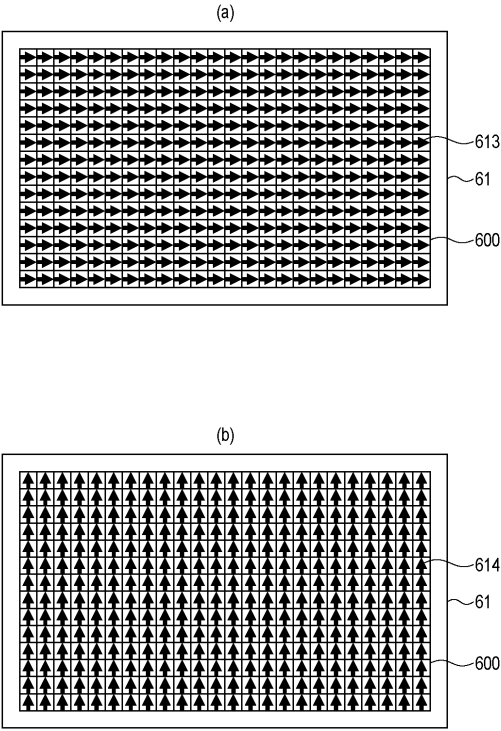
20

30

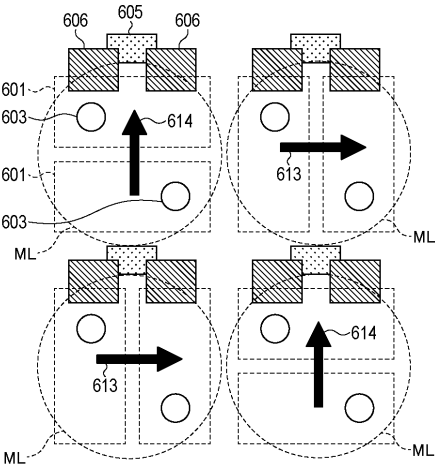
40

50

【 図 2 1 】



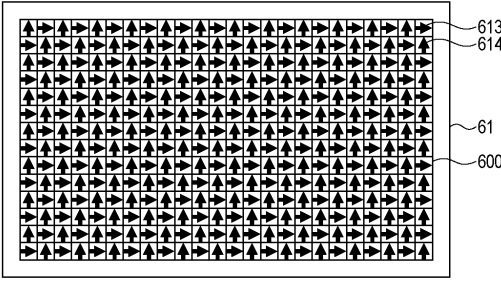
【 図 2 2 】



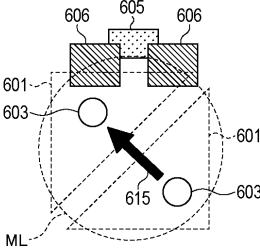
10

20

【 図 2 3 】



【 図 2 4 】

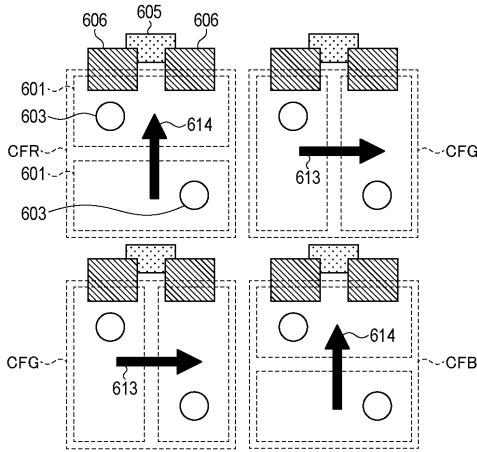


30

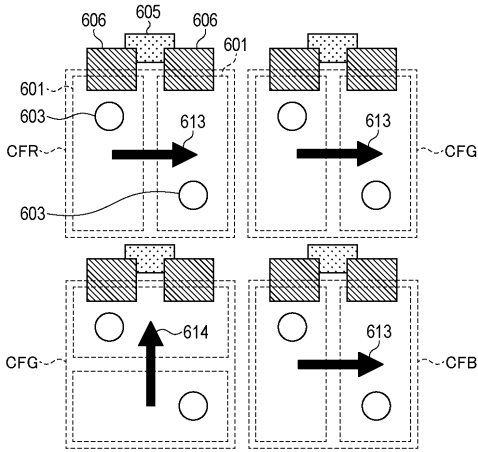
40

50

【図 2 5】

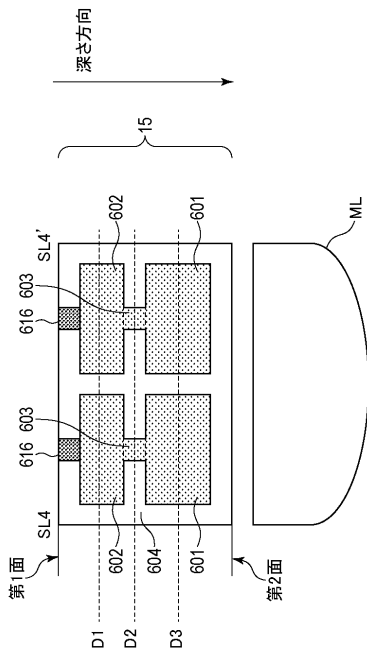


【図 2 6】

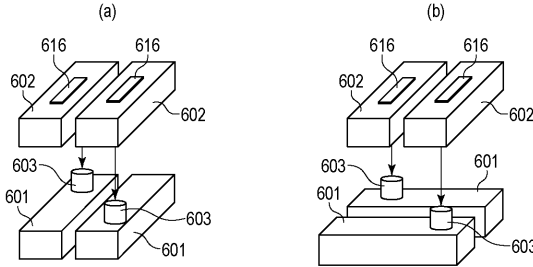


10

【図 2 7】



【図 2 8】



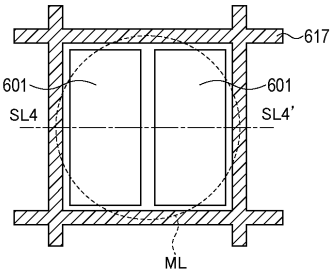
20

30

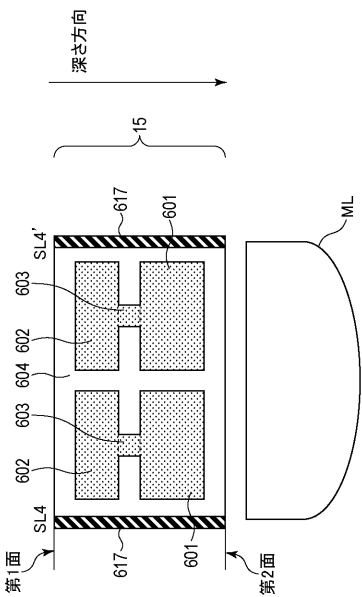
40

50

【図 29】



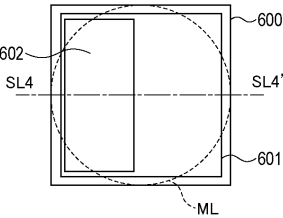
【図 30】



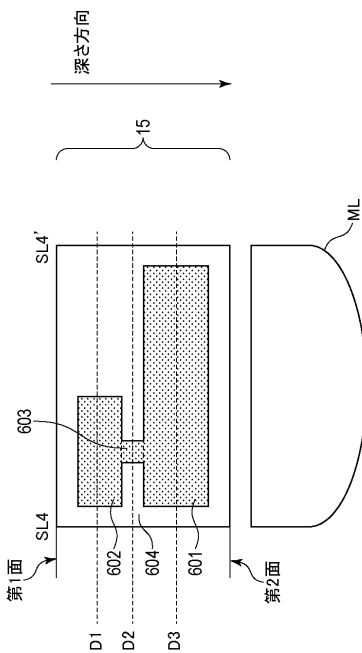
10

20

【図 31】



【図 32】

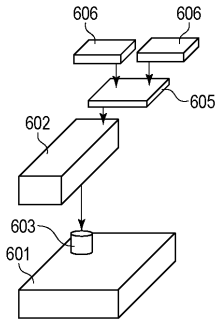


30

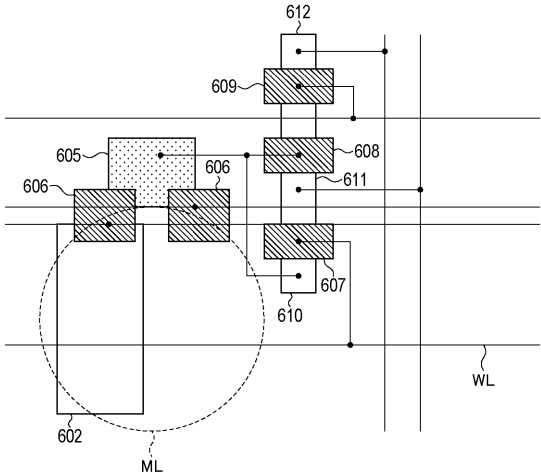
40

50

【図 3 3】

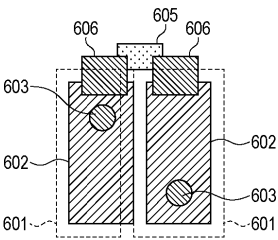


【図 3 4】

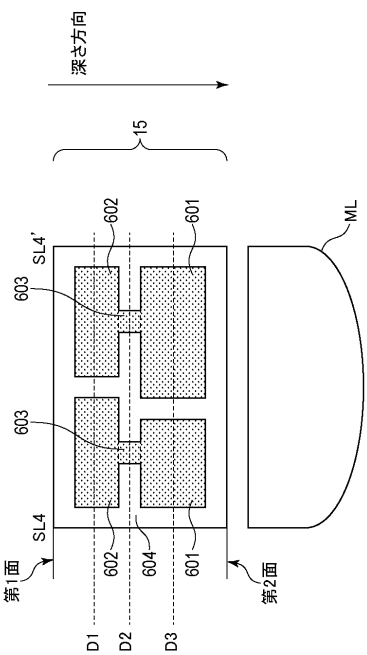


10

【図 3 5】



【図 3 6】



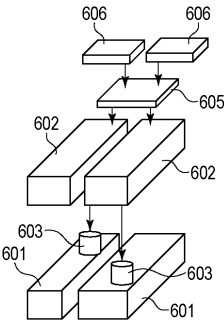
20

30

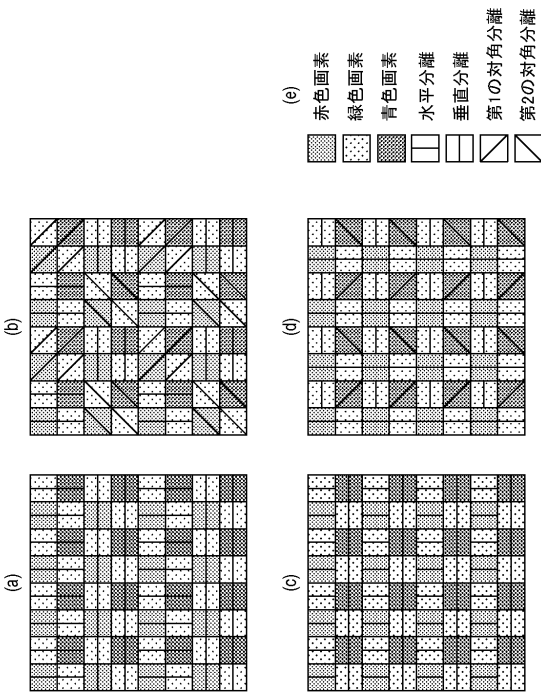
40

50

【図 3 7】



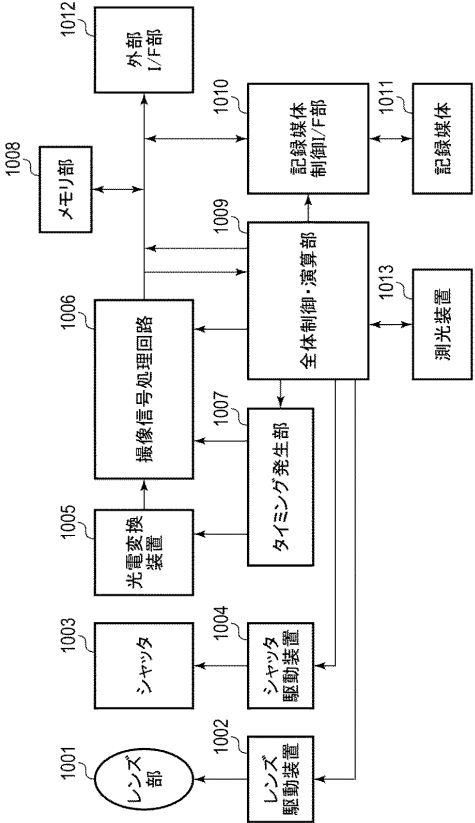
【図 3 8】



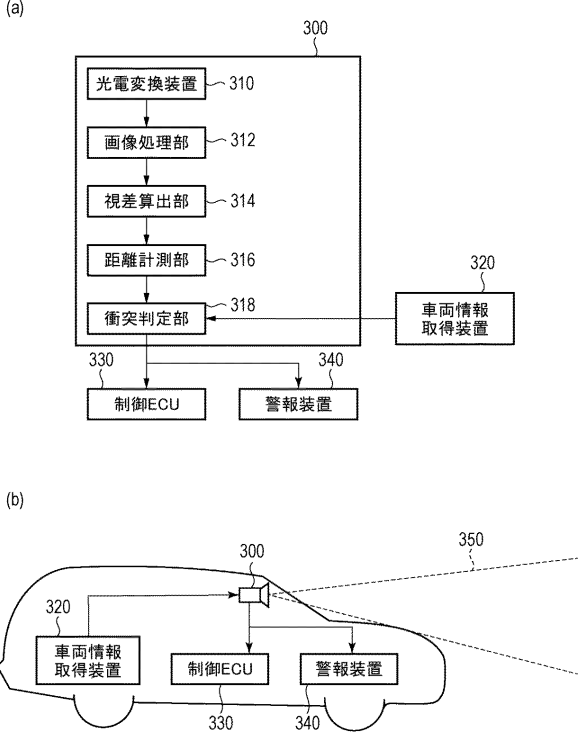
10

20

【図 3 9】



【図 4 0】



30

40

50

フロントページの続き

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 池田 一
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 福田 浩一
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 岡本 康平
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
審査官 田邊 顕人
(56)参考文献 特開2015-065269(JP,A)
特開2014-072541(JP,A)
特開2018-064086(JP,A)
特開2013-080797(JP,A)
特開2018-157387(JP,A)
特開2018-041810(JP,A)
国際公開第2017/130723(WO,A1)
特開2008-177738(JP,A)
米国特許出願公開第2016/0309992(US,A1)
特開2017-212351(JP,A)
米国特許出願公開第2018/0069046(US,A1)
特開2019-007877(JP,A)
特開2014-229810(JP,A)
(58)調査した分野 (Int.Cl., DB名)
H01L 27/146
H04N 25/70