

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 17 年 6 月 16 日 (2005.6.16)

【公開番号】特開 2002-110798 (P2002-110798A)  
 【公開日】平成 14 年 4 月 12 日 (2002.4.12)  
 【出願番号】特願 2000-293609 (P2000-293609)  
 【国際特許分類第 7 版】

H 0 1 L 21/82  
 G 0 6 F 17/50  
 H 0 1 L 27/04  
 H 0 1 L 21/822

【 F I 】

H 0 1 L 21/82 B  
 G 0 6 F 17/50 6 5 8 K  
 G 0 6 F 17/50 6 5 8 V  
 H 0 1 L 21/82 D  
 H 0 1 L 27/04 C  
 H 0 1 L 27/04 H

【手続補正書】  
 【提出日】平成 16 年 9 月 16 日 (2004.9.16)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

1 つまたは複数の論理機能素子と、前記論理機能素子のそれぞれの電源配線と接地配線との間に接続されたコンデンサとからなるコンデンサ付き論理機能素子に対応する機能セルを予め作成し、

前記機能セルを配列してなる回路ブロックを含むことを特徴とする半導体装置。

【請求項 2】

請求項 1 記載の半導体装置であって、

前記コンデンサは、前記コンデンサ付き論理機能素子の最小セル単位の機能セル毎に有することを特徴とする半導体装置。

【請求項 3】

1 つまたは複数の論理機能素子と、前記論理機能素子のそれぞれの電源配線と接地配線との間に接続されたコンデンサとからなるコンデンサ付き論理機能素子に対応する機能セルを予め作成し、

前記機能セルを半導体基板上に配置することを特徴とする半導体装置のレイアウト方法。

【請求項 4】

請求項 3 記載の半導体装置のレイアウト方法であって、

1 つまたは複数の論理機能素子からなるコンデンサ無し論理機能素子の機能セルを作成し、

前記コンデンサ付き論理機能素子の機能セルと、前記コンデンサ無し論理機能素子の機能セルとの電源配線と接地配線との間を同じ幅に統一し、

前記コンデンサ付き論理機能素子の機能セルと、前記コンデンサ無し論理機能素子の機

能セルとを半導体基板上に互いに隣接して配置することを可能としたことを特徴とする半導体装置のレイアウト方法。

【請求項 5】

請求項 4 記載の半導体装置のレイアウト方法であって、

前記コンデンサ付き論理機能素子の機能セルを複数有するマクロセルと、前記コンデンサ無し論理機能素子の機能セルを複数有するマクロセルとを混在して半導体基板上に配置することを特徴とする半導体装置のレイアウト方法。