

公告本

I230406

申請日期	90.2.23
案 號	90/04191
類 別	HOIL 21/20

A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	超分子結構及由其製成之裝置
	英 文	"SUPERMOLECULAR STRUCTURES AND DEVICES MADE FROM SAME"
二、發明人	姓 名	1. 丹尼爾 喬瑟夫 克利斯汀 荷爾 DANIEL JOSEPH CHRISTIAN HERR 2. 微克特 瓦拉迪米羅齊克 齊諾夫 VICTOR VLADIMIROVICH ZHIRNOV
	國 籍	1. 美國 2. 俄羅斯
	住、居所	1. 美國北卡羅萊納州教堂山市非利爾路1704號 2. 美國北卡羅萊納州雷利市馬康路3946號
三、申請人	姓 名 (名稱)	1. 美商半導體研究公司 SEMICONDUCTOR RESEARCH CORPORATION 2. 美國北卡羅萊州立大學 NORTH CAROLINA STATE UNIVERSITY
	國 籍	1. 2. 均美國
	住、居所 (事務所)	1. 美國北卡羅萊納州杜漢市史拉特路1101號 2. 美國北卡羅萊納州瑞林吉市哈拉迪郝爾路1號
	代 表 人 姓 名	1. 法蘭克 J. 皮塔 FRANK J. PITA 2. 大衛 溫木德 DAVID WINWOOD

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權美國 2000年02月23日 09/510,802 ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (1)

背景

發明領域

本發明係關營構半導體裝置用之超分子結構。特別，本發明係關基於單一雜質摻雜劑原子或分子於一晶格或非晶基體之經過控制的分立分佈與排列之結構及裝置。摻雜劑於半導體基體的經過控制的排列，藉由工程單一電荷效應而具有極為有利的特性。本發明亦係關此種結構及裝置之製法。

問題說明

需要有辦法可控制與排序雜質例如摻雜劑原子於晶格或半導體基體的分佈和效應。此種控制能力將開啓製造「智慧型」毫微米電子結構的新機遇。今日以半導體為基礎的微電子裝置係仰賴帶有隨機分佈摻雜劑的裝置結構。習知摻雜係以巨觀現象處理，原因在於其添加大量原子至半導體材料。較佳發展出一種結構其表示摻雜與主材料控制的最終極限。

對大量原子而言，此等原子的典型表現和分佈係受波茲曼或弗米-迪瑞克統計之掌控。由此種隨機觀點視之，摻雜影響弗米能階態位移。此等能階態係與溫度、摻雜劑濃度、和半導體帶隙有關。圖1說明pn接面障體高度呈帶隙和弗米階位置之函數。弗米階位置係對應於摻雜劑濃度。於本巨觀案例，增減一或少數個額外摻雜劑原子或電子至系統不會對可能的分佈造成顯著變化。圖1中， N_B 為pn接面可能的障體高度； E 為半導體帶隙； E_{fd} 和 E_{fa} 分別為半

五、發明說明 (2)

導體之受體摻雜和施體摻雜部分； N_a 和 N_d 分別為受體和施體之容積濃度，故 $N_B = E_g - (E_{Fn} + E_{fp})$ 。有關摻雜效應之完整討論，請參考S. M. S，半導體裝置物理學(1981年，威利父子公司)一書，併述於此以供參考。

習知不斷將半導體裝置縮小至更小尺寸，基本上將受前述巨觀表現的極限所限。隨著半導體裝置不斷的縮小，在某一裝置或某一區的摻雜劑原子數目也持續不斷在減少。到達某一點，主動區的摻雜劑數目將減至過少而讓性能變成受少數效應所主控，而不再能由摻雜劑的隨機分佈所充分控制。使用習知半導體製法用於此種少數領域，結果所得半導體裝置性質將變得無法預測也無法控制。希望藉原子層面工程而密切控制摻雜劑原子於材料的分佈和位置，因而可藉由單一電荷效應槓桿作用而預測材料的表現。

綜論

本發明基於形成一種超分子半導體性結構，藉由提供基於該種超分子結構之材料和裝置而解決前述問題。此種結構係來自於單一雜質原子或分子於一主基體內部的經過控制的分立分佈和排列，而非來自於摻雜劑於連續或晶格環境的隨機分佈。一般操作原理係基於當加添或修改單一電荷而造成系統電位有顯著改變時的單一電荷效應。

本發明提供一種由一種帶有經過控制的雜質之主材料製成的超分子結構。組成原子於結構的位置經固定且經控制而對結構賦與可預測的性質。該種結構可以實驗式 $H_A \Sigma X_{ia}$ 說明，此處H為主材料，A為結構裡的主原子數目，X為

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

第 i 個雜質，而 a 表示第 i 個雜質數量。此式定義的結構可用以形成一種 pn 接面或雙極性晶胞。

使用本發明，單一摻雜劑 pn 接面之形成方式，係經由沈積單一施體原子故其係駐在主結構的第一側；而沈積單一受體原子於第二側或對側。單一施體和受體原子之位置為於主結構內部形成單一雙極。 pn 接面裝置可由此處所述晶胞經由營構結構於基材上且附接上接觸電極而製造。

如前述，本發明也有助於形成單一摻雜劑雙極性晶胞。為了形成此種雙極性晶胞，一對原子包括皆為施體或皆為受體原子，駐在主結構的兩相對側。單一原子係位在該成對原子間。若成對原子為施體，則該單一原子為受體。而若該對原子為受體，則該單一原子為施體。全部原子係設置成由一障體隔開的二非對稱電位井係形成於半導體內部。雙極性晶胞藉由增加一絕緣基材和接觸電極可製作成孤立裝置。此一裝置依操作溫度而定可用作為介穩裝置或作為振盪器，容後詳述。

本發明也可用於由多個靜電耦合雙極性晶胞形成一個振盪器陣列。此種振盪器陣列可用來形成半導體振盪器，原因在於該陣列提供一種產生相干性振盪器的手段，若該陣列係維持於等於或大於閾值溫度，則將形成一種相干性振盪器。振盪器裝置係經由將該陣列營構於絕緣基材上形成。接觸電極連結至該陣列作為連結裝置至外部環路的手段，以及含括熱能供應系統俾維持陣列於適當操作溫度。前述振盪器陣列及/或振盪器裝置可用以製造換能器、似

五、發明說明(4)

乎自行供電的電氣裝置、無線互連體、和其它多種裝置。

根據本發明之單一摻雜劑晶胞可以水平或垂直方式製造。於水平製造案例，單一含三原子的摻雜劑集合置於一半導體基材上。半導體磊晶膜生長於該三原子集合上方，以及至少一層但通常為數層絕緣單層被鈍化。於第一步驟，安置若干摻雜劑原子的三原子集合於基材上可製造多個水平晶胞。於磊晶膜表面上產生一個界定該等晶胞形狀的圖樣。

於垂直製造案例，摻雜劑原子的三原子集合係以垂直方式形成，經由安置第一型第一原子於基材上，生長第一磊晶層，安置單一第二型原子於第一磊晶層上且生長另一磊晶層，等等。晶胞再度於處理結束時被鈍化。多重垂直晶胞之製造方式係經由安置多個第一型第一原子，多個第二型單一原子，以及多個第一型第二原子而形成多個垂直三原子集合。於多重晶胞之製法中，界定晶胞形狀的圖樣係於頂磊晶層產生。

圖式之簡單說明

圖1顯示於先前技術半導體裝置之障體高度係呈帶隙和弗米階之函數。

圖2顯示根據本發明之微觀結構參數與巨觀性質間之設計流程的交互關係。

圖3為表格顯示次百毫微米矽結構之單一摻雜劑參數。

圖4顯示帶有pn接面之矩形立方主晶胞超分子結構。

圖5顯示電荷分隔如何決定類似圖4所示pn接面裝置的

五、發明說明 (5)

障體高度。

圖 6 為圖 4 所示結構之特例，帶有一邊有 100 原子的維度。

圖 7 為最終所得超分子雙極性晶胞之一例。

圖 8 顯示根據本發明之最終所得矽雙極結構之一特例。

圖 9 顯示根據本發明之於雙極性晶胞形成的電位井。

圖 10 為一表格顯示各個晶胞參數對晶胞大小之關係。

圖 11 為表格顯示單一摻雜劑雙極性晶胞於振盪器模式之參數。

圖 12 顯示兩態雙極性晶胞其形成一孤立裝置，也顯示裝置內部的電位分佈。

圖 13 顯示三態雙極性晶胞其形成一孤立裝置，也顯示裝置內部的電位分佈。

圖 14 顯示根據本發明之單一電荷振盪器陣列，其形成一個相干性振盪器。

圖 15 顯示根據本發明之垂直單一摻雜劑雙極性晶胞。

圖 16 顯示利用本發明之微波互連體。

圖 17 說明可用於製造根據本發明之裝置之一種可能的製造裝備。

圖 18 顯示根據本發明之水平單一摻雜劑雙極性晶胞之製法。

圖 19 顯示根據本發明之垂直單一摻雜劑雙極性晶胞之製法。

五、發明說明 (6)

詳細說明

一般操作原理

本發明涵蓋化學和電子裝置原理，以及具體實施基於原子工程超分子半導體性結構的裝置。圖2顯示一種階層式關係，綜述促成根據本發明之微觀結構參數與巨觀性質間之設計流程。本發明之結構由於單一電荷效應或由於主效應而具有獨特性質；單一電荷效應例如經由增減或置換單一電荷，即造成系統的電位分佈的重大變化；主效應例如局部環境的影響，包括但非限於材料的選擇、周圍溫度等因素影響。許多情況下，本發明結構係利用兩種效應。主效應發揮在接近摻雜劑和施體-受體系統的電位表面和障體。主效應又影響電荷移轉的動態機構和軌線。

僅含有單一摻雜劑的半導體性結構或相關結構提供了製造新裝置結構和性質的機會。舉例言之，考慮一個100毫微米x100毫微米x100毫微米的矽立方體。於該立方體僅存在有單一摻雜劑原子(如磷原子)將獲得施體濃度 1×10^{15} (厘米)⁻³。此種摻雜程度的本體矽的電阻係數為約5歐姆-厘米，其比極純的未摻雜矽之 10^4 至 10^5 歐姆-厘米更低。對具有維度=L[毫微米]的小型立方體而言，單一摻雜劑對電阻係數的影響變得又更顯著。此種情況下，有效摻雜濃度增高，而電阻係數隨著裝置維度的縮小而改變，如圖3所示。「單一電子效應」定義可延伸至單一摻雜劑和電荷效應，而無需要求為毫微米維度大小。

最終所得pn接面

五、發明說明 (7)

使用本發明，單一摻雜劑pn接面可經由沈積一個施體和一個受體原子於固體主基體或晶格表面上或內部的精確位置而予形成。此種主結構H可具體實施為多種形狀和特徵。主結構H和主動晶胞在構想上類似其它複雜的仿巨分子結構，例如蛋白質或染色體。

考慮矩形立方體晶胞 $H_{立方體}$ 之例。由超分子結構之觀點視之，此種晶胞顯示於圖4。注意H的下標表示連結固體結構H的末端主元素之主元素數目。圖4之範例顯示一略圖，其有助於界定組成原子於超分子結構的精確位置。圖4中，H為主基體或晶格元素，此處下標係對應於鏈中連結固體結構的末端主元素的主元素數目。 X_a 係嵌置於局部環境的摻雜劑原子，而摻雜劑可為電子受體或電子施體。又此種摻雜劑可附接至或緊鄰改性取代基R，因此 $X_a = \text{摻雜劑} + R$ 。 Y_b 為一個與 X_a 互補的摻雜劑原子，其係嵌置於局部環境，因此摻雜劑 Y_b 可為電子受體或電子施體。又此種摻雜劑可附接至或緊鄰改性取代基R，因此 $Y_b = \text{摻雜劑} + R$ 。注意對各個摻雜劑之取代基R可有不同。

對施體D和受體A之特例而言，此種超分子pn接面型結構的實驗式為 $H_X D_1 A_1$ ，其中X等於結構中主原子總數，而D和A為兩個互補摻雜劑原子。摻雜劑位置和摻雜劑間距經過準確而精確的控制。對一常規多面體結構例如 $H_{立方體}$ 而言，X係數定義為： $X = [a+2] * [b+2] * [p+2] - 2$ ，處a+2，b+2和p+2係對應於一邊的H原子數。另外，對一側有L毫米的矽立方體而言，X係數之表示法約等於 $X = 50 * L^3$ 。

五、發明說明 (8)

現在考慮特定單一摻雜劑pn接面例如磷原子 P_a 和硼原子 B_b 附接至一個矽立方體的兩相對側，如圖6之示意說明。此種附接例如係使用近端探查技術達成。如此表示由一個施體和一個受體原子組成的最終所得pn接面。此一系統的巨觀類似物為習知pn接面裝置和補償半導體如討論於圖1之關係。於平衡時，發生電荷的移轉而兩種摻雜劑皆游離。介於施體提供的電子與受體捕捉的電子間存在有一對一交互關係。藉此方式，施體與受體於此種結構內部形成獨特的偶極。如圖5對施體502與受體501所示，此種最終所得pn接面的障體高度主要係由電荷分隔 d 決定，而 d 於本例係接近立方體之線性維度 L 。主環境提供一種介質其也將影響電荷的移轉與摻雜劑和偶極性質。添加一個額外電荷將全然改變系統電位。

圖6之例中，單一電荷pn接面嵌置於矽立方體，而一邊的維度為100個原子。此一特定族系的通式實驗式對施體D與受體A的一般例可表示為 $Si_{\sim 999998}P_1B_1$ 或 $Si_{\sim 999998}D_1A_1$ 。本實驗式未能完全界定其結構，原因在於其未能提供任何有關於此一晶胞內部的摻雜劑精確位置相關資訊。

前文討論實驗表示一類其可被視為矩形立方體 $H_{立方體}$ 的概略形狀結構特徵。該立方體具有單一施體原子位置駐在半導體材料 $H_{立方體}$ 的主結構、質塊或晶胞一邊的中心，以及有一單一受體原子位在第二邊亦即對邊上且距施體原子某一特定距離。此一距離可經由計數支承晶格的原子數目界定或採其它手段界定。單一施體與受體原子的位置讓單

五、發明說明(9)

一偶極形成於主結構H_{立方體}內部。pn接面裝置可經由將質塊H營構於基材上且附接上接觸電極而由前述晶胞製成。此種裝置的性質可藉數種因素控制，例如：摻雜劑種類、摻雜劑間距與位置、主基體或晶格組成和結構、摻雜劑原子周圍局部環境組成和結構、主結構周圍環境的組成和結構、以及與外界的界面亦即電子或無線互連體等之本質。pn接面裝置的性質亦由摻雜劑是否嵌置於主分子、或取代基是否附接於及/或緊鄰摻雜劑而予控制。

最終所得雙極結構

加添一個額外施體或受體至此最終所得pn接面，形成最終雙極結構或單一摻雜劑雙極性晶胞(SDBC)。對此雙極性晶胞而言，一對原子包括皆為施體或皆為受體原子，駐在或嵌置於主結構的兩相對側。單一原子係位在該成對原子間。若成對原子為施體，則該單一原子為受體。而若該對原子為受體，則該單一原子為施體。全部原子係設置成由一障體隔開的二非對稱電位井係形成於半導體內部。雙極性晶胞藉由增加一絕緣基材和接觸電極可製作成孤立裝置。此一裝置依操作溫度而定可用作為介穩裝置或作為振盪器，容後詳述。主結構H和主動晶胞可再度視為一個超分子結構。為輔助了解，此種系統在構想上類似其它複雜的仿巨分子結構，例如蛋白質或染色體。

再度考慮矩形立方體晶胞H_{立方體}之簡單例。由超分子結構之觀點視之，此種晶胞圖解顯示於圖7，此處，H為主基體或晶格元素(定義如前)；以及X_a係嵌置於局部環境的

五、發明說明 (11)

2) 於 $T > \text{或} = T_{th}$ ，系統具有自行供電表現，而振盪將自動出現。

(T 為周圍溫度而 T_{th} 為自生振盪的閾值溫度，參考圖 10)。注意周圍溫度於全部案例可為環境如空氣、大地、或水溫之被動溫度，或可為例如藉加熱或冷卻而主動控制的溫度。

第二例的振盪時間、頻率、和功率分別為：

$$\theta \sim 1/e (2\pi\epsilon_0\epsilon m_e L^3)^{1/2}$$

$$f \sim 1/\tau$$

$$P \sim e\Delta V_1/\tau$$

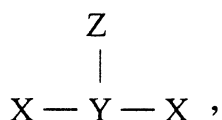
(τ 為振盪時間， f 為振盪頻率， P 為振盪功率， e 為元素電荷， m_e 為電子質量， L 為 SDBC 的大小， ϵ_0 為真空電容率，以及 ϵ 為半導體之介電常數)。

圖 10 顯示閾值溫度和其它參數呈晶胞大小 L 之函數。於或高於閾值溫度 T_{th} 時自生振盪。當振盪持續時由系統移開熱量。於此種模式，能量由熱能轉成電磁輻射。維持此種振盪要求有持久的熱源來供應系統。也可實現將電磁輻射轉成熱能的相反處理。振盪器參數呈晶胞大小 L 之函數顯示於圖 11。

圖 12 顯示根據本發明之孤立雙極性裝置。該裝置包括一絕緣基材 1202 和接觸電極 1203。電位曲線 1201 說明造成介穩或振盪表現之裝置兩種態的電位井。圖 13 顯示二態裝置延伸至三態裝置，此處電位分佈 1301 包括三個電位井。電位井 ΔV_1 、 ΔV_2 和 ΔV_3 深度為環繞摻雜劑原子周圍局

五、發明說明 (13)

向 n^+ 物種的一步驟式電子位移而直接流至另一態。不似 n - p - n 之例， p - n - p 系統可以如下三個分立態之一存在：
 a) p^0 - n^+ - p^- ，b) p^0 - n^0 - p^0 ，及 c) p^- - n^+ - p^0 。由 a 態轉成 c 態需二步驟式機轉而通過中間態 b 態，原因在於單一電子的移動負責執行各個分立態。如此 p - n - p 系統性質可經由控制有關中央 n 部分的局部原子環境而調整。下示有助於調整或衰變振盪器之一例。



此種組態中， Z 表示調整 Y 周圍環境和電位的部分。其它帶有獨特性質的裝置可藉精準定位額外個別摻雜劑原子緊鄰其它摻雜劑獲得。藉此方式，可設計基於原子精確排列的積體電路。

實際應用

如圖 14 所示，單一摻雜劑雙極性晶胞的線性陣列將呈現相干性振盪。於個別晶胞 1401 自發誘生的相位振盪最初是隨機，但最終將因晶胞間的靜電耦合而轉成合規相位（相干性）振盪。振盪器陣列參數事由圖 11 決定。

本振盪器陣列可用以製造半導體振盪器，原因在於若陣列維持於等於或高於閾值溫度之溫度，則將獲得相干性振盪。振盪器裝置係由振盪器陣列建在絕緣基材上製成。接觸電極連結至陣列作為連結裝置至外部環路的手段；且包括熱能或其它能量供應系統俾維持振盪器陣列的適當操作溫度。電極可透過電子、電荷耦合、或光子裝置操作。接

五、發明說明 (14)

觸電極的另一項功能是控制振盪的出現。若外加正偏壓給接觸電極，則電子將被「凍」在晶胞裡。如此於指定溫度由介穩變遷成振盪晶胞可藉外部偏壓控制。

單一電荷振盪器陣列(SCOA)對射頻(RF)裝置常見的互連體問題提供優異的解決之道。圖16顯示使用單一摻雜劑振盪器陣列之RF互連體。發射器(1601, 1602)和接收器(1603, 1604)為具有相等晶胞大小的SCOA。發射器SCOA的振盪選擇性誘生接收器SCOA振盪。發射線(1605和1606)的選擇係藉振盪的尺寸特異性決定。常見晶胞大小的發射器-接收器(T-R)對(與其它僅有晶胞大小的T-R不同)允許平行連結或發射線(圖16之1605和1606)。發射器SCOA之振盪可藉由外加控制指令給下方接觸點(圖14之1402)而予懸置或解除。

使用本發明之振盪器陣列也可用來製造自行供電裝置。該振盪器陣列之特色為於正確條件下，其操作無需外界供給電能。反而，如系統的結構規格的界定，於某個溫度自生振盪。振盪器陣列係藉熱能維持且將持續運作，只要維持某個最低溫度即可。就熱力學上而言，此種情況類似海面上當洋溫升高至僅高於常溫數度時暴風的形成(相干性振盪/擾動)。例如洋溫升高兩三度即足以將海洋的熱能轉成具有破壞力的機械能。由圖10之表可知，於或接近周圍溫度，對小於50毫微米的晶胞大小將發生帶有合理功率密度(~瓦/平方厘米)的裝置振盪。振盪器陣列可用以發射信號。又此種裝置可藉簡單整流處理而將沿著電路的微

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

波功率轉成直流電。如此，除了前述互連體的信號T-R對外，可做出功率T-R對。原則上若有任何適當熱源提供功率給電路，如圖11所示，則此種辦法允許免除外部電源供應，至少對低功率應用可免除供電。

此種自行供電能力可用於電子電路以及無數其它應用用途，例如但非限於「智慧皮」。此種系統中，閾能相當低因而可僅藉接觸或鄰近活體而予供電。此種周遭環境的能量即足以供電給此種系統。此種能力也讓振盪器陣列可用於換能器。巨觀單一電荷振盪器陣列(SCOA)可用於一般供電用途。此外，裝置可設計成具有相當低的閾值，故其可藉外界環境溫度供電。業界人士瞭解藉由控制單一摻雜劑原子於適當材料的濃度、位置、和環境，將獲得多種可能的裝置和應用。

製造技術

有多種製法可用於製造根據本發明之單一摻雜劑晶胞。個別主晶胞結構H的大小和形狀係藉次微米和毫微米規模的圖樣化而予界定。圖樣化晶胞的製造技術包括但非限於：光刻術包括習知光刻術和所謂的「下一代光刻術(NGL)」；無罩圖樣化；印刷或「步驟和快速」圖樣化或自行組裝；以及藉化學氣相沈積(CVD)、分子束磊晶(MBE)或原子層狀磊晶(ALE)做薄膜或界面沈積。個別摻雜劑原子的精確位置組裝可藉由個別原子於低溫的近端探查操縱而予達成。摻雜劑的原子位置的固定以及其移動的抑制可藉外形或表面驅動摻雜劑隔離及/或表面鈍化、材

五、發明說明（16）

料性質的電子照射改性、或使用帶有經過控制的孔隙形狀與分佈的多孔材料例如多孔聚合物、多孔鑽石、和多孔氟化鈣而予達成。

舉例言之，爲了建構圖4顯示的水平結構，分子束磊晶(MBE)可用以堆積特定厚度的矽晶格主材料。無罩圖樣化方法例如探查光刻術可用於低溫於矽表面精確位置定位個別摻雜劑原子。MBE持續堆積矽晶格厚度，並將摻雜劑嵌在此種結構的精確位置。全像攝影圖樣化方法可用以對個別分開結構界定欲蝕刻區域。另外，若於前述第一步驟之前已經藉光刻術界定MBE抗蝕區，則可免除最終蝕刻之扣除法。以類似方式，摻雜劑原子可於垂直方向經由交替前述MBE步驟和無罩圖樣化步驟而共線排列，直至定位三個摻雜劑原子爲止。最終MBE和全像攝影圖樣化完成此種垂直晶胞的製造。

一種安置原子於適當位置之製法述於1999年11月9日獲頒之美國專利第5,981,316號，併述於此以供參考。該方法係植基於晚近原子操縱技術的進展，讓製造商可逐一移動原子且使用近端探查操縱(PPM)技術視情況需要而排列之。

該技術可用以製造根據本發明之半導體結構。用於簡單原型，可使用市售近端探查系統。但更有效的使用PPM量產之方式顯示於圖17。於圖17中SDBC係經由安置三個摻雜劑原子於一線上其間有固定間隔距離達成。懸臂樑1704支承三探頭PPM系統。結合探頭1702安置一型原子，而結

五、發明說明 (17)

合探頭1703安置另一型原子。此一系統允許「衝壓」完全相同的三摻雜劑原子集合於一基材1701上。基於碳毫微管的探頭較佳用於此項應用。可定址之多探頭陣列進一步將本製造構想朝高良率生產延伸。

如圖18所示根據本發明之水平以矽為主的SDBC係使用圖17系統製造。首先，摻雜劑三原子集合藉PPM技術置於矽基材上，如1801所示。矽之磊晶膜係藉低溫MBE(LT MBE)或低溫CVD(LT CVD)生長。膜厚度乃晶胞大小之半。結果所得結構顯示於1802。圖樣(例如方塊)藉任一種微影術形成於表面上，而晶胞形狀藉乾蝕刻界定。晶胞表面藉數層單層氧化矽、氫或氟化鈣鈍化，如十字影線所示。獲得圖18所示結構1803。

圖19顯示垂直以矽為主的SDBC之製造。此種情況下，因未安置成三原子集合，故一或二探頭用以安置原子。如1901所示，第一摻雜劑原子置於矽基材。然後矽磊晶膜藉LT MBE生長，磊晶膜厚度是晶胞大小的三分之一。第二摻雜劑置於結構頂上，如1902所示。第二摻雜劑原子係恰置於如同第一摻雜劑原子的相同水平空間座標位置。另一磊晶生長矽膜係生長於第二摻雜劑原子上。第三摻雜劑原子置於結構上。再度，此一原子之水平空間座標係同前二原子。生長另一磊晶膜獲得結構1903。磊晶膜皆等於預定晶胞大小的三分之一。最終，圖樣(例如方塊)藉任一種微影術形成於表面上，而晶胞形狀藉乾蝕刻界定。晶胞表面再度藉數層單層氧化矽、氫或氟化鈣鈍化，如十字影線顯

四、中文發明摘要（發明之名稱：超分子結構及由其製成之裝置）

超分子結構及由其製成之裝置。製造且提供半導體材料和裝置，其使用經控制的在一主基體內部的單一雜質原子或分子之離散分佈和定位，俾利用單一電荷效應。形成單一摻雜劑pn接面和單一摻雜劑雙極性晶胞(cell)。各個雙極性晶胞隨操作溫度而可作為雙穩態裝置或作為振盪器。該等雙極性晶胞可單獨使用或呈陣列使用、經由增添絕緣基材和接觸電極而製造有用的裝置。

英文發明摘要（發明之名稱："SUPERMOLECULAR STRUCTURES AND DEVICES MADE FROM SAME"）

Supermolecular structures and devices made from same. Semiconductor materials and devices are manufactured and provided which use controlled, discrete distribution of and positioning of single impurity atoms or molecules within a host matrix to take advantage of single charge effects. Single-dopant pn junctions and single-dopant bipolar cells are created. Each bipolar cell can function as a bistable device or an oscillator, depending on operating temperature. The cells can be used alone or in an array to make useful devices by adding an insulating substrate and contact electrodes.

公告本

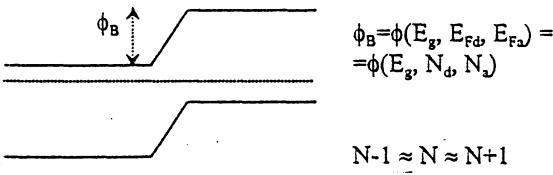


圖 1 (先前技術)

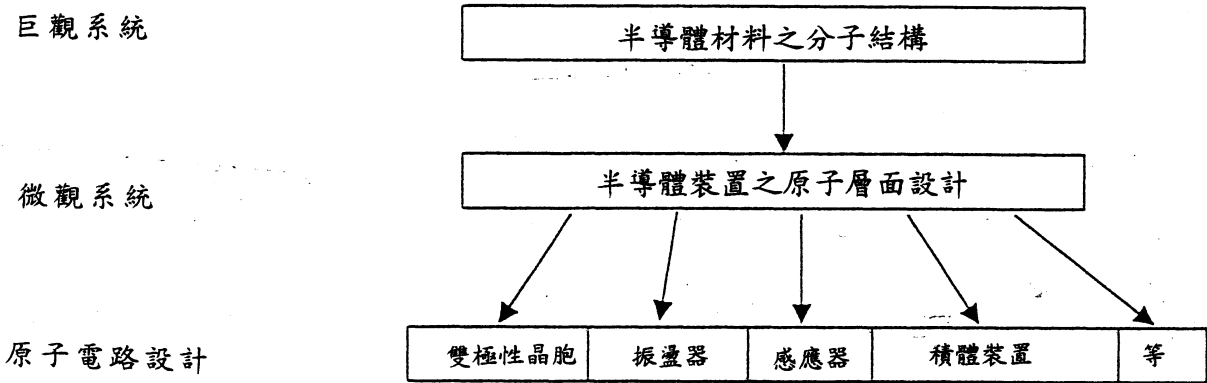


圖 2

L, 毫微米	矽原子數	單一摻雜劑濃度, 立方厘米	當量電阻率, 歐姆-厘米
100	50,000,000	1E+15	5.00
50	6,250,000	8E+15	2.00
10	50,000	1E+18	0.04
5	6250	8E+18	0.01

圖 3

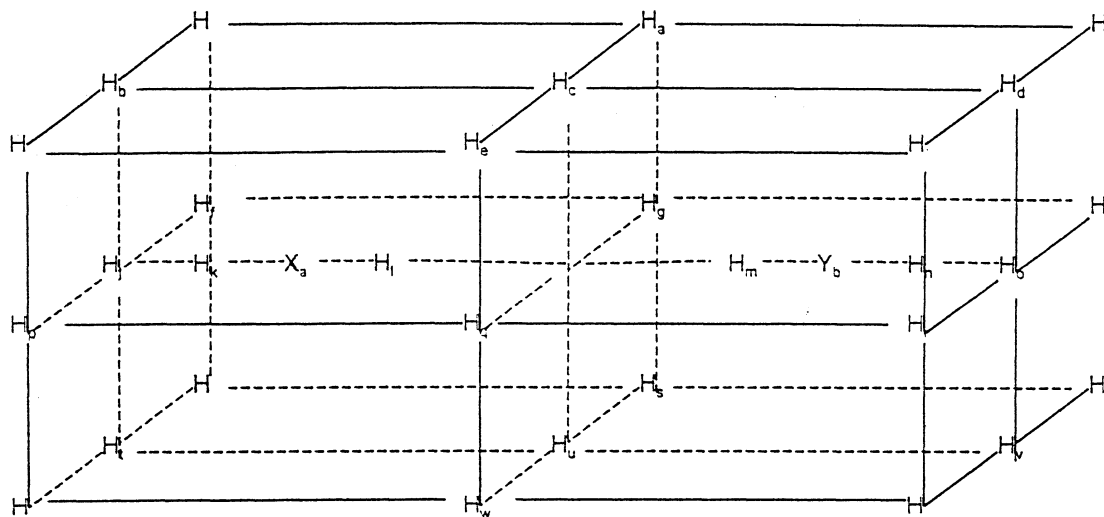


圖 4

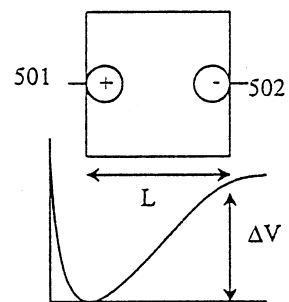


圖 5

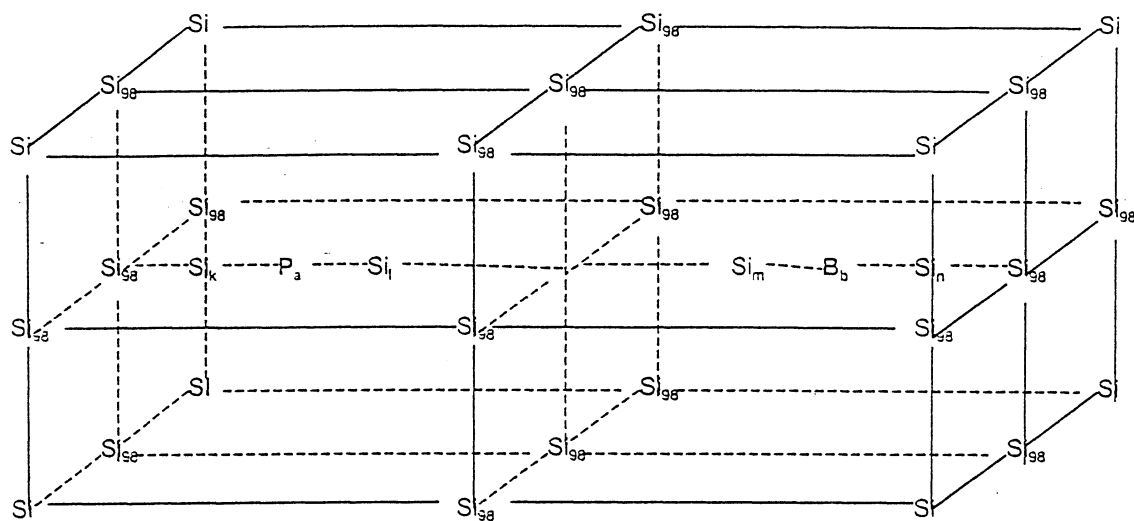


圖 6

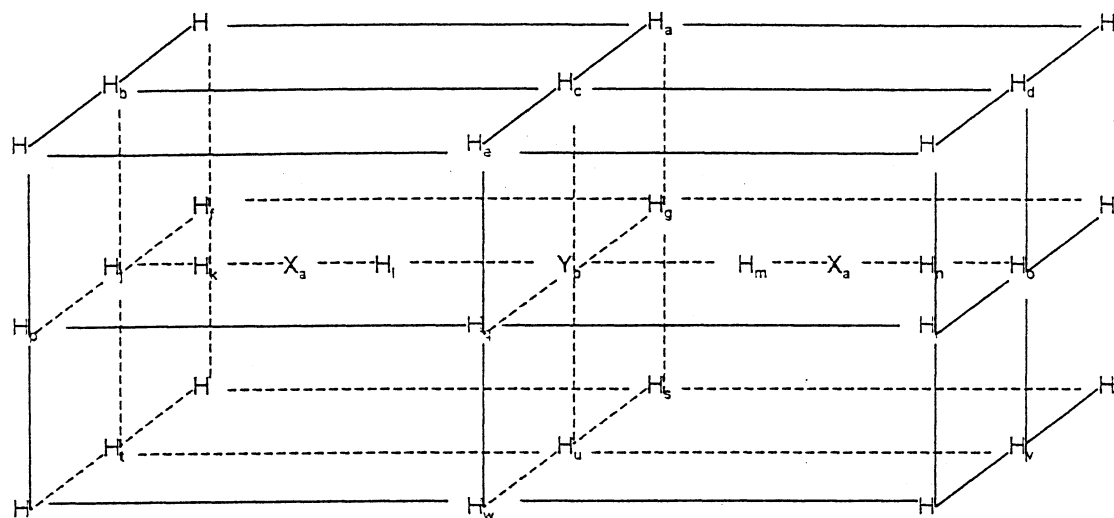


圖 7

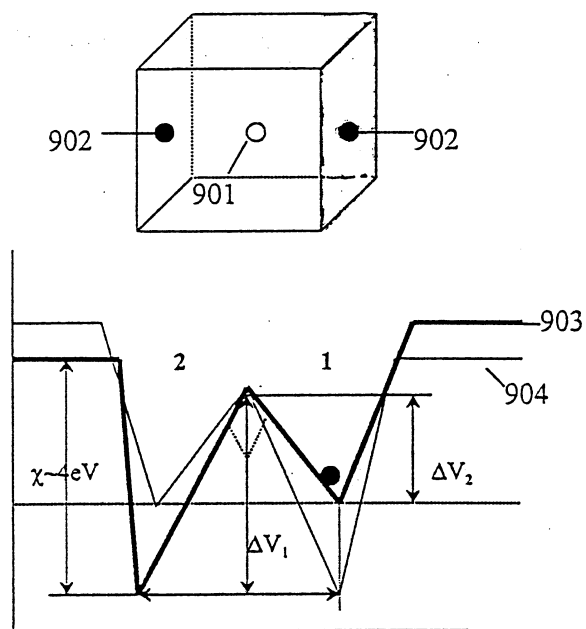


圖 9

$$\Delta V_1 = (e/\pi\epsilon_0\epsilon) L^{-1}$$

$$\Delta V_2 = (e/2\pi\epsilon_0\epsilon) L^{-1}$$

$$\Delta V_2 = \frac{1}{2} \Delta V_1$$

$$kT_{th} \sim \Delta V_2$$

$$T_{th} \sim \Delta V_2/k$$

- 熱閾值

L, 毫微米	ΔV_1 , 伏	ΔV_2 , 伏	T_{th} , K
100	0.012	0.006	50
50	0.023	0.012	100
40	0.030	0.015	150
30	0.040	0.020	200
20	0.060	0.030	300
10	0.120	0.060	600
5	0.230	0.120	1200

圖 10

L, 毫微米	ΔV_1 , 伏	ΔV_2 , 伏	T_{th} , K	τ , s	f, 十億赫	功率晶胞, 瓦	功率/平方厘米, 瓦/平方厘米	功率/1維陣列, 瓦/厘米
100	0.012	0.006	50	3.14E-10	3.18	5.86E-12	0.0586	2.93E-07
50	0.023	0.012	100	1.11E-10	8.99	3.31E-11	1.33	3.31E-06
40	0.03	0.015	150	7.96E-11	12.6	5.79E-11	3.62	7.24E-06
30	0.04	0.020	200	5.17E-11	19.4	1.19E-10	13.2	1.98E-05
20	0.06	0.030	300	2.81E-11	35.6	3.28E-10	81.9	8.19E-05
10	0.12	0.060	600	9.94E-12	101	1.85E-09	1850.0	9.26E-04
5	0.23	0.120	1200	3.52E-12	284	1.05E-08	41900.0	1.05E-02

圖 11

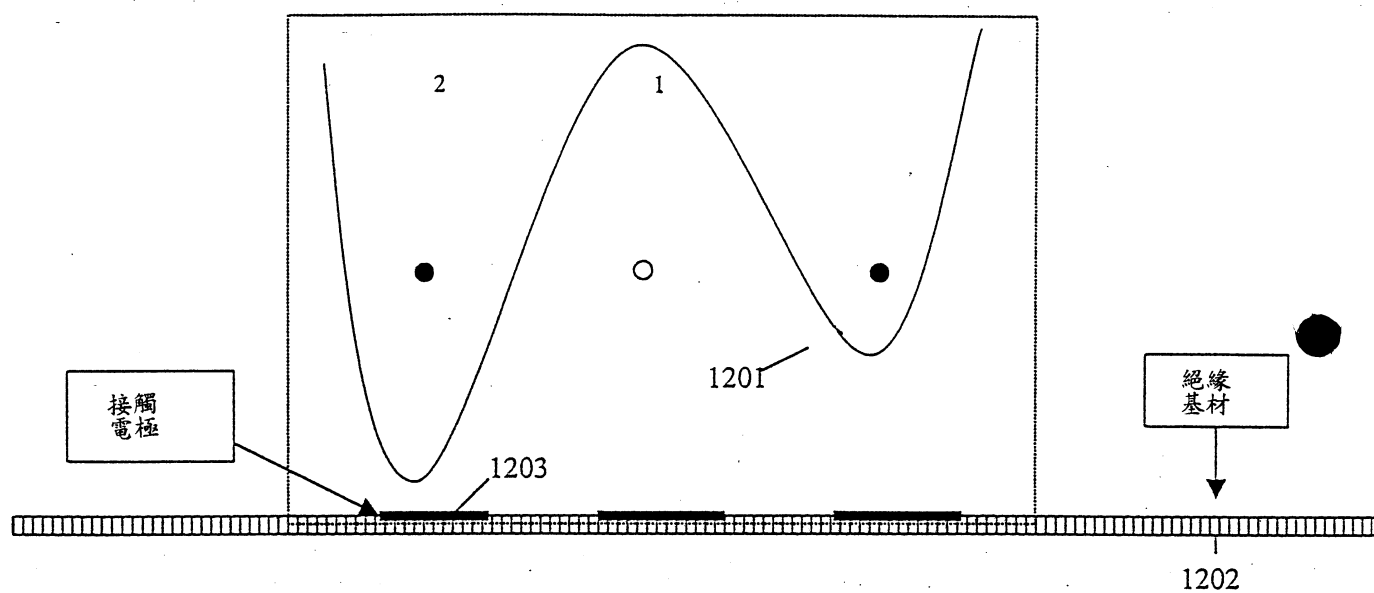


圖 12

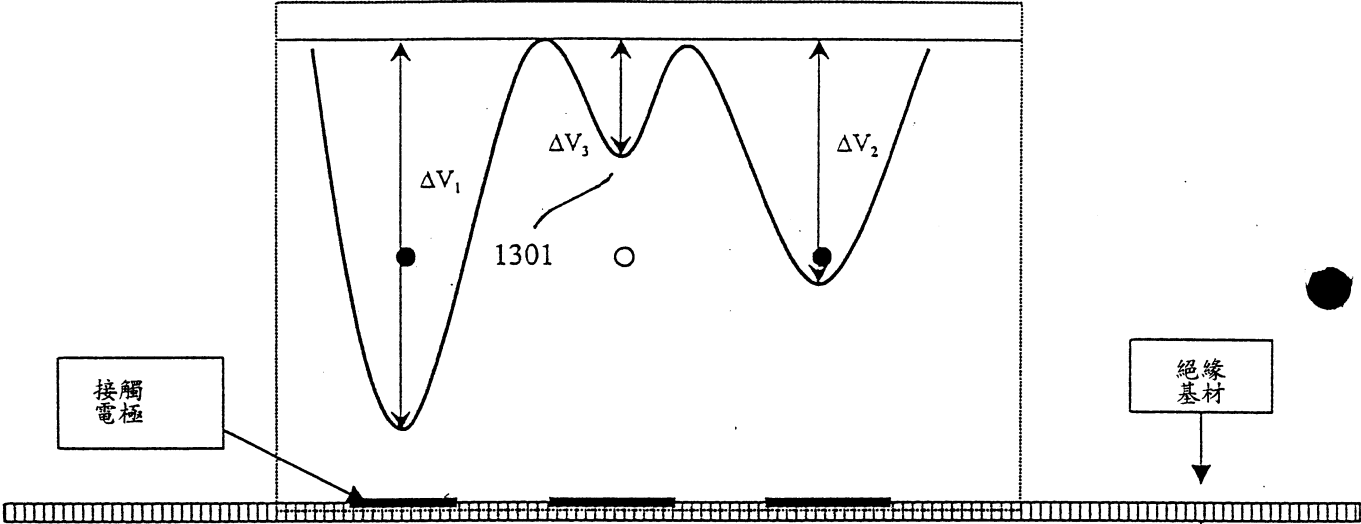


圖 13

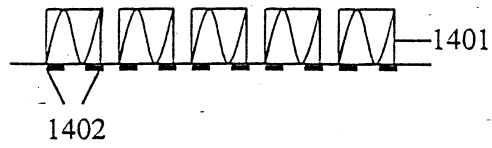


圖 14

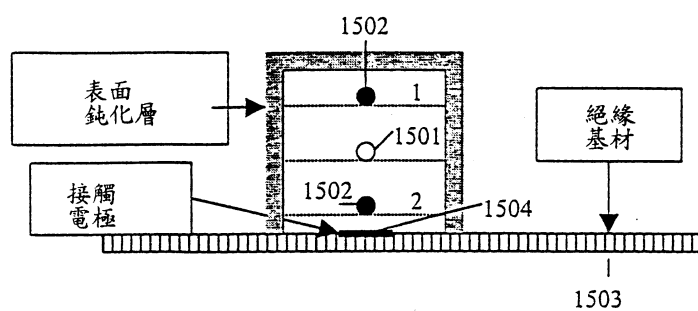


圖 15

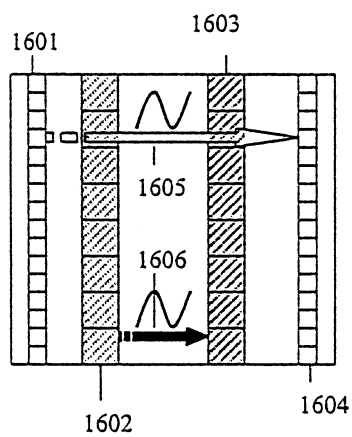


圖 16

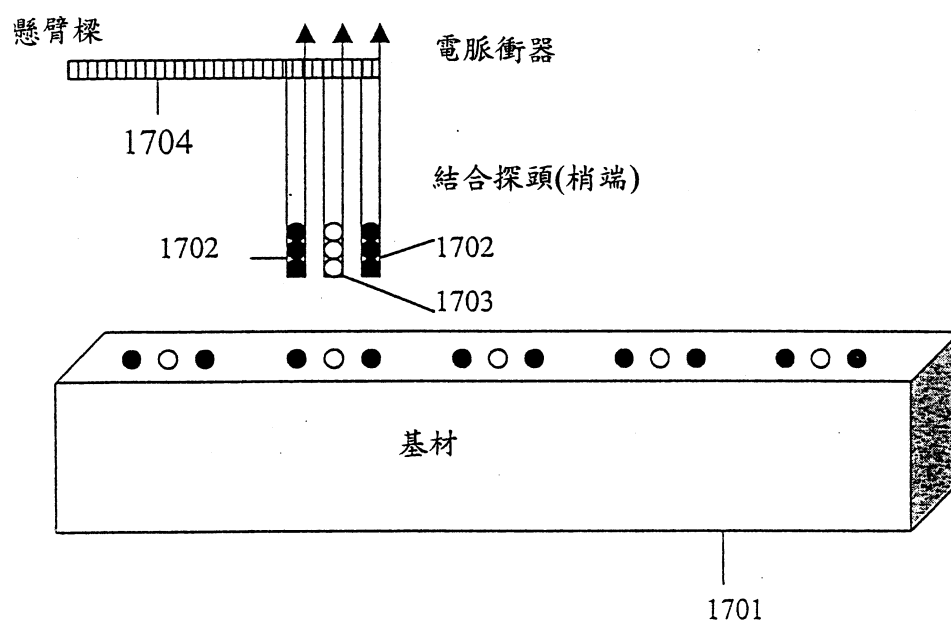


圖 17

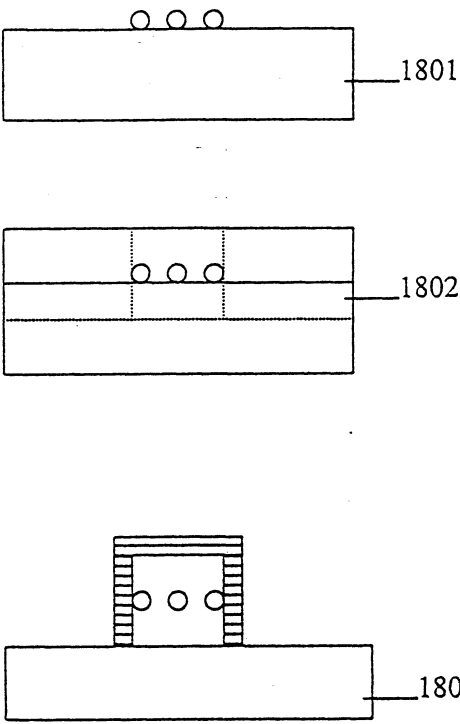


圖 18

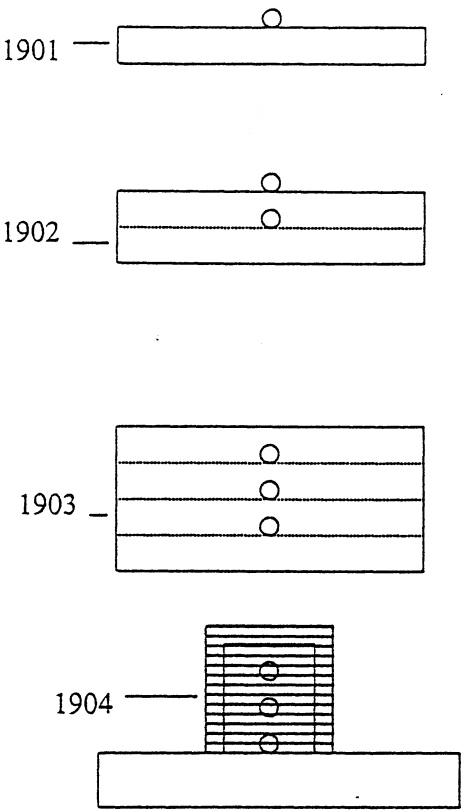


圖 19

五、發明說明(10)

摻雜劑原子，而摻雜劑可為電子受體或電子施體。又此種摻雜劑可附接至或緊鄰改性取代基R，因此 $X_a = \text{摻雜劑} + R$ 。圖7中， Y_b 為一個與 X_a 互補的摻雜劑原子，其係嵌置於局部環境，因此摻雜劑 Y_b 可為電子受體或電子施體。又此種摻雜劑可附接至或緊鄰改性取代基R，因此 $Y_b = \text{摻雜劑} + R$ 。注意對各個摻雜劑之取代基R可有不同。

矽立方體特例顯示於圖8，每邊的維度是100個原子，含有兩個磷原子 P_b 作為施體和一個硼原子 B_c 作為受體。此一特定族系的通式實驗式對施體D與受體A的一般例可表示為 $Si_{\sim 999997}P_2B_1$ 或 $Si_{\sim 999997}D_2A_1$ 。本實驗式未能完全界定其結構，原因在於其未能提供任何有關於此一晶胞內部的摻雜劑精確位置相關資訊。

由第一級透視，如圖9所示，SDBC形成兩個非對稱電位井由一障體隔開。晶胞電位係由兩個來自施體902的正固定電荷、一個來自受體901的負固定電荷、和一個活動負電荷決定。本系統中，受體未結合第二電子。活動電子可於井1或井2。排除設計的局部主環境效應外，來自井而帶有游離電子的障體高度係高達來自對側的障體高度的兩倍。曲線904和903說明障體高度相依性關係。當電子由井1移動至井2時，電位分佈由903切換成904，如圖9所示。以類似方式，晶胞可由二受體和一施體構成。此種系統的性质和表現係依圖13曲線1301所示電位分佈決定。

依周圍溫度而定，SDBC將具有二概略操作模式：

- 1) 於 $T < T_{th}$ ，系統呈介穩裝置存在；

五、發明說明 (12)

部原子層面「化學」環境之函數。此種裝置經由調整有關各個摻雜劑原子的電位閾值將具有振盪表現。

前述原理一般可應用至任何半導體或相關主材料。對矽進行數值分析。但也可使用多種其它材料，例如但非限於毫微鑽、毫微管、和其它有機、無機、和有機金屬半導體系統。

SDBC相對於初基材可以水平或垂直方式製造。圖15之垂直結構可經由例如使用分子束磊晶(MBE)技術藉由經過控制的於絕緣基材1503上逐層生長而製造。由製造和操作觀點視之，此種結構更加可行。對如關聯圖11討論之振盪器而言，摻雜劑1501和1502完全嵌置於基體而表面被鈍化，結果獲得所示鈍化層。接觸電極(如示於1504)完成裝置。

雖然垂直裝置的製造較為簡單，但垂直結構比起水平結構，僅允許一次接觸底電極。又水平結構不適用於長型相干性振盪器陣列(討論如後)。但短型垂直陣列可製作成跨數微米距離。

須注意其它摻雜劑組成可做出電位分佈的多樣化變化，因而有更多實現裝置的機會。舉例言之，不似含大量摻雜劑的結構，單一摻雜劑n-p-n和p-n-p結構有相當不同的電位分佈。n-p-n和p-n-p結構允許非侷限性電荷。p-n-p系統的「正反」變遷要求二步驟式機轉。但n-p-n系統係透過更為協調的處理切換。後述例中，系統易以如下態之一存在： $n^+-p^--n^0$ 或 $n^0-p^--n^+$ 。一態可藉單純關聯 p^- 和 n^0 的電子朝

五、發明說明(18)

示而獲得結構1904。

發明人已經說明本發明之特定具體實施例，其提供基超分子結構以及基於此種結構的裝置。半導體、化學、及/或電子業界人士很快了解本發明有無數其它具體實施例。實際上多種實務皆屬可能。隨附之申請專利範圍絕非意圖圍限本發明於所述特定具體實施例。

圖示代表符號說明

501,901	施體
502,902	受體
904,903,1201,1301	電位分佈曲線
1202,1503	絕緣基材
1203,1504	接觸電極
1401	個別晶胞
1402	接觸點
1501,1502	摻雜劑
1601,1602	發射器
1603,1604	接收器
1605,1606	發射線
1701	基材
1702,1703	結合探頭
1704	懸臂樑
1801	三原子於矽基材上
1802,1903	磊晶膜矽基材
1803,1904	鈍化矽基材
1901	第一摻雜矽基材
1902	第二摻雜矽基材

六、申請專利範圍

1. 一種由一超分子結構所形成之pn接面，包含：

一主材料；以及

雜質，使得成分原子之位置實質上固定，至少部份藉由一表面上之控制配置，以賦與該結構以實質上可預測之單電荷性質，該結構係亦可藉如下公式界定：

$$H_A \sum X_{ia}$$

其中：

H界定主材料；

A為表示該結構的主原子數目之數字；

X界定第i個雜質；以及

a界定第i個雜質數量。

2. 如申請專利範圍第1項之pn接面，其進一步包含：

一絕緣基材，其上設置有該超分子結構；以及

多個接觸電極，其係連結至該超分子結構，使得該pn接面形成一單獨裝置。

3. 一種由一超分子結構所形成之雙極性晶胞，其包含：

一主材料；以及

雜質，使得成分原子之位置實質上固定，至少部份藉由一表面上之控制配置，以賦與該結構以實質上可預測之單電荷性質，該結構係亦可藉如下公式界定：

$$H_A \sum X_{ia}$$

其中：

H界定主材料；

A為表示該結構的主原子數目之數字；

六、申請專利範圍

X 界定第 i 個雜質；以及

a 界定第 i 個雜質數量。

4. 如申請專利範圍第 3 項之雙極性晶胞，其進一步包含：
一絕緣基材，其上設置有該超分子結構；以及
多個接觸電極，其係連結至該超分子結構，故雙極性晶胞形成一單獨裝置。
5. 一種單一摻雜劑 pn 接面，包含：
一主結構；
一個設置於該主結構之第一側的單一施體原子；以及
一個設置於該主結構之第二側的單一受體原子，第二側為第一側的對側，每一單一施體原子以及單一受體原子之位置已至少部份藉由一表面上之控制配置以在主結構內部形成單一偶極。
6. 如申請專利範圍第 5 項之單一摻雜劑 pn 接面，其進一步包含：
一絕緣基材，其上設置有該主結構；
以及多個接觸電極，其係連結至該主結構，故單一摻雜劑 pn 接面形成一單獨裝置。
7. 一種單一摻雜劑雙極性晶胞，包含：
一主結構；
一對第一類型原子設置成該成對之單一原子係駐在主結構之兩相對側各側上；以及
一單一第二類型原子設置於主結構內部的該成對第一類型原子間，每單一原子之位置已至少部份藉由一表面

六、申請專利範圍

上之控制配置，故兩個非對稱井由一障體隔開且係形成於主結構內部。

8. 如申請專利範圍第7項之單一摻雜劑雙極性晶胞，其中該第一類型原子為受體而第二類型原子為施體。

9. 如申請專利範圍第7項之單一摻雜劑雙極性晶胞，其中該第一類型原子為施體而第二類型原子為受體。

10. 一種半導體裝置，包含：

一絕緣基材；

一主結構，其係設置於該絕緣基材上；

一對第一類型原子，其係設置成該成對之單一原子係駐在主結構之兩相對側各側上；

一單一第二類型原子，其係設置於主結構內部的該成對第一類型原子間，每單一原子之位置已至少部份藉由一表面上之控制配置，故兩個非對稱井由一障體隔開且係形成於主結構內部；以及

多個接觸電極，其係連結至主結構。

11. 如申請專利範圍第10項之半導體裝置，其中該第一類型原子為受體而第二類型原子為施體。

12. 如申請專利範圍第10項之半導體裝置，其中該第一類型原子為施體而第二類型原子為受體。

13. 一種單一電荷振盪器陣列，其包含多個靜電耦合之單一摻雜劑雙極性晶胞，各個晶胞進一步包含：

一主結構；

一對第一類型原子，其係設置成該成對之單一原子係

六、申請專利範圍

駐在主結構之兩相對側各側上；以及

一單一第二類型原子，其係設置於主結構內部的該成對第一類型原子間，每單一原子之位置已至少部份藉由一表面上之控制配置，故兩個非對稱井由一障體隔開且係形成於主結構內部。

14. 一種半導體振盪器，其包含：

一絕緣基材；

一配置於該絕緣基材上之一單電荷振盪器陣列，該單電荷振盪器陣列進一步包含複數個靜電耦合至包含單電荷雜質原子之主結構，每單電荷雜質原子之位置已至少部份藉由一表面上之控制配置；

連接至該陣列之接觸電極；以及

一熱能供應系統，其用以維持該陣列之操作溫度至少與一臨界溫度一樣高；

其中該單電荷雜質原子進一步包含：

一對第一類型原子設置成該成對之單一原子係駐在主結構之兩相對側各側上；以及

一單一第二類型原子設置於主結構內部的該成對第一類型原子間，故兩個非對稱井由一障體隔開且係形成於主結構內部。

15. 一種製造一單一摻雜劑雙極性晶胞於一半導體材料基材上之方法，該方法包含下列步驟：

安置摻雜劑之單一三原子集合於基材上；

生長半導體材料磊晶膜於該組摻雜劑和基材上方；以

六、申請專利範圍

及

以至少一單層鈍化該晶胞。

16. 如申請專利範圍第15項之方法，其中該摻雜劑三原子集合係藉近端探查操縱技術安置。

17. 一種製造一單一摻雜劑雙極性晶胞於一半導體材料基材上之方法，該方法包含下列步驟：

安置二或二以上組摻雜劑之單一三原子集合至基材上；

生長半導體材料磊晶膜於該組摻雜劑和半導體基材上方；

產生一個圖樣於磊晶膜表面上，該圖樣界定晶胞之形狀；以及

以至少一單層鈍化多個單一摻雜劑雙極性晶胞。

18. 如申請專利範圍第17項之方法，其中該摻雜劑三原子集合係藉近端探查操縱技術安置。

19. 一種製造一單一摻雜劑雙極性晶胞之方法，係經由形成一組垂直摻雜劑三原子集合，該晶胞係形成於半導體材料基材上，該方法包含下列步驟：

安置一個第一類型之第一原子至基材上；

生長半導體材料之第一磊晶膜於第一原子和基材上方；

安置一個第二類型之單一原子至第一磊晶膜頂上；

生長半導體材料之第二磊晶膜於第二類型之單一原子和第一磊晶膜上方；

六、申請專利範圍

安置一個第一類型的第二原子至第二磊晶膜頂上，故形成一個三原子集合；

生長半導體材料之第三磊晶膜於第一類型的第二原子和第二磊晶膜上方；以及

以至少一單層鈍化該晶胞。

20. 如申請專利範圍第19項之方法，其中該第一類型之第一原子、第二類型之單一原子、和第一類型之第二原子全部皆係藉近端探查操縱技術安置。

21. 一種製造多數單一摻雜劑雙極性晶胞之方法，係經由形成多組垂直摻雜劑三原子集合，該晶胞係形成於半導體材料基材上，該方法包含下列步驟：

安置二或二以上個第一類型之第一原子至基材上；

生長半導體材料之第一磊晶膜於第一類型之第一原子和基材上方；

安置多個第二類型之單一原子至第一磊晶膜頂上；

生長半導體材料之第二磊晶膜於第二類型之單一原子和第一磊晶膜上方；

安置多個第一類型的第二原子至第二磊晶膜頂上，故形成多組三原子集合；

生長半導體材料之第三磊晶膜於第一類型的第二原子和第二磊晶膜上方；

產生一圖樣於該第三磊晶膜表面，該圖樣係界定一種晶胞形狀；以及

以至少一單層鈍化多數單一摻雜劑雙極性晶胞。

六、申請專利範圍

22. 如申請專利範圍第21項之方法，其中該第一類型之第一原子、第二類型之單一原子、和第一類型之第二原子全部皆係藉近端探查操縱技術安置。