(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H03L 7/16

(11) 공개번호 특1996-0020007
(43) 공개일자 1996년06월17일

(21) 출원번호 특1994-0031319
(22) 출원일자 1994년11월26일

(71) 출원인 재단법인 한국전자통신연구소 양승택
대전광역시 유성구 가정동 161번지
(72) 발명자 정용주
대전광역시 유성구 가정동 236-1
(74) 대리인 김영길, 원혜중, 김명섭

심사청구 : 있음

(54) 하이브리드 주파수 합성기

요약

본 발명은 직접주파수합성기(DDS)와 PLL 합성기를 혼합한 하이브리드 주파수 합성기에 관한 것이다.

본 발명의 구성중 직접주파수합성기는 제1위상누적기 이외에도 K/N인 위상 데이타가 입력되고 상기 제1위상누적기 보다 N배 빠른 클럭으로 동작하는 제2위상누적기(21), 두 위상누적기의 출력을 합산하여 그 결과가 360° 가 되는 시점을 검출하여 초기화 회로에 공급하는 360° 검출부 및 두 위상누적기의 상태를 초기화하고 초기화된 시점에서 다시 출력주파수의 다음 주기를 합성하도록 제1위상누적기의 출력 타이밍을 조절하는 초기화 회로로 구성되는 것을 특징으로 하며, 상기 본 발명에 의해 장치의 소형화가 가능하여 경제적이다.

대표도

도2

명세서

[발명의 명칭]

하이브리드 주파수 합성기

[도면의 간단한 설명]

제2도는 본 발명의 구성도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

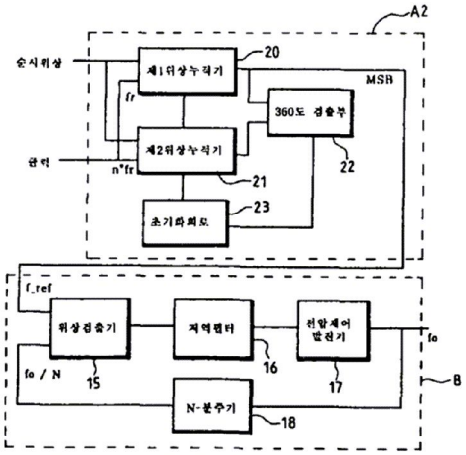
청구항 1

기준 주파수를 합성하는 직접주파수합성기(DDS)와 분주비가 N으로 고정된 위상 동기 루프(PLL)합성기를 혼합한 하이브리드주파수 합성기에 있어서, 직접주파수합성기는 디지탈 형태로 입력되는 순시 위상 데이터 K를 매 클럭마다 누적시키는 제1위상누적기(20) 이외에도, K/N인 위상 데이타가 입력되고, 상기 제1이상누적기(21) 보다 N배 빠른 클럭으로 동작하는 제2위상누적기(21); 상기 제1위상누적기(20)와 제2위상누적기(21)의 출력을 합산하므로 두 위상누적기의 출력의 합이 360° 가 되는 시점을 검출하여, 초기화 회로에 공급하는 360° 검출부(22); 및 상기 제1위상누적기(20)와 제2위상누적기(21)의 상태를 초기화하고 초기화된 시점에서 다시 출력주파수의 다음 주기를 합성하도록 제1위상누적기(20)의 출력 타이밍을 조절하는 초기화 회로(23)로 구성되는 것을 특징으로 하는 하이브리드 주파수 합성기.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면2


A2
순시위상
제1위상누적기
20
MSB
fr
360도 검출부
제2위상누적기
n*fr
22
21
초기화회로
23
f_ref
위상검출기
저역필터
전압제어
발진기
fo
fo / N
15
16
17
N-분주기
18
B