

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年10月14日(14.10.2010)

PCT

(10) 国際公開番号
WO 2010/116596 A1

- (51) 国際特許分類:
C30B 29/38 (2006.01) H01L 21/205 (2006.01)
C30B 25/02 (2006.01)
- (21) 国際出願番号: PCT/JP2010/001388
- (22) 国際出願日: 2010年3月2日(02.03.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-082979 2009年3月30日(30.03.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 信越半導体株式会社 (Shin-Etsu Handotai Co., Ltd.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 安富敬三 (ADOMI, Keizo) [JP/JP]; 〒3790196 群馬県安中市磯部2丁目13番1号信越半導体株式会社半導体磯部研究所内 Gunma (JP). 川原実 (KAWAHARA, Minoru) [JP/JP]; 〒3790196 群馬県安中市

磯部2丁目13番1号信越半導体株式会社半導体磯部研究所内 Gunma (JP).

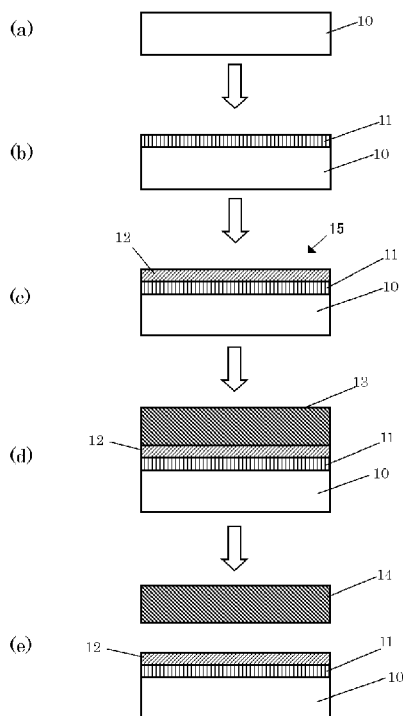
- (74) 代理人: 好宮幹夫 (YOSHIMIYA, Mikio); 〒1100005 東京都台東区上野7丁目6番11号第一下谷ビル8F Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ,

[続葉有]

(54) Title: METHOD FOR MANUFACTURING FREE-STANDING III NITRIDE SEMICONDUCTOR SUBSTRATE, AND SUBSTRATE FOR GROWING III NITRIDE SEMICONDUCTOR LAYER

(54) 発明の名称: III族窒化物半導体自立基板の製造方法及びIII族窒化物半導体層成長用基板

[図1]



(57) Abstract: Provided is a method for manufacturing a free-standing III nitride semiconductor substrate, wherein a first III nitride semiconductor layer containing In is epitaxially grown at a first growing temperature on a base material, a second III nitride semiconductor layer is epitaxially grown at a second growing temperature higher than the first growing temperature on the first III nitride semiconductor layer which has been grown, the second III nitride semiconductor layer which has been grown is peeled from the base material, and a free-standing substrate composed of the second III nitride semiconductor is manufactured. Thus, the manufacturing method by which the free-standing III nitride semiconductor substrate can be manufactured at a low cost by the simple process and the substrate for growing the III nitride semiconductor layer are provided.

(57) 要約: 本発明は、基材上にInを含む第一のIII族窒化物半導体層を第一の成長温度でエピタキシャル成長させた後、成長させた第一のIII族窒化物半導体層の上に第二のIII族窒化物半導体層を第一の成長温度より高温の第二の成長温度でエピタキシャル成長させて、成長させた第二のIII族窒化物半導体層を基材から剥離させることにより第二のIII族窒化物半導体からなる自立基板を製造するIII族窒化物半導体自立基板の製造方法である。これにより、簡便なプロセスによりIII族窒化物半導体自立基板を低コストで製造することができる製造方法及びIII族窒化物半導体層成長用基板が提供される。

WO 2010/116596 A1

WO 2010/116596 A1



CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, 添付公開書類:
TD, TG).

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

ⅢⅢⅢ族窒化物半導体自立基板の製造方法及びⅢⅢⅢ族窒化物半導体層成長用基板

技術分野

[0001] 本発明は、ⅢⅢⅢ族窒化物半導体自立基板を製造する方法とⅢⅢⅢ族窒化物半導体自立基板を製造するためのⅢⅢⅢ族窒化物半導体層成長用基板に関する。

背景技術

[0002] 窒化物半導体材料は、禁制帯幅が充分大きく、バンド間遷移も直接遷移型であるため、短波長発光素子への適用が盛んに検討されている。また、電子の飽和ドリフト速度が大きいこと、ヘテロ接合による2次元キャリアガスの利用が可能なこと等から、電子素子への応用も期待されている。

[0003] これらの素子を構成する窒化物半導体層は、有機金属気相成長法（MOVPE：Metal-Organic Vapor Phase Epitaxy）、分子線気相成長法（MBE：Molecular Beam Epitaxy）、ハイドライド気相成長法（HVPE：Hydride Vapor Phase Epitaxy）等の気相成長法を用いて、下地基板上にエピタキシャル成長を行うことにより得られる。ところが、この窒化物半導体層と格子定数の整合する下地基板が存在しないため、良質の成長層を得ることが困難であり、得られる窒化物半導体層中には多くの結晶欠陥が含まれていた。この結晶欠陥は、素子特性の向上を阻害する要因となることから、これまで、窒化物半導体層中の結晶欠陥を低減する検討が盛んに行われてきた。

[0004] 結晶欠陥の比較的少ないⅢⅢⅢ族元素窒化物系結晶を得るための方法として、サファイア等の異種基板上に低温堆積緩衝層（バッファ層）を形成し、

その上にエピタキシャル成長層を形成する方法が知られている。この低温堆積緩衝層を用いた結晶成長法では、まず、サファイア等の基板上にAlN又はGaNを500℃付近で堆積させ、アモルファス状の膜ないし一部多結晶を含む連続膜を形成する。これを1000℃付近に昇温することで一部を蒸発させ、また結晶化することで、密度の高い結晶核を形成する。これを成長の核として比較的結晶性のよいGaN膜が得られる。しかしながら、低温堆積緩衝層を形成する方法を用いても、貫通転位や空孔パイプなどの結晶欠陥が相当程度存在し、現在望まれているような高性能の素子を得るには不充分であった。

[0005] そこで、結晶成長用の基板としてGaN等のIII族窒化物半導体基板を用い、この上に素子部を構成する半導体多層膜を形成する手法が盛んに検討されている。以下、こうした結晶成長用の基板を、自立基板と称する。例えば、GaNの自立基板を得るための手法として、ELO (Epitaxial Lateral Overgrowth) 技術が知られている。ELOとは、下地基板にストライプ状開口部を有するマスクを形成し、開口部からラテラル成長させることにより転位の少ないGaN層を得る技術である。特許文献1では、このELO技術を用いてサファイア基板上にGaN層を形成した後、サファイア基板をエッチング等により除去し、GaN自立基板を得ることが提案されている。

[0006] 一方、ELOの手法をさらに発展させた手法としてFIELO (Face-Initiated Epitaxial Lateral Overgrowth) 技術 (非特許文献1参照) が開発されている。この技術は、酸化シリコンマスクを用いて選択成長を行う点でELOと共通するが、その際、マスク開口部にファセットを形成する点で相違している。ファセットを形成することにより、転位の伝搬方向を変え、エピタキシャル成長層の上部に至る貫通転位を低減するものである。この方法を用いることにより、たとえばサファイア等の下地基板上に厚膜のGaN層を成長させ、その後下地基板を除去することにより、結晶欠陥の比較的少ない良質のGaN自立基板を

得ることができる。

- [0007] また別の技術として、特許文献2には、空隙を利用してGaN自立基板を得る手法が開示されている。この手法では、サファイアC面（（0001）面）基板上にGaN層を形成した後、その上にチタン膜を形成する。次いで水素ガス又は水素含有化合物ガスを含む雰囲気中で基板を熱処理してGaN層中に空隙を形成する。その後、GaN層上に新たに厚膜のGaN層を形成することによって反りの少ない良質のGaN自立基板を得ることができる。

先行技術文献

特許文献

- [0008] 特許文献1：特開平11-251253号公報
特許文献2：特開2003-178984号公報

非特許文献

- [0009] 非特許文献1：A. Usui et al., Jpn. J. Appl. Phys., Vol. 36 (1997) pp. L. 899-L. 902

発明の概要

発明が解決しようとする課題

- [0010] 上述したような従来技術で、比較的良質なGaN等のIII族窒化物半導体の自立基板が得られるようになったが、サファイア等の異種基板を除去・剥離したり、金属膜やパターン形成等の複雑な工程が必要となり、製造コストが高くなるという問題があった。このため、現状では、例えばGaNの自立基板はGaN系半導体レーザーダイオード等に用いられ、III族窒化物半導体の自立基板は特に付加価値が高いデバイスにしか採用されていない。
- [0011] 本発明は、上記問題点に鑑みてなされたものであって、簡便なプロセスによりIII族窒化物半導体自立基板を低コストで製造することができる製造方法及びIII族窒化物半導体層成長用基板を提供することを目的とする。

課題を解決するための手段

[0012] 上記目的を達成するために、本発明は、少なくとも、基材上に In を含む第一の III 族窒化物半導体層を第一の成長温度でエピタキシャル成長させた後、該成長させた第一の III 族窒化物半導体層の上に第二の III 族窒化物半導体層を第一の成長温度より高温の第二の成長温度でエピタキシャル成長させて、該成長させた第二の III 族窒化物半導体層を前記基材から剥離させることにより第二の III 族窒化物半導体からなる自立基板を製造することを特徴とする III 族窒化物半導体自立基板の製造方法を提供する。

[0013] このように、 In を含む第一の III 族窒化物半導体層を成長させ、その上に第二の窒化物半導体層をより高温で成長させることで、良質な第二の窒化物半導体層を成長させて、成長後の降温時には第一の III 族窒化物半導体層が良好な剥離層として機能し、第二の半導体層を容易に剥離させることができるため、自立基板を効率的に得ることができる。また、エピタキシャル成長させた単結晶の第一の III 族窒化物半導体層上に成長させるため、第二の III 族窒化物半導体層は結晶性良く成長させることができ、さらにはエピタキシャル成長させる方法は限定されず、自立基板になり得るような厚膜の第二の III 族窒化物半導体層を効率的に成長させることができる。

以上より、本発明の製造方法によれば、剥離層として、金属膜やマスクパターン形成の必要が無く、 In を含む III 族窒化物半導体層を成長させるのみであるため、簡便な工程により良質な III 族窒化物半導体自立基板を低コストで製造することができる。

[0014] このとき、前記 In を含む第一の III 族窒化物半導体層を、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($x > 0$) の層とすることが好ましい。

$\text{In}_x\text{Ga}_{1-x}\text{N}$ ($x > 0$) の層であれば、基材上に比較的簡易に成長させることができ、さらに本発明により GaN 自立基板を製造するのに好適である。

[0015] このとき、前記 In を含む第一の III 族窒化物半導体層を MOVPE 法で成長させて、前記第二の III 族窒化物半導体層を HVPE 法で成長させることが好ましい。

このように、MOVPE法であれば、熱膨張係数の異なる基材上に、比較的低温で良好なInを含む第一のIII族窒化物半導体層を成長させることができ、HVPE法であれば、厚膜の第二のIII族窒化物半導体層を効率的に成長させることができる。

[0016] このとき、前記基材上にバッファ層を成長させた後、前記成長させたバッファ層上に前記Inを含む第一のIII族窒化物半導体層をエピタキシャル成長させることが好ましい。

このように、バッファ層を成長させることで、高温時でも基材の熱膨張による歪みが第一の窒化物半導体層に伝わりにくく、その上に成長させられる第二の窒化物半導体層もより良好な品質のものが形成される。

[0017] 前記第二のIII族窒化物半導体層を、GaNの層とすることが好ましい。

本発明であれば、製造が困難で、付加価値の高い、良質なGaNの自立基板を低コストで製造することができるため、好適である。

[0018] このとき、前記Inを含む第一のIII族窒化物半導体層を成長させた後、該成長させたInを含む第一のIII族窒化物半導体層上にGaNの層をMOVPE法で成長させて、該成長させたGaNの層上に前記第二のIII族窒化物半導体層としてGaNの層をHVPE法で成長させることが好ましい。

このように、Inを含む第一のIII族窒化物半導体層上にMOVPE法で結晶性良くGaNの層を成長させ、その上にHVPE法で厚いGaNの層を成長させることによって、より結晶性の良いGaNの自立基板を効率的に製造することができる。

[0019] また、本発明のIII族窒化物半導体自立基板の製造方法により製造されたものであることを特徴とするIII族窒化物半導体自立基板を提供する。

このように、本発明の製造方法により製造されたIII族窒化物半導体自立基板であれば、安価で、高品質の自立基板となる。

[0020] また、本発明は、III族窒化物半導体層をエピタキシャル成長させるた

めの基板であって、少なくとも、前記Ⅲ族窒化物半導体層をエピタキシャル成長させる側の基材上の表面に、Ⅲを含むⅢ族窒化物半導体の単結晶層を有するものであることを特徴とするⅢ族窒化物半導体層成長用基板を提供する。

このような、Ⅲ族窒化物半導体層成長用基板であれば、Ⅲを含むⅢ族窒化物半導体の単結晶層上に良質のⅢ族窒化物半導体層を成長させることができ、その後の剥離も容易であるため、簡便に高品質のⅢ族窒化物半導体自立基板を製造することができる。

[0021] このとき、前記Ⅲを含むⅢ族窒化物半導体の単結晶層上に、MOVPE法で成長されたGaNの層を有するものであることが好ましい。

このような、MOVPE法で剥離が生じない程度に比較的低温で成長されたGaNの層を有するものであれば、そのGaNの層上に、より良質のGaNの層を厚く効率的に成長させることができるため、より高品質のⅢ族窒化物半導体自立基板を製造することができる。

発明の効果

[0022] 以上のように、本発明の製造方法又はⅢ族窒化物半導体層成長用基板によれば、簡便なプロセスにより高品質のⅢ族窒化物半導体自立基板を低コストで製造することができる。

図面の簡単な説明

[0023] [図1]本発明のⅢ族窒化物半導体自立基板の製造方法の実施態様の一例を示すフロー図である。

[図2]本発明のⅢ族窒化物半導体層成長用基板の一例を示す概略図である。

[図3]本発明のⅢ族窒化物半導体層成長用基板の他の一例を示す概略図である。

発明を実施するための形態

[0024] 本発明の骨子は、熱的に弱いⅢを含むⅢ族窒化物半導体層を剥離層

として利用することにある。剥離層として窒化物半導体の一種を用いることができるので、従来技術と比較して格別に簡易な一環プロセスの中で剥離層を組み込み、剥離を実施することが可能となる。

[0025] 以下、本発明のⅢⅢⅢ族窒化物半導体自立基板の製造方法及びⅢⅢⅢ族窒化物半導体層成長用基板について、実施態様の一例を、図を参照しながら詳細に説明するが、本発明はこれに限定されるものではない。

図１は、本発明のⅢⅢⅢ族窒化物半導体自立基板の製造方法の一例を示すフロー図である。図２、３は、本発明のⅢⅢⅢ族窒化物半導体層成長用基板の一例を示す概略図である。

[0026] 図２に示すように、本発明のⅢⅢⅢ族窒化物半導体層成長用基板１５は、ⅢⅢⅢ族窒化物半導体層をエピタキシャル成長させる側の基材１０上の表面にⅢを含むⅢⅢⅢ族窒化物半導体の単結晶層１２を有する。

このような、ⅢⅢⅢ族窒化物半導体層成長用基板であれば、Ⅲを含むⅢⅢⅢ族窒化物半導体の単結晶層上に良質のⅢⅢⅢ族窒化物半導体層を成長させることができ、成長後の降温によってⅢを含むⅢⅢⅢ族窒化物半導体の単結晶層１２が剥離層として機能するため、簡便にⅢⅢⅢ族窒化物半導体自立基板を製造することができる。また、最表層が単結晶であるため、その上にⅢⅢⅢ族窒化物半導体層を結晶性良くエピタキシャル成長させることができ、成長させるⅢⅢⅢ族窒化物半導体の種類や成長方法も限定されない。また、図２に示すように、基材１０上にバッファ層１１が形成されてもよく、その上にⅢを含むⅢⅢⅢ族窒化物半導体の単結晶層１２を有することにより、より良質の単結晶層が形成されるため、成長させるⅢⅢⅢ族窒化物半導体層の欠陥をより低減でき、好ましい。

[0027] また、図３に示すように、Ⅲを含むⅢⅢⅢ族窒化物半導体の単結晶層１２上に、MOVPE法で成長されたGaNの層１６を有するⅢⅢⅢ族窒化物半導体層成長用基板１５であることが好ましい。

このような、MOVPE法で剥離が生じない程度に比較的低温で成長された薄いGaNの層を有するものであれば、そのGaNの層上に、より良質の

GaNの層を厚く効率的に成長させることができるため、より高品質のIII族窒化物半導体自立基板を製造することができる。このMOVPE法で成長されたGaNの層の厚さとしては、特に限定されないが、1 μm以下であれば、高コストにならず、剥離も生じにくいいため好ましい。

[0028] 本発明のIII族窒化物半導体自立基板の製造方法は、図1(a)に示すように、まず基材10となる基板を準備する。

準備する基板としては、特に限定されず、例えばサファイア基板を準備することができる。

[0029] 次に、図1(b)に示すように、準備した基材10上にバッファ層11を成長させることが好ましい。バッファ層11としては、特に限定されず、二層以上成長させてもよく、例えばGaNやAlN等をMOVPE法等で成長させることができる。

このように、バッファ層を成長させることで、高温時でも基材の熱膨張による歪みが第一の窒化物半導体層に伝わりにくく、良質な層が形成され、その上に成長させられる第二の窒化物半導体層も欠陥が低減された、より良好なものが形成される。

[0030] 次に、図1(c)に示すように、基材10のバッファ層11上に、Inを含む第一のIII族窒化物半導体層12を第一の成長温度でエピタキシャル成長させることにより、本発明のIII族窒化物半導体層成長用基板15を作製する。

このとき成長させる第一のIII族窒化物半導体層としては、Inを含むものであれば特に限定されず、例えば $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($x > 0$)の層をMOVPE法によりエピタキシャル成長させることが好ましい。 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($x > 0$)の層であれば、基材上に比較的簡易に成長させることができる。

また、第一のIII族窒化物半導体層12中のInの濃度としては、Inの濃度が高い方が、より良好な剥離が生じるため好ましい。

[0031] このとき、Inを含む第一のIII族窒化物半導体層12を成長させる方法として、MOVPE法であれば、熱膨張係数の異なる基材上に、比較的

温で良好な I_n を含む第一の III 族窒化物半導体層を成長させることができるため好ましい。また、第一の成長温度としても特に限定されず、例えば $600^{\circ}\text{C} \sim 800^{\circ}\text{C}$ とすることができ、低温であるほど、基材上に、より良好な III 族窒化物半導体層が形成される。

[0032] 次に、図 1 (d) に示すように、成長させた I_n を含む第一の III 族窒化物半導体層 12 の上に第二の III 族窒化物半導体層 13 を第一の成長温度より高温の第二の成長温度でエピタキシャル成長させる。

第一の III 族窒化物半導体層に含まれる I_n は熱に弱いため、第二の III 族窒化物半導体層の高温下での成長時には良好なバッファ層として機能し、また、単結晶である第一の III 族窒化物半導体層上に成長させることができるため、欠陥が低減された III 族窒化物半導体層を成長させることができる。

[0033] このとき、第二の III 族窒化物半導体層 13 としては、特には限定されず、 $AlGaN$ や AlN 等の層とすることができるが、 GaN の層とすることが好ましい。

本発明であれば、製造が困難で、付加価値の高い、良質な GaN の自立基板を低コストで製造することができるため、好適である。

[0034] このとき第二の III 族窒化物半導体層を成長させる方法としては、特に限定されないが、HVPE法で成長させることが好ましい。

HVPE法であれば、厚膜の III 族窒化物半導体層を効率的に成長させることができるため、剥離して自立基板を製造するのに好適である。

[0035] また、成長させた I_n を含む第一の III 族窒化物半導体層 12 上に GaN の層 16 をMOVPE法で成長させて、図 3 に示すような III 族窒化物半導体層成長用基板 15 を作製し、その GaN の層 16 上に第二の III 族窒化物半導体層 13 として GaN の層をHVPE法で成長させることが好ましい。

このように、 I_n を含む第一の III 族窒化物半導体層上にMOVPE法により比較的低温で結晶性良く GaN の層を成長させて、その上にHVPE

法で厚いGaNの層を成長させることにより、GaNの厚い層を同じ組成の層上に成長させることができるため、より結晶性良く成長させることができる。このときの、MOVPE法により成長させるGaNの層16の厚さとしては、特に限定されず、1 μ m以下であれば、高コストにならず、剥離を起こさないように成長させることができるため好ましい。

なお、このMOVPE法で成長させる薄い層としては、GaN以外も成長させることができ、特に限定されないが、第二のIII族窒化物半導体層として成長させる層と同じ組成の層を成長させることが好ましい。

[0036] 次に、図1(e)に示すように、成長させた第二のIII族窒化物半導体層13を基材10から剥離させることにより、第二のIII族窒化物半導体からなる自立基板14を製造する。このとき、第二のIII族窒化物半導体層13成長後の降温時に自然剥離するか、又は降温時に自然剥離しなかった場合でも、降温後でも容易に剥離させることができる。

このように、Inを含む第一のIII族窒化物半導体層が剥離層として機能するため、従来のような金属膜の形成やパターン形成等の複雑な工程が不要であり、上記のように単結晶上に結晶性良く成長した第二のIII族窒化物半導体層を自然剥離させることができるため、高品質のIII族窒化物半導体の自立基板を簡便な方法で効率的に得ることができる。

[0037] 以上のような本発明の製造方法により製造されたIII族窒化物半導体自立基板14であれば、安価で結晶性の良いIII族窒化物半導体自立基板となる。

実施例

[0038] 以下、実施例及び比較例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

(実施例)

まず、TMGa、TMIn、NH₃を原料に用いてMOVPE法によりサファイア基板上に500～600℃程度の低温でGaN第一バッファ層を成長

させた後、成長温度を $1000\sim1100^{\circ}\text{C}$ に上げてGa₂N第二バッファ層を成長させた。

その後、成長温度を $600\sim800^{\circ}\text{C}$ 程度に下げて、第一のIII族窒化物半導体層としてInGa₂N/Ga₂N多重量子井戸構造を成長させた。このMOVPEウェーハを洗浄した後、HVPE装置に仕込んで第二のIII族窒化物半導体層として厚いGa₂N膜を 1000°C で成長させた。HVPE装置中ではIII族元素のハロゲン化物であるGaClとNH₃を原料として、例えば $100(\mu\text{m}/\text{h})$ 程度の高速でGa₂N層を成長させることが可能である。本実施例では、このような成長速度で約 $800\mu\text{m}$ の厚膜Ga₂N層を成長させ、ウェーハをHVPE装置から取り出したところ、サファイア基板と厚膜Ga₂N層が容易に剥離して、Ga₂Nの自立基板が得られた。

発明者らが鋭意検討した結果、MOVPE法で成長させたInGa₂N層中のIn濃度が高い程、より良好な剥離が生じることが判明した。

[0039] (比較例)

実施例と同様に、但し、InGa₂N/Ga₂N多重量子井戸構造を成長させないで、Inを含まないGa₂Nバッファ層上に厚膜Ga₂N層をHVPE装置で成長させた。

この場合、 $100\mu\text{m}$ 程度の膜厚を成長させた時点でクラックが発生してウェーハが割れる結果となった。

[0040] なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

請求の範囲

- [請求項1] 少なくとも、基材上に I_n を含む第一の III 族窒化物半導体層を第一の成長温度でエピタキシャル成長させた後、該成長させた第一の III 族窒化物半導体層の上に第二の III 族窒化物半導体層を第一の成長温度より高温の第二の成長温度でエピタキシャル成長させて、該成長させた第二の III 族窒化物半導体層を前記基材から剥離させることにより第二の III 族窒化物半導体からなる自立基板を製造することを特徴とする III 族窒化物半導体自立基板の製造方法。
- [請求項2] 前記 I_n を含む第一の III 族窒化物半導体層を、 $I_n x Ga_{1-x} N$ ($x > 0$) の層とすることを特徴とする請求項1に記載の III 族窒化物半導体自立基板の製造方法。
- [請求項3] 前記 I_n を含む第一の III 族窒化物半導体層を MOVPE 法で成長させて、前記第二の III 族窒化物半導体層を HVPE 法で成長させることを特徴とする請求項1又は請求項2に記載の III 族窒化物半導体自立基板の製造方法。
- [請求項4] 前記基材上にバッファ層を成長させた後、前記成長させたバッファ層上に前記 I_n を含む第一の III 族窒化物半導体層をエピタキシャル成長させることを特徴とする請求項1乃至請求項3のいずれか一項に記載の III 族窒化物半導体自立基板の製造方法。
- [請求項5] 前記第二の III 族窒化物半導体層を、 GaN の層とすることを特徴とする請求項1乃至請求項4のいずれか一項に記載の III 族窒化物半導体自立基板の製造方法。
- [請求項6] 前記 I_n を含む第一の III 族窒化物半導体層を成長させた後、該

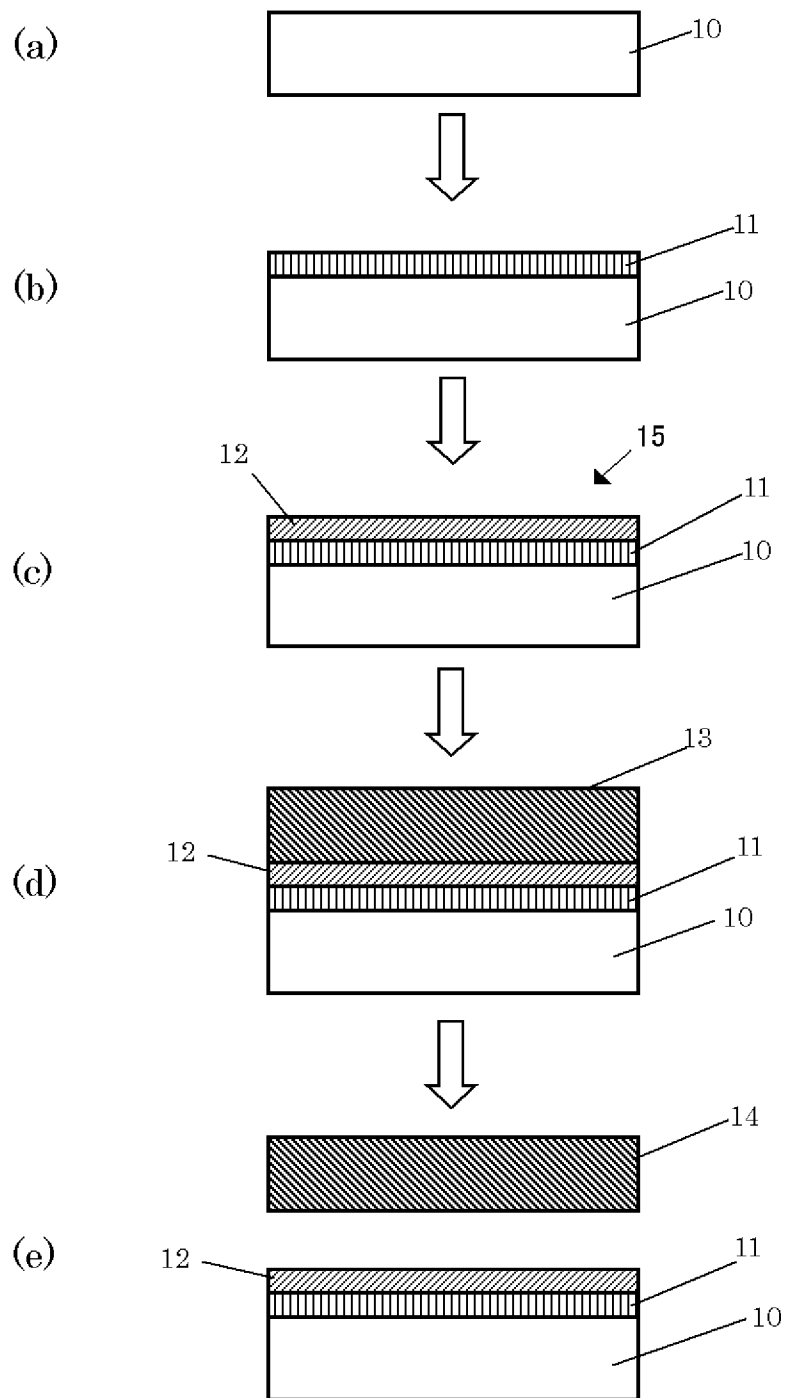
成長させた I n を含む第一の I I I 族窒化物半導体層上に G a N の層を M O V P E 法で成長させて、該成長させた G a N の層上に前記第二の I I I 族窒化物半導体層として G a N の層を H V P E 法で成長させることを特徴とする請求項 1 乃至請求項 5 のいずれか一項に記載の I I I 族窒化物半導体自立基板の製造方法。

[請求項7] 請求項 1 乃至請求項 6 のいずれか一項に記載の I I I 族窒化物半導体自立基板の製造方法により製造されたものであることを特徴とする I I I 族窒化物半導体自立基板。

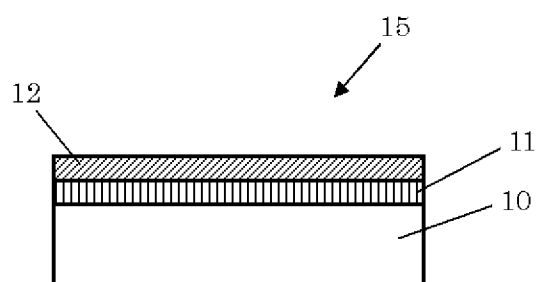
[請求項8] I I I 族窒化物半導体層をエピタキシャル成長させるための基板であって、少なくとも、前記 I I I 族窒化物半導体層をエピタキシャル成長させる側の基材上の表面に、I n を含む I I I 族窒化物半導体の単結晶層を有するものであることを特徴とする I I I 族窒化物半導体層成長用基板。

[請求項9] 前記 I n を含む I I I 族窒化物半導体の単結晶層上に、M O V P E 法で成長された G a N の層を有するものであることを特徴とする請求項 8 に記載の I I I 族窒化物半導体層成長用基板。

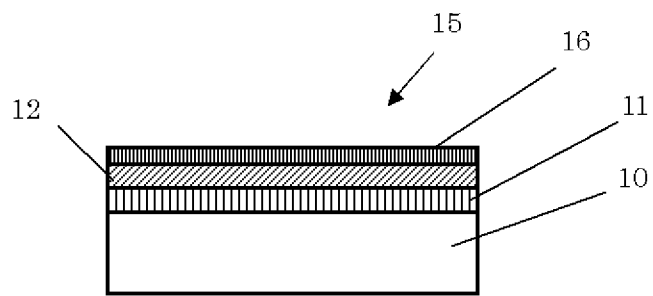
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/001388

A. CLASSIFICATION OF SUBJECT MATTER

C30B29/38(2006.01)i, C30B25/02(2006.01)i, H01L21/205(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

C30B1/00-35/00, H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-9003 A (Ricoh Co., Ltd.), 11 January 2002 (11.01.2002), paragraphs [0049] to [0054], [0079] to [0093] (Family: none)	1-9
X A	JP 2003-178984 A (NEC Corp.), 27 June 2003 (27.06.2003), paragraph [0076] & US 2002/0197825 A1 & EP 1246233 A3 & EP 1246233 A2 & TW 533607 B & KR 10-2002-0076198 A & CN 1378237 A	7 1-6, 8, 9
P, X	JP 2009-152305 A (The Furukawa Electric Co., Ltd.), 09 July 2009 (09.07.2009), claim 4; paragraphs [0021] to [0026], [0047] (Family: none)	1-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 May, 2010 (13.05.10)

Date of mailing of the international search report
25 May, 2010 (25.05.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. C30B29/38 (2006.01)i, C30B25/02 (2006.01)i, H01L21/205 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. C30B1/00-35/00, H01L21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2010年
日本国実用新案登録公報	1996-2010年
日本国登録実用新案公報	1994-2010年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

WPI

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2002-9003 A (株式会社リコー) 2002.01.11, 段落【0049】 ～【0054】、【0079】～【0093】 (ファミリーなし)	1-9
X	JP 2003-178984 A (日本電気株式会社) 2003.06.27, 段落【0076】 & US 2002/0197825 A1 & EP 1246233 A3 & EP 1246233 A2 & TW	7
A	533607 B & KR 10-2002-0076198 A & CN 1378237 A	1-6, 8, 9
P, X	JP 2009-152305 A (古河電気工業株式会社) 2009.07.09, 請求項4、 段落【0021】～【0026】、【0047】 (ファミリーなし)	1-9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

13.05.2010

国際調査報告の発送日

25.05.2010

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

伊藤 光貴

4 G

4489

電話番号 03-3581-1101 内線 3416