

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-5784

(P2010-5784A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
B81C 1/00 (2006.01)	B81C 1/00	3C081
B81B 1/00 (2006.01)	B81B 1/00	

審査請求 未請求 請求項の数 24 O L 外国語出願 (全 19 頁)

(21) 出願番号	特願2009-147926 (P2009-147926)	(71) 出願人	508358737 コミサリア ア レネルジイ アトミック COMMISSARIAT A L' EN ERGIE ATOMIQUE フランス国 75015 パリ パティメ ン “ル ポナン デ” リュ ルブラン 25 25 rue Leblanc, Bat iment Le Ponant D, 75015 Paris, France
(22) 出願日	平成21年6月22日 (2009. 6. 22)	(74) 代理人	110000796 特許業務法人三枝国際特許事務所
(31) 優先権主張番号	0803495	(72) 発明者	ヴァンサン ラレイ フランス国 38140 ラ ミュレット ロティスマン ベルビユー 90 最終頁に続く
(32) 優先日	平成20年6月23日 (2008. 6. 23)		
(33) 優先権主張国	フランス (FR)		

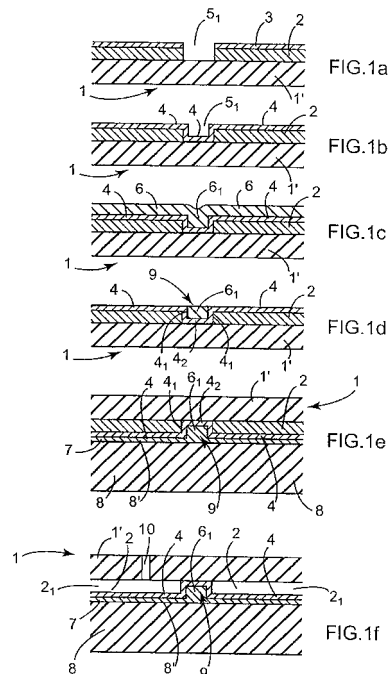
(54) 【発明の名称】 少なくとも1つの機械的補強ピラーを含む電気機械構造を製造する方法

(57) 【要約】 (修正有)

【課題】犠牲層内に任意の幅寸法で機械的補強ピラーを容易に形成することが可能な電気機械構造の製造方法を提供する。

【解決手段】単結晶材料層1'上に形成された犠牲層2を部分的にエッチングすることによって、当該犠牲層2内に、少なくとも1つの前記機械的補強ピラーを画定するウェル領域5₁を形成する工程と、第1の材料からなる第1機能付与層4により少なくとも前記ウェル領域及び周囲の犠牲層の自由表面を覆う工程と、前記ウェル領域を含む第1機能付与層4の上に、前記第1の材料とは異なる第2の材料からなる充填材層6を形成した後、充填材層6を第1機能付与層4表面に達するまで研磨して前記ウェル領域にのみ充填材層6を残す工程と、前記単結晶材料層1'に形成された開口10を通して犠牲層2を少なくとも部分的にエッチング除去することによって前記電気機械構造を解放する工程、とからなる電気機械構造の製造方法。

【選択図】 図1-1



【特許請求の範囲】

【請求項 1】

自由表面を提示する犠牲層(2)に覆われた少なくとも1つの単結晶材料層(1')を含む第1の基板(1)と、前記犠牲層内に受け取られた少なくとも1つの機械的補強ピラーとを提示する電気機械構造を製造する方法において、

a) 少なくとも前記犠牲層(2)の全厚をエッチングすることによって、前記犠牲層(2)内に、少なくとも1つの前記機械的ピラーを画定する少なくとも1つのウェル領域(5₁、5₂)を形成するステップと、

b) 第1の材料の第1の機能付与層(4、31)を付着させるステップであって、前記犠牲層が、前記第1の材料と比較して、選択的にエッチングするのに適しており、前記機能付与層(4)が、少なくとも1つのウェル領域(5₁)を少なくとも部分的に埋め、少なくとも前記ウェル領域(1つまたは複数)の周囲の前記犠牲層(2)の前記自由表面を覆うステップと、

10

b') 前記ウェル領域(1つまたは複数)(5₁)の前記充填を終了させるために、少なくとも前記ウェル領域(1つまたは複数)(5₁)の周囲の部分の前記第1の機能付与層(4)を覆う、前記第1の材料とは異なる第2の材料の充填材層(6、32)を付着させ、前記充填材層(6、32)を平坦化するステップであり、前記ウェル領域(1つまたは複数)内の少なくとも前記第1の材料と前記第2の材料の重なりによって、前記ピラー(1つまたは複数)が形成されるステップと、

前記犠牲層(2)を少なくとも部分的に除去することによって前記電気機械構造を解放するステップと

20

を含むことを特徴とする方法。

【請求項 2】

前記単結晶材料がSi、Ge、石英またはペロブスカイトから選択されることを特徴とする、請求項1に記載の方法。

【請求項 3】

前記第1の機能付与層(4)に到達するまで前記充填材層(6)が平坦化されることを特徴とする、請求項1または2に記載の方法。

【請求項 4】

c) 前記第1の基板(1)の組付け面(4、6)を介して前記第1の基板(1)の反対側に第2の基板(8)を組み付けるステップ

30

をさらに含むことを特徴とする、請求項1から3のいずれか一項に記載の方法。

【請求項 5】

前記第2の基板(8)が、接着層に覆われた組付け面を提示することを特徴とする、請求項4に記載の方法。

【請求項 6】

ステップc)の前に、前記第1の基板の前記組付け面および/または前記第2の基板の表面に、前記2つの基板間の界面を形成する接着層を付着させるステップを実施することを特徴とする、請求項1から4のいずれか一項に記載の方法。

【請求項 7】

接着の前に、前記第1の基板上に前記第2の材料の接着層が形成されることを特徴とする、請求項3および6に記載の方法。

40

【請求項 8】

前記第1の材料が、窒化シリコン、ドーパされたまたは絶縁性の多結晶Si、金属およびポリマーの中から選択されることを特徴とする、請求項1から7のいずれか一項に記載の方法。

【請求項 9】

前記第2の材料が、酸化シリコン、ドーパされたまたは絶縁性の多結晶Siおよびポリマーの中から選択されることを特徴とする、請求項1から8のいずれか一項に記載の方法

50

【請求項 10】

前記電気機械構造を解放するために、前記第1の基板に形成された少なくとも1つの貫通開口(10)を通して前記犠牲層(2)をエッチングするステップd)を含むことを特徴とする、請求項1から9のいずれか一項に記載の方法。

【請求項 11】

ステップb')の前または後に、少なくとも前記犠牲層(2)まで延びる少なくとも1つのウェル(15)を前記第1の絶縁層(4)に形成し、少なくとも1つの電極を形成するために、少なくとも前記ウェル(1つまたは複数)(15)内に導電材料(16)を付着させるステップb'')を含むことを特徴とする、請求項1から10のいずれか一項に記載の方法。

10

【請求項 12】

それが、前記第1の機能付与層(31)および第2の機能付与層(30)を含み、前記機能付与層の一方が導電性、他方が絶縁性であり、ステップb)とb')の間に、前記第2の機能付与層を付着させるステップb₀)を含み、導電性である方の前記機能付与層が第1の相互接続レベルを形成することを特徴とする、請求項1から11のいずれか一項に記載の方法。

【請求項 13】

前記第2の機能付与層(30)が、窒化シリコン、ドーパされたまたは絶縁性のポリシリコンSiおよび金属の中から選択された第3の材料から作製されることを特徴とする、請求項12に記載の方法。

20

【請求項 14】

前記第1の機能付与層が前記ウェル領域(1つまたは複数)の一部分(5₂)だけを覆い、前記ウェル領域の残りの部分(5₁)が前記第2の機能付与層(30)によって覆われ、それにより導電ピラーおよび絶縁ピラーを形成することを可能にすることを特徴とする、請求項13に記載の方法。

【請求項 15】

前記犠牲層が、前記第1の機能付与層(31)と前記第2の機能付与層(30)の両方によって覆われることを特徴とする、請求項12から14のいずれか一項に記載の方法。

【請求項 16】

前記第2の機能付与層(30)が、前記犠牲層および前記第3の機能付与層(31)の表面全体を覆うことを特徴とする、請求項12から14のいずれか一項に記載の方法。

30

【請求項 17】

前記充填材層の前記第2の材料が、前記犠牲層の材料と同一であるように選択されることを特徴とする、請求項1から16のいずれか一項に記載の方法。

【請求項 18】

前記第1の機能付与層(31)が絶縁性、前記第2の機能付与層(30)が導電性であり、ステップb₀)の後に、第3の機能付与層を構成する絶縁層を付着させるステップb'1)を含むことを特徴とする、請求項12から17のいずれか一項に記載の方法。

【請求項 19】

前記充填材層(6)を平坦化する前記ステップが、前記第3の機能付与層に到達するまで続くことを特徴とする、請求項18に記載の方法。

40

【請求項 20】

ステップb'1)の後に、前記第3の機能付与層に少なくとも1つのビア(41)を形成し、少なくとも前記ビアに導体を付着させるステップb'2)を含み、前記付着物が、第2の相互接続レベル(40)を形成するように、導電性の前記第2の機能付与層(30)上にコンタクトを形成することを特徴とする、請求項18に記載の方法。

【請求項 21】

導電材料の追加の機能付与層と絶縁材料の追加の機能付与層を交互に逐次的に付着させ、前記導電層から追加の相互接続レベルを形成するようにビアを形成するステップを含むことを特徴とする、請求項19に記載の方法。

50

【請求項 22】

最後の相互接続レベルが、接地面を形成するように表面全体を覆うことを特徴とする、請求項 20 または 21 に記載の方法。

【請求項 23】

最後の相互接続レベルが平面であり、最後の相互接続レベルが、前記第 2 の基板を組み付ける間に前記第 2 の基板の素子を前記電気機械構造に接続することを可能にする相互接続領域を含むことを特徴とする、請求項 19 から 21 のいずれか一項に記載の方法。

【請求項 24】

少なくとも 1 つの単結晶層 (1') と、犠牲層と、前記犠牲層内に受け取られた少なくとも 1 つの機械的補強ピラーとを提示する第 1 の基板を提示する、請求項 1 から 23 のいずれか一項に記載の方法によって製造するのに適した電気機械構造において、少なくとも 1 つの機械的支持領域が、少なくとも前記犠牲層 (2) の全厚内に受け取られたウェル領域 (5₁) であり、少なくとも 1 つの前記ウェル領域 (5₁) が、第 1 の機械的支持材料の第 1 の層に覆われ、第 2 の機械的支持材料の第 2 の層 (6₁) によって埋められ、前記ピラー (1 つまたは複数) が、前記ウェル領域 (1 つまたは複数) 内に少なくとも前記第 1 および第 2 の材料を重ねることによって形成されることを特徴とする電気機械構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、(特にシリコン、ゲルマニウム、ペロブスカイトまたは石英でできた)単結晶層型の基板を犠牲層上に提示する、特にマイクロシステム、あるいはマイクロエレクトロメカニカルシステム (MEMS) またはナノエレクトロメカニカルシステム (NEMS) 用の電気機械構造 (electromechanical structure) を製造する方法に関し、前記基板は、少なくとも 1 つの機械的補強領域 (すなわち「ピラー」) を提示する。

【背景技術】

【0002】

(バルク技術と対照をなす)いわゆる表面技術は、シリコン上に形成された電気機械構造 (MEMS および / または NEMS) のサイズを低減することを可能にする。これらの技術は、少なくとも 3 つの層、すなわち機械層 (一般に厚さ 0.1 マイクロメートル (μm) から 100 μm)、犠牲層 (一般に厚さ 0.1 μm から数 μm) および支持体 (一般に厚さ 10 μm から 1000 μm) からなるスタックを使用することに依存する。犠牲層の選択化学エッチングは、機械層内に、支持体から局所的に独立した機能構造を形成することを可能にする。

【0003】

犠牲層のエッチングされなかったゾーンは、機械構造を支持体に接続する役目を果たすいわゆる「アンカー (anchor)」ゾーンないし機械的補強ゾーン (すなわち「ピラー」) を形成することを可能にする。

【0004】

このようなピラーを組み込むことを可能にする知られている方法、例えば国際出願第 WO 2006 / 035031 号に記載されている方法では、分子結合によって酸化層の上面にシリコン基板が組み付けられ、この酸化層は次いで、MEMS の最終製造工程中に犠牲層の役目を果たす。最終製造工程中に、分子結合によって組み付けられたこのシリコン基板を貫通するトレンチが形成され、犠牲層が除去される。ピラーは、マイクロシステムを支持する役目を果たす。この工程の間に、追加された基板と構造の残りの部分との間の界面ゾーンは (一般に HF 酸による) 化学エッチングを受け、界面が不完全な場合には、エッチング速度が変化しやすく、結合界面を露出させる危険があるために、それによって不十分に制御された形状につながる。犠牲層が除去され、MEMS 構造が解放された後の機械的完全性は良くない。

【0005】

この欠点を反映した他の知られている方法が、特に米国特許第 6 916 728 号 (

10

20

30

40

50

図9および10；第6列の20から47行）および米国特許第6 952 041号（図4aから4f；第8列の28行から第9列の49行）に記載されている。

【0006】

T. Yamamoto 他 の論文「Capacitive accelerometer with high aspect ratio single crystalline silicon microstructure using the SOI structure with polysilicon-based interconnect technique」、MEMS 2000, the thirteenth Annual International Conference、2000年1月23日～27日、宮崎（日本）、514～519ページはこの欠点を提示しない。とはいえ、ピラーは厚いポリSiできており、ピラーの水平サイズはその技術によって限定される。ピラーは、ポリSiの堆積による充填によって犠牲層に形成される。充填は、空洞の側面を介して実施され、そのため、充填の厚さはピラーの幅の半分よりも大きい。ポリSi層の堆積があまりに厚くなる（一般に最大3 μm ）ことを防ぐため、ピラーの水平サイズは一般に5 μm に制限される。

10

【0007】

充填が空洞の底面を介して実施される場合、層を平坦化することを可能にするために、堆積される厚さは、犠牲層の厚さの約3倍から5倍である。

【0008】

G. J. O'Brien および D. J. Monk の論文「MEMS process flow insensitive to timed etch induced anchor perimeter variation on SOI and bulk silicon wafer substrates」、IEEE 2000、481～484ページ、および米国特許第6 913 941号、特にその図27および28は、犠牲層と機械層の両方を貫通するピラーを示している。この構成ではさらに、側面を介して空洞に充填され、それによりピラーの水平サイズを限定する。微細な窒化物層を堆積させてピラーの外側を絶縁することによって、ポリSiによる充填を先行させることができる。

20

【0009】

したがって、知られている方法は、ピラーを充填するために使用されるポリSi層の厚さに限定された幅のピラーに限定される。技術および費用上の理由から、使用される厚さは一般に数 μm 程度であり、それによりピラーの水平寸法を数 μm に限定する。

30

【0010】

その方法が第2のシリコン基板を接着するステップを含むとき、知られている方法が、ポリSiを使用して充填されるピラーの水平寸法を限定する理由は他にもある（上記のT. Yamamotoの論文）。

【0011】

（異なる応力または膨張率を有する）シリコン以外の材料の厚い層（一般に厚さ数 μm ）を含む第1のシリコン基板を第2のシリコンの基板に接着することをより容易にするために、知られている方法は、前記材料とシリコンとの間の差異によって引き起こされる変形を補償し、接着の間に2つの基板を接触させることをより容易にするために、第1の基板のもう一方の面に、第1の層と同じ厚さを有する第2の材料の第2の層を形成することを含む。このような1つの方法がYamamotoによって記載されており、第1の基板は、その厚い層として、少なくとも犠牲SiO₂層を含む。犠牲層にピラーを形成する知られている方法では、充填のために使用される材料が厚いポリSiである。（堆積時または加熱中の）多結晶Siの応力状態はSiO₂のそれとは異なるため、ピラーの水平寸法を限定することは、犠牲層の不均一性を限定するのに役立つ。

40

【先行技術文献】

【特許文献】

【0012】

50

【特許文献1】国際出願第WO2006/035031号

【特許文献2】米国特許第6 916 728号

【特許文献3】米国特許第6 952 041号

【非特許文献】

【0013】

【非特許文献1】T. Yamamoto、「Capacitive accelerometer with high aspect ratio single crystalline silicon microstructure using the SOI structure with polysilicon-based interconnect technique」、MEMS 2000, the thirteenth Annual International Conference、2000年1月23日~27日、宮崎(日本)、514~519ページ

10

【非特許文献2】G. J. O'BrienおよびD. J. Monk、「MEMS process flow insensitive to timed etch induced anchor perimeter variation on SOI and bulk silicon wafer substrates」、IEEE 2000、481~484ページ

【特許文献4】米国特許第6 913 941号

【特許文献5】フランス特許出願第FR2 859 201号

【非特許文献3】SchiltzおよびPons、「Two-layer planarization process」、J. Electrochem. Soc.、133巻、178~181ページ(1986年)

20

【非特許文献4】Japanese Journal of Applied Physics、43巻、6B号、2004年、3964~3966ページ、2004応用物理学会

【非特許文献5】「Selective chemical vapor etching of Si_{1-x}Gex versus Si with gaseous HCl」、Y. Bogumilowicz、H. M. Hartmann、J. M. FabriおよびT. Bilon、Semicond. Sci. Technol.、21巻、12号(2006年12月)、1668~1674ページ

30

【発明の概要】

【発明が解決しようとする課題】

【0014】

本発明は、融通の利くやり方で、すなわちピラーの幅に限界を設けることなく機械的補強ピラーを製造することを可能にする製造方法を提案する。これにより、意図された用途に応じてピラーの幅を決定することができ、特にコンタクトを形成することを可能にするため、絶縁性または導電性となるようにピラーを随意に選択することができる。同時に、基板の接着界面を犠牲層上に露出させる危険があるという欠点を回避することができる。この方法の一変形は、ピラーを製造することによって生じるトポロジーを限定することを可能にする。

40

【課題を解決するための手段】

【0015】

したがって、本発明は、自由表面を提示する犠牲層に覆われた少なくとも1つの単結晶材料層を含む第1の基板と、前記犠牲層内に受け取られた少なくとも1つの機械的補強ピラーとを提示する電気機械構造を製造する方法において、

a) 少なくとも前記犠牲層の全厚をエッチングすることによって、前記犠牲層内に、少なくとも1つの前記機械的ピラーを画定する少なくとも1つのウェル領域を形成するステップと、

b) 第1の材料の第1の機能付与層を付着させるステップであり、前記犠牲層が、前記第1の材料と比較して、選択的にエッチングするのに適しており、前記機能付与層が、少

50

なくとも1つのウェル領域を少なくとも部分的に埋め、少なくとも前記ウェル領域(1つまたは複数)の周囲の前記犠牲層の前記自由表面を覆うステップと、

b')前記ウェル領域(1つまたは複数)の前記充填を終了させるために、少なくとも前記ウェル領域(1つまたは複数)の周囲の部分の前記第1の機能付与層を覆う、前記第1の材料とは異なる第2の材料の充填材層を付着させ、前記充填材層を平坦化するステップであり、前記ウェル領域(1つまたは複数)内の少なくとも前記第1の材料と前記第2の材料の重なりによって、前記ピラー(1つまたは複数)が形成されるステップと、

前記犠牲層を除去することによって前記電気機械構造を解放するステップとを含むことを特徴とする方法を提供する。

【0016】

前記ピラーが前記犠牲層だけを貫通するとき、前記第2の材料を充填することは、前記犠牲層の厚さに実質的に等しい厚さだけを含み、その結果、幅の広い(例えば数十 μm 、より正確には例えば約50 μm)ピラーを形成することに限界がないことを認識すべきである。

【0017】

前記単結晶材料は、特にSi、Ge、石英または実際にペロブスカイトから選択することができる。

【0018】

前記基板は厚いSi基板とすることができ、または特にSOI型の基板とすることができ、あるいは実際にストップ層(SiGe、多孔質Si)を有する基板とすることができる。少なくとも1つのウェルを形成する前記犠牲層の前記エッチングは、前記犠牲層上に付着させたマスクの少なくとも1つの開口を通して実行することができる。

【0019】

特に前記第2の層が前記ウェル領域に残らないことを保証するため、前記第2の層の前記平坦化は、前記第1の機能付与層に到達するまで続けることができる。

【0020】

この方法は必要に応じて、

c)前記第1の基板の組付け面を介して前記第1の基板の反対側に第2の基板を組み付けるステップ

を含むことができる。有利には、前記第2の基板が、前記第1の基板の前記単結晶層と同じ種類である。

【0021】

有利には、前記第2の基板が、例えば酸化シリコンの接着層に覆われた組付け面を提示する。

【0022】

ステップc)の前に、本発明は、前記第1の基板および/または第2の基板上に接着層を付着させ、これらの2つの基板間に界面を形成するステップを実現することができる。接着の前に、前記第1の基板上に前記第2の材料の接着層を形成することができる。

【0023】

前記第1の材料は、例えば窒化シリコンまたは多結晶Siとすることができ、前記第2の材料は、酸化シリコンもしくは必要に応じてドーパされた多結晶Si、金属またはポリマーとすることができ、

【0024】

この方法は続いて、前記電気機械構造を解放するために、前記第1の基板の少なくとも1つの貫通開口を通して前記犠牲層をエッチングするステップd)を提示することができる。有利には、ステップd)を実行する前に、前記第1の基板が、1つまたは複数の充填技法(化学機械研磨(CMP)、矯正、ドライエッチング、ウェットエッチング、...)によって薄層化される。

【0025】

充填材層を付着させ、前記充填材層を平坦化するステップb')の前または後に、この

10

20

30

40

50

方法は、前記第 1 の機能付与層が絶縁層であり、必要に応じて前記充填材層内にあるときに、少なくとも前記犠牲層まで延びる少なくとも 1 つのウェルを前記第 1 の機能付与層に形成し、少なくとも 1 つの電極を形成するために、少なくとも前記ウェル (1 つまたは複数) 内に導電材料を付着させるステップ b ") を含むことができる。

【 0 0 2 6 】

特に前記第 2 の層の前記平坦化を前記第 1 の層に到達するまで続けるときには、ステップ b ') と b ") の間に、絶縁性の前記第 1 の層を厚くするようなやり方で前記第 1 の材料の追加の層を付着させると有利な場合がある。

【 0 0 2 7 】

ステップ b ") の後に、少なくとも 1 つの導電領域、例えば接地面を形成する平面領域を含む層を付着させるステップを実施することができる。

10

【 0 0 2 8 】

コンタクト、特に相互接続を形成することを可能にする前記導電ピラーを形成するため、前記第 1 の層を、導電材料、特にドーパされた多結晶 Si、金属または金属と半導体の合金から作製することができる。

【 0 0 2 9 】

第 1 の変形では、この方法は、それが、前記第 1 の機能付与層および第 2 の機能付与層を含み、前記機能付与層の一方が導電性、他方が絶縁性であり、ステップ b ') と b ") の間に、前記第 2 の機能付与層を付着させるステップ b₀) を含み、導電性である方の前記機能付与層が第 1 の相互接続レベルを形成することを特徴とすることができる。

20

【 0 0 3 0 】

前記第 2 の機能付与層は、窒化シリコン、ドーパされたまたは絶縁性のポリシリコン Si および金属の中から選択された第 3 の材料から形成することができる。

【 0 0 3 1 】

この方法は、前記第 1 の機能付与層が前記ウェル領域 (1 つまたは複数) の一部分だけを覆い、前記ウェル領域の残りの部分が前記第 2 の機能付与層によって覆われ、それにより導電ピラーおよび絶縁ピラーを形成することを可能にすることを特徴とすることができる。

【 0 0 3 2 】

前記犠牲層は、前記第 1 の機能付与層と前記第 2 の機能付与層の両方によって覆うことができる。

30

【 0 0 3 3 】

あるいは、前記第 2 の機能付与層が、前記犠牲層および前記第 3 の機能付与層の表面全体を覆うことができる。

【 0 0 3 4 】

前記充填材層の前記第 2 の材料は、前記犠牲層の材料と同一であるように選択することができる。

【 0 0 3 5 】

前記第 1 の機能付与層が絶縁性であり、したがって前記第 2 の機能付与層が導電性である一変形では、この方法が、ステップ b₀) の後に、第 3 の機能付与層を形成する絶縁層を付着させるステップ b')₁) を含むことができる。

40

【 0 0 3 6 】

次いで、前記充填材層を平坦化する前記ステップを、前記第 3 の機能付与層に到達するまで続けることができる。

【 0 0 3 7 】

この方法は、ステップ b')₁) の後に、前記第 3 の機能付与層に少なくとも 1 つのビアを形成し、少なくとも前記ビアに導体を付着させるステップ b')₂) を含み、前記付着物が、第 2 の相互接続レベルを形成するように、導電性の前記第 2 の機能付与層上にコンタクトを形成することを特徴とすることができる。

【 0 0 3 8 】

50

この方法は、導電材料の追加の機能付与層と絶縁材料の追加の機能付与層を交互に逐次的に付着させ、前記導電層から追加の相互接続レベルを形成するようにビアを形成するステップを含むことを特徴とすることができる。

【0039】

前記相互接続レベルの最後のレベルは、接地面を形成するように表面全体を覆うことができる。

【0040】

あるいは、最後の相互接続レベルが平面であり、最後の相互接続レベルが、前記第2の基板を組み付ける間に前記第2の基板の素子を前記電気機械構造に接続することを可能にする相互接続領域を含む。

10

【0041】

本発明はさらに、少なくとも1つの単結晶層と、犠牲層と、前記犠牲層内に受け取られた少なくとも1つの機械的補強（支持）ピラーとを提示する第1の基板を提示する、上で定義された1つの方法によって製造するのに適した電気機械構造において、少なくとも1つの機械的支持領域が、少なくとも前記犠牲層の全厚内に受け取られたウェル領域であり、少なくとも1つの前記ウェル領域が、第1の機械的支持材料の第1の層に覆われ、第2の機械的支持材料の第2の層によって埋められ、前記ピラー（1つまたは複数）が、前記ウェル領域（1つまたは複数）内に少なくとも前記第1および第2の材料を重ねることによって形成されることを特徴とする電気機械構造を提供する。

20

【0042】

添付図面を参照して以下の説明を読むと、本発明をよりいっそう理解することができる。

【図面の簡単な説明】

【0043】

【図1】図1 a から 1 f は、2 材料補強材ないしピラーを好ましいやり方で形成するのに役立つ本発明の一方法を示す図であり、図 1 d ' は該方法の有利な一変形を示す。

【図2】図 2 a から 2 d は、いわゆる導電または絶縁ピラーが形成される本発明の方法の一変形を示す図であり、図 2 c 1、2 c 2 および 2 d ' は、第 2 の相互接続レベルを有する一実施態様を示す。

【図3】図 3 a から 3 d は、プレーナ技術を使用して相互接続レベルを形成することを可能にする本発明の方法の一変形を示す図であり、図 3 c 1 から 3 c 8 は、複数の相互接続レベルを有する一実施態様を構成する。

30

【図4】図 1 a から 1 f の方法によって形成された圧力センサの一例を示す図である。

【発明を実施するための形態】

【0044】

図 1 a から 1 f は、幅の広い（例えば数十 μm 、より正確には例えば 50 μm ）トレンチから絶縁ピラーを形成することを可能にするのに役立つ本発明の方法の好ましい一実施態様を示す。この方法は、犠牲層 2（例えば SiO_2 ）に覆われた少なくとも1つの単結晶（例えば単結晶 Si ）層 1' を提示する基板 1 から始まる。層 1' は、基板（厚い Si 基板）の全体を占め、または基板の一部（例えば SOI 基板の最上位層またはエッチングストップ層を提示する他のタイプの基板の最上位層）だけを占めることができる。この初期基板は、単結晶 SiGe ストップ層（この図には示されていない）と単結晶シリコン層 1' とを含むシリコン基板であることが好ましい。層 2 は、低圧化学蒸着（ LPCVD ）またはプラズマエンハンス CVD （ PECVD ）によって付着させた酸化物とすることができ、あるいは層 1' を熱酸化することによって形成することができる。層 2 の厚さは、200 ナノメートル（ nm ）から 5 μm （一般に 2 μm から 3 μm ）の範囲とすることができる。

40

【0045】

5₁ などの 1 つまたは複数のゾーンを層 2 に形成する（図 1 a）ことを可能にするため、感光性樹脂層 3 を露光する。これらのゾーンは、補強領域（1 つまたは複数）を形成す

50

るための凹みを提供する。補強領域は開いたゾーンとすることができ、あるいは圧力センサに適用される例えば環形または多角形の閉じたゾーンとすることができる。

【0046】

樹脂3を除去した後、例えば10nmから500nmの範囲の厚さを有する機能付与層4、例えば窒化シリコン層を層2上に付着させ、それにより、ゾーン(1つまたは複数)5₁の側壁に層4₁を形成し、露出した基板1の表面に層4₂を形成する(図1b)(注:4₁および4₂は図1bおよび1eに示されている)。この窒化物層は、化学蒸着、特にLPCVDまたはPECVDによって、あるいは原子層CVD(ALCVD)を使用することによって付着させることができる。必要に応じて、層4を、ドーブされたポリシリコンまたは金属、あるいは金属と半導体の合金から形成することもできる。層4は、犠牲層と比較してエッチング選択性を提示する必要がある。この層が、犠牲層の表面全体を覆う必要は必ずしもない(この層を局所的にエッチングすることができる)。それは、機能付与層4を構成する材料の性質に応じて絶縁または導電ピラーを形成するのを可能にし、これらピラーは、犠牲層のエッチングストップの役目を果たし、ピラーが導電性であるときには機械層1'につながる電気コンタクトの役目を果たす。

10

【0047】

あるいは、フランス特許出願第FR2 859 201号に記載されている技法を使用することによって、層4の領域4₂を層1'内に延入させることもできる。この技法は、後に、ピラーが前記層1'を貫通することなしに、前記層1'の浅い深さ(例えば100nmから500nm)に領域4₂によってピラーを延入させることができるように、Si基板内においてゾーン5₁のエッチングを継続することを含む。犠牲層にエッチングされたこのゾーンは、支持体から局所的に独立した機能構造を機械層に形成することを可能にする。

20

【0048】

犠牲層のエッチングされなかったゾーンは、いわゆるアンカーゾーンないし機械的補強ゾーン(すなわち「ピラー」)を形成することを可能にする。層4を「機能付与」層と呼ぶのは、この層が、犠牲層に次のような機能を追加することを可能にするためである:エッチングストップを有するように形成されたピラー、犠牲層の下の電極、機械層と前記電極の間の電気接続または機械層の相互接続されていない部分間の電気接続。

30

【0049】

次いで、ゾーン(1つまたは複数)5₁を埋め、層2を覆う層4の全体または一部を覆うように、層4とは異なる材料、例えばSiO₂でできた充填材(filler)層と呼ぶ別の絶縁または非絶縁層6を(例えばLPCVDまたはPECVDによって)形成する(図1c)。特に、図1cに示されているように全体を覆った後、領域(1つまたは複数)5₁の周囲に部分6'だけが残るように、層6を局所的にエッチングすることが可能である(SchiltzおよびPons、「Two-layer planarization process」、J. Electrochem. Soc.、133巻、178~181ページ(1986年)参照)。示された例のように充填材層が犠牲層と同じ材料でできている場合には、層2が表面全体を覆わなければならない。

40

【0050】

その後、図1cの構成から出発し、充填材層6または6'を平坦化して、領域4₁、4₂、6₁によって構成された機械的補強ゾーン(1つまたは複数)すなわちピラー9を終了させる(図1dおよび1d')。この目的に使用される方法は例えば化学機械研磨(CMP)である。この平坦化は、層6の厚さの一部だけを除去するように実施することができる(図1d')、または、図1dに示されているように、平坦化を継続し、窒化シリコン層4で終わらせて、ピラー(4₁、4₂、6₁)のところに実質的に平らな面が現れることを可能にすることもできる。その後、薄い接着層7、例えば酸化物層を付着させ(必要に応じて続いてCMPを実施し)、それにより、その後、分子結合(SiとSiO₂の間の分子結合)によって単結晶Si基板8を追加することを可能にする(図1e)。必要に応じて、層7と接触する単結晶Si基板8の表面が酸化される(SiO₂とSiO₂の

50

分子結合)。層6の厚さの一部だけを除去するとき(図1d')、この付着は任意である。図1dの構成から層7を省くこともできるが、そうすると不均質な界面を介した結合となり、それにより、他の条件が同じなら、結合エネルギーがより小さくなる。

【0051】

充填材としてSiO₂を選択する重要な理由は、窒化シリコン、ポリシリコンなどの他の材料に比べてごくわずかな機械的応力で厚い層として付着させることができるためであり、また、完全に確立されたCMP技法によって平坦化するのに適しているためである。さらに、犠牲層もSiO₂から形成されているとき、このことは、機能付与後の犠牲層の不均一性を限定することを可能にし、この層は、その大部分が単一の材料からなる。したがって、充填材層は、犠牲層と同じ材料から形成されることが好ましい。

10

【0052】

MEMSを製作するのに適した厚さ(例えば5μmから50μm)のシリコン基板1を得るためには、単一の層1'よりも厚い出発基板から始めるのが一般的であり、その後、基板8を分子結合した後でこの基板を所望の厚さまで薄くする。このような薄層化は、矯正(rectification)およびそれに続くCMPによって実行することができる。

【0053】

層1'が、SiGeストップ層上に成長させた単結晶シリコンでできているときには、この初期基板のシリコン部分を厚さ約10μmに矯正する。この厚さは、この矯正ステップに対して利用可能な正確さによって決定され、さらに層1'が、矯正ステップ中に形成されるワーク硬化ゾーンを含まないように決定される。したがって、この厚さは特に所望の矯正速度によって決まる。

20

【0054】

続いて、初期基板の残りのSiの厚さを、SiGeストップ層で止まる化学エッチングによって除去する。Siをエッチングし、SiGeの表面で止まるさまざまな方法が知られている。ウェットエッチング法(水酸化テトラメチルアンモニウム(TMAH)の混合物またはKOH型の混合物。選択エッチングに関する参考文献を参照されたい)、またはドライエッチング(Japanese Journal of Applied Physics、43巻、6B号、2004年、3964~3966ページ、2004応用物理学会)を挙げることができる。続いて、このストップ層を、層1のSiで止まる化学エッチングによって除去する。

30

【0055】

SiGeをエッチングし、Siの表面で止まるさまざまな知られている方法が存在する。高温HClエッチング法(「Selective chemical vapor etching of Si_{1-x}Ge_x versus Si with gaseous HCl」、Y. Bogumilowicz、H. M. Hartmann、J. M. FabriおよびT. Bilon、Semicond. Sci. Technol.、21巻、12号(2006年12月)、1668~1674ページ)、フッ化水素酸/硝酸/酢酸(HNA)型の混合物に基づく化学エッチング法、およびドライエッチング法(上記のJapanese Journal of Applied Physicsの論文を参照されたい)を挙げることができる。このように厚いシリコン上のSiGe層からなる出発基板を使用すると、層1の最終的な厚さの制御がより良好になる。

40

【0056】

層7の付着は任意であり、国際特許出願第WO2006/035031号に記載されている技法によって基板8を追加することが可能である。この技法は、異なる2種類の材料からなる表面と基板8との間、特に窒化シリコンおよびSiO₂からなる表面と基板8との間に分子結合を確立することを可能にする。

【0057】

本明細書の説明の導入で説明した従来技術の方法と同様に、この方法は、裏返された位置で継続する(図1e)。

【0058】

50

次いで、本発明に基づくこの方法はさらに、犠牲層2を少なくとも部分的に除去することによって、電気機械構造を解放するステップを含む。犠牲層の除去は、開口10をエッチングすることによって実行することができるが、他の手段によって実行することもできる。

【0059】

Si層1'をエッチングして1つまたは複数の開口10を形成する(図1f)。これらの開口10は、層1'内にMEMS構造を画定する役目を果たすこともでき、開口10は、液相または気相のフッ化水素酸の助けを借りてSiO₂層をエッチングするとき、図1のアクティブ構造がピラー(1つまたは複数)(4₁、4₂、6₁)によって保持されるように、1つまたは複数の空洞2₁を形成することによって犠牲層2を除去するために使用される。ピラー材料は、犠牲層をエッチングするために使用される溶液に対して選択的であるように選択される。したがって機械構造は層1'に形成され、層1'を機械層と呼ぶことができる。

10

【0060】

開口(1つまたは複数)10を形成するとき、およびHF酸を使用して犠牲層2を除去することによってMEMS構造を解放するときには、分子結合によって固定された基板8と層7との間の界面ゾーン8'が化学エッチングから保護されることが分かる。

【0061】

図2aから2d'は、ピラーが、ここでは多結晶Siでできた導電層を含み、したがってコンタクトを形成することを可能にし、実際に、導電ピラーと絶縁ピラーとを組み合わせることによって複数の相互接続レベルを形成することを可能にする一変形実施形態を示す。

20

【0062】

図1aと同様に、図2aは、特に例えば単結晶Siでできた層1'を含む基板1上の例えばSiO₂でできた犠牲層2内に形成されたウェル35を示す。

【0063】

図2bは、特に絶縁ピラーを形成するウェルゾーン上に局所的に付着させた(表面全体に付着させ、次いで局所的にエッチングした)窒化シリコンでできた絶縁性の第1の機能付与層31を示す。この窒化物層は、絶縁ピラーを提供し、犠牲層と同じ材料でできているときに、多結晶Si層(下記参照)を機械層1および充填材層の犠牲層2から化学的に分離する役目を果たす。

30

【0064】

図2cは、特に層1(機械層)と接触するために、導電機能も実行するピラーを形成することが望ましいウェル領域35₁内に局所的に付着させた(具体的には表面全体に付着させ、続いて局所的にエッチングした)、例えばドーパされた多結晶Siなどの導電性の第2の機能付与層30を示す。この層はさらに、ウェル領域の外側で、第1の相互接続レベルまたは電極を形成する役目を果たすことができる。絶縁ピラーでの容量結合を制限するため、残りのウェル35₂は多結晶Siの付着を含まないことができる。トポロジー上の理由から、ウェル35₁に示されているように、絶縁ピラーに電気接続を通す必要がある場合には、これはあてはまらない。導電性の機能付与層30の後に絶縁性の機能付与層31を付着させることができることを認識すべきである。しかしながら、層1および層30の材料を選択的にエッチングすることができない場合には、ウェル内の機能付与層のエッチングを2段階で実行する必要がある。すなわち、ウェル35₁内の機能付与層をエッチングし、次いで層30を形成した後に、ウェル35₂内の機能付与層をエッチングする。

40

【0065】

図2dは、ウェル35を埋める例えばSiO₂の充填材層32の付着を示す。続いてこの付着を、薄層化技法、例えばCMP法を使用して平坦化する。

【0066】

したがって、ピラーは、ピラーのコアを構成する例えばSiO₂の層32のところに、

50

多結晶Siでできた外部導電層31または絶縁層30を有する。したがってこれらのピラーは、状況に応じ、2種または3種の材料からなる。

【0067】

図2c1、2c2および2d'は、ここでは多結晶Siによって形成された第2の相互接続層レベルを含む一実施形態を示す。

【0068】

この第2の相互接続層レベルは、トポロジー上の理由から第1のレベルによって相互接続されていない多結晶Siの2つの導電ゾーン30（導電ピラーまたは電極）を電氣的に相互接続するトラック（track）を形成することを可能にする。

【0069】

図2c1は、相互接続層を絶縁する目的で付着させた絶縁層34（窒化物または酸化物）を示す。この層を、層30で止まるエッチングで局所的にエッチングし、それにより、ゾーン30上に接続用の電氣的アクセス（aa）を形成することを可能にする。

【0070】

図2c2は、この相互接続スキームの応用において電気アクセス（aa）を相互接続する役目を果たす局所化された第2の導電層を示す。したがって、第1の相互接続レベルと第2の相互接続レベルの間にビアが形成される。

【0071】

追加の導電性および絶縁性機能付与層を使用して複数の相互接続レベルを形成するために、これらの操作（開口を有する絶縁層を付着させ、多結晶Siを局所的に付着させる）を繰り返すことができる。

【0072】

特に、最後の層を、コンポーネント全体を覆う層として形成することができ、この層は、必要に応じて、下層の1つまたは複数のトラックに接続され、MEMSシステムの接地面の役目を果たす。

【0073】

状況によっては、最後のトラックと同じレベルに接地面を形成することもでき、その場合、最後の層は、表面の一部だけを覆う。

【0074】

最後に、図2d'は、図2c2で得られた構造上に付着させた例えば酸化シリコンでできた充填材/接着層40を示す。

【0075】

図3aから3dは、付着させたさまざまな層によるトポロジーを限定することを可能にするこの方法の他の変形を示し、局所化されたそれぞれの付着は、犠牲層に5₁などのゾーンを形成することによって最初に形成された最終スタックのトポロジーを増大させる。

【0076】

図3aは、図2aから2cを参照して説明した方法などの方法を使用して窒化物層31および多結晶Si層30を逐次的に付着させた後の基板を示す。平らな基準面を得るため、多結晶Siピラーのゾーン（層30）を除く基板全体を覆ってSiN層31が形成される。同様に、層2の表面全体を覆う多結晶Si層が形成され、絶縁する必要があるゾーンを絶縁する役目を果たすゾーンだけが除去される。

【0077】

図3bは、充填材層を矯正する基準の役目を果たすSiNでできた付着させた追加の層35を示す。

【0078】

図3cは、SiN層35で止まる化学機械研磨（CMP）後のSiO₂でできた充填材層36の付着を示す。

【0079】

図3dは、接着を達成する役目を果たす例えばSiO₂でできた第2の接着層37の付着および平坦化を示す。

10

20

30

40

50

【 0 0 8 0 】

いわゆる「2重ダマシン(double damascene)」原理を使用して複数の相互接続レベルを形成することも可能である。図3cのステップの後、絶縁層として使用する追加の酸化物層を形成する(図3c1)。この層を局所的にエッチングして、相互接続トラック間の電気接続に対応する開口を形成する(図3c2)。基板全体に多結晶Si層を付着させ、続いて酸化物層で止まるCMPを実施し、それにより開口39の中の多結晶Si₃₉'だけを残す(図3c3)。

【 0 0 8 1 】

図3c4は、逐次的に付着させた窒化物層および酸化物層50および51を示す。逐次的に酸化物層51をエッチングし(窒化物層の表面で止まる)、次いで窒化物層50をエッチングする(酸化物層の表面で止まる)することによって、相互接続トラックに対応する開口52を形成する(図3c5)。ドーブされた多結晶Siを付着させ、層51を構成する酸化物の表面で止まるCMPを実施することによって、トラック53を形成する(図3c6)。

10

【 0 0 8 2 】

追加の相互接続レベルが必要な場合には、同じ原理を繰り返すことができる。すなわち、酸化物層54を形成し、酸化物層54に、電気接続のための(トラック53の多結晶Siで止まる)開口55を形成する(図3c7)。ウェーハ全体に付着させ、続いて層54の酸化物で止まるCMPを実施することによって、これらの開口にドーブされた多結晶Si₅₆を充填する。図3c4から3c6に示されたステップを繰り返す。

20

【 0 0 8 3 】

図3c3のステップから出発して、多結晶Siを例えば銅などの金属に置き換えることが可能である。

【 0 0 8 4 】

このような状況では、基板8を、CMOS回路を有し、SiO₂マトリックス中のCu領域層によって終端された基板に置き換えることが可能である。この変形では、酸化物とCuの混合層が接着層の役目を果たすため、図3dの接着層が追加されない。この接着は、MEMS基板と関連CMOS回路基板との間の電気接続を提供する役目を果たす。金属領域の一部だけが、MEMSとCMOS回路の間の電気接続として機能する必要があり、残りの部分は、有効接着面積を増大させるために形成される。このような状況では、MEMS/CMOS回路アセンブリとの電気接続が、MEMSの表面に形成されたコンタクトを介して実施される。

30

【 0 0 8 5 】

たとえ相互接続を実施するために使用される方法が平面でないとしても、金属領域のレイからCMOS回路を接着する原理を実現することができることを認識すべきである。例えば、説明した図3c4からの方法を使用して窒化物層および酸化物層を追加し、次いで領域のレイを形成することによって、図2d'の基板から出発して、コンタクト領域の平面を形成することが可能である。

【 0 0 8 6 】

限られた数のMEMS接続トラックに接続され、支持体とMEMS面との間に電氣的接触を確立することを可能にする連続する金属平面によって、コンタクト領域の平面を置き換えることができる。

40

【 0 0 8 7 】

一例として、図4は、図1aから1fの方法に従って形成された圧力センサを示す。環形のピラー9(4₁、4₁、6₁)の周界の内側に、基板1を貫通する開口10が形成されており、この開口は、この周界の内側の犠牲層2を除去して空洞21を形成するために使用される。開口10は次いで、従来のやり方で、例えば多結晶シリコンリンケイ酸塩ガラス(PSG)によって埋め戻される。ピラー9の周界内に位置する基板1の領域22は圧力センサのダイアフラムを形成し、領域22はピラーによって機械的に支持される。

【 0 0 8 8 】

50

もちろん、例えば1つまたは複数の固定梁(fixed-end beam)を含むより複雑な構造のMEMSを製作するために、1つまたは複数の開口10を画定することが可能である。

【0089】

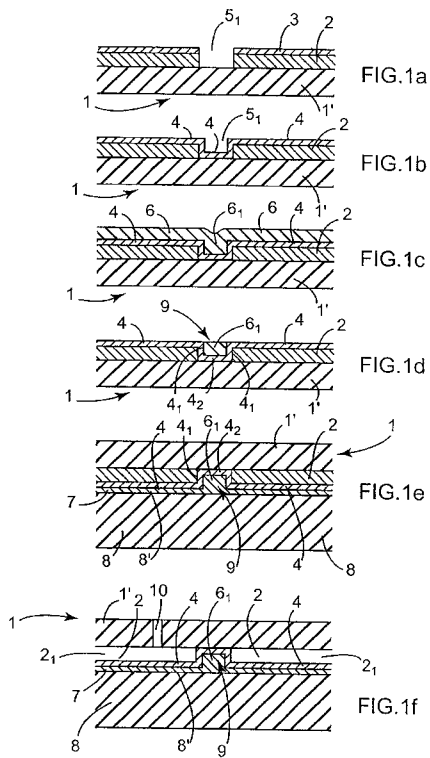
以上の例は本質的に、単結晶層が、 SiO_2 でできた犠牲層に結合されたシリコンである基板を形成することを示すが、本発明は、変形基板を形成すること、特に、 SiO_2 の犠牲層に結合させた単結晶ゲルマニウム層を有する基板、または実際に多結晶Siまたは SiO_2 の犠牲層に結合させた単結晶ペロプスカイト層を有する基板を形成することを可能にする。

【符号の説明】

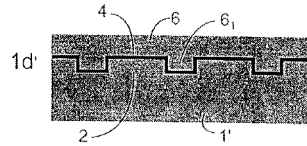
【0090】

1	基板	
1'	単結晶層	
2	犠牲層	
2 ₁	空洞	
3	感光性樹脂層	
4	機能付与層	
4 ₁	層、領域	
4 ₂	層、領域	
5 ₁	ウェル	
6	充填材層	20
7	接着層	
8	基板	
8'	界面ゾーン	
9	ピラー	
10	開口	
30	導電性の機能付与層	
31	絶縁性の機能付与層	
32	充填材層	
34	絶縁層	
35	ウェル、SiN層	30
35 ₁	ウェル	
35 ₂	ウェル	
36	充填材層	
39	開口	
40	充填材 / 接着層	
50	窒化物層	
51	酸化物層	
52	開口	
54	酸化物層	
55	開口	40

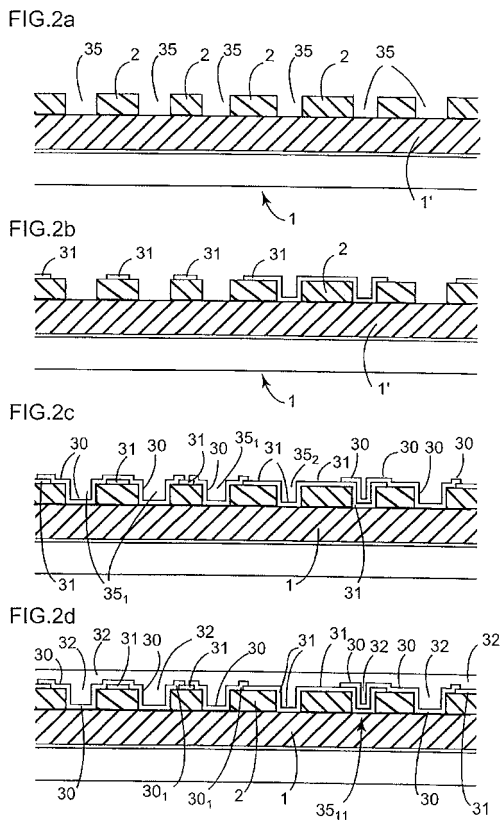
【 図 1 - 1 】



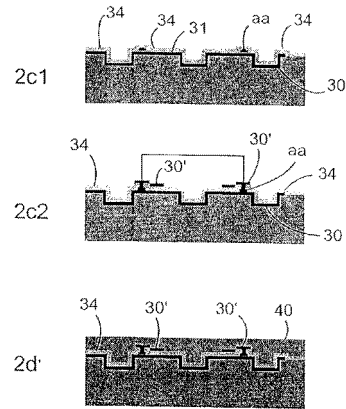
【 図 1 - 2 】



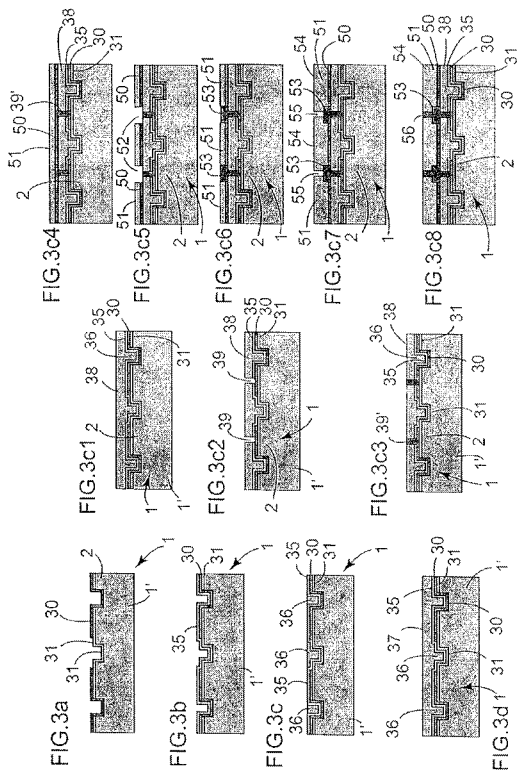
【 図 2 - 1 】



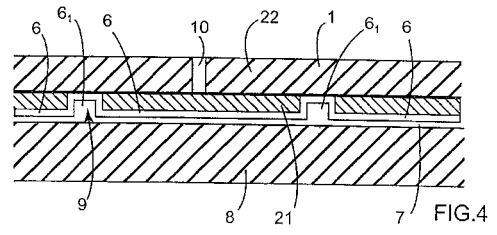
【 図 2 - 2 】



【 図 3 】



【 図 4 】



フロントページの続き

- (72)発明者 フランソワ ベリュシヨ
フランス国 3 8 0 0 0 グルノーブル ル アンペア 7 5
- (72)発明者 ベルナル ディエム
フランス国 3 8 1 3 0 エシロール アリー デ トロアン 9
- (72)発明者 ローラン クラヴェリ
フランス国 3 8 0 0 0 グルノーブル ル アンペア 2 8 ベー
- (72)発明者 フィリップ ロベール
フランス国 3 8 0 0 0 グルノーブル ル ドゥ ポストン 4

Fターム(参考) 3C081 AA17 CA03 CA15 CA20 CA29 CA32 DA02 DA03 DA06 DA22

【外国語明細書】

2010005784000001.pdf

2010005784000002.pdf

2010005784000003.pdf

2010005784000004.pdf